



TV/モニタTFT LCDパネル用バイアス電源

特 長

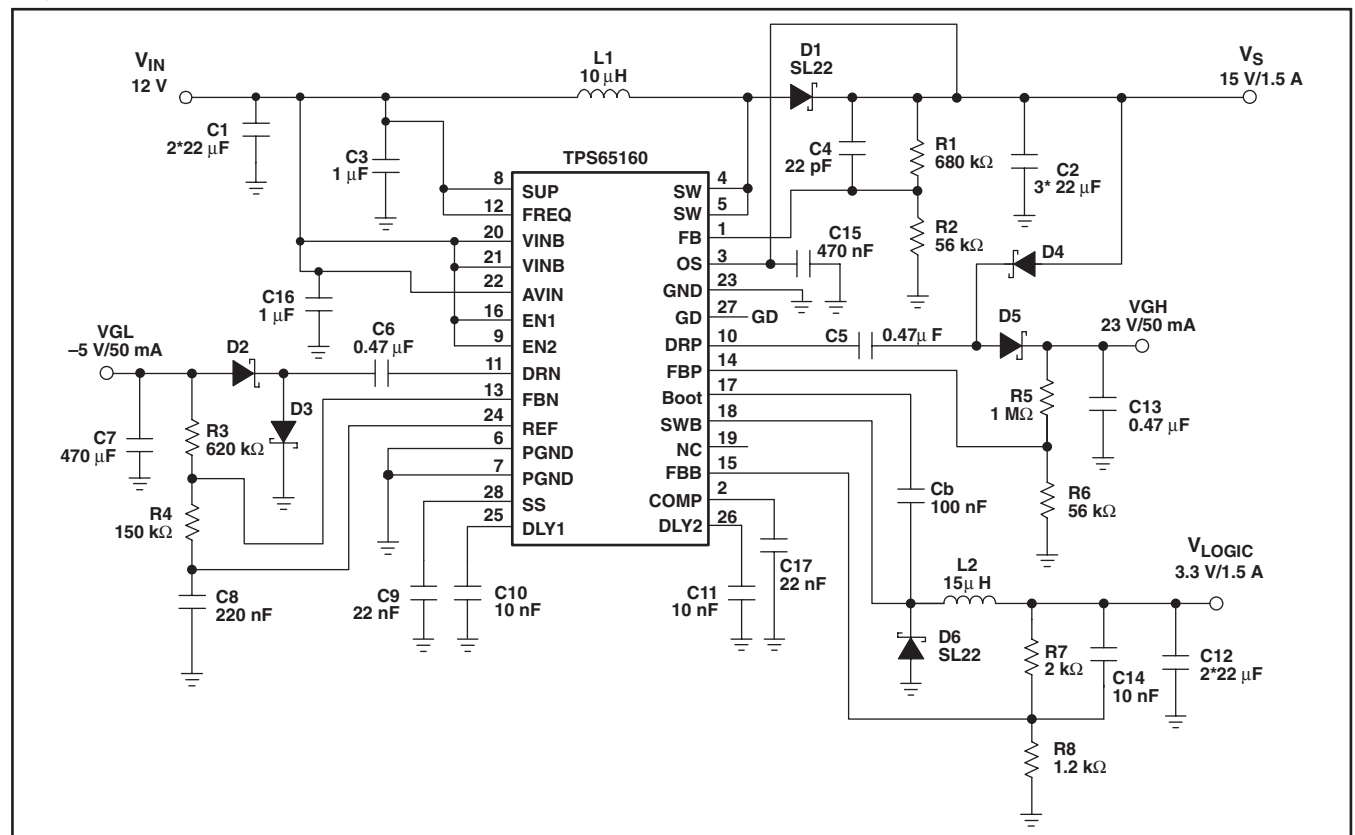
- 入力電圧範囲：8V～14V
- ソース電圧 V_S 出力電圧範囲：最大20V
- 2.8Aスイッチ電流の昇圧型コンバータの出力電圧精度：1%
- 1.8A降圧型コンバータの出力電圧精度：1.5%
- 500kHz/750kHzの選択可能な固定スイッチング周波数
- ゲート電圧VGL用負極性チャージポンプ・ドライバ
- ゲート電圧VGH用正極性チャージポンプ・ドライバ
- バイアス電圧VGH、VGLは可変シーケンス動作が可能

- 外付けMOSFET駆動用のゲート駆動信号
- 可変ソフトスタート内蔵
- 短絡保護
- 過電圧保護：23V (TPS65160)
- 過電圧保護：19.5V (TPS65160A)
- 過熱保護
- 28ピンTSSOPパッケージ

アプリケーション

- モニタ/LCD TV用TFT LCDディスプレイ

代表的アプリケーション回路



PowerPADは、テキサス・インスツルメンツの登録商標です。

この資料は、Texas Instruments Incorporated (TI) が英文で記述した資料を、皆様のご理解の一助として頂くために日本テキサス・インスツルメンツ (日本TI) が英文から和文へ翻訳して作成したものです。
資料によっては正規英語版資料の更新に対応していないものがあります。日本TIによる和文資料は、あくまでもTI正規英語版をご理解頂くための補助的参考資料としてご使用下さい。
製品のご検討およびご採用にあたりましては必ず正規英語版の最新資料をご確認下さい。
TIおよび日本TIは、正規英語版にて更新の情報を提供しているにもかかわらず、更新以前の情報に基づいて発生した問題や障害等につきましては如何なる責任も負いません。

概要

TPS65160は薄膜トランジスタ (TFT) LCDパネルに必要とされる4種類の電圧全てを供給する小型の電源ソリューションを提供します。このデバイスは大電流能力をもっているため、大画面のモニタ・パネルやLCD TVのアプリケーションに適しています。

このデバイスは12Vの入力電圧から直接電源を供給でき、LCDパネル用のソース電圧 V_S 及びロジック電圧はもとよりゲートバイアス電圧のVGH/VGLも生成します。このデバイスはシステム用にソース電圧 V_S を供給する昇圧型コンバータとロジック電圧を供給する降圧型コンバータから構成されています。正極性及び負極性のチャージポンプ・ドライバによりTFTをバイアスする可変で調整された出力電圧VGL/VGHが供給されます。チャージポンプ・ドライバと同様に、昇圧型と降圧型の両方のコンバータともFREQピンにより選択可能な500kHzまたは

750kHzの固定スイッチング周波数で動作します。TPS65160には可変のパワーオン・シーケンス機能が内蔵されています。このデバイスは、過熱保護機能に加えて、昇圧型コンバータの過電圧保護機能及び降圧型コンバータの短絡保護機能といった安全機能も内蔵しています。さらに、このデバイスは、 V_S あるいはVGHに直列の絶縁型MOSFETスイッチをコントロールするゲート駆動信号も内蔵しています。このデータシートの終わりのアプリケーション回路を参照してください。

静電気放電対策

これらのデバイスは、限定的なESD（静電破壊）保護機能を内蔵しています。保存時または取り扱い時に、MOSゲートに対する静電破壊を防止するために、リード線どうしを短絡しておくか、デバイスを伝導性のフォームに入れる必要があります。

発注情報⁽¹⁾

T_A	UVLO (typ)	過電圧保護 V_S (typ)	注文番号	パッケージ ⁽²⁾	パッケージ 捺印
-40°C to 85°C	6 V	23 V	TPS65160PWP	TSSOP28 (PWP)	TPS65160
	8 V	19.5 V	TPS65160APWP	TSSOP28 (PWP)	TPS65160A

(1) 現在のパッケージ及び発注情報については、このデータシートの終わりのパッケージ・オプションまたはTIホームページwww.ti.comを参照してください。
(2) PWPパッケージはテープ/リールで供給されています。テープ/リールで発注するには型番にRを付けてください(TPS65160PWPR)。
TPS65160PWPRのリールあたりの数量は2000個です。型番にRが付いていないTPS65160PWPはチューブで供給され、数量はチューブあたり50個です。

絶対最大定格

動作温度範囲内(特に記述のない限り)⁽¹⁾

	単位
Voltages on pin VIN, SUP ⁽²⁾	-0.3 V to 16.5 V
Voltages on pin EN1, EN2, FREQ ⁽²⁾	-0.3 V to 15 V
Voltage on pin SW ⁽²⁾	25 V
Voltage on pin SWB ⁽²⁾	20 V
Voltages on pin OS, GD ⁽²⁾	25 V
Continuous power dissipation	See Dissipation Rating Table
T_A Operating junction temperature	-40°C to 150°C
T_{stg} Storage temperature range	-65°C to 150°C
Temperature (soldering, 10 s)	260°C

(1) 絶対最大定格以上のストレスは、恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態で長時間使用することは、本製品の信頼性に影響を与えることがあります。
(2) 全ての電圧は回路のグラウンド・ピンを基準としています。

損失定格

パッケージ	R_{THJA}	$T_A \leq 25^\circ\text{C}$ 電力定格	$T_A = 70^\circ\text{C}$ 電力定格	$T_A = 85^\circ\text{C}$ 電力定格
28-Pin TSSOP	28°C/W (PowerPAD ⁽¹⁾ soldered)	3.57 W	1.96 W	1.42 W

(1) PowerPADパッケージの熱特性についてはTIのアプリケーション・レポートSLMA002を参照してください。

推奨動作条件

動作温度範囲内(特に記述のない限り)

			MIN	NOM	MAX	単位
V _S	Output voltage range of the main boost converter	TPS65160			20	V
		TPS65160A			17.5	V
V _{SUP}	Maximum operating voltage at the charge-pump driver supply pin SUP				15	V
C _{IN}	Input capacitor at VINB			2x22		μF
	Input capacitor AVIN			1		μF
L	Inductor boost converter ⁽¹⁾			10		μH
	Inductor buck converter ⁽¹⁾			15		
V _{LOGIC}	Output voltage range of the step-down converter V _{LOGIC}		1.8		5.0	V
C _O	Output capacitor boost converter			3x22		μF
	Output capacitor buck converter			2x22		
T _A	Operating ambient temperature		-40		85	°C
T _J	Operating junction temperature		-40		125	°C

(1) 詳細はアプリケーションの項を参照してください。

電気的特性

V_{IN} = 12 V, SUP = V_{IN}, EN1 = EN2 = V_{IN}, V_S = 15 V, V_{LOGIC} = 3.3 V, T_A = -40°C to 85°C, typical values are at T_A = 25°C (特に記述のない限り)

パラメータ			テスト条件	MIN	TYP	MAX	単位	
SUPPLY CURRENT								
V _{IN}	Input voltage range	TPS65160		8		14	V	
		TPS65160A		9.2		14	V	
I _{QIN}	Quiescent current into AVIN		V _{GH} = 2 x V _S , Boost converter not switching		0.2		2	mA
	Quiescent current into VINB		V _{GH} = 2 x V _S , Buck converter not switching		0.2		0.5	
I _{SD}	Shutdown current into AVIN		EN1 = EN2 = GND		0.1		2	μA
	Shutdown current into VINB		EN1 = EN2 = GND		0.1		2	
I _{SUP}	Shutdown current into SUP		EN1 = EN2 = GND		0.1		4	μA
	Quiescent current into SUP		V _{GH} = 2 x V _S		0.2		2	mA
V _{UVLO}	Undervoltage lockout threshold	TPS65160	V _{IN} falling		6		6.4	V
		TPS65160A	V _{IN} falling		8		8.8	V
V _{REF}	Reference voltage			1.203	1.213	1.223	V	
	Thermal shutdown		Temperature rising		155		°C	
	Thermal shutdown hysteresis				5		°C	
LOGIC SIGNALS EN1, EN2, FREQ								
V _{IH}	High-level input voltage EN1, EN2			2.0			V	
V _{IL}	Low-level input voltage EN1, EN2					0.8	V	
V _{IH}	High-level input voltage FREQ			1.7			V	
V _{IL}	Low-level input voltage FREQ					0.4	V	
I _I	Input leakage current		EN1 = EN2 = FREQ = GND or V _{IN}		0.01		0.1	μA
CONTROL AND SOFT START DLY1, DLY2, SS								
I _{DLY1}	Delay1 charge current		V _{THRESHOLD} = 1.213 V	3.3	4.8	6.2	μA	
I _{DLY2}	Delay2 charge current			3.3	4.8	6.2	μA	
I _{SS}	SS charge current			6	9	12	μA	

電気的特性

$V_{IN} = 12\text{ V}$, $SUP = V_{IN}$, $EN1 = EN2 = V_{IN}$, $V_S = 15\text{ V}$, $V_{LOGIC} = 3.3\text{ V}$, $T_A = -40^\circ\text{C}$ to 85°C , typical values are at $T_A = 25^\circ\text{C}$
(特に記述のない限り)

パラメータ			テスト条件	MIN	TYP	MAX	単位
INTERNAL OSCILLATOR							
f _{OSC}	Oscillator frequency		FREQ = high	600	750	900	kHz
			FREQ = low	400	500	600	
BOOST CONVERTER (V _S)							
V _S	Output voltage range	TPS65160				20	V
		TPS65160A				17.5	V
V _{FB}	Feedback regulation voltage			1.136	1.146	1.156	V
I _{FB}	Feedback input bias current				10	100	nA
r _{DS(ON)}	N-MOSFET on-resistance (Q1)		I _{SW} = 500 mA		100	185	mΩ
	P-MOSFET on-resistance (Q2)		I _{SW} = 200 mA		10	16	Ω
I _{MAX}	Maximum P-MOSFET peak switch current					1	A
I _{LIM}	N-MOSFET switch current limit (Q1)			2.8	3.5	4.2	A
I _{leak}	Switch leakage current		V _{SW} = 15 V		1	10	μA
V _{ovp}	Overvoltage protection	TPS65160	V _{OUT} rising	22	23	24.5	V
		TPS65160A	V _{OUT} rising	18	19.5	20.5	V
	Line regulation		10.6 V ≤ V _{in} ≤ 11.6 V at 1 mA		0.0008		%/V
	Load regulation				0.03		%/A
GATE DRIVE (GD)							
V _{GD}	Gate drive threshold ⁽¹⁾		V _{FB} rising	V _S -12%	V _S -8%	V _S -4%	V
V _{OL}	GD output low voltage		I _(sink) = 500 μA			0.3	V
	GD output leakage current		V _{GD} = 20 V		0.05	1	μA
STEP-DOWN CONVERTER (V _{LOGIC})							
V _{LOGIC}	Output voltage range			1.8		5	V
V _{FBB}	Feedback regulation voltage			1.195	1.213	1.231	V
I _{FBB}	Feedback input bias current				10	100	nA
r _{DS(ON)}	N-MOSFET on-resistance (Q1)		I _{SW} = 500 mA		175	300	mΩ
I _{LIM}	N-MOSFET switch current limit (Q1)			2	2.6	3.3	A
I _{leak}	Switch leakage current		V _{SW} = 0 V		1	10	μA
	Line regulation		10.6 V ≤ V _{IN} ≤ 11.6 V at 1 mA		0.0018		%/V
	Load regulation				0.037		%/A

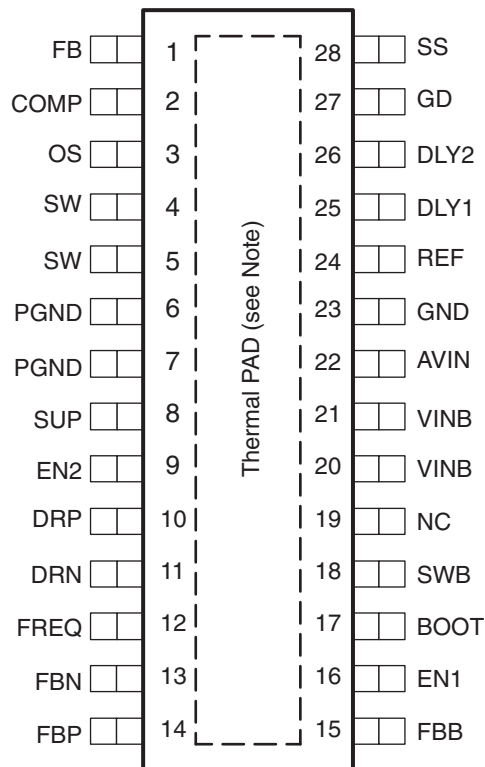
(1) 主昇圧型コンバータの出力 V_S がレギュレーション状態にある時GD信号は“L”レベルにラッチされます。
入力電圧または昇圧型コンバータのイネーブルが“L”レベルになった時GD信号はリセットされます。

電気的特性

$V_{IN} = 12\text{ V}$, $SUP = V_{IN}$, $EN1 = EN2 = V_{IN}$, $V_S = 15\text{ V}$, $V_{LOGIC} = 3.3\text{ V}$, $T_A = -40^\circ\text{C}$ to 85°C , typical values are at $T_A = 25^\circ\text{C}$
(特に記述のない限り)

パラメータ		テスト条件	MIN	TYP	MAX	単位
NEGATIVE CHARGE-PUMP VGL						
VGL	Output voltage range				-2	V
V _{FBN}	Feedback regulation voltage		-36	0	36	mV
I _{FBN}	Feedback input bias current			10	100	nA
r _{DS(ON)}	Q4 P-Channel switch r _{DS(ON)}	I _{OUT} = 20 mA		4.4		Ω
V _{DropN}	Current sink voltage drop ⁽²⁾	I _{DRN} = 50 mA, V _{FBN} = V _{FBNominal} -5%		130	190	mV
		I _{DRN} = 100 mA, V _{FBN} = V _{FBNominal} -5%		270	420	
POSITIVE CHARGE-PUMP OUTPUT VGH						
V _{FBP}	Feedback regulation voltage		1.187	1.213	1.238	V
I _{FBP}	Feedback input bias current			10	100	nA
r _{DS(ON)}	Q3 N-Channel switch r _{DS(ON)}	I _{OUT} = 20 mA		1.1		Ω
V _{DropP}	Current source voltage drop (V _{sup} - V _{DRP}) ⁽²⁾	I _{DRP} = 50 mA, V _{FBP} = V _{FBPnominal} -5%		400	680	mV
		I _{DRP} = 100 mA, V _{FBP} = V _{FBPnominal} -5%		850	1600	

(2) チャージポンプの最大出力電流は、通常、内部の電流ソースまたは電流シンクの駆動電流の半分です。



(注) 熱特性に優れたPowerPAD™はPGNDに接続されます。

端子機能

端 子		I/O	概 要
NAME	NO.		
SUP	8	I	このピンは正極性/負極性チャージポンプ・ドライバの電源ピンで、TPS65160の主昇圧型コンバータの入力または出力に接続することができます。SUPピンの最大定格電圧は15Vであるため、出力電圧が15Vより高い場合にはこのピンはTPS65160の入力に接続する必要があります。
FREQ	12	I	周波数選択ピンです。このピンが“L” レベルの場合スイッチング周波数は500kHz、“H” レベルの場合は750kHzに設定されます。
AVIN	22	I	デバイスのアナログ入力電圧です。このピンはデバイスのアナログ回路用の入力で、良好なフィルタを行うには1μFのセラミック・コンデンサを用いてバイパスしなければなりません。
VINB	20, 21	I	降圧型コンバータ用電源入力電圧ピンです。
EN1	16	I	降圧型コンバータ及び負極性チャージポンプのイネーブル・ピンです。このピンが“H” レベルの時降圧型コンバータが起動し、DLY1で設定された遅延時間の後、負極性チャージポンプが立ち上がります。このピンは終端処理をすべきであり、フローティングのままにしておくべきではありません。このピンがロジック“H” レベルの場合デバイスは動作可能で、ロジック“L” レベルの場合にはデバイスはシャットダウンします。
EN2	9	I	昇圧型コンバータは、降圧型コンバータがイネーブルになった後、EN1= “H” レベルである場合のみ起動します。EN2は昇圧型コンバータ及び正極性チャージポンプのイネーブル・ピンです。このピンが“H” レベルの時、降圧型コンバータがレギュレーション状態で、かつDLY2で設定された遅延時間が経過した後、昇圧型コンバータと正極性チャージポンプが起動します。このピンは終端処理をすべきであり、フローティングのままにしておくべきではありません。このピンがロジック“H” レベルの場合デバイスは動作可能で、ロジック“L” レベルの場合にはデバイスはシャットダウンします。
DRN	11	O	負極性チャージポンプの駆動ピンです。
FBN	13	I	負極性チャージポンプのフィードバック・ピンです。
REF	24	O	内部基準電圧の出力で標準1.213Vです。
PGND	6, 7		電源グランド
SS	28	O	このピンによりメイン昇圧型コンバータのV _S 用のソフトスタート時間を設定することができます。ソフトスタート時間を設定するにはこのピンに標準22nFのコンデンサを接続することが必要です。
DLY1	25	O	このピンからGNDにコンデンサを接続することで起動時V _{LOGIC} (降圧型コンバータの出力“H” レベル) からVGLへの遅延時間を設定することができます。
DLY2	26	O	このピンからGNDにコンデンサを接続することで起動時V _{LOGIC} (降圧型コンバータの出力“H” レベル) から昇圧型コンバータのV _S 及び正極性チャージポンプVGHへの遅延時間を設定することができます。
COMP	2		このピンは主昇圧型コンバータの補償ピンです。小さな値のコンデンサ、また、必要に応じて抵抗をこのピンに接続します。
FBB	15	I	降圧型コンバータのフィードバック・ピンです。
SWB	18	O	降圧型コンバータのスイッチ・ピンです。
NC	19		未接続
BOOT	17	I	降圧型コンバータ用のN型MOSFETのゲート駆動電圧です。スイッチ・ノードSWBからこのピンにコンデンサを接続してください。
FBP	14	I	正極性チャージポンプのフィードバック・ピンです。
DRP	10	O	正極性チャージポンプの駆動ピンです。
GD	27		このピンはVSまたはVGHの入出力絶縁を行うために外付けMOSFETスイッチをコントロールするのに使用可能なゲート駆動ピンです。このデータシートの終わりの回路図を参照してください。GDピンはオープン・ドレイン出力で、昇圧型コンバータが標準出力レギュレーション電圧の8%の範囲内になるとすぐに“L” レベルにラッチされます。GDはEN2の入力電圧が“L” レベルになった時ハイ・インピーダンスになります。
GND	23		アナログ・グランド
OS	3	I	出力検出ピンです。OSピンは内部の整流器スイッチと過電圧保護コンパレータに接続されています。このピンは昇圧型コンバータの出力に接続することが必要であり、その他の電圧レールには接続することはできません。このピンへのノイズ結合を防ぐためOSピンからGNDに470nFのコンデンサを接続してください。OSピンには大電流が流れるためOSピンのPCB配線は広くとることが必要です。
FB	1	I	ソース電圧 (V _S) を生成する主昇圧型コンバータのフィードバック・ピンです。
SW	4, 5	I	ソース電圧 (V _S) を生成する主昇圧型コンバータのスイッチ・ピンです。
PowerPAD			PowerPADは電源グランド (PGND) に接続し、はんだ付けすることが必要です。

代表的特性

グラフ一覧

			FIGURE
MAIN BOOST CONVERTER (V_S)			
η	Efficiency main boost converter V_S	vs Load current $V_S = 15\text{ V}, V_{IN} = 12\text{ V}$	1
$r_{DS(ON)}$	N-channel main switch Q1	vs Input voltage and temperature	2
	Soft-start boost converter	$C_{SS} = 22\text{ nF}$	3
	PWM operation at full-load current		4
	PWM operation at light-load current		5
	Load transient response		6
STEP-DOWN CONVERTER (V_{logic})			
η	Efficiency main boost converter V_S	vs Load current $V_{LOGIC} = 3.3\text{ V}, V_{IN} = 12\text{ V}$	7
$r_{DS(ON)}$	N-channel main switch Q1		8
	PWM operation - continuous mode		9
	PWM operation - discontinuous mode		10
	Soft start		11
	Load transient response		12
SYSTEM PERFORMANCE			
f_{osc}	Oscillation frequency	vs Input voltage and temperature	13
	Power-up sequencing	EN2 connected to V_{IN}	14
	Power-up sequencing	EN2 enabled separately	15

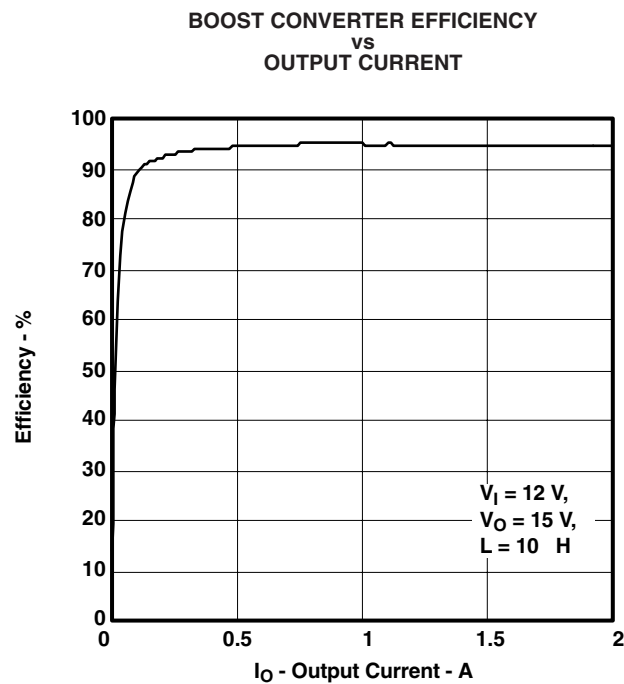


図 1

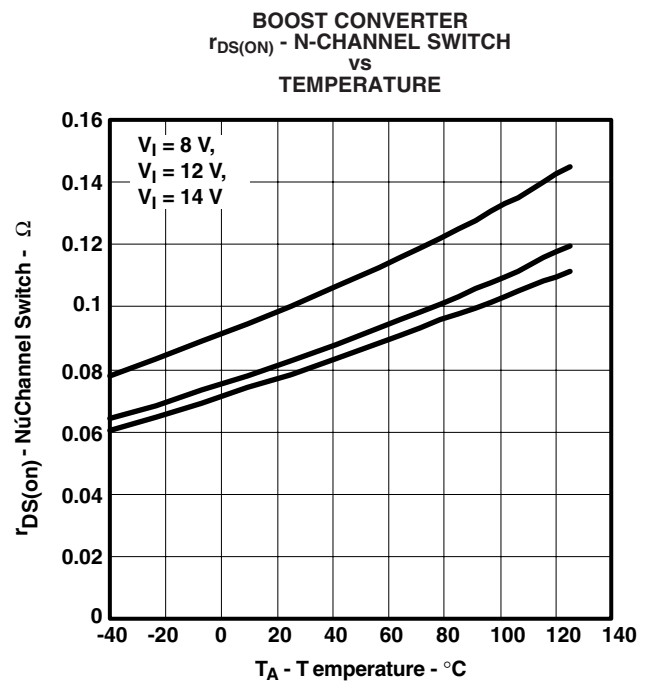
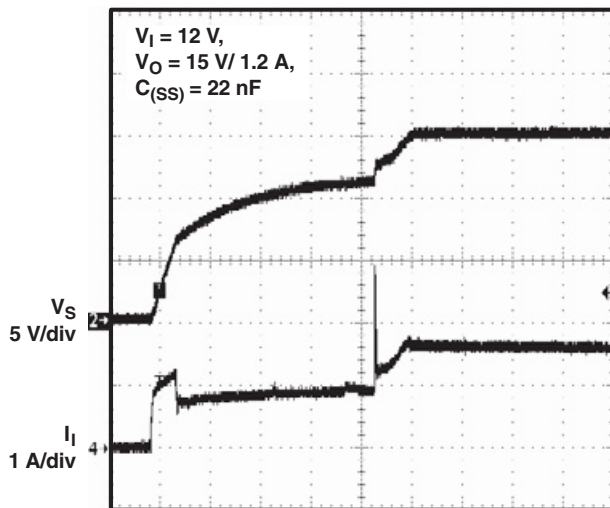


図 2

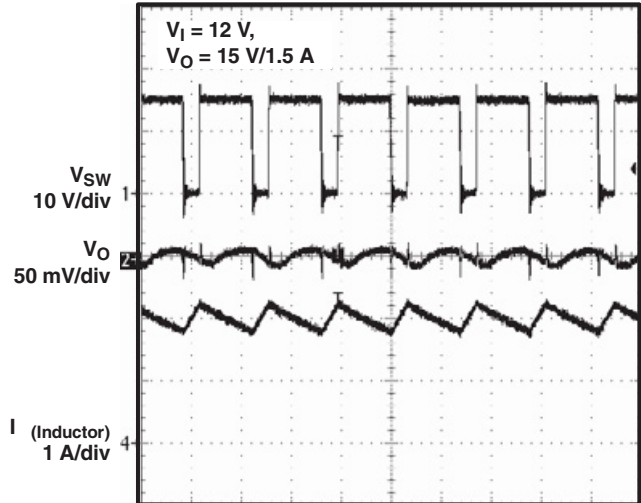
SOFT-START BOOST CONVERTER



2 ms/div

⊗ 3

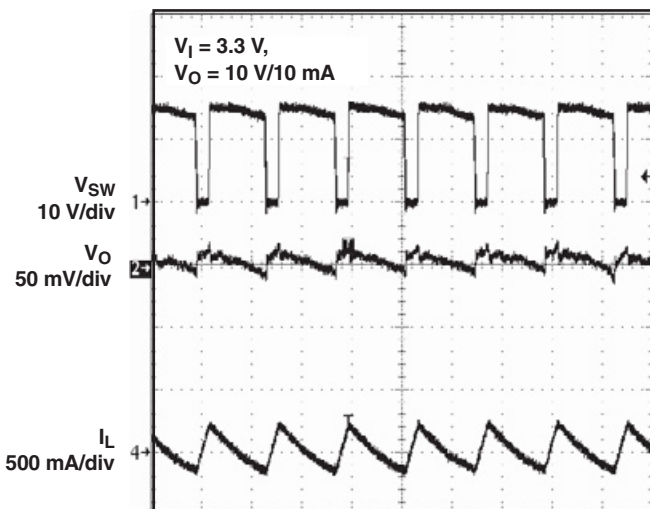
PWM OPERATION BOOST CONVERTER CONTINUOUS MODE



1 μ s/div

⊗ 4

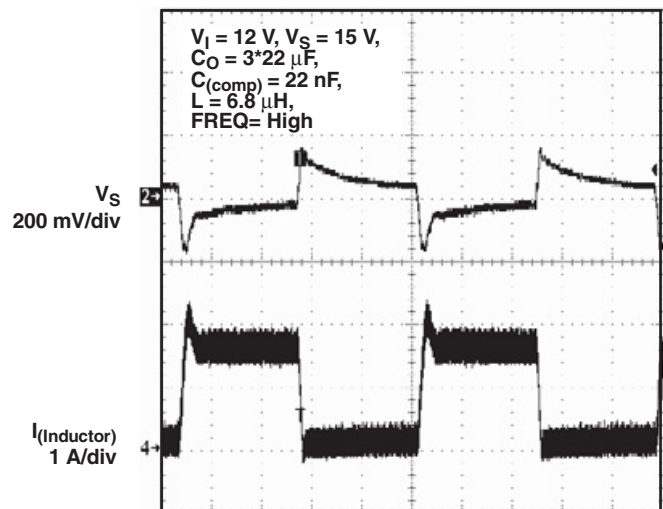
PWM OPERATION BOOST CONVERTER CONTINUOUS MODE: LIGHT LOAD



1 μ s/div

⊗ 5

LOAD TRANSIENT RESPONSE BOOST CONVERTER



100 μ s/div

⊗ 6

EFFICIENCY STEP-DOWN CONVERTER
vs
LOAD CURRENT

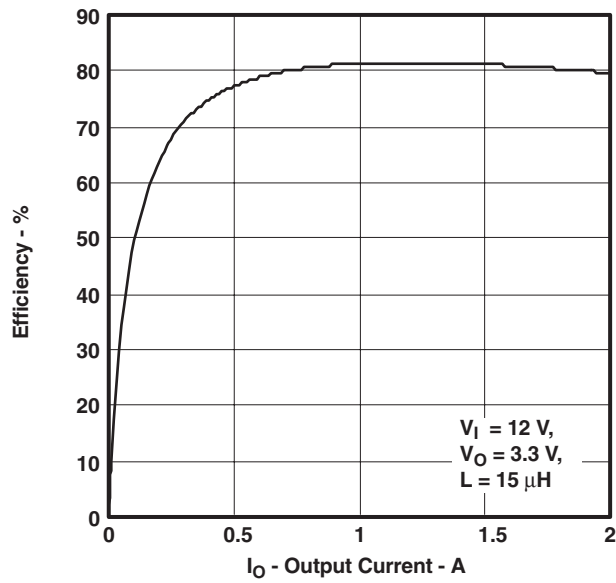


FIG 7

STEP-DOWN CONVERTER
 $r_{DS(on)}$ - N-CHANNEL SWITCH
vs
TEMPERATURE

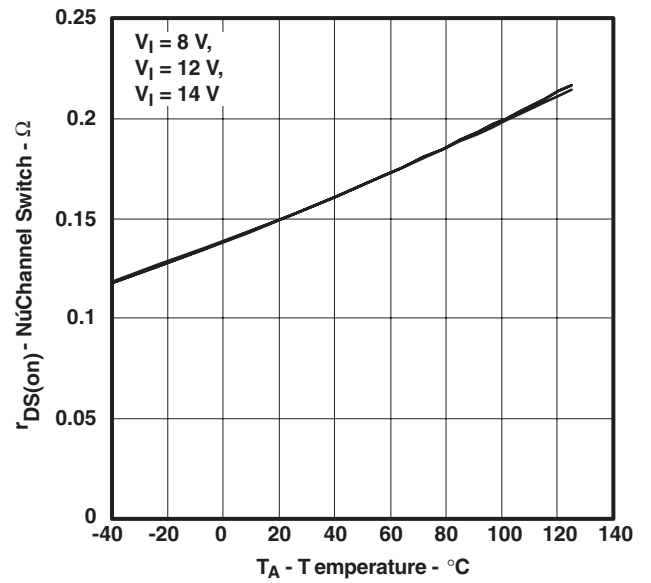


FIG 8

STEP-DOWN CONVERTER
PWM OPERATION
CONTINUOUS MODE

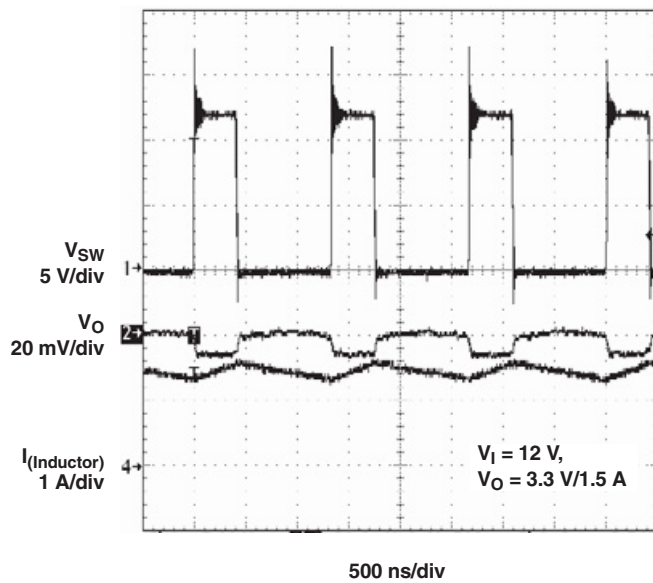


FIG 9

STEP-DOWN CONVERTER
PWM OPERATION
DISCONTINUOUS MODE

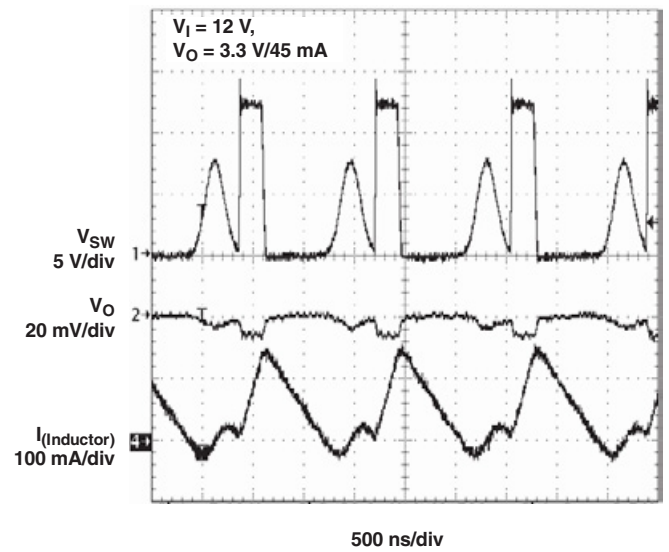
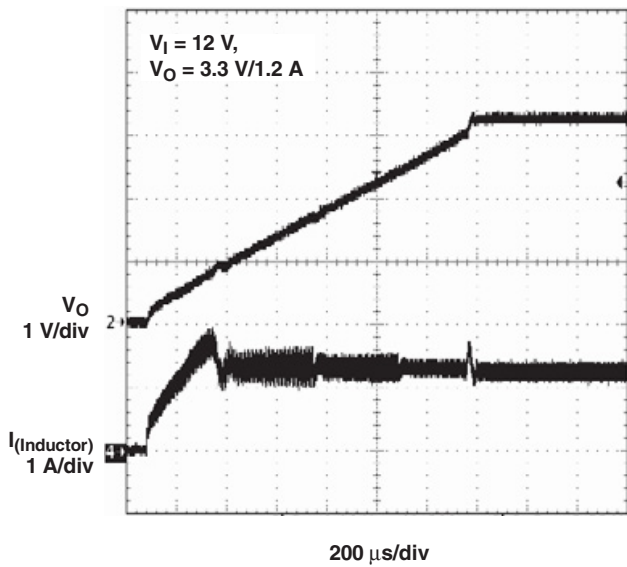


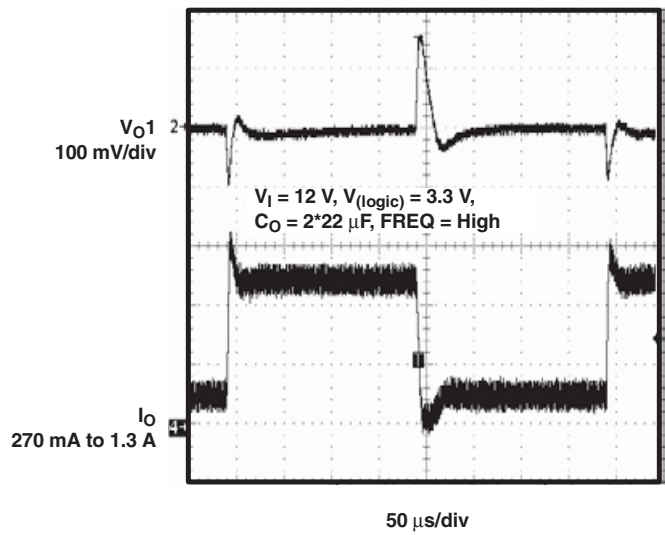
FIG 10

SOFT-START STEP-DOWN CONVERTER



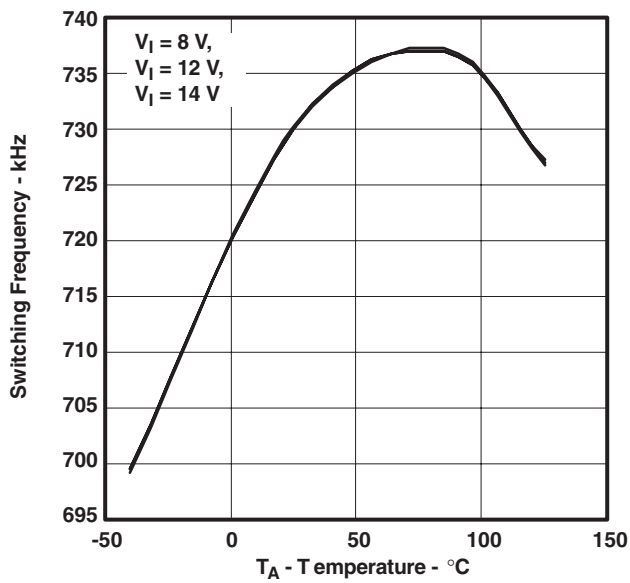
⊗ 11

LOAD TRANSIENT RESPONSE STEP-DOWN CONVERTER



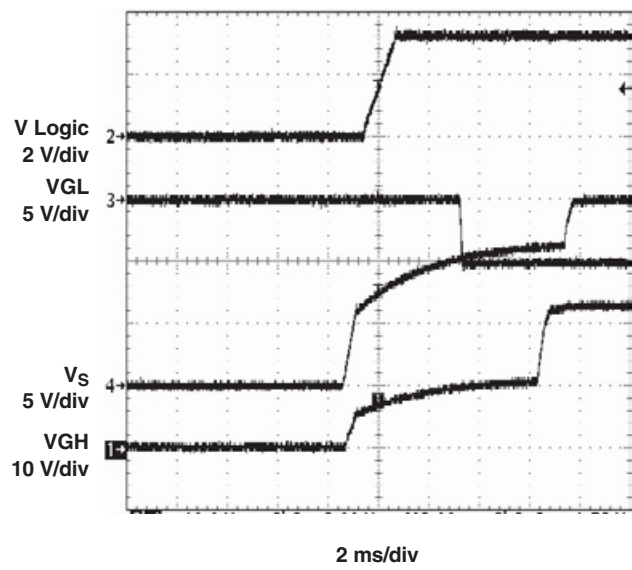
⊗ 12

SWITCHING FREQUENCY vs TEMPERATURE



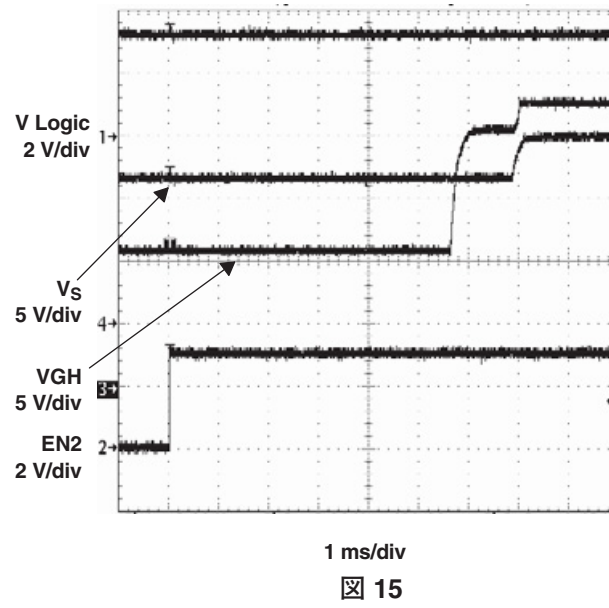
⊗ 13

POWER-UP SEQUENCING EN2 CONNECTED TO V_{IN}

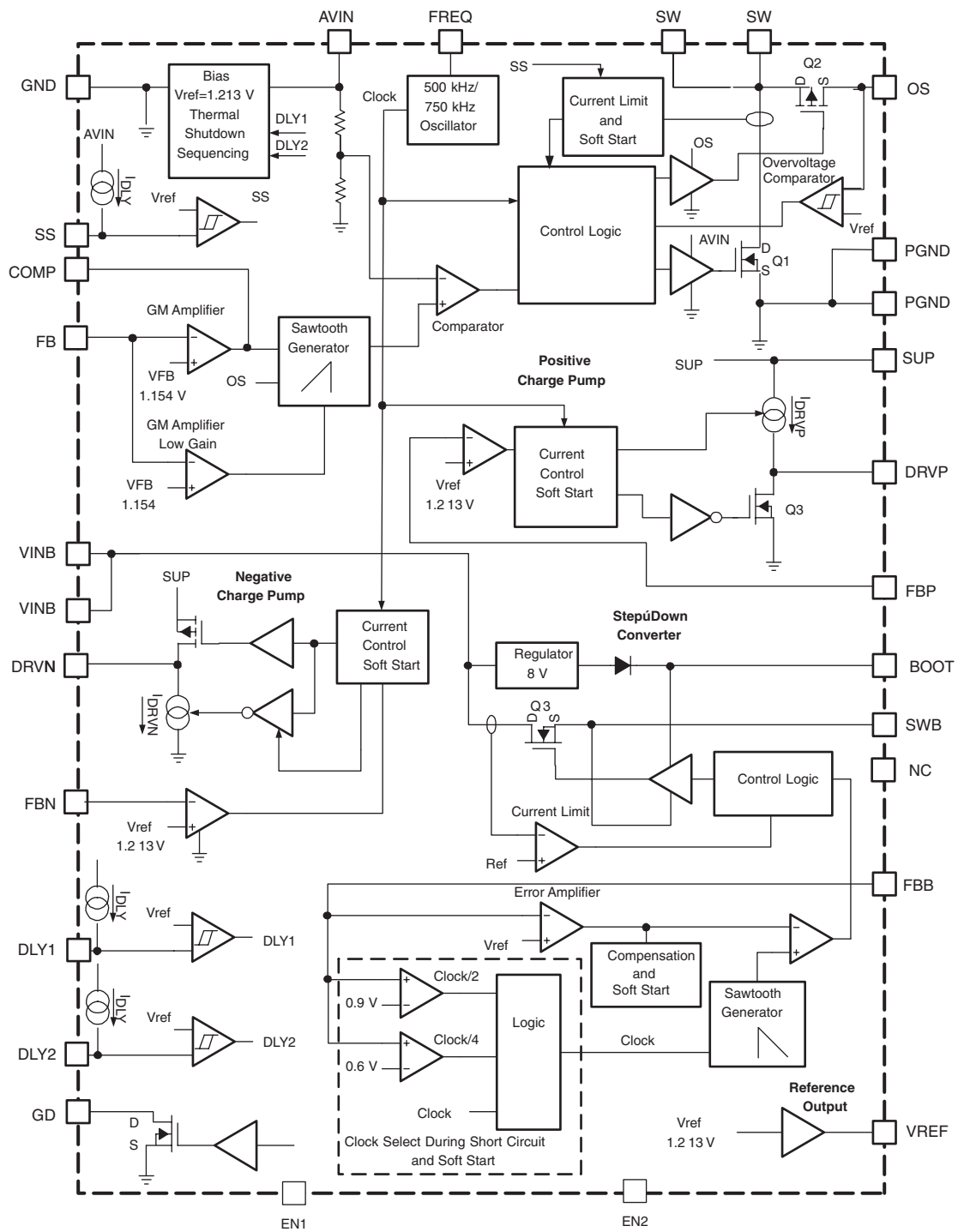


⊗ 14

POWER-UP SEQUENCING
EN2 ENABLED SEPARATELY



ブロック図



詳細説明

昇圧型コンバータ

主昇圧型コンバータはパルス幅変調 (PWM) で、またFREQピンで設定される500kHzあるいは750kHzの固定スイッチング周波数で動作します。このコンバータは、入力電圧フィードフォワード方式を用いた特有な高速応答の電圧方式コントローラ機構を使用しています。このことにより、優れたライン/負荷調整 (負荷調整: 標準0.03%/A) が得られ、外付け部品の小型化が可能になります。外付け部品の値を選択する際にさらに柔軟性をもたせるため、このデバイスは外付けのループ補償を使用します。昇圧型コンバータは軽負荷時不連続導通モードで動作する非同期式の昇圧型コンバータ形態に類似していますが、TPS65160は軽負荷電流時でも連続導通を持続します。このことは、SWとOSの間に外付けのショットキー・ダイオードと内蔵のMOSFETが並列に接続されている斬新なアーキテクチャにより達成されています。機能ブロック図を参照してください。このMOSFETの意図は電流が軽負荷状態時に負極性になることを可能にすることです。このため、標準で 10Ω の $r_{ds(on)}$ をもつ内蔵の小さいPチャネルMOSFETで十分です。インダクタ電流が正極性の時、低い順方向電圧をもつ外付けのショットキー・ダイオードは電流を導通させます。このことにより、コンバータは全負荷電流範囲にわたって連続導通モードの固定周波数で動作します。このことで標準の非同期式昇圧型コンバータでみられるスイッチ・ピンのリンギングが回避され、昇圧型コンバータの補償が簡素化できます。

ソフトスタート (昇圧型コンバータ)

主昇圧型コンバータは起動時の大きな突入電流を防止するため可変のソフトスタートをもっています。ソフトスタート時間はSSピンに接続される外付けコンデンサにより設定されます。SSピンに接続されるコンデンサはSSピンの電圧を増加させる定電流で充電されます。内部の電流制限はソフトスタート・ピンの電圧に比例します。内部のソフトスタート・コンパレータのしきい値電圧に達した時、電流制限が完全に有効になります。ソフトスタート・コンデンサの値が大きくなるにつれ、ソフトスタート時間は長くなります。

昇圧型コンバータの過電圧保護

主昇圧型コンバータにはフィードバック (FB) ピンがフローティングまたはGNDに短絡されている場合にピン (SW) のメイン・スイッチQ2を保護するための過電圧保護機能があります。その場合、出力電圧の上昇は、OSピンを経由して過電圧コンパレータによりモニタされます。機能ブロック図を参照してください。コンパレータが標準23V (TPS65160の場合、TPS65160Aでは19V) でトリップするとすぐに、昇圧型コンバータはN型MOSFETスイッチをオフにします。出力電圧は過電圧しきい値より低くなり、コンバータは動作を続行します。

周波数選択ピン (FREQ)

周波数選択ピン (FREQ) によりデバイス全体のスイッチング周波数を500kHz (FREQ = “L” レベル) または750kHz (FREQ = “H” レベル) に設定することができます。スイッチング周波数が低いと負荷過渡のレギュレーションが少し減少して高効率になります。

過熱保護

過剰な熱や電力消費により引き起こされる損傷を回避するため過熱保護機能が導入されています。一般的に、過熱保護のしきい値温度は155°Cです。

降圧型コンバータ

非同期式の降圧型コンバータは入力電圧フィードフォワード方式の高速応答で電圧方式の形態を用いた固定スイッチング周波数で動作します。この形態は内部の補償を簡素化することができます。また、出力セラミック・コンデンサを用いて動作するように設計されています。このコンバータは内部の2.6AのN型MOSFETスイッチを駆動します。MOSFETドライバはスイッチ・ピンSWBを基準としています。N型MOSFETをオンにするためにはN型MOSFETにはスイッチ・ピンよりも大きなゲート駆動電圧が必要です。このことは降圧型コンバータのスイッチ・ピンのブートストラップ・ゲート駆動回路動作により達成されます。スイッチ・ピンSWBがグランドである場合、ブートストラップ・コンデンサは8Vに充電されます。このように、Nチャネルのゲート駆動電圧は標準で約8Vです。

ソフトスタート (降圧型コンバータ)

起動時の大きな突入電流を防止するためTPS65160にはソフトスタート機能が内蔵されています。降圧型コンバータがEN1によりイネーブルになった時、その基準電圧はゼロからVrefの標準90%のパワーグッドしきい値までゆっくりと上昇します。基準電圧がそのパワーグッドしきい値に達した時、誤差増幅器はその通常のデューティ・サイクルの通常動作になります。ソフトスタート時突入電流をさらに制限するには、コンバータの周波数をスイッチング周波数 f_s の1/4に、次に、フィードバック電圧をモニタしているコンパレータにより決まる f_s の1/2に設定します。内部ブロック図を参照してください。ソフトスタートは通常1ms以内で完了します。

短絡保護（降圧型コンバータ）

短絡回路電流を制限するために、このデバイスはサイクルごとの電流制限機能をもっています。出力がGNDに短絡した時短絡回路電流が内部の電流制限より上昇するのを防ぐため、スイッチング周波数もまた低下します。このことは、フィードバック電圧をモニタしている2つのコンパレータにより行われます。降圧型コンバータのスイッチング周波数は、フィードバック電圧が0.9Vより低い時 f_s の1/2に、フィードバック電圧が0.6Vより低い時スイッチング周波数の1/4に低減されます。

正極性のチャージポンプ

正極性のチャージポンプにより外付けの抵抗デバイダで設定される出力レギュレーション電圧が供給されます。図16に、正極性チャージポンプ・ドライバ回路の抜粋を示します。チャージポンプ・ドライバの電源ピンSUPに印加できる最大電圧は15Vです。昇圧型コンバータの電圧 V_s が15Vより高いアプリケーションでは、SUPピンを入力に接続する必要があります。チャージポンプ・ドライバの動作は図16でよく理解することができます。最初のサイクルで、Q3はオンになり、フライング・コンデンサ C_{fly} はソース電圧 V_s まで充電されます。次のクロック・サイクルで、Q3はオフになり、電流源が駆動ピンDRPを電源電圧 V_{SUP} まで充電します。フライング・コンデンサの電圧が駆動ピンの電圧の上に重なるため、最大出力電圧は $V_{sup}+V_s$ になります。

より高い出力電圧が必要な場合は、別のチャージポンプ段を出力に付加することができます。

出力電圧を設定するには以下の式を使用します。

$$V_{out} = 1.213 \times \left(1 + \frac{R5}{R6}\right)$$

$$R5 = R6 \times \left(\frac{V_{out}}{1.213} - 1\right) = R6 \times \left(\frac{V_{out}}{1.213} - 1\right)$$

負極性のチャージポンプ

負極性のチャージポンプにより外付けの抵抗デバイダで設定される出力レギュレーション電圧が供給されます。負極性のチャージポンプの動作は電源ピンSUPの電圧が反転しているという違いを除き正極性のチャージポンプと同様です。負極性の最大出力電圧は、 $V_{GL} = (-V_{SUP}) + V_{drop}$ です。 V_{drop} は外付けダイオードと内蔵のチャージポンプMOSFETでの電圧ドロップです。 V_{GL} が $-V_s$ より低いことが必要とされる場合にはチャージポンプ段を追加することが必要です。

出力電圧を設定するには以下の式を使用します。

$$V_{out} = -V_{REF} \times \frac{R3}{R4} = -1.213V \times \frac{R3}{R4}$$

$$R3 = R4 \times \frac{|V_{out}|}{V_{REF}} = R4 \times \frac{|V_{out}|}{1.213}$$

下側のフィードバック抵抗の値 $R4$ が40k Ω ~120k Ω 、あるいは全フィードバック抵抗が500k Ω ~1M Ω でなければなりません。この値が小さいと基準電圧に大きすぎる負荷がかかり、一方、大きいと安定性の問題が生じます。負極性のチャージポンプには外付けショットキー・ダイオードが2つ必要です。ショットキー・ダイオードのピーク電流定格は出力の負荷電流の2倍でなければなりません。出力電流が20mAの場合、デュアル・ショットキー・ダイオードBAT54を選択すると良いでしょう。

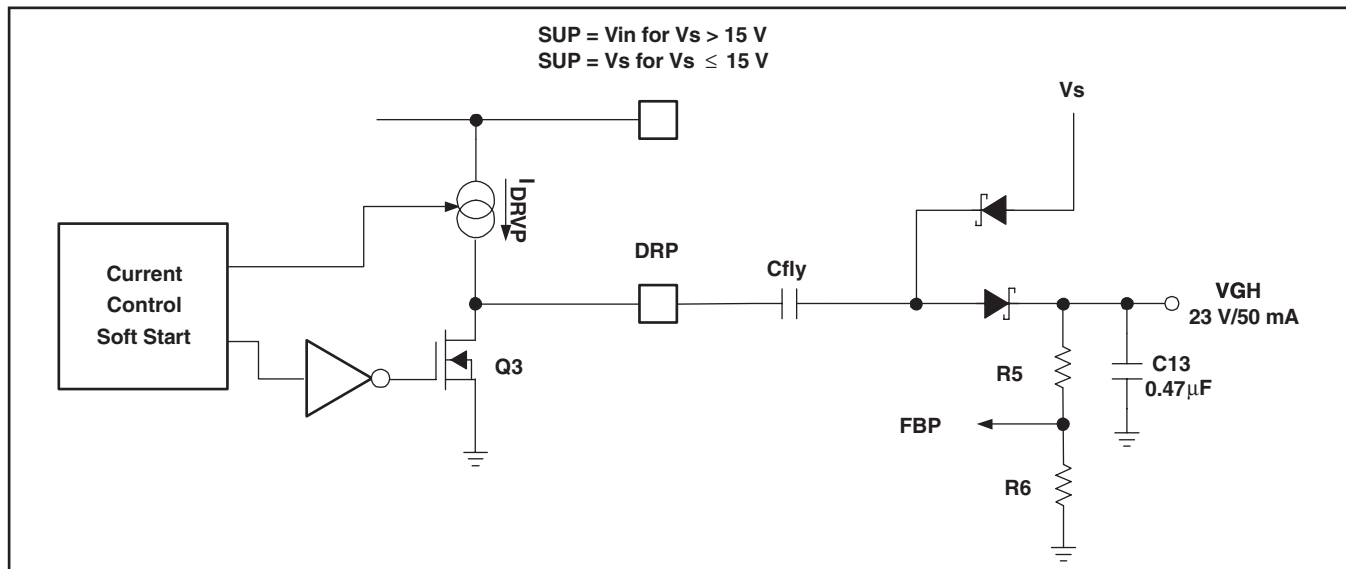


図 16. Extract of the Positive Charge-Pump Driver

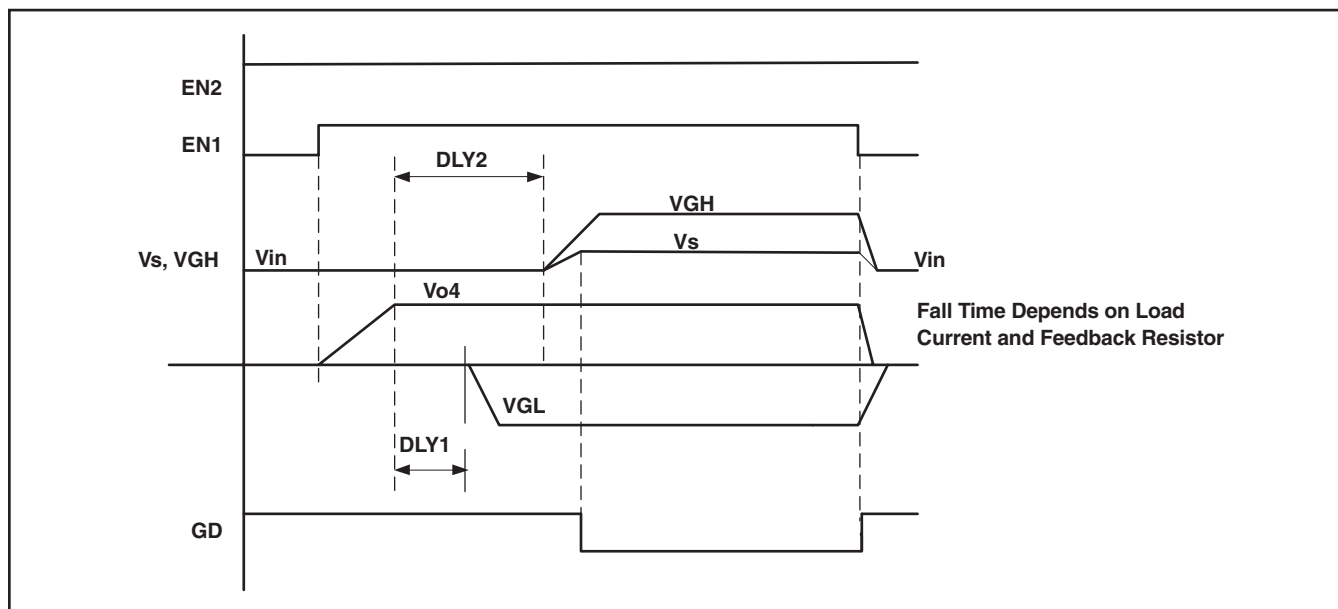


図 17. Power-On Sequencing With EN2 Always High (EN2=Vin)

パワーオン・シーケンス (EN1, EN2, DLY1, DLY2)

TPS65160にはDLY1とDLY2に接続されるコンデンサで設定され、EN1とEN2で制御される可変のパワーオン・シーケンスがあります。EN1を“H”レベルにすると、降圧型コンバータが、その後負極性のチャージポンプ・ドライバがイネーブルになります。DLY1は降圧型コンバータと負極性のチャージポンプ・ドライバ間の遅延時間を設定します。EN2は昇圧型コンバータ

と正極性のチャージポンプ・ドライバを同時にイネーブルにします。DLY2は降圧型コンバータのVlogicと昇圧型コンバータのVs間の遅延時間を設定します。これはEN2が常時Vin接続されている時の遅延を調整することに特に有用です。降圧型コンバータが既にイネーブルになっていてその後EN2が“H”レベルになると、遅延DLY2はEN2が“H”レベルになった時に開始します。図17と図18を参照してください。

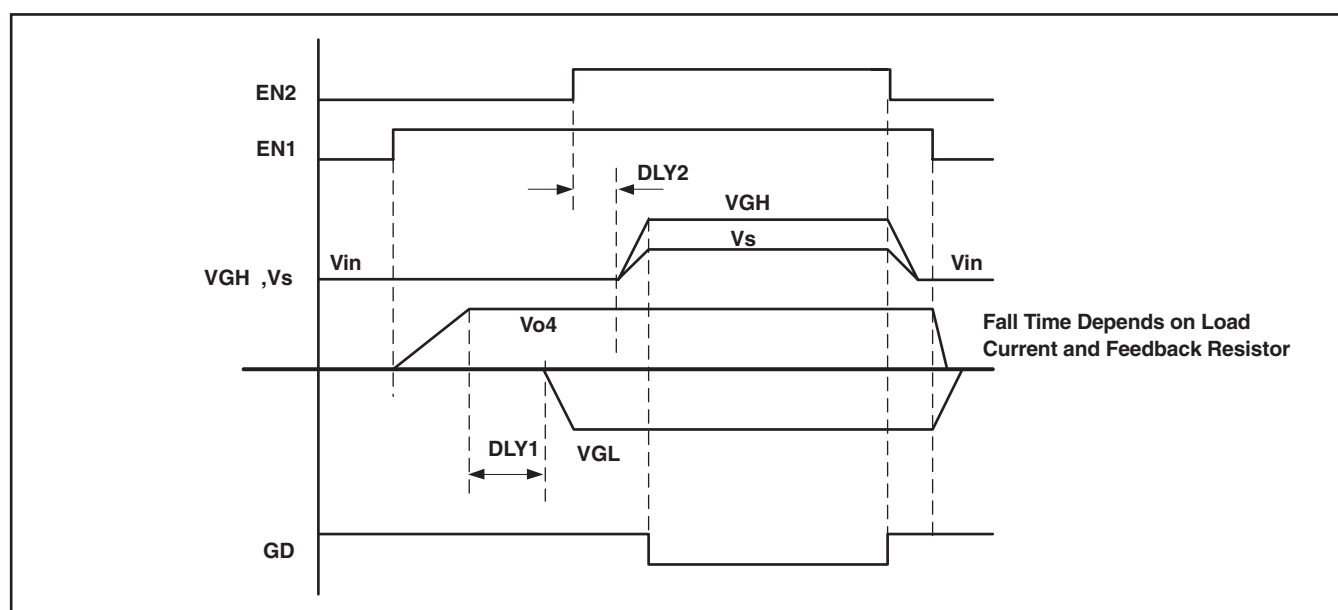


図 18. Power-On Sequencing Using EN1 and EN2

遅延時間DLY1, DLY2の設定

外付けのコンデンサをDLY1ピンとDLY2ピンに接続すると遅延時間が設定されます。遅延時間が不要な場合は、これらのピンはオープンにしておくことができます。遅延時間を設定するため、DLY1とDLY2に接続される外付けコンデンサは標準4.8μAの定電流源により充電されます。遅延時間はコンデンサの電圧がVref = 1.213Vの内部基準電圧に到達した時終了します。外付けの遅延用コンデンサの値は以下のように計算されます。

C_{dly} = (4.8 μA × td) / Vref = (4.8 μA × td) / 1.213 V

with td = Desired delay time

遅延時間2.3msを設定する例を以下に示します。

C_{dly} = (4.8 μA × 2.3 ms) / 1.213 V = 9.4 nF ⇒ C_{dly} = 10 nF

ゲート駆動ピン (GD)

このピンはオープン・ドレイン出力で、昇圧型コンバータVsが制御状態にある時“L” ベルになります。ゲート駆動ピンGDは、入力電圧またはイネーブルEN2がグランドに落ちるまで“L” レベルのままです。

低電圧ロックアウト

低入力電圧時デバイスの誤動作を防止するため、電圧が6Vより低い時デバイスをシャットダウンする低電圧ロックアウト機能が内蔵されています。

入力コンデンサの選択

入力電圧に適切にフィルタをかけるには、低いESRをもつセラミック・コンデンサを推奨します。TPS65160にはアナログ入力AVINと降圧型コンバータ用の入力ピンVINBが2つあります。1μFの入力コンデンサをAVINからGNDに直接接続しなければなりません。2つの22μFのセラミック・コンデンサを降圧型コンバータの入力VINBからGNDに並列に接続します。入力電圧によりうまくフィルタをかけるために、入力コンデンサ値を増加させることもできます。推奨する入力コンデンサについては表1とアプリケーション情報の項を参照してください。

コンデンサ	定格電圧	メーカー	注
22 μF/1210	16 V	Taiyo Yuden EMK325BY226MM	C _{IN} (VINB)
1 μF/1206	16 V	Taiyo Yuden EMK316BJ106KL	C _{IN} (AVIN)

表 1. 入力コンデンサの選択

昇圧型コンバータの設計手順

設計手順の最初のステップは昇圧型コンバータの可能最大出力電流がアプリケーション特有の要件に対応しているかどうかを検証することです。簡単な方法は、提供された効率曲線から効率データを読み取ることによりコンバータの効率を使用すること、または、予想効率について、例えば80%という最悪の場合の条件を使用することです。

1. デューティ・サイクル：

D = 1 - (Vin × η) / Vout

2. 最大出力電流：

I_{avg} = (1 - D) × I_{sw} = (Vin / Vout) × 2.8 A

with I_{sw} = minimum switch current of the TPS65160 (2.8A).

3. ピーク・スイッチ電流：

I_{swpeak} = (Vin × D) / (2 × fs × L) + (I_{out} / (1 - D))

ただし、

I_{sw} = コンバータのスイッチ電流 (最小スイッチ制限電流 = 2.8A)

fs = コンバータのスイッチング周波数 (標準500kHz / 750kHz)

L = 選択したインダクタ値

η = コンバータの推定効率 (効率曲線の数値または推定値0.8を使用)

ピーク・スイッチ電流は、内蔵スイッチ、インダクタ、外付けのショットキー・ダイオードに対処できる必要がある定常状態でのピーク・スイッチ電流です。この計算はピーク・スイッチ電流が最大となる最小入力電圧に対して行わなければなりません。

インダクタ値	メーカー	寸法(mm)	Isat/DCR
22 µH	Coilcraft MSS1038-103NX	10,2 x 10,2 x 3,6	2.9 A/73 mΩ
22 µH	Coilcraft DO3316-103	12,85 x 9,4 x 5,21	3.8 A/38 mΩ
10 µH	Sumida CDRH8D43-100	8,3 x 8,3 x 4,5	4.0 A/29 mΩ
10 µH	Sumida CDH74-100	7,3 x 8,0 x 5,2	2.75 A/43 mΩ
10 µH	Coilcraft MSS1038-103NX	10,2 x 10,2 x 3,6	4.4 A/35 mΩ
6.8 µH	Wuerth Elektronik 7447789006	7,3 x 7,3 x 3,2	2.5 A/44 mΩ

表 2. インダクタの選択 (昇圧型コンバータ)

インダクタの選択 (昇圧型コンバータ)

TPS65160は通常10µHのインダクタで動作します。その他使用可能なインダクタ値としては6.8µHや22µHがあります。インダクタを選択する際の主なパラメータは、大きな負荷過渡電流を補うよう追加マージンをもったインダクタの飽和電流であり、これは先に計算したピーク・スイッチ電流より大きくなければなりません。別の方法で、より慎重な方法としては少なくとも3.5Aの標準スイッチ制限電流と同じ飽和電流をもつインダクタを選択することがあります。次に重要なパラメータはインダクタの直流抵抗です。通常、直流抵抗が低くなるにつれ効率は上昇します。異なるインダクタ間での効率の差は2%から10%程度です。可能なインダクタを表2に示します。

出力コンデンサの選択 (昇圧型コンバータ)

出力電圧に適切にフィルタをかけるには、低いESRをもつ出力コンデンサを推奨します。セラミック・コンデンサは低いESR値をもっており、TPS65160ともっともよく機能します。ほとんどのアプリケーションでは、通常、3つの出力セラミック・コンデンサを並列に使うことで十分です。負荷過渡時の電圧ドロップが低いことが必要とされる場合は、出力容量を増加することができます。出力コンデンサを選択する際は表3を参照してください。

整流ダイオードの選択 (昇圧型コンバータ)

高効率を実現するには、ショットキー・ダイオードを使用しなければなりません。この逆電圧定格はコンバータの最大出力電圧より大きくなければなりません。ショットキー・ダイオードに必要な平均整流順方向電流の定格はコンバータのオフ時間にTPS65160の最大スイッチ電流を乗じて計算されます。

$$D = 1 - \frac{V_{out}}{V_{in}}$$

$$I_{avg} = (1 - D) \times I_{sw} = \frac{V_{in}}{V_{out}} \times 2.8 \text{ A}$$

with I_{sw} = minimum switch current of the TPS65160(2.8A)

通常、ほとんどのアプリケーションでは平均整流順方向電流の最大定格が2Aのショットキー・ダイオードで十分です。次に、ショットキー・ダイオードは電力を消費することができる必要があります。消費される電力は平均整流順方向電流にダイオードの順方向電圧を乗じたものになります。

$$P_D = I_{avg} \times V_F = I_{sw} \times (1 - D) \times V_F$$

with I_{sw} = minimum switch current of the TPS65160(2.6A)

コンデンサ	定格電圧	メーカー
22 µF/1812	16 V	Taiyo Yuden EMK432BJ226MM

表 3. 出力コンデンサの選択 (昇圧型コンバータ)

電流定格 I_{avg}	V_r	$V_{forward}$	$R_{\theta JA}$	寸法	メーカー
3 A	20 V	0.36 at 3 A	46°C/W	SMC	MBRS320, International Rectifier
2 A	20 V	0.44 V at 3 A	75°C/W	SMB	SL22, Vishay Semiconductor
2 A	20 V	0.5 at 2 A	75°C/W	SMB	SS22, Fairchild Semiconductor

表 4. 整流ダイオードの選択 (昇圧型コンバータ)

出力電圧の設定とフィードフォワード・コンデンサの選択 (昇圧型コンバータ)

内出力電圧は外付け抵抗デバイダにより設定され、以下のよう
に計算されます。

$$V_{out} = 1.146V \times \left(1 + \frac{R1}{R2}\right)$$

上側の抵抗端に、良好な負荷過渡応答を実現し安定したコン
バータのループとなるようバイパス・コンデンサが必要です。
R1とともに、バイパス・コンデンサCffはコントロール・ループ
にゼロを設定します。インダクタ値に応じてゼロ周波数を設定
することが必要となります。6.8μHまたは10μHのインダクタで
はfz = 10kHzで、22μHのインダクタではfz = 7kHzです。

$$C_{ff} = \frac{1}{2 \times \pi \times f_z \times R1} = \frac{1}{2 \times \pi \times 10 \text{ kHz} \times R1}$$

計算値にもっとも近い値を使用しなければなりません。

補償 (COMP) (昇圧型コンバータ)

電レギュレータのループはCOMPピンに接続される外付け部
品を調整することで補償することができます。COMPピンは内
部のトランスコンダクタンス誤差増幅器の出力です。このピン
にコンデンサを1つ接続することで低周波ゲインが設定されま
す。通常、ほとんどのアプリケーションで22nFのコンデンサ
で十分です。直列に抵抗を付加することでゼロが追加設定され、
高周波ゲインが大きくなります。以下の式で、抵抗が高周波ゲ
インを増加させる周波数を計算することができます。

$$f_z = \frac{1}{2 \times \pi \times C_c \times R_c}$$

入力電圧が低いと高いゲインひいては低い補償用コンデンサ
値が必要となります。

降圧型コンバータの設計手順

出力電圧の設定

降圧型コンバータは出力電圧を設定するのに外付けの分圧器
を使用します。出力電圧は以下の式で計算されます。

$$V_{out} = 1.213V \times \left(1 - \frac{R1}{R2}\right)$$

但し、R1=1.2kΩ、内部基準電圧V(ref) typ=1.213Vです。

負荷電流が1mAより低い時、デバイスは不連続導通モードで
動作します。負荷電流がゼロに低下すると、出力電圧は標準出
力電圧よりわずかに上昇します。負荷電流がゼロの時、デバイ
スはクロック・サイクルを省略しますがスイッチングは完全に
は停止しないため、出力電圧は標準出力電圧より少し大きいま
まです。従って、下側のフィードバック抵抗は常に約1mAの最
小負荷電流であるよう約1.2kΩが選択されます。

フィードフォワード・コンデンサの選択

上側のフィードバック抵抗デバイダ端のフィードフォワ
ード・コンデンサによりコンバータのループ伝達関数にゼロが設
定されます。15μHのインダクタではfz=8kHzで、22μHのイン
ダクタが使用される場合ではfz=17kHzです。

(出力電圧が3.3Vの場合の例)

$$C_z = \frac{1}{2 \times \pi \times 8 \text{ kHz} \times R1} = \frac{1}{2 \times \pi \times 8 \text{ kHz} \times 2k\Omega}$$
$$= 9.9 \text{ nF} \approx 10 \text{ nF}$$

通常、計算値にもっとも近いコンデンサ値が選択されます。

インダクタの選択 (降圧型コンバータ)

TPS65160は通常15μHのインダクタで動作します。高効率を
得るには、導通損失を最小限に抑えるためインダクタは低い直
流抵抗でなければなりません。このことは適切なインダクタを
選択する際に考慮する必要があります。インダクタの飽和を回
避するためには、インダクタ電流の定格は、以下で計算される
ように、少なくともコンバータの最大出力電流にインダクタの
リップル電流を加えたものでなければなりません。

$$\Delta I_L = V_{out} \times \frac{1 - \frac{V_{out}}{V_{in}}}{L \times f}$$

$$I_{Lmax} = I_{outmax} + \frac{\Delta I_L}{2}$$

但し、

f = スイッチング周波数 (750kHz、最小500kHz)

L = インダクタ値 (標準15μH)

ΔIL = インダクタのピーク間リップル電流

ILmax = 最大インダクタ電流

インダクタ電流が最大となるのはVinが最小の時です。より
慎重な方法としては2.6Aの標準スイッチ電流と同じインダクタ
の電流定格を選択することがあります。

インダクタ値	メーカー	寸法 (mm)	Isat/DCR
15 μH	Sumida CDRH8D28-150	8,3 x 8,3 x 3,0	1.9 A/53 mΩ
15 μH	Coilcraft MSS1038-153NX	10,2 x 10,2 x 3,6	3.6 A/50 mΩ
15 μH	Wuerth 7447789115	7,3 x 7,3 x 3,2	1.75 A/100 mΩ

表 5 インダクタの選択 (降圧型コンバータ)

整流ダイオードの選択 (降圧型コンバータ)

高効率を実現するには、ショットキー・ダイオードを使用しなければなりません。この逆電圧定格は降圧型コンバータの最大出力電圧より大きくなければなりません。ショットキー・ダイオードに必要な平均整流順方向電流の定格は降圧型コンバータのオフ時間にTPS65160の最大スイッチ電流を乗じて計算されます。

$$D = 1 - \frac{V_{out}}{V_{in}}$$

$$I_{avg} = (1 - D) \times I_{sw} = 1 - \frac{V_{out}}{V_{in}} \times 2 \text{ A}$$

with I_{sw} = minimum switch current of the TPS65160 (2 A)

通常、ほとんどのアプリケーションでは平均整流順方向電流の最大定格が1.5Aまたは2Aのショットキー・ダイオードで十分です。次に、ショットキー・ダイオードは電力を消費することができます。消費される電力は平均整流順方向電流にダイオードの順方向電圧を乗じたものになります。

$$P_D = I_{avg} \times V_F = I_{sw} \times (1 - D) \times V_F$$

with I_{sw} = minimum switch current of the TPS65160 (2 A)

出力コンデンサの選択 (降圧型コンバータ)

このデバイスは出力セラミック・コンデンサと連携して動作します。15μHのインダクタを使用する場合、22μFの出力セラミック・コンデンサを2つ使用することを推奨します。負荷過渡応答を改善するために容量を増やすこともできます。

レイアウトについての考察

PCBのレイアウトは電源設計上の重要なステップです。レイアウトが適切でないとコンバータが不安定になったり、負荷レギュレーションの問題、ノイズ、EMIの問題が生じることがあります。特に負荷電流が大きいスイッチングDC/DCコンバータでは、PCB配線が薄すぎると大きな電圧スパイクが生じる可能性があります。グラウンド処理を適切に行うことも同様に重要になります。できれば、アナロググラウンド (GND) と電源グラウンド (PGND) の間のグラウンド・シフトを最小限に抑えるためグラウンド・プレーンを共通にすることを推奨します。加えて、TPS65160についてのPCBのレイアウト設計上のガイドラインを以下に提言します。

1. AVINとVINBの電源配線を分けて、それぞれ別のバイパス・コンデンサを使用します。
2. OSピンから昇圧型コンバータの出力への接続は短く広い配線を使用します。
3. OSピンへのノイズ結合を最小限に抑えるため、GNDへ470pFのバイパス・コンデンサを使用します。
4. VGHとVGLのチャージポンプ駆動ピン (DRN, DRP) の配線は、これらの配線がスイッチング波形を運ぶため、短くします。
5. フライイング・コンデンサはできるだけDRPピンとDRNピンに近づけて配置し、このピンでの大きな電圧スパイクを回避させます。
6. DRPピンとDRNピンに接続されているフライイング・コンデンサのそれぞれのショットキー・ダイオードはできるだけICに近づけて配置します。
7. 負極性のチャージポンプのフィードバック回路は負極性のチャージポンプの駆動ピンの配線 (DRN) から離して配線します。このことにより、負極性のチャージポンプのフィードバック回路への寄生結合が回避され、良好な出力電圧精度と負荷レギュレーションが得られます。このことを行うには、FREQピンを使用し、FBNからDRNを分離して配線します。

電流定格 I_{avg}	V_r	$V_{forward}$	$R_{\theta JA}$	寸法	メーカー
3 A	20 V	0.36 V at 3 A	46°C/W	SMC	MBRS320, International Rectifier
2 A	20 V	0.44 V at 2 A	75°C/W	SMB	SL22, Vishay Semiconductor
2 A	20 V	0.5 V at 2 A	75°C/W	SMB	SS22, Fairchild Semiconductor
1.5 A	20 V	0.445 V at 1.0 A	88°C/W	SMA	SL12, Vishay Semiconductor

表 6. 整流ダイオードの選択 (降圧型コンバータ)

コンデンサ	定格電圧	メーカー
22 μF/0805	6.3 V	Taiyo Yuden JMK212BJ226MG

表 7. 出力コンデンサの選択 (降圧型コンバータ)

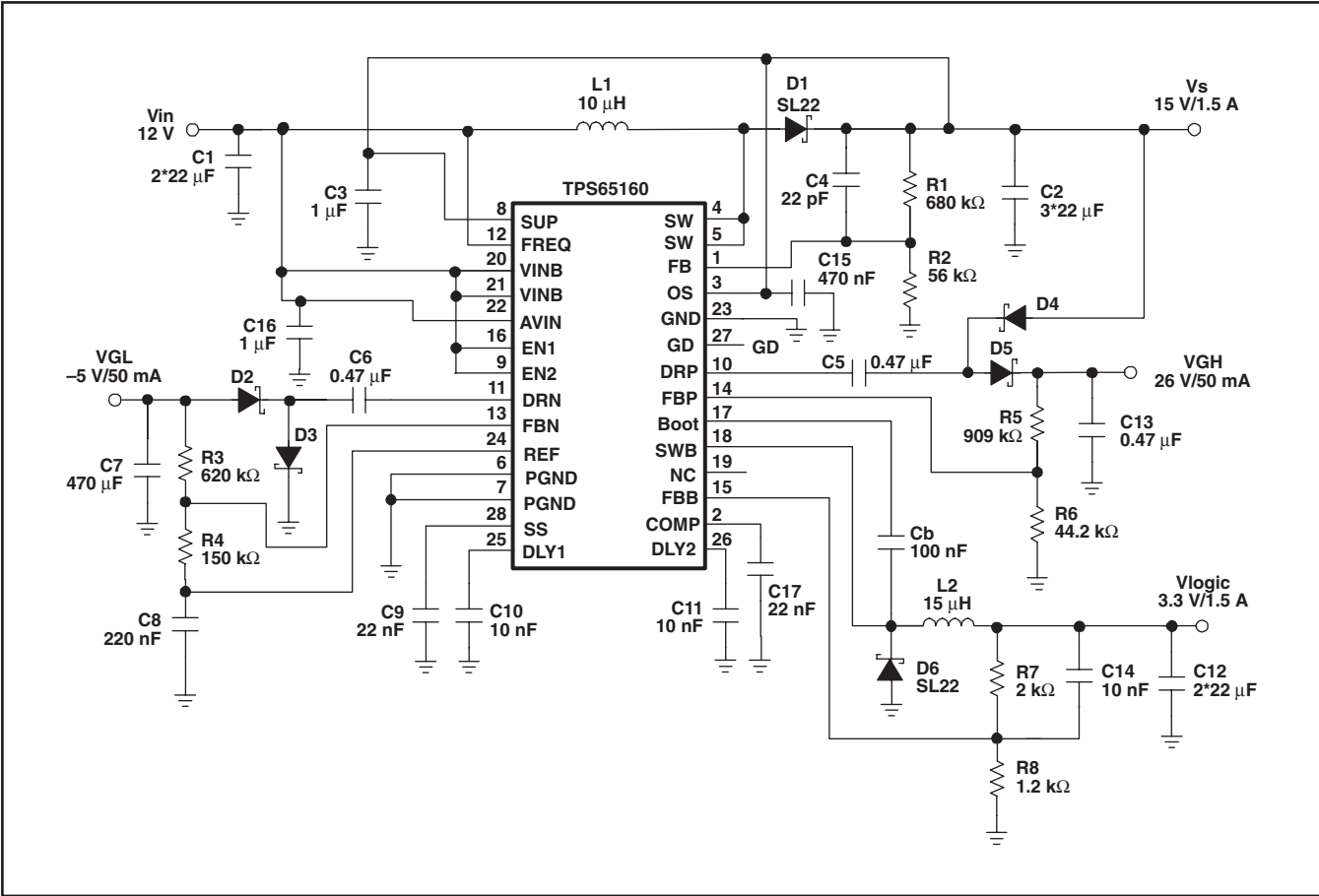


図 19. Positive-Charge Pump Doubler Running From the Output V_S ($SUP = V_S$) Required When Higher V_{GH} Voltages Are Needed.

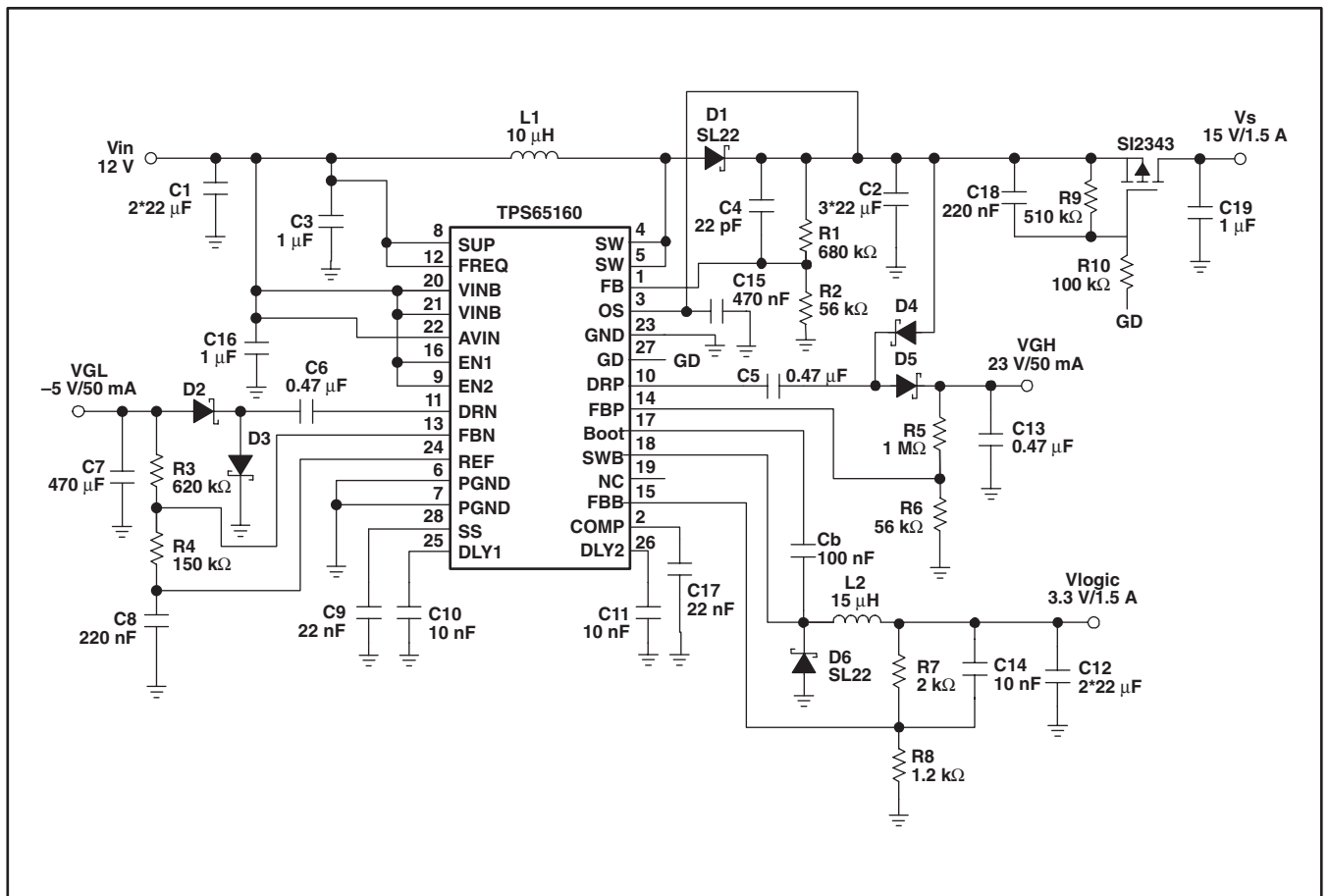
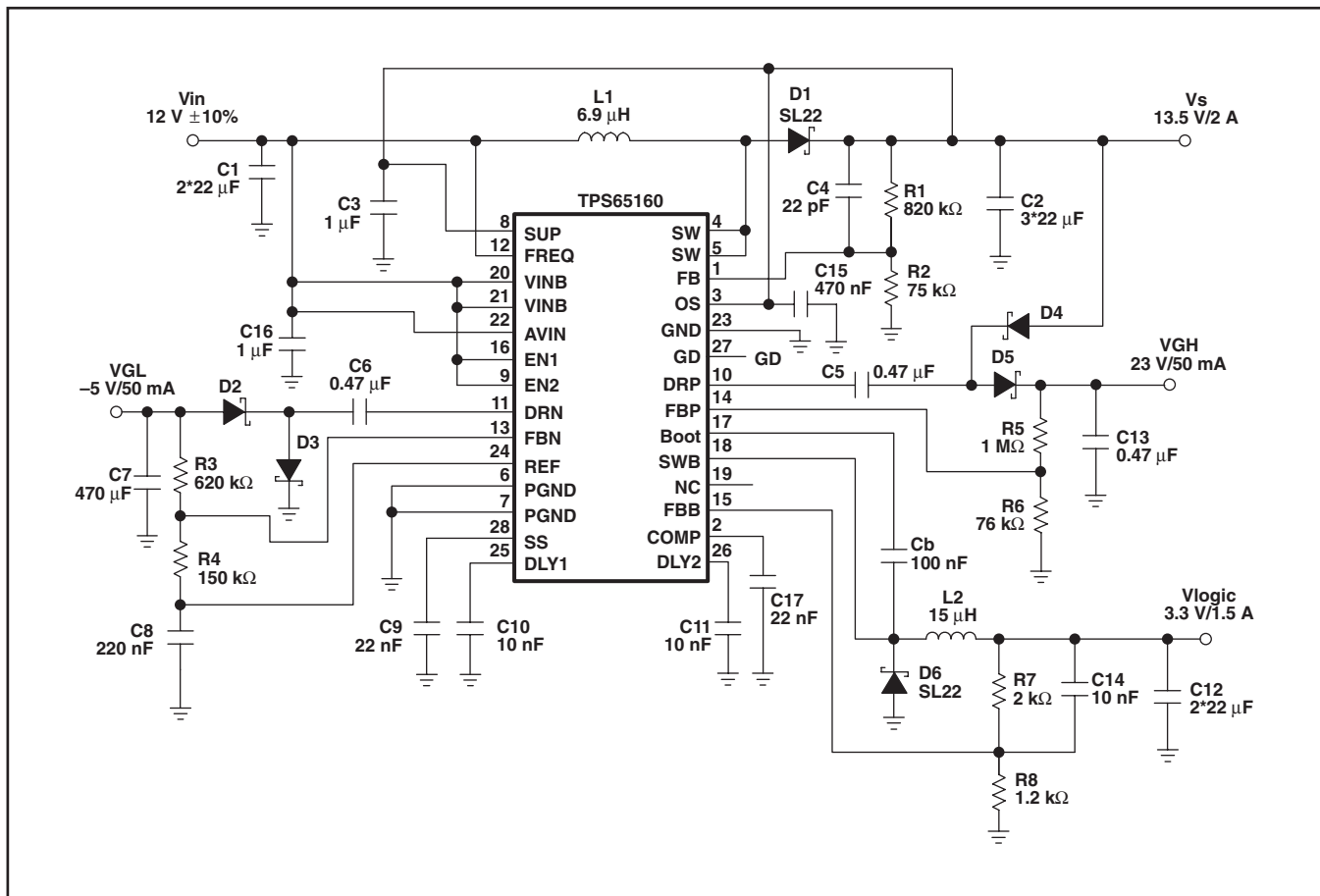


图 20. Driving an Isolation FET for V_S using the GD Pin



21. 12V to 13.5V Conversion

パッケージ情報

Orderable Device	Status ⁽¹⁾	Package Type	Package Drawing	Pins	Package Qty	Eco Plan ⁽²⁾	Lead/Ball Finish	MSL Peak Temp ⁽³⁾
TPS65160APWP	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160APWPG4	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160APWPR	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160APWPRG4	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160PWP	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160PWPG4	ACTIVE	HTSSOP	PWP	28	50	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160PWPR	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR
TPS65160PWPRG4	ACTIVE	HTSSOP	PWP	28	2000	Green (RoHS & no Sb/Br)	CU NIPDAU	Level-2-260C-1 YEAR

⁽¹⁾ マーケティング・ステータスは次のように定義されています。

ACTIVE：製品デバイスが新規設計用に推奨されています。

LIFEBUY：TIによりデバイスの生産中止予定が発表され、ライフタイム購入期間が有効です。

NRND：新規設計用に推奨されていません。デバイスは既存の顧客をサポートするために生産されていますが、TIでは新規設計にこの部品を使用することを推奨していません。

PREVIEW：デバイスは発表済みですが、まだ生産が開始されていません。サンプルが提供される場合と、提供されない場合があります。

OBSOLETE：TIによりデバイスの生産が中止されました。

⁽²⁾ エコ・プラン - 環境に配慮した製品分類プランであり、Pb-Free (RoHS) およびGreen (RoHS & no Sb/Br) があります。最新情報および製品内容の詳細については、<http://www.ti.com/productcontent>でご確認ください。

TBD：Pb-Free/Green変換プランが策定されていません。

Pb-Free (RoHS)：TIにおける“Lead-Free”または“Pb-Free”（鉛フリー）は、6つの物質すべてに対して現在のRoHS要件を満たしている半導体製品を意味します。これには、同種の材質内で鉛の重量が0.1%を超えないという要件も含まれます。高温で半田付けするように設計されている場合、TIの鉛フリー製品は指定された鉛フリー・プロセスでの使用に適しています。

Green (RoHS & no Sb/Br)：TIにおける“Green”は、“Pb-Free”（RoHS互換）に加えて、臭素 (Br) およびアンチモン (Sb) をベースとした難燃材を含まない（均質な材質中のBrまたはSb重量が0.1%を超えない）ことを意味しています。

⁽³⁾ MSL、ピーク温度 -- JEDEC業界標準分類に従った耐湿性レベル、およびピーク半田温度です。

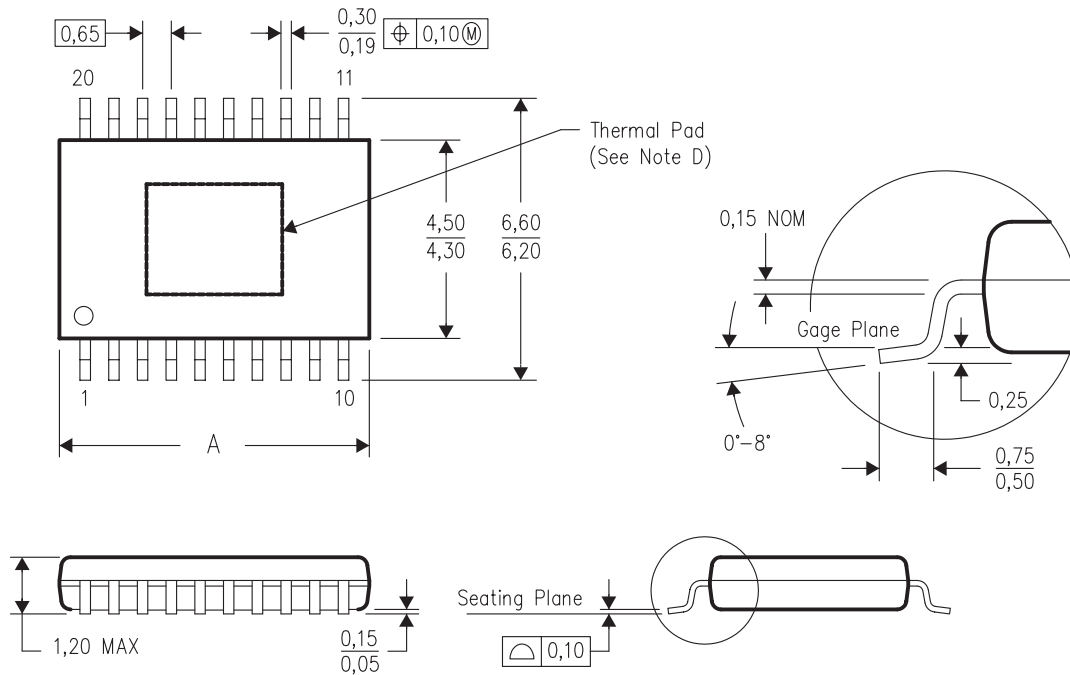
重要な情報および免責事項：このページに記載された情報は、記載された日付時点でのTIの知識および見解を表しています。TIの知識および見解は、第三者によって提供された情報に基づいており、そのような情報の正確性について何らの表明および保証も行うものではありません。第三者からの情報をより良く統合するための努力は続けております。TIでは、事実を適切に表す正確な情報を提供すべく妥当な手順を踏み、引き続きそれを継続してゆきますが、受け入れる部材および化学物質に対して破壊試験や化学分析は実行していない場合があります。TIおよびTI製品の供給者は、特定の情報を機密情報として扱っているため、CAS番号やその他の制限された情報が公開されない場合があります。

メカニカル・データ

PWP (R-PDSO-G**)

20 PINS SHOWN

PowerPAD™ PLASTIC SMALL-OUTLINE PACKAGE



PINS **	14	16	20	24	28
DIM					
A MAX	5,10	5,10	6,60	7,90	9,80
A MIN	4,90	4,90	6,40	7,70	9,60

4073225/H 12/05

- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. ボディ寸法はモールド突起部を含みません。モールド突起部は片面あたり0,15を越えません。
 D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。推奨するボード・レイアウトについての情報はテクニカル・ブリーフ “PowerPAD Thermally Enhanced Package” TI文献番号SLMA002を参照してください。この文献はホームページwww.ti.comで入手できます。
 E. JEDEC MO-153に準拠します。

サーマルパッド・メカニカル・データ

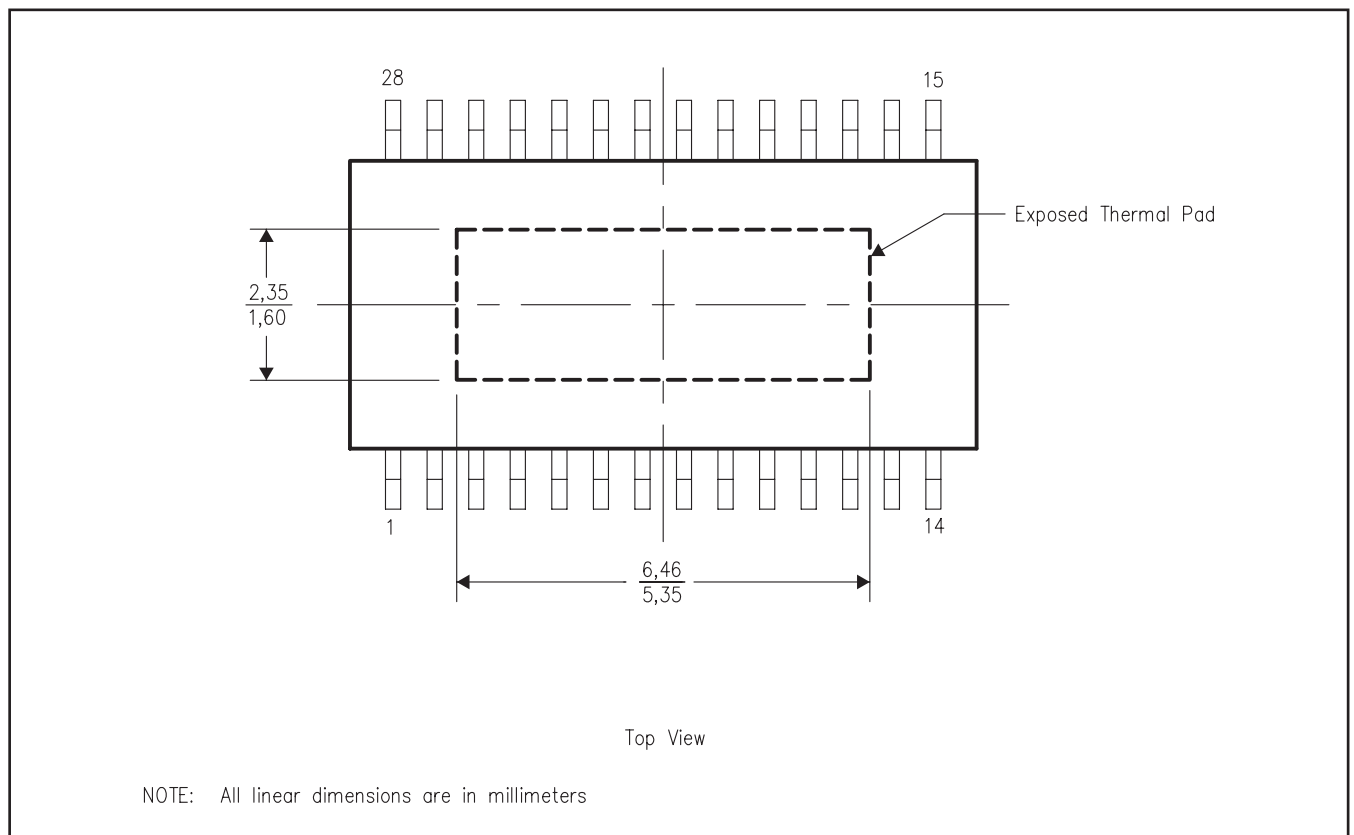
PWP (R-PDSO-G28)

熱的特性に関する資料

このPowerPAD™パッケージは外部のヒートシンクに直接接続できるよう設計された露出したサーマル・パッドをもっています。サーマル・パッドがプリント回路基板(PCB)に直接はんだ付けされた場合、PCBはヒートシンクとして使用できます。さらに、サーマル・ビアを使用することにより、サーマル・パッドはグランド・プレーンまたはPCBに設計された特別なヒートシンク構造に直接接続することができます。この設計により、集積回路(IC)からの熱移動が最適化されます。

PowerPADパッケージの追加情報及びその熱放散能力の利用法についてはテクニカル・ブリーフ “PowerPAD Thermally Enhanced Package” TI文献番号SLMA002とアプリケーション・ブリーフ “PowerPAD Made Easy” TI文献番号SLMA004を参照してください。両方の文献ともホームページwww.ti.comで入手できます。

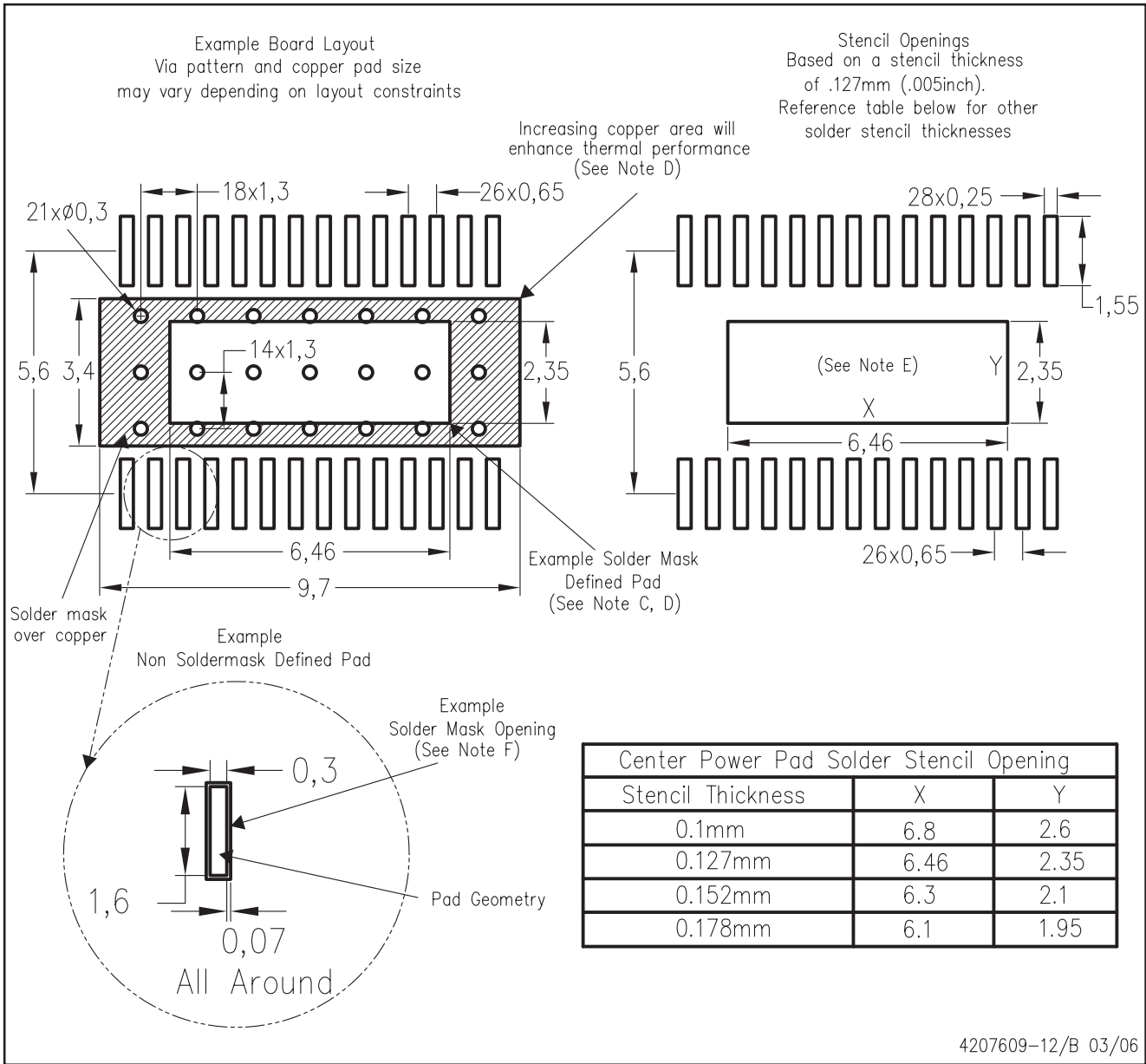
このパッケージの露出サーマル・パッドの寸法は以下の図に示されています。



Exposed Thermal Pad Dimensions

LAND PATTERN

PWP (R-PDSO-G28) PowerPAD™



- 注： A. 全ての線寸法の単位はミリメートルです。
 B. 図は予告なく変更することがあります。
 C. カスタマははんだマスクの中央規定パッドを変更しないようボードの製作図に注釈を載せなければなりません。
 D. このパッケージはボードのサーマル・パッドにはんだ付けされるよう設計されています。個別の熱情報、ビアの要件、推奨するボード・レイアウトについてはテクニカル・ブリーフ “PowerPAD Thermally Enhanced Package” TI文献番号SLMA002とSLMA004、及びプロダクト・データシートを参照してください。これらの文献はホームページwww.ti.comで入手できます。出版番号IPC7351は設計代案についての推奨です。
 E. レーザーカットの開口部に台形の壁をつけ、角に丸みをつけるとペースト離れがよくなります。カスタマはステンシルの設計についてボード製作側に提案しなければなりません。このステンシル設計例は50%容積の金属を基にはんだペーストを積んでいます。その他の推奨ステンシルについてはIPC-7525を参照してください。
 F. カスタマは信号パッド間及びパッド回りはんだマスクの許容値についてボード製作側に連絡しなければなりません。

(SLVS566B)

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPS65160APWPR	HTSSOP	PWP	28	2000	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1
TPS65160PWPR	HTSSOP	PWP	28	2000	330.0	16.4	6.9	10.2	1.8	12.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPS65160APWPR	HTSSOP	PWP	28	2000	350.0	350.0	43.0
TPS65160PWPR	HTSSOP	PWP	28	2000	350.0	350.0	43.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
TPS65160APWP	PWP	HTSSOP	28	50	530	10.2	3600	3.5
TPS65160APWP.A	PWP	HTSSOP	28	50	530	10.2	3600	3.5
TPS65160PWP	PWP	HTSSOP	28	50	530	10.2	3600	3.5
TPS65160PWP.A	PWP	HTSSOP	28	50	530	10.2	3600	3.5

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月