

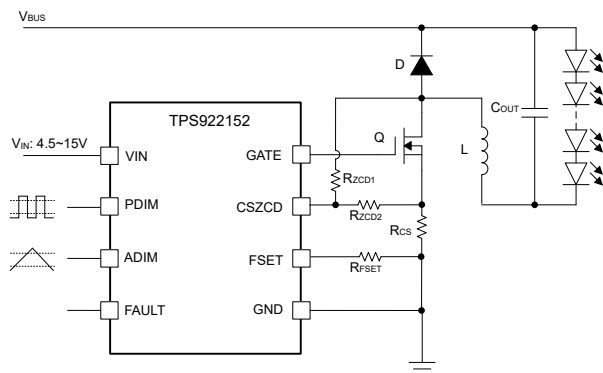
TPS922152 平均電流 降圧 LED ドライバ (広範囲調光)

1 特長

- 4.5V ~ 15V の入力電圧範囲
- 最大 500V の広範な印加電圧
- LED コモン アノード接続
- 可変スイッチング周波数: 50kHz/1MHz
- 適応型オフ時間モード
- 高度な調光オプション:
 - アナログ調光 (1000:1)
 - PWM 調光 (パルス幅 50ns, 20kHz で 1000:1)
 - フレキシブル調光 (100,000:1)
- 低いスタンバイ電流
- 包括的な保護機能を搭載:
 - LED の断線 / 短絡保護
 - サイクル単位の電流制限
 - センス抵抗の断線と短絡の防止
- パッケージ: SOIC-8 と SOT583

2 アプリケーション

- 常時照明:
 - 屋内・屋外照明
 - 舞台照明と写真照明
 - プロジェクタ、レーザー TV、プリンタ、IP カメラ
 - 高電圧 LED ドライバ
- 瞬間照明:
 - マシン ビジョンおよびカメラ フラッシュ
 - 火災報知器およびストロボ
- LED バックライト:
 - フラット パネル ディスプレイ
 - LCD TV およびモニター



概略回路図

3 説明

TPS922152 は、非同期で平均電流制御の降圧 LED ドライバで、4.5V ~ 500V の汎用性の高い入力範囲を備えています。TPS922152 は、適応型オフ時間 (AOT) モードにより、最高 1MHz の可変スイッチング周波数で外部スイッチング FET を駆動できます。AOT モードを使用すると、小型の出力コンデンサで LED 電流リップルを低減し、高速過渡応答を実現できます。このデバイスは、単層 PCB 設計とコモン アノード接続もサポートしています。

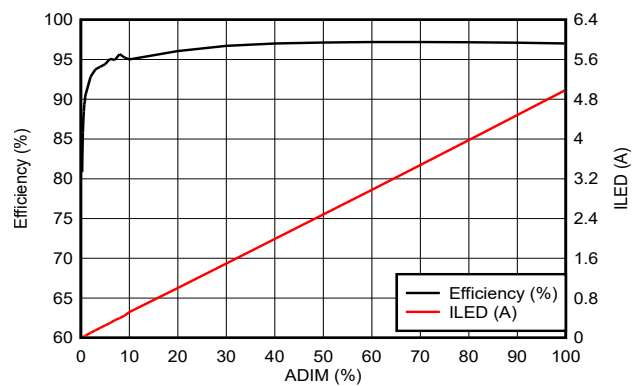
TPS922152 は、ADIM 入力ピンを通じてアナログ信号を構成することで、高精度で高比率のアナログ調光をサポートします。フルスケール出力電流は外付け抵抗によって設定構成され、独自の補正センシングにより高いアナログ調光比を実現できます。また、このデバイスは、PDIM 入力ピン経由で単純な high 信号と low 信号を構成することで、高周波と高比率の PWM 調光にも対応しています。独自の誘導性高速調光 (IFD) により、PWM 調光の高精度と高比率を実現できます。

TPS922152 は、LED の断線と短絡、センス抵抗の断線と短絡など、複数の系統的な保護機能も備えています。

製品情報

部品番号 (1)	パッケージ	パッケージ サイズ(2)
TPS922152	SOIC (8)	4.9mm × 3.9mm
	SOT23 (8)	2.9mm × 1.6mm

- (1) 詳細については、[セクション 10](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。



$V_{BUS} = 60V$ 、 $V_{LED} = 48V$ 、 $L = 33\mu H$ 、 $F_{SW} = 400kHz$
の効率と調光の直線性



目次

1 特長.....	1	6.3 機能説明.....	9
2 アプリケーション.....	1	7 アプリケーションと実装.....	15
3 説明.....	1	7.1 使用上の注意.....	15
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	15
5 仕様.....	5	7.3 電源に関する推奨事項.....	20
5.1 絶対最大定格.....	5	7.4 レイアウト.....	20
5.2 ESD 定格.....	5	8 デバイスおよびドキュメントのサポート.....	21
5.3 推奨動作条件.....	5	8.1 ドキュメントの更新通知を受け取る方法.....	21
5.4 熱に関する情報.....	5	8.2 サポート・リソース.....	21
5.5 電気的特性.....	6	8.3 商標.....	21
5.6 代表的特性.....	7	8.4 静電気放電に関する注意事項.....	21
6 詳細説明.....	8	8.5 用語集.....	21
6.1 概要.....	8	9 改訂履歴.....	21
6.2 機能ブロック図.....	8	10 メカニカル、パッケージ、および注文情報.....	21

4 ピン構成および機能

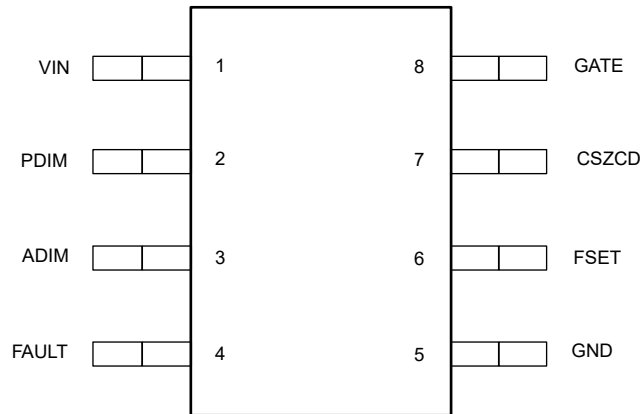


図 4-1. 8 ピン SOIC (上面図)

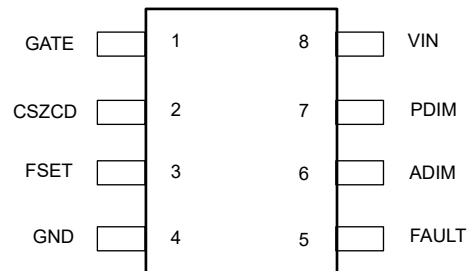


図 4-2. 8 ピン SOT23 (上面図)

表 4-1. ピンの機能

名称	ピン		タイプ ⁽¹⁾	説明
	SOIC パッケージ	SOT パッケージ		
VIN	1	8	P	ツェナー クランプ回路を内蔵した入力電源ピン。
PDIM	2	7	I	PWM 調光ピン。PWM 調光用に PWM 信号を入力します。純粋なアナログ調光またはシャント調光用に >1.2V プルアップ電圧を入力します。グラウンドにプル ダウンするとスイッチングが停止します。ピンをフローティングのままにしないでください。
ADIM	3	6	I	アナログ調光ピン。アナログ調光用に 0.2V ~ 2.4V のアナログ信号を入力します。純粋な PWM 調光用に >2.4V プル アップ電圧を入力します。グラウンドにプル ダウンすると、デバイスが無効になり、低消費電力のスタンバイ モードに入ります。ピンをフローティングのままにしないでください。
FAULT	4	5	O	プル アップ電圧が >2.4V のオープンドレイン フォルト出力。シャント調光モードを有効にするために、1.2V ~ 2.4V の入力で構成できます。LED 断線防止のため、抵抗デバイスを通じて LED アノードに接続します。
GND	5	4	G	グラウンドピン。
FSET	6	3	I	TPS922152 のスイッチング周波数設定ピン。抵抗をグラウンドに接続してスイッチング周波数を設定します。TPS922153 の電流リップル設定ピン。抵抗をグラウンドに接続してインダクタ電流リップルを設定します。
CSZCD	7	2	I	出力電流センスとゼロ電流検出ピン。最大電流時は 200mV。
GATE	8	1	O	外部スイッチング FET のゲートドライブ ピン。

(1) I = 入力、O = 出力、P = 電源、G = グラウンド

5 仕様

5.1 絶対最大定格

動作周囲温度範囲の全体にわたって (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
ピンの電圧	VIN	-0.3	18	V
ピンの電圧	GATE	-0.3	VIN+0.3	V
ピンの電圧	PDIM, ADIM, FSET, CSZCD	-0.3	5.5	V
動作時接合部温度	T _J	-40	125	°C
保存温度	T _{stg}	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。

5.2 ESD 定格

		値	単位
V _(ESD)	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

5.3 推奨動作条件

動作周囲温度範囲の全体にわたって (特に記述のない限り)

		最小値	最大値	単位
入力電圧範囲	VIN	4.5	15	V
出力電圧範囲	フォルト	0	20	V
出力電圧範囲	GATE	0	VIN+0.3	V
入力電圧範囲	PDIM, ADIM, CSZCD, FSET	0	5	V
動作時周囲温度	T _A	-40	85	°C

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		TPS922152	TPS922152	単位
		SOIC	SOT583	
		8 ピン	8 ピン	
R _{θJA}	接合部から周囲への熱抵抗	96.0	113.1	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	33.5	41.9	°C/W
R _{θJB}	接合部から基板への熱抵抗	33.1	24.0	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	0.7	1.0	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	32.9	23.6	°C/W

- (1) 従来および最新の熱測定基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポート、[SPRA953](#) を参照してください。

5.5 電気的特性

ここで規定される電気的定格は、特に記述のない限り、このドキュメント内のすべての仕様に適用されます。これらの仕様は、デバイスを含む製品の寿命全体にわたり、デバイスのパラメータや機能の仕様が低下させない条件として解釈されます。 $T_J = -40^{\circ}\text{C}$ to $+125^{\circ}\text{C}$ 、 $V_{IN} = 15\text{ V}$ 、 $V_{BUS} = 60\text{ V}$ (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
入力電源電圧						
V_{VIN_UVLO}	V_{IN} 低電圧誤動作防止	上昇時 V_{IN}	3.7	3.95	4.1	V
		立ち下がり V_{IN}	3.5	3.65	3.8	V
	ヒステリシス			0.3		V
I_{OFF}	V_{IN} からの ADIM オフの静止電流	$V_{IN} = 12\text{ V}$ 、 $V_{GATE} = 0\text{ V}$ 、 $ADIM = 0\text{ V}$	70	93	116	μA
I_{OP}	通常の動作電流	28kHz のスイッチング周波数、 $C_{LOAD} = 1\text{ nF}$		2.05		mA
フィードバックおよびエラー アンプ						
$g_{m(ea)}$	OTA 相互コンダクタンス ゲイン	$ADIM = 2.4\text{ V}$ 、 $PDIM = 100\%$	29	47	71	$\mu\text{A/V}$
Z_{COMP}	ゼロ補償	$ADIM = 2.4\text{ V}$ 、 $PDIM = 100\%$		5		kHz
V_{CS}	電流センススレッショルド	$ADIM = 2.4\text{ V}$	194	200	206	mV
V_{CS}	電流センススレッショルド	$ADIM = 0.42\text{ V}$		20		mV
I_{LEAK_CS}	CSZCD ピンのリーク電流	$V_{CS} = 200\text{ mV}$			5	μA
I_{LEAK_CS}	CSZCD ピンのリーク電流	$V_{CS} = 20\text{ mV}$			1	μA
調光						
V_{PWM_L}	Low レベル入力電圧		0.58	0.68	0.74	V
V_{PWM_H}	High レベル入力電圧		0.98	1.12	1.19	V
V_{ADIM}	入力電圧		0.2		2.4	V
$V_{ADIM_LOW_CLAMP}$	入力電圧 low クランプ			0.16		V
$V_{ADIM_HIGH_CLAMP}$	入力電圧 high クランプ			2.8		V
$t_{PWM_OUT_ON}$	PWM 出力の最小オン時間				50	ns
$t_{PWM_IN_ON}$	PWM 入力の最小オン時間				50	ns
電流制限						
V_{CS_LIM}	CS のサイクル単位の電流制限		335	351	365	mV
V_{CS_OCP}	CS 過電圧保護		322	435	505	mV
V_{CS_OVP}	CS 過電圧保護		549	550	554	mV
ゲートドライバ						
V_{GATE_H}	GATE high 飽和	$V_{IN} = 15\text{ V}$ 、 $I_{GATE} = 100\text{ mA}$ ソース	14.47	14.77		V
V_{GATE_L}	GATE low 飽和	$V_{IN} = 15\text{ V}$ 、 $I_{GATE} = 100\text{ mA}$ シンク		140	280	mV
t_{GATE_RISE}	立ち上がり時間	$C_{LOAD} = 1\text{ nF}$		10		ns
t_{GATE_FALL}	立ち下がり時間	$C_{LOAD} = 1\text{ nF}$		10		ns
t_{ON_MIN}	最小オン時間			130		ns
t_{ON_MAX}	最大オン時間			50		μs
t_{OFF_MIN}	最小オフ時間			150		ns
t_{OFF_MAX}	最大オフ時間			40		μs
フォルト						
V_{OL}	出力レベル Low	$I = 1\text{ mA}$			0.1	V
$I_{LEAKAGE}$	出力リーク電流	$V = 20\text{ V}$			1	μA
熱保護						
T_{TSD}	サーマル シャットダウン温度			165		$^{\circ}\text{C}$
T_{TSD}	ヒステリシス			15		$^{\circ}\text{C}$

5.6 代表的特性

$V_{IN} = 15V$ 、 $V_{BUS} = 60V$ 、LED = 16 (特に記述のない限り)

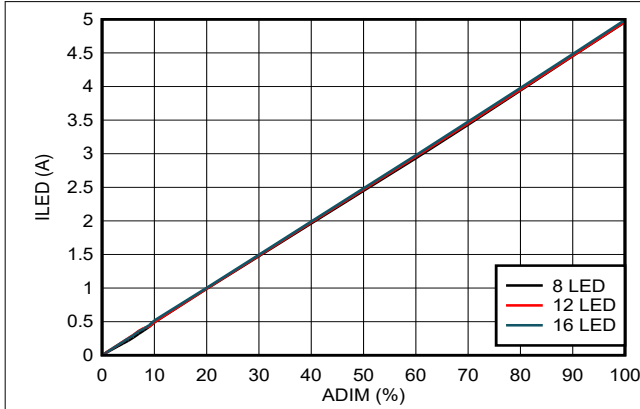


図 5-1. ADIM: 出力電流と LED 数の関係

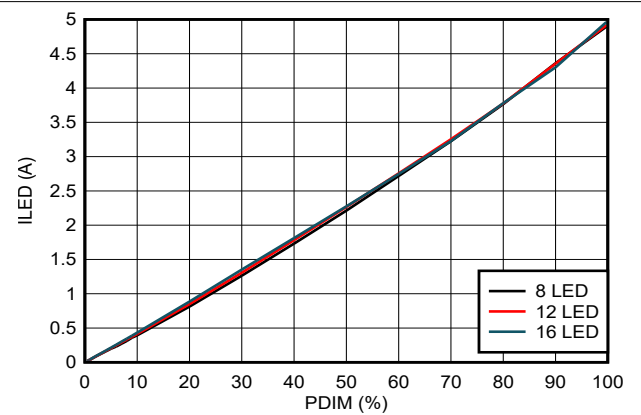


図 5-2. PDIM: 出力電流と LED 数の関係

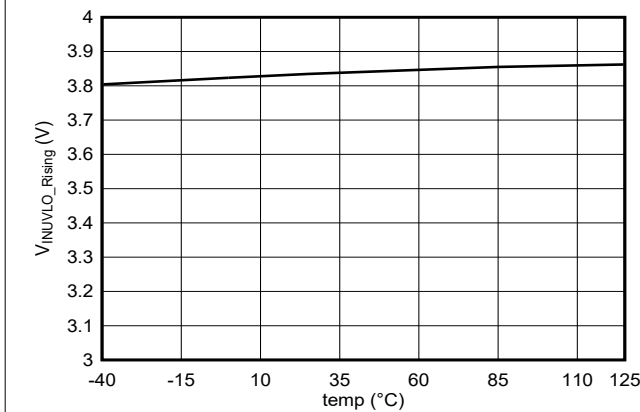


図 5-3. VIN UVLO 立ち上がりと接合部温度との関係

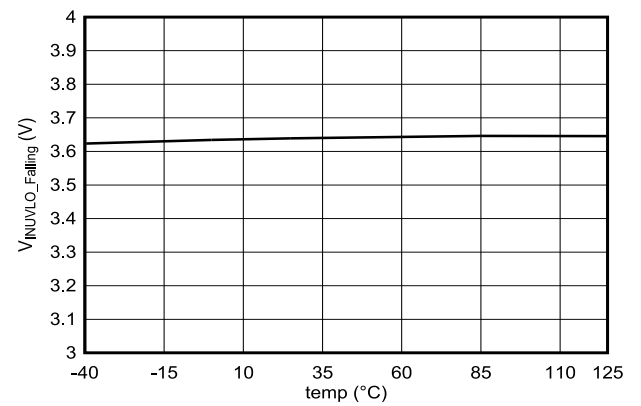


図 5-4. VIN UVLO 立ち下がりと接合部温度との関係

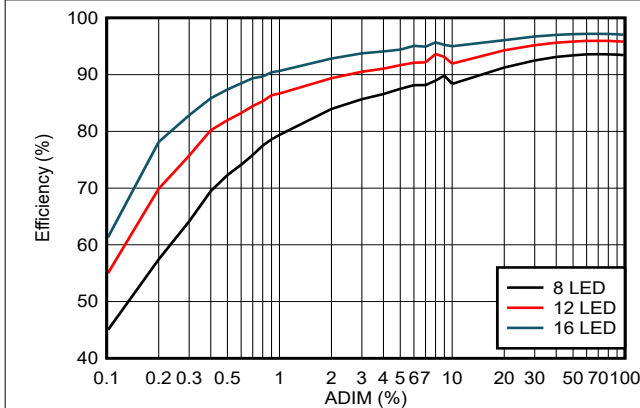


図 5-5. 全負荷出力電流 5A、インダクタ 33µH、入力電圧 60V における効率

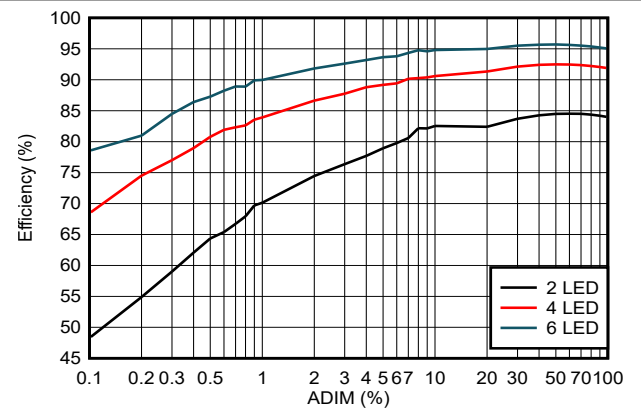


図 5-6. 全出力電流 5A、インダクタ 33µH、入力電圧 24V における効率

6 詳細説明

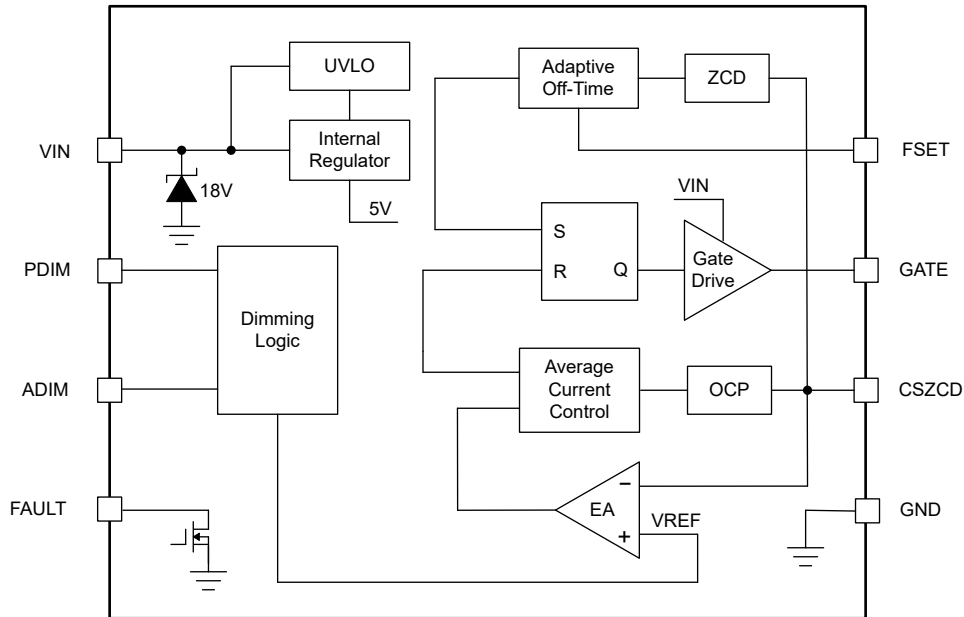
6.1 概要

TPS922152 は、非同期で平均電流制御の降圧 LED ドライバで、4.5V ~ 500V の汎用性の高い入力範囲を備えています。TPS922152 は、適応型オフ時間 (AOT) モードにより、最高 1MHz の可変スイッチング周波数で外部スイッチング FET を駆動できます。AOT モードでは、スイッチング オフ時間は外付け抵抗を通じて設定され、スイッチング周波数は 50kHz ~ 1MHz の範囲で調整できるので、広い負荷範囲にわたる定周波数動作に適しています。小型の出力コンデンサで低い LED 電流リップルと高速の過渡応答を実現できます。さらに、スイッチング周波数は軽負荷時にはフォールドバックされるため、効率が向上し、調光比が高くなります。また、このデバイスは単層 PCB 設計とコモンアノード接続もサポートしているため、コネクタ、ハーネス、PCB のコストを削減できます。

TPS922152 は、ADIM 入力ピンを通じてアナログ信号を構成することで、高精度で高比率のアナログ調光をサポートします。フルスケール出力電流は、外付けのセンス抵抗によって設定され、ADIM ピンのアナログ入力電圧に対応して制御されます。独自の補正機能センシング機能を使用すれば、高いアナログ調光比を実現できます。また、これらのデバイスは、PDIM 入力ピン経由で単純な high 信号と low 信号を構成することで、高周波と高比率の PWM 調光にも対応しています。出力電流は、PDIM ピンのオンとオフの入力信号に対応する PWM 形状で制御されます。独自の誘導性高速調光 (IFD) により、このデバイスは、最小 50ns である超狭パルス幅の入力信号に反応でき、高い PWM 調光比を実現します。補償帯域幅は、内蔵のコンデンサと抵抗によって決まります。また、LED 出力の短絡が定期的に発生するシャント調光に対応するために、これらのデバイスは定電流の連続供給もできます。

安全性と保護のため、このデバイスはヒカップモードにより、LED の断線と短絡、センス抵抗の断線と短絡、スイッチング FET の断線などに対する系統的な完全保護機能をサポートしています。オープンドレインの FAULT ピンは、プルアップ抵抗に接続することで故障信号を送信できます。ゲート電圧が制限を超えないようにするため、入力電圧は 15V で固定されます。これらのデバイスには、個別のソースを通じて、またはアプリケーションの入力バス電圧からの RC 回路を通じて給電することができます。

6.2 機能ブロック図



6.3 機能説明

6.3.1 適応型オフ時間モード

TPS922152 デバイスは、一定周波数の AOT モード平均電流制御で動作し、広い負荷範囲にわたって高精度の電流レギュレーションと高速過渡応答を実現します。

平均出力電流レギュレーションのため、CSZCD ピンとグラウンド間のセンシング抵抗の検出電圧が平均化され、エラー アンプを通じて内部の電圧リファレンス V_{REF} と比較されます。 V_{REF} は、ADIM ピンのアナログ入力電圧を通じて制御できます。各スイッチングサイクル中、スイッチング FET がオンになると、CSZCD ピンを通じて電流立ち上がりエッジが検出されます。エラー アンプの出力 V_{COMP} は、内部補償回路を通過して、電流立ち上がりエッジと比較されます。PWM コンパレータの入力で電流の検出値が V_{COMP} に達すると、スイッチング FET がオフになってピーク電流が生成されます。

スイッチング FET がオフになった後、オフ時間カウンタがカウントを開始します。スイッチング周波数に対応するカウントオフ時間は、FSET ピンに接続された外付け抵抗によって決まります。適応型オフ時間カウンタがカウントを停止すると、スイッチング FET がオフのままになるまでカウンタはリセットされます。そのため、このデバイスは定常状態の CCM と DCM でスイッチング周波数をほぼ一定に維持できます。FSET ピンとグラウンドとの間に外付け抵抗を接続することで、スイッチング周波数が 50kHz ~ 1MHz の範囲に設定されます。抵抗値および対応するスイッチング周波数を式 1 に示します。

$$F_{SW} = \frac{1}{R_{FSET} \times C_{FSET}} \quad (1)$$

ここで、

- $C_{FSET} = 100\text{pF}$

軽負荷時には、軽負荷制御が正確に行われるように、パルス周波数変調に合わせてオフ時間が連続的に増加します。スイッチング周波数は、20kHz で固定されます。

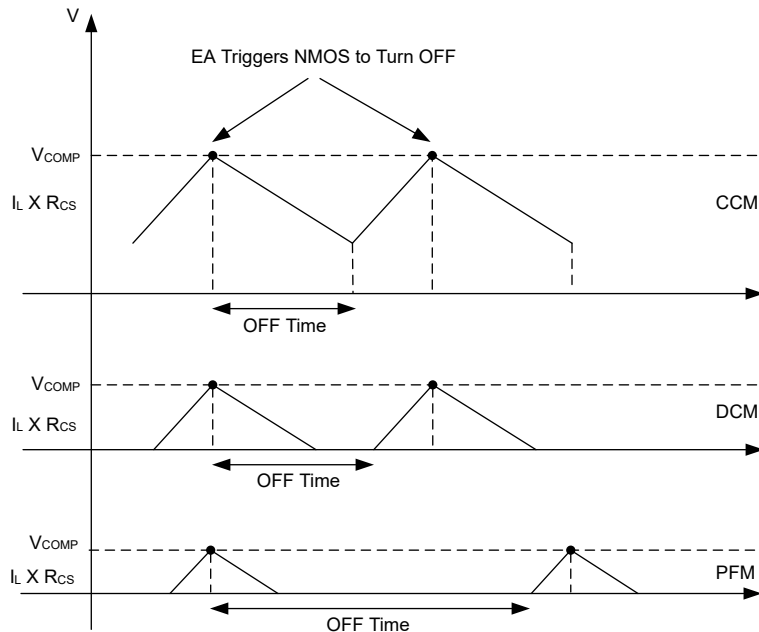


図 6-1. AOT モードの平均電流制御

6.3.2 LED の電流設定

LED 電流は、スイッチング FET ソースとグラウンド間の外付けのセンシング抵抗 R_{CS} によって設定されます。内部電圧リファレンス V_{REF} は、 $ADIM = 2.4V$ の場合、LED 電流のフルスケール値 I_{LED_FS} に対して $200mV$ になります。センシング抵抗は式 2 を用いて計算できます。

$$R_{CS} = \frac{V_{REF}}{I_{LED_FS}} \quad (2)$$

ここで、

- $V_{REF} = 200mV$

電流センス フィードバックとゼロ電流検出のために、スイッチング FET ソースはスイッチノード分圧器経由で CSZCD ピンに接続されます。ZCD 出力電圧は次のように設定されます。

- $V_{ZCD} = 0.9V$

分圧器の比率は以下を保証する必要があります。

$$V_{BUS} \times \frac{R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} > 0.9V \quad (3)$$

$$V_{LED-} \times \frac{R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} < 0.9V \quad (4)$$

ここで V_{LED-} は LED アノード電圧です。ノイズを低減し、LED のリーク電流を維持するため、 R_{ZCD1} と R_{ZCD2} は $1k\Omega$ と $1M\Omega$ の間に配置することが推奨されます。

分圧器による電流検出の不一致を考慮して、補正済みのセンシング抵抗の計算には以下を使用できます。

$$R_{CS} = \frac{V_{REF}}{I_{LED_FS}} - \frac{R_{DS_ON} \times R_{ZCD2}}{R_{ZCD1} + R_{ZCD2}} \quad (5)$$

6.3.3 VIN UVLO とおよびクランプ

TPS922152 には、VIN ピンに接続された内部低電圧誤動作防止 (UVLO) 回路が実装されています。VIN ピンの電圧が $0.3V$ のヒステリシスで内部 UVLO スレッシュホールド電圧 V_{VIN_UVLO} (標準値 $3.8V$) を下回ると、UVLO がトリガされ、デバイスは無効になります。VIN ピンは内部レギュレータの入力です。したがって、VIN ピンの電圧が V_{VIN_UVLO} (より約 $500mV$ 高い値) 付近に低下すると、UVLO がトリガされます。

また、VIN ピンと GATE ピンの両方の電圧を制限するために、内蔵ツェナー クランプ回路が VIN ピンに接続されます。VIN ピンは内部ゲートドライバの入力です。VIN ピンの電圧が V_{VIN_CLAMP} (約 $15V$) を上回ると、ツェナーが電流のドレインを開始します。ツェナー ドレイン電流の最大値は約 $20mA$ です。外部 LDO や補助トランス巻線などの外部ソース VCC ($15V$ 未満) はデバイスに給電できます。または、 R_{IN1} 、 C_{IN} 回路を使用して、アプリケーション入力バス電圧 VBUS 経由でデバイスに直接給電することもできます。VIN ピンは、 R_{IN1} 、 C_{IN} 回路によって V_{VIN_CLAMP} に固定されます。オプションの分圧器 R_{IN2} を使用している場合は電圧がさらに低くなる場合があります。オプションのゲート抵抗 R_{GATE} を使用すると、ゲート電流を制限し、スイッチングのスルーレートを低減できます。

テキサス・インスツルメンツでは、VIN の電源をオンにする前に VBus を準備することと、VBus 電源をオフにする前に VIN の電源をオフすることを推奨しています。

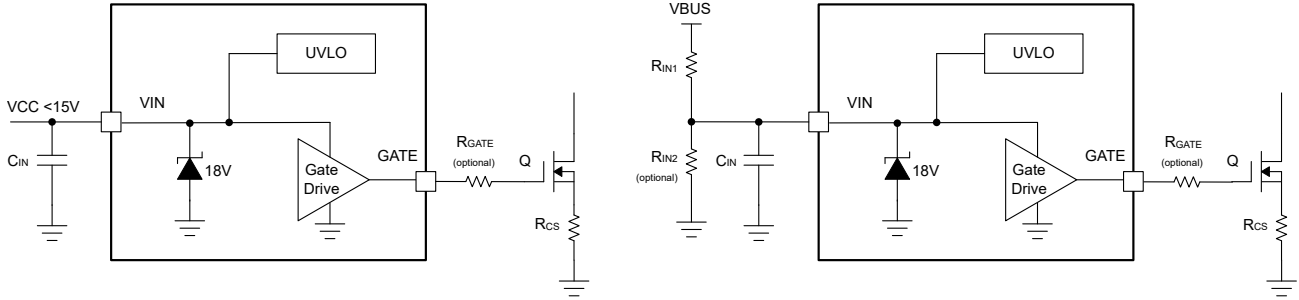


図 6-2. VIN 電源とクランプ

6.3.4 調光モード

TPS922152 では、アナログ調光、PWM 調光、シャント調光、フレキシブル調光をすべて使用できます。ADIM ピンと PDIM ピンの両方を同時に設定することで、柔軟な調光を実現できます。

調光モードの構成を以下に示します。

表 6-1. 調光モード構成

調光モード	DIM ピン	入力信号
PWM 調光	PDIM	PWM 電圧
アナログ調光	ADIM	アナログ電圧
フレキシブル調光	PDIM + ADIM	PWM 電圧 + アナログ電圧
シャント調光	フォルト	分圧器

6.3.4.1 PWM 調光

PWM 調光モードは、PWM 入力信号によって PDIM 入力ピンが設定されると有効になります。TPS922152 は、高い PWM 調光比に対して超狭パルス幅が 50ns まで下がる PWM 入力信号をサポートしています。

PWM 調光モードでは、PDIM ピンの PWM 入力信号が low から high に変わると、スイッチング FET がスイッチングを開始し、インダクタ電流が指定値まで上昇します。その後、PWM 入力信号が High に維持されている限り、LED 電流は特定した値にコントロールされます。PWM 入力信号が high から low に変わると、スイッチング FET がオフになり、インダクタ電流が低下して 0 になります。PWM 入力信号が low にとどまっている限り、スイッチング FET はオフ状態を維持し、LED 電流は 0 のままです。

6.3.4.2 アナログ調光

TPS922152 は、ADIM ピンのアナログ入力信号を通して LED 電流をレギュレートするアナログ調光をサポートしています。

内部電圧リファレンス V_{REF} は、ADIM ピンに 0.2V を超えるアナログ電圧が発生すると上昇し始めます。 V_{REF} は、アナログ電圧に比例して目的の値に変化するまで上昇し続けます。ADIM ピンのアナログ入力信号が 2.4V のとき、 V_{REF} は 200mV です。ADIM ピンのアナログ電圧および対応する V_{REF} は、式 6 を使用して計算できます。

$$V_{REF} = \frac{V_{ADIM} - 0.2V}{11} \quad (6)$$

LED 電流をレギュレートするために、ADIM ピンへのアナログ入力信号は 0.2V ~ 2.4V にすることが推奨されます。ADIM ピンの高クランプ電圧は 2.8V です。アナログ入力信号が 0.2V 未満のとき、 V_{REF} は 0V です。アナログ入力信号が 0.16V を下回ると、デバイスは、静止電流が低い低消費電力スタンバイモードで動作します。この回路は、アナログ入力信号の電圧変化に数十マイクロ秒の遅延で応答できます。

6.3.4.3 外部シャント調光

TPS922152 は、外部シャント FET が LED と並列に配置されている外部シャント調光をサポートしています。LED が短絡し、FAULT ピンに 1.2V ~ 2.4V の範囲の電圧が設定されると、シャント調光モードが有効になります。そのため、LED がシャント FET によって短絡した場合、デバイスは通常のスイッチングを維持します。

外部シャント調光では、外付けシャント FET は調光周波数で LED を定期的にバイパスします。バイパス中は、LED 電圧が 0 に近くなり、シャント調光モードが無効になっている場合には LED 短絡防止機能が作動します。FAULT ピンが分圧器を介して LED カソードに接続されている場合、FAULT ピンの電圧は、シャント FET によって LED が短絡すると 1.2V ~ 2.4V の範囲で設定され、シャント FET がオフになると 1.2V 未満に設定されます。これにより、LED 短絡防止機能が無効になり、シャント調光モードが有効になります。本デバイスでは、LED が短絡したときに出力電流を連続的に調整することができます。その他の故障防止機能は引き続きアクティブで、別の故障が発生すると FAULT ピンがプルダウンされます。シャント調光モードの分圧器の比率は以下を使用して計算できます。

$$\frac{R_{SHNT1}}{R_{SHNT2}} > \frac{\text{MAX}(0.5 \times V_{BUS_MAX}, V_{BUS_MAX} - V_{LED_MIN})}{V_{SHNT}} - 1 \quad (7)$$

ここで、

- $V_{SHNT} = 1.2V$

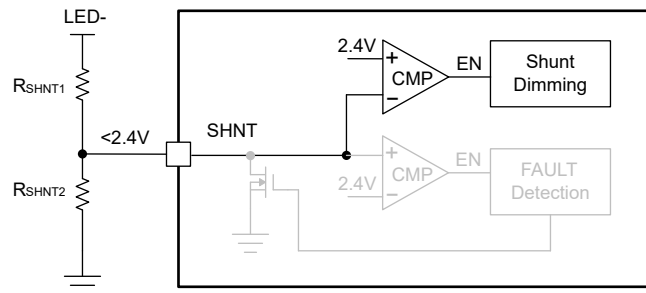


図 6-3. シャント調光モードのイネーブル設定

6.3.5 フォルト保護

TPS922152 と TPS922153 故障防止機能があり、LED 断線、LED ± 短絡、PGND に対する LED 短絡、センス抵抗の断線と短絡、スイッチング FET 断線などといった数多くの故障状態において、オープン断線ドレイン FAULT ピンをプルダウンして、故障報告信号を送信することができます。故障防止機能が作動すると、デバイスはスイッチングを停止します。1.6 秒ごとにヒックアップし、障害が解消されると正常に戻ります。V_{CS} > V_{CS_OVP} である場合、デバイスはヒックアップなしで無効化され、UVLO 後に正常に戻り、障害が解消された状態で再起動します。

表 6-2. 保護

タイプ	条件	動作
LED 開放負荷	$t_{ON} > t_{ON_MAX}$ 、	デバイスはスイッチングを停止します。1.6 秒ごとにヒックアップし、障害が解消されると正常に戻ります。
スイッチング動作時の LED+ と LED- の短絡 (シャント調光モードは無効になる)	$V_{CS} > V_{CS_OVP}$	デバイスはスイッチングを停止します。UVLO 後に正常に戻り、障害が解消された状態で再起動します。
PGND に対する LED- 短絡、	$t_{ON} > t_{ON_MAX}$ 、	デバイスはスイッチングを停止します。1.6 秒ごとにヒックアップし、障害が解消されると正常に戻ります。
センス抵抗の断線	$V_{CS} > V_{CS_OVP}$	デバイスはスイッチングを停止します。UVLO 後に正常に戻り回復し、障害が解消された状態で再起動します。
センス抵抗の短絡	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒックアップし、障害が解消されると正常に戻ります。
スイッチング FET の断線	$t_{ON} > t_{ON_MAX}$	デバイスはスイッチングを停止します。1.6 秒ごとにヒックアップし、障害が解消されると正常に戻ります。

FAULT ピンのオープン断線は、プルアップ抵抗 R_{FAULT} を通じて 2.4V より高い VCC にピンを接続することでアクティブになります。したがって、故障が発生すると FAULT ピンはグラウンドにプルダウンされます。FAULT ピンを使用しない場合は、FAULT ピンをフローティング状態にしないで GND に接続してください。

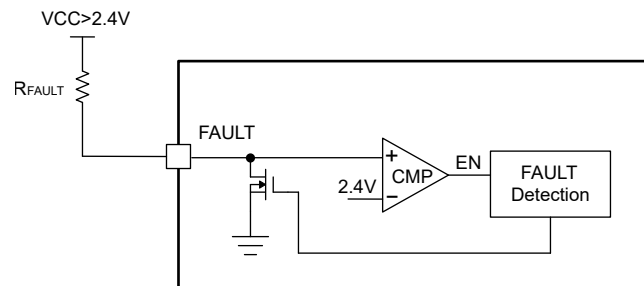


図 6-4. FAULT オープン ドレイン

7 アプリケーションと実装

7.1 使用上の注意

TPS922152 を平均電流制御降圧コントローラとして使用して、4.5V ~ 500V の範囲の入力から 1 個または複数の LED を駆動します。

7.2 代表的なアプリケーション

7.2.1 TPS922152 60V 入力バス、5A 出力、16 ピース WLED、、、アナログおよび PWM 調光付き

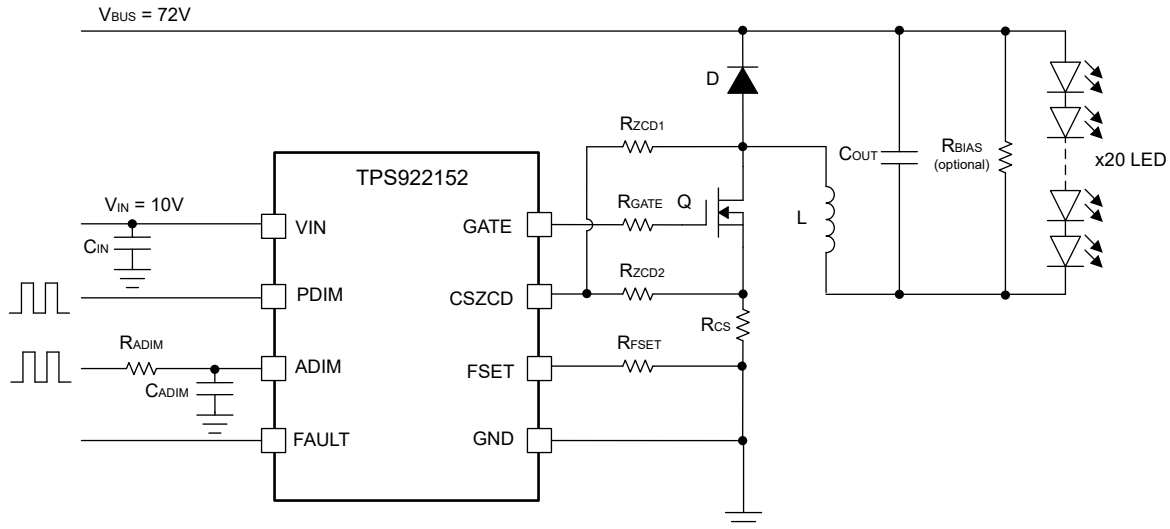


図 7-1. 60V 入力バス、5A 出力、16 ピース WLED、降圧 AOT モード リファレンス デザイン

7.2.1.1 設計要件

この設計例では、次の表に記載されているパラメータを使用します。

表 7-1. 設計パラメータ

パラメータ	値
入力バス電圧範囲	60V、、、±10%
LED 順方向電圧	3.0V
出力電圧	48V (3.0 × 16)、、、
最大 LED 電流	5A、、、
インダクタ電流リップル	最大インダクタ電流の 60%、、、
LED 電流リップル	100mA 以下
調光タイプ	アナログ調光: ADIM ピンでのアナログ入力 0.2V ~ 2.4V。PWM 調光: PDIM ピンでの PWM 入力 0% ~ 100%

部品の仕様

- L = 33μH
- CIN = 1μF
- COUT = 3.3μF
- RFSET = 25kΩ
- RZCD1 = 200kΩ
- RZCD2 = 3.6kΩ
- RCS = 40mΩ
- RGATE = 5Ω

7.2.1.2 詳細な設計手順

7.2.1.2.1 インダクタの選択

この設計では、入力バス電圧は、60V、 \dots 、レールです (10% のばらつきあり)。出力は 16、 \dots 、個の直列の白色 LED で、要件別のインダクタ電流リップルは、最大インダクタ電流の 60%、 \dots 、未満です。適切なピークツーピークのインダクタ電流リップルを選択するには、コンバータが全負荷状況で動作するときにローサイド FET の電流制限を厳守する必要があります。この場合、ピークツーピークのインダクタリップル電流が、その制限値より低くなるようにする必要があります。もう 1 つの検討事項は、ピークツーピーク電流リップルに起因するインダクタのコア損失と銅損を適切に確保することです。このピークツーピークのインダクタリップル電流を選択した後、式 8 を使用してスイッチング インダクタ L_{SW} の推奨値を計算します。

$$L_{SW} = \frac{V_{LED} \times (V_{BUS_MAX} - V_{LED})}{K_{IND} \times I_{LED_MAX} \times F_{SW} \times V_{BUS_MAX}} \quad (8)$$

ここで、

- K_{IND} は、最大インダクタ電流に対するインダクタのリップル電流の量を示す係数です。
- I_{LED_MAX} は最大 LED 電流です。
- F_{SW} はスイッチング周波数です。
- V_{BUS_MAX} は最大入力バス電圧です。
- V_{LED} は LED 負荷にかかる電圧の合計です。

選択したインダクタ値により、式 9 を使用して実際のインダクタ電流リップルを計算できます。

$$I_{L_RIP} = \frac{V_{LED} \times (V_{BUS_MAX} - V_{LED})}{L_{SW} \times F_{SW} \times V_{BUS_MAX}} \quad (9)$$

インダクタの RMS 電流および飽和電流の定格は、システム要件に示される値よりも大きい必要があります。これは、インダクタの過熱や飽和が発生しない状態を維持するためです。パワーアップ時、過渡状態、または故障状態中は、インダクタ電流が通常の動作電流を超えて、電流制限値に達する場合があります。したがって、コンバータの電流制限以上の飽和電流定格を選択することが推奨されます。ピークインダクタ電流と RMS 電流の式を式 10 と式 11 に示します。

$$I_{L_PEAK} = I_{L_MAX} + \frac{I_{L_RIP}}{2} \quad (10)$$

$$I_{L_RMS} = \sqrt{I_{L_MAX}^2 + \frac{I_{L_RIP}^2}{12}} \quad (11)$$

この設計では、 $V_{V_BUS_MAX} = 66V$ 、 $V_{LED} = 48V$ 、 $I_{LED} = 5A$ 、 $F_{SW} = 400kHz$ 、 $K_{IND} = 0.6$ を選択すると、スイッチング インダクタンスの計算値は $38\mu H$ になります。 $33\mu H$ 、 \dots 、インダクタが選択されています。このインダクタで、インダクタのリップル、ピーク、rms 電流は、それぞれ 0.7A、1.35A、1.02A、 \dots 、です。

7.2.1.2.2 入力コンデンサの選択

ゲートドライバから引き出されるサージ電流を低減するには、入力コンデンサが必要です。X5R または X7R 誘電体を持つセラミックコンデンサは、ESR が低く、温度係数が小さいため、強く推奨されます。テキサス・インスツルメンツでは、ほとんどの用途において、高周波フィルタリングを行うために V_{IN} から GND にかけて $10\mu F$ のセラミック コンデンサと $0.1\mu F$ のコンデンサを並列に接続することを推奨しています。コンデンサの電圧定格は、最大入力電圧よりも大きい必要があります。式 12 を使用して入力リップル電圧を計算します。ここで、 Q_{GATE} はスイッチング FET の全電荷であり、 K_{DR} は印加された DC 電圧におけるセラミック容量のディレーティング係数です。

$$C_{IN} > \frac{2 \times Q_{GATE}}{K_{DR} \times (V_{IN_MIN} - V_{GATE_MIN})} \quad (12)$$

この設計では、1μF、25V の X7R セラミック コンデンサと、0.1μF、50V の X7R セラミック コンデンサが選ばれており、10V の入力における入力リップル電圧は約 1V になっています。

7.2.1.2.3 出力コンデンサの選択

出力コンデンサにより、LED スtring を介した高周波電流リップルが低減されます。過度の電流リップルにより、LED スtring の RMS 電流が増加し、LED の温度が上昇します。

- 1.LED メーカーのデータシートを使用して、LED スtring (R_{LED}) の合計動的抵抗を計算します。
- 2.LED スtring を流れる許容可能なピークツーピークリップル電流 I_{LED_RIP} から、出力コンデンサの必須インピーダンス (Z_{COUT}) を計算します。 I_{L_RIP} はピークツーピークのインダクタリップル電流 I_{L_MAX} はインダクタの最大電流 (選択したインダクタで算出) です。
- 3.必要な最小実効出力容量を計算します。
- 4.印加される DC 電圧のディレーティング効果により、出力容量を適切に増やします。

式 14 と式 15 と式 13 を参照してください。

$$R_{LED} = \frac{\Delta V_F}{\Delta I_F} \times \# \text{ of LEDs} \quad (13)$$

$$Z_{COUT} = \frac{R_{LED} \times I_{LED_RIP}}{I_{L_RIP} - I_{LED_RIP}} \quad (14)$$

$$C_{OUT} = \frac{1}{2\pi \times F_{SW} \times K_{DR} \times Z_{COUT}} \quad (15)$$

出力コンデンサを選択した後、式 16 を使用して、LED スtring を通してのピークツーピークリップル電流を推定できます。

$$I_{LED_RIP} = \frac{Z_{COUT} \times I_{L_RIP}}{Z_{COUT} + R_{LED}} \quad (16)$$

ここでは CREE WLED が使用されています。LED の動的抵抗は、順方向電流 3A 時に 0.67Ω です。X5R または X7R 誘電体を持つセラミックコンデンサは、ESR が低く、温度係数が小さいため、強く推奨されます。この設計では、3.3μF の 100V X7R セラミック コンデンサと 0.1μF の 100V X7R セラミック コンデンサ、、、が選ばれています。LED のリップル電流を計算すると、約 100mA となります。

7.2.1.2.4 センス抵抗の選択

最大 LED 電流は、アナログ入力 2.4V で 5A、、、であり、対応する V_{REF} は 200mV です。式 2 を使用することで、分圧器 R_{ZCD1} と R_{ZCD2} の抵抗として 200kΩ と 3.6kΩ を選択します。式 2 を使用することにより、センス抵抗は、100mΩ、、、と計算されます。

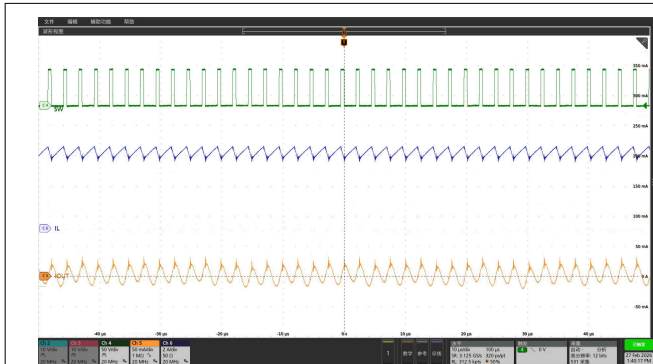
センス抵抗の消費電力は 400mW、、、であり、選択には抵抗の定格電力の十分なマージンが必要であることに注意してください。

7.2.1.2.5 その他外付け部品の選択

この設計では、GATE ピンとスイッチング FET ゲート間に対して 5Ω の抵抗 R_{GATE} を選択して、ゲート電流とスイッチングのスルーレートを制限します。400kHz のスイッチング周波数を設定するには 25kΩ の抵抗を使用します。

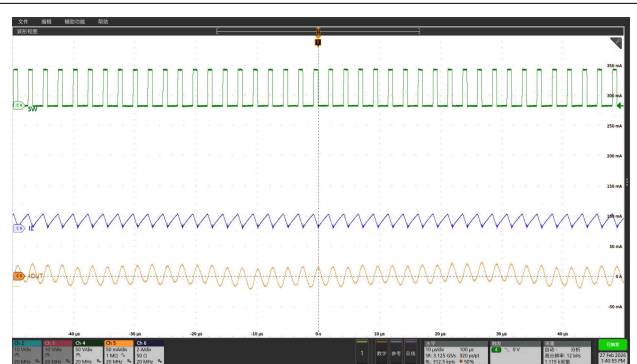
7.2.1.3 アプリケーション曲線

ADVANCE INFORMATION



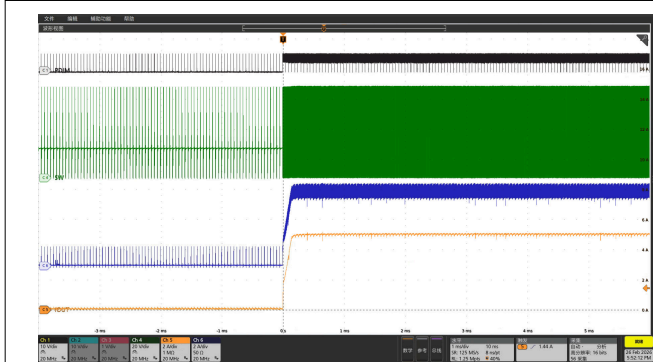
緑:SW、青:インダクタ電流、オレンジ:LED 電流リップル (AC)

図 7-2. ADIM = 2.4V と $F_{sw} = 400kHz$ での LED 電流リップル



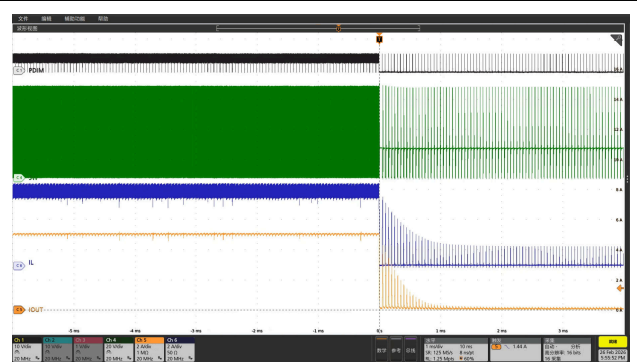
緑:SW、青:インダクタ電流、オレンジ:LED 電流リップル (AC)

図 7-3. ADIM = 0.42V と $F_{sw} = 400kHz$ での LED 電流リップル



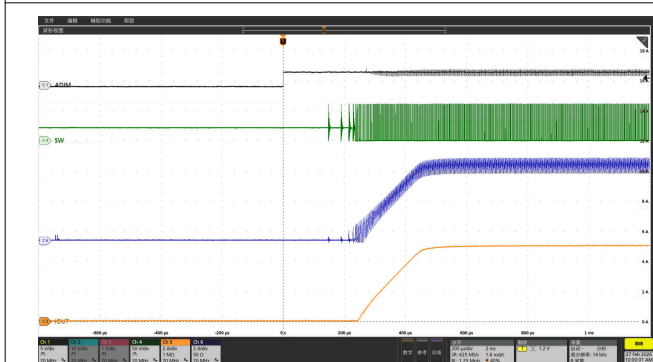
黒:PDIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-4. 20kHz での 1% から 99% への PDIM 遷移に対する LED 電流過渡



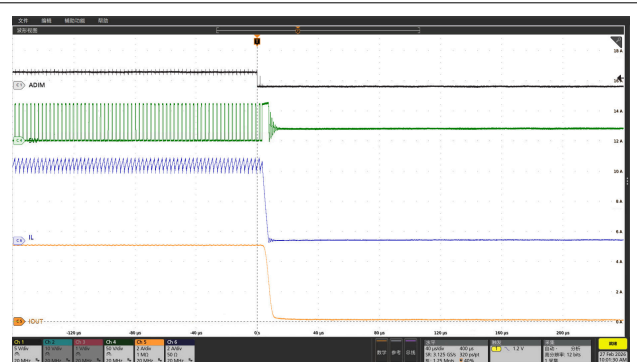
黒:PDIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-5. 20kHz での 99% から 1% への PDIM 遷移に対する LED 電流過渡



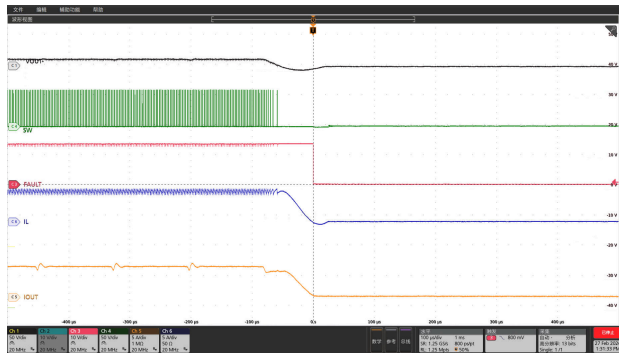
黒:ADIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-6. ADIM = 2.4V でのスタートアップ



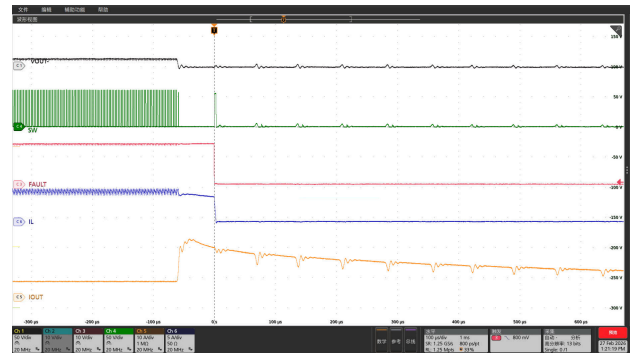
黒:ADIM、グリーン:SW、青:インダクタ電流、オレンジ:LED 電流

図 7-7. ADIM = 2.4V でのシャットダウン



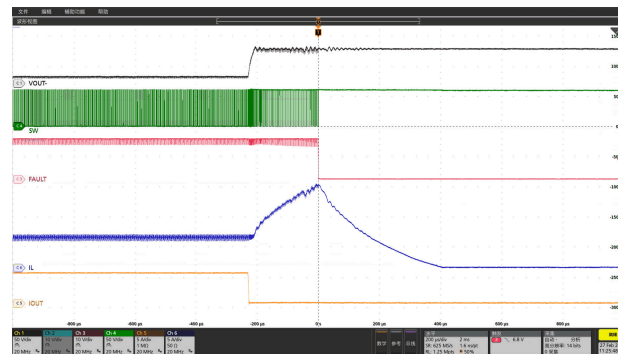
黒:VLED-、緑:SW、赤:FAULT、青:インダクタ電流、オレンジ:
LED 電流

図 7-8. LED 負荷開放保護



黒:VLED-、緑:SW、赤:FAULT、青:インダクタ電流、オレンジ:
LED 電流

図 7-9. LED-PGND 短絡保護



黒:VLED-、緑:SW、赤:FAULT、青:インダクタ電流、オレンジ:LED 電流

図 7-10. LED+ および LED- 短絡保護

7.3 電源に関する推奨事項

デバイスは、4.5V～15V の入力電源電圧範囲で動作するように設計されています。この入力電源には適切なレギュレーションが行われる必要があります。このデバイスでは、入力電源から引き出されるサージ電流とデバイスからのスイッチングノイズを低減するために入力コンデンサが必要です。X5R または X7R 誘電体を持つセラミックコンデンサは、ESR が低く、温度係数が小さいため、強く推奨されます。ほとんどのアプリケーションでは、10 μ F のコンデンサで十分です。

7.4 レイアウト

TPS922152 および TPS922153、、、には、最適な性能を実現するための適切なレイアウトが必要です。以下のセクションでは、適切なレイアウトを確保するためのガイドラインを紹介します。

7.4.1 レイアウトのガイドライン

TPS922152 と TPS922153、、、 デバイスの適切なレイアウトの例を図 7-11 に示します。

- 良好な電気的特性および熱特性を得るには、大きな GND プレーンを作成することが重要です。
- パターンのインピーダンスを低減するには、VIN と GND のパターンをできるだけ広くする必要があります。パターンが広いほど、優れた放熱性能が得られます。
- サーマルビアを使用すれば、上側の GND プレーンを追加のプリント基板 (PCB) 層に接続し、放熱とグランド配線を行うことができます。
- 入力コンデンサは、VIN および GND ピンにできるだけ近い位置に配置する必要があります。
- 寄生インダクタンスを低減することによりノイズ注入を低減するためには、GATE パターンをできるだけ短くする必要があります。また、GATE パターンが短いと、放射ノイズと EMI も低減されます。
- デバイスの下をスイッチング電流が流れないようにしてください。
- CSZCD パターンの配線は、並列に配置し、できる限り短くして、高電圧のスイッチングパターンとグランドシールドから離して配置することをお勧めします。

7.4.2 レイアウト例

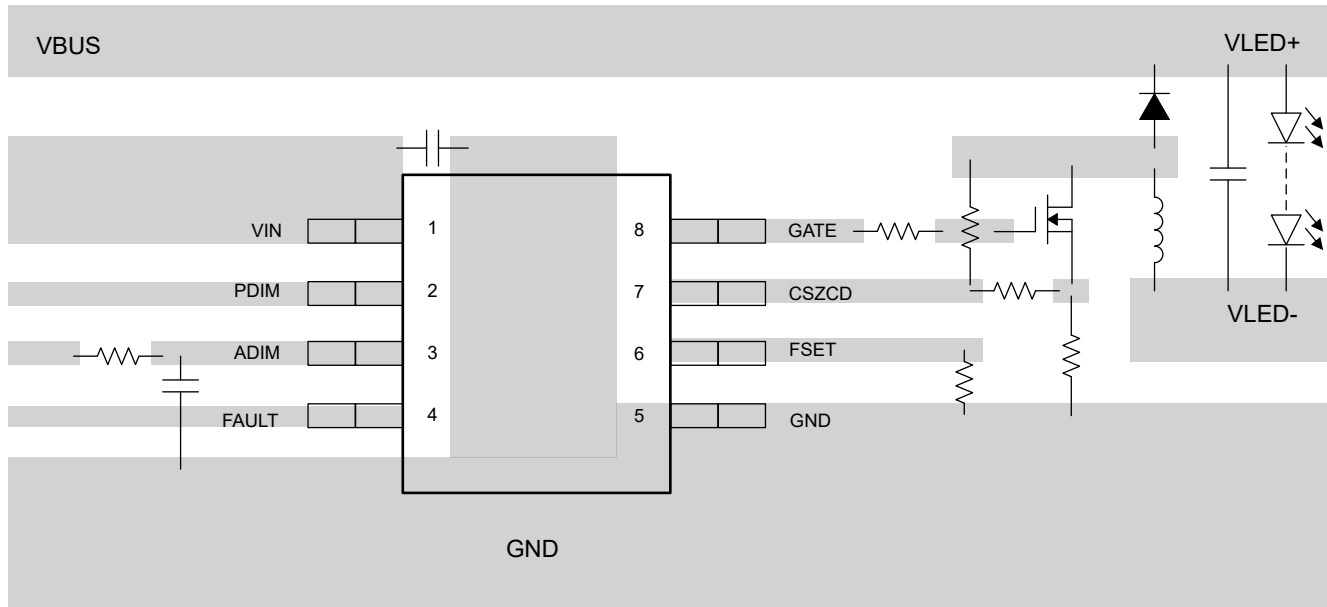


図 7-11. 8 ピン SOIC 上面レイアウト例

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.2 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.3 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

8.4 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.5 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

日付	改訂	注
2024 年 7 月	*	事前情報のリリース。

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。これらの情報は、指定のデバイスに対して提供されている最新のデータです。このデータは予告なく変更されることがあり、ドキュメントの改訂を伴わない場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
PTPS922152DR	Active	Preproduction	SOIC (D) 8	3000 LARGE T&R	-	Call TI	Call TI	-40 to 125	

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed $.006$ [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
 EXPOSED METAL SHOWN
 SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月