

# TPSM8310xx インダクタ内蔵の 1.5A 出力電流、昇降圧 MicroSiP™ 電源モジュール

## 1 機能

- 入力電圧範囲: 1.6V ~ 5.5V
  - スタートアップ時のデバイス入力電圧 > 1.65V
- 出力電圧範囲: 1.2V ~ 5.5 V
  - PFM モードでは 1.0V の  $V_{out}$  をサポート
- 高い出力電流能力、3A ピークスイッチ電流
  - $V_{IN} \geq 3V$ 、 $V_{OUT} = 3.3V$  時の  $I_{out}$  は 1.5A
  - $V_{IN} \geq 2.7V$ 、 $V_{OUT} = 3.3V$  時の  $I_{out}$  は 1.2A
- アクティブな出力放電 (TPSM83101、TPSM83101L のみ)
- 全負荷範囲にわたって高効率を実現
  - 静止電流: 8 $\mu$ A (代表値)
  - 自動パワーセーブモードおよび強制 PWM モード
- ピーク電流昇降圧モードアーキテクチャ
  - シームレスなモード遷移
  - 順方向および逆方向電流動作
  - プリバイアス出力の起動
  - 2MHz スwitching の固定周波数動作
- 安全性と堅牢な動作機能
  - 過電流保護および短絡保護
  - アクティブランプを採用したソフトスタート機能内蔵
  - 過熱保護および過電圧保護
  - 負荷切断による真のシャットダウン機能
  - 順方向および逆方向の電流制限
- 小型デザイン サイズ
  - MicroSiP™ 電源モジュール、インダクタ内蔵
  - 2.0mm × 2.6mm × 1.2mm (最大) 8ピン  $\mu$ SiP パッケージ
- WEBENCH® Power Designer** により、TPSM8310xx デバイスを使用するカスタム設計を作成

## 2 アプリケーション

- 電圧スタビライザ (データコム、[光モジュール](#)、冷却 / 加熱)
- システム・プリレギュレータ ([スマートフォン](#)、[タブレット](#)、[端末](#)、[テレマティクス](#))
- ポイント・オブ・ロード・レギュレーション (有線センサ、[ポート / ケーブル・アダプタ](#)、[ドングル](#))
- 指紋、カメラ・センサ ([電子スマート・ロック](#)、[IP ネットワーク・カメラ](#))

## 3 説明

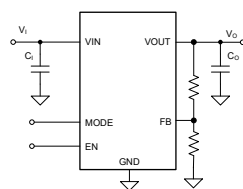
TPSM83100、TPSM83101 および TPSM83101L は、固定周波数のピーク電流モード制御昇降圧 MicroSiP™ 電源モジュールで、小型デザイン サイズや高効率を求められる場合に最適です。この電源モジュールにはインダクタが組み込まれているため、設計を簡素化し、外付け部品を減らして、PCB 面積を削減できます。電源モジュールには、ピーク電流制限 (標準値) は 3A で、入力電圧範囲は 1.6V ~ 5.5V です。TPSM83100 と TPSM83101、TPSM83101L は、システム プリレギュレータおよび電圧スタビライザ用の電源デザインを提供します。

TPSM83100 と TPSM83101、TPSM83101L は入力電圧に応じて自動的に昇圧モード、降圧モード、3 サイクル昇降圧モード (入力電圧が出力電圧とほぼ等しい場合) で動作します。モード間の遷移は定義されたデューティサイクルで発生し、モード間の不要な切り替えが避けられるので出力電圧リップルを減らすことができます。8 $\mu$ A の静止電流とパワーセーブモードにより、軽負荷から無負荷までの状況で非常に高い効率を実現します。

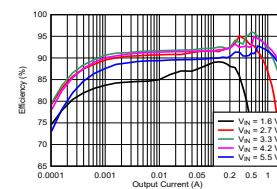
### 製品情報

部品番号 <sup>(3)</sup>	パッケージ <sup>(1)</sup>	パッケージサイズ <sup>(2)</sup>
TPSM83100	SIU ( $\mu$ SiP, 8)	2.6mm × 2mm
TPSM83101, TPSM83101L		

- 詳細については、[セクション 11](#) を参照してください。
- パッケージサイズ (長さ × 幅) は公称値であり、該当する場合はピンも含まれます。
- [デバイス比較表](#) を参照してください。



代表的なアプリケーション



効率と出力電流との関係 ( $V_{OUT} = 3.3V$ )



## 目次

<b>1 機能</b> .....	1	7.4 デバイスの機能モード.....	9
<b>2 アプリケーション</b> .....	1	<b>8 アプリケーションと実装</b> .....	10
<b>3 説明</b> .....	1	8.1 使用上の注意.....	10
<b>4 デバイス比較表</b> .....	3	8.2 代表的なアプリケーション.....	10
<b>5 ピン構成および機能</b> .....	3	8.3 電源に関する推奨事項.....	17
<b>6 仕様</b> .....	4	8.4 レイアウト.....	17
6.1 絶対最大定格.....	4	<b>9 デバイスおよびドキュメントのサポート</b> .....	18
6.2 ESD 耐圧.....	4	9.1 デバイス サポート.....	18
6.3 推奨動作条件.....	4	9.2 ドキュメントの更新通知を受け取る方法.....	18
6.4 熱に関する情報.....	4	9.3 サポート・リソース.....	18
6.5 電気的特性.....	5	9.4 商標.....	18
<b>7 詳細説明</b> .....	6	9.5 静電気放電に関する注意事項.....	19
7.1 概要.....	6	9.6 用語集.....	19
7.2 機能ブロック図.....	6	<b>10 改訂履歴</b> .....	19
7.3 機能説明.....	6	<b>11 メカニカル、パッケージ、および注文情報</b> .....	20

## 4 デバイス比較表

部品番号	出力放電	FAST_RAMP
TPSM83100	なし	有効
TPSM83101	あり	有効
TPSM83101L	あり	無効

## 5 ピン構成および機能

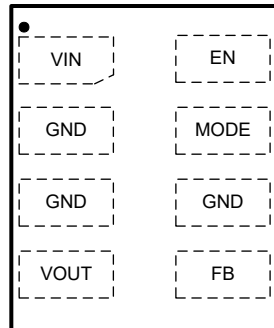


図 5-1.8 ピン  $\mu$ SiP パッケージ(上面図)

表 5-1. ピンの機能

ピン		タイプ <sup>(1)</sup>	説明
名称	番号		
VIN	1	PWR	電源入力電圧
GND	2	PWR	電源グランド
GND	3	PWR	電源グランド
VOUT	4	PWR	電力段出力
FB	5	I	電圧帰還。センシング ピン
GND	6	PWR	電源グランド
モード	7	I	PFM/PWM 選択。パワー セーブ モードの場合は low に設定し、強制 PWM の場合は high に設定します。このピンをフローティング状態のままにははいけません。
EN	8	I	デバイス イネーブル。有効にするには「High」を、無効にするには「Low」を設定します。このピンをフローティング状態のままにははいけません。

(1) PWR = 電源、I = 入力

## 6 仕様

### 6.1 絶対最大定格

接合部動作温度範囲内 (特に記述のない限り) <sup>(1)</sup>

		最小値	最大値	単位
$V_I$	入力電圧 (VIN、VOUT、EN、FB、MODE) <sup>(2)</sup>	-0.3	6.0	V
$V_I$	10ns 未満の入力電圧	-0.3	7.0	V
$T_J$	動作時接合部温度	-40	150	°C
$T_{stg}$	保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを意味するものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用すると、デバイスが完全に機能しない可能性があり、デバイスの信頼性、機能、性能に影響を及ぼし、デバイスの寿命を縮める可能性があります。
- (2) 電圧値はすべて、特に記載のない限り、ネットワークのグランド端子を基準としています。

### 6.2 ESD 耐圧

			値	単位
$V_{(ESD)}$	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	±1000	V
		デバイス帯電モデル (CDM)、ANSI/ESDA/JEDEC JS-002 準拠 <sup>(2)</sup>	±500	

- (1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。
- (2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

### 6.3 推奨動作条件

動作接合部温度を超える (特に記載がない限り)

			最小値	公称値	最大値	単位
$V_I$	電源電圧		1.6		5.5	V
$V_O$	出力電圧		1.2		5.5	V
$C_I$	入力実効容量	$V_I = 1.6V \sim 5.5V$	4.2			μF
$C_O$	出力効率容量	$1.2V \leq V_O \leq 3.6V$ 、 $V_O = 3.3V$ での公称値	10.4	16.9	330	μF
		$3.6V < V_O \leq 5.5V$ 、 $V_O = 5V$ での公称値	7.95	10.6	330	μF
$T_J$	動作ジャンクション温度範囲		-40		125	°C

### 6.4 熱に関する情報

自由気流での動作温度範囲内 (特に記述のない限り)

	熱評価基準 <sup>(1)</sup>	TPSM83100 TPSM83101 TPSM83101L	TPSM83100 TPSM83101 TPSM83101L	単位
		μSiP-8 PINS	μSiP-8 PINS	
		標準	EVM	
$R_{\theta JA}$	接合部から周囲への熱抵抗	100	48.9	°C/W
$R_{\theta JC(top)}$	接合部からケース (上面) への熱抵抗	42.2	該当なし	°C/W
$R_{\theta JB}$	接合部から基板への熱抵抗	33.2	該当なし	°C/W
$\Psi_{JT}$	接合部から上面への特性パラメータ	該当なし	該当なし	°C/W
$\Psi_{JB}$	接合部から基板への特性パラメータ	32.2	24.5	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション レポートを参照してください。

## 6.5 電気的特性

動作接合部温度範囲および推奨供給電圧範囲を超える(特に記載がない限り)。標準値は、 $V_I = 3.8V$ 、 $V_O = 3.3V$ 、 $T_J = 25^\circ C$ (特に記載のない限り)

パラメータ		テスト条件		最小値	標準値	最大値	単位	
<b>電源</b>								
$I_{SD}$	VIN へのシャットダウン電流	$V_I = 3.8V$ 、 $V_{(EN)} = 0V$	$T_J = 25^\circ C$	0.5	0.9		$\mu A$	
$I_Q$	VIN への静止電流	$V_I = 2.2V$ 、 $V_O = 3.3V$ 、 $V_{(EN)} = 2.2V$ 、スイッチングなし		0.15	6.1		$\mu A$	
$I_Q$	VOUT への静止電流	$V_I = 2.2V$ 、 $V_O = 3.3V$ 、 $V_{(EN)} = 2.2V$ 、スイッチングなし		8			$\mu A$	
$V_{IT+}$	正方向の UVLO スレッショルド電圧			1.5	1.55	1.599	V	
$V_{IT-}$	負方向の UVLO スレッショルド電圧	スタートアップ時		1.4	1.45	1.499	V	
$V_{hys}$	UVLO スレッショルド電圧ヒステリシス			99			mV	
$V_{I(POR)T+}$	正方向の POR スレッショルド電圧	$V_I$ または $V_O$ の最大値		1.25	1.45	1.65	V	
$V_{I(POR)T-}$	負方向の POR スレッショルド電圧			1.22	1.43	1.6	V	
<b>I/O 信号</b>								
$V_{T+}$	正方向スレッショルド電圧	EN, MODE		0.77	0.98	1.2	V	
$V_{T-}$	負方向スレッショルド電圧	EN, MODE		0.5	0.66	0.76	V	
$V_{hys}$	ヒステリシス電圧	EN, MODE		300			mV	
$I_{IH}$	High レベル入力電流	EN, MODE	$V_{(EN)} = V_{(MODE)} = 1.5V$ 、 プルアップ抵抗なし	$\pm 0.01$	$\pm 0.25$		$\mu A$	
$I_{IL}$	Low レベル入力電流	EN, MODE	$V_{(EN)} = V_{(MODE)} = 0V$ 、	$\pm 0.01$	$\pm 0.1$		$\mu A$	
	入力バイアス電流	EN, MODE	$V_{(EN)} = 5.5V$	$\pm 0.01$	$\pm 0.3$		$\mu A$	
<b>パワー スイッチ</b>								
$r_{DS(on)}$	オン状態抵抗	Q1	$V_I = 3.8V$ 、 $V_O = 3.3V$ 、 テスト電流 = 0.2A	45			m $\Omega$	
		Q2		50			m $\Omega$	
		Q3		50			m $\Omega$	
		Q4		85			m $\Omega$	
<b>電流制限</b>								
$I_{L(PEAK)}$	スイッチ ピーク電流制限 (1)	Q1	$V_O = 3.3V$	出力ソース電流	2.6	3	3.35	A
				出力シンク電流、 $V_I = 3.3V$	-0.7	-0.55	-0.45	A
	PFM モード エントリ スレッショルド(ピーク)電流(1)		$I_O$ 立ち上がり		145		mA	
<b>出力</b>								
$I_{DIS}$	TPSM83101/TPSM83101L 出力駆動電流	EN = LOW、 $V_I = 2.2V$ $V_O = 3.3V$		-67			mA	
$V_{FB}$	フィードバック ピンでのリファレンス電圧			495	500	505	mV	
<b>保護機能</b>								
$V_{T+(OVP)}$	正方向 OVP スレッショルド電圧			5.55	5.75	5.95	V	
$V_{T+(IVP)}$	正方向 IVP スレッショルド電圧			5.55	5.75	5.95	V	
$T_{JT+}$	サーマル シャットダウン スレッショルド温度	$T_J$ 立ち上がり		160			$^\circ C$	
	サーマル シャットダウン ヒステリシス			25			$^\circ C$	
<b>タイミング パラメータ</b>								
$t_{d(EN)}$	EN ピンの立ち上がりエッジと出力電圧ランプの開始の間の遅延			0.87	1.5		ms	
$t_{d(ramp)}$	ソフトスタート ランプ時間			6.42	7.55	8.68	ms	
$f_{SW}$	スイッチング周波数			1.8	2	2.2	MHz	

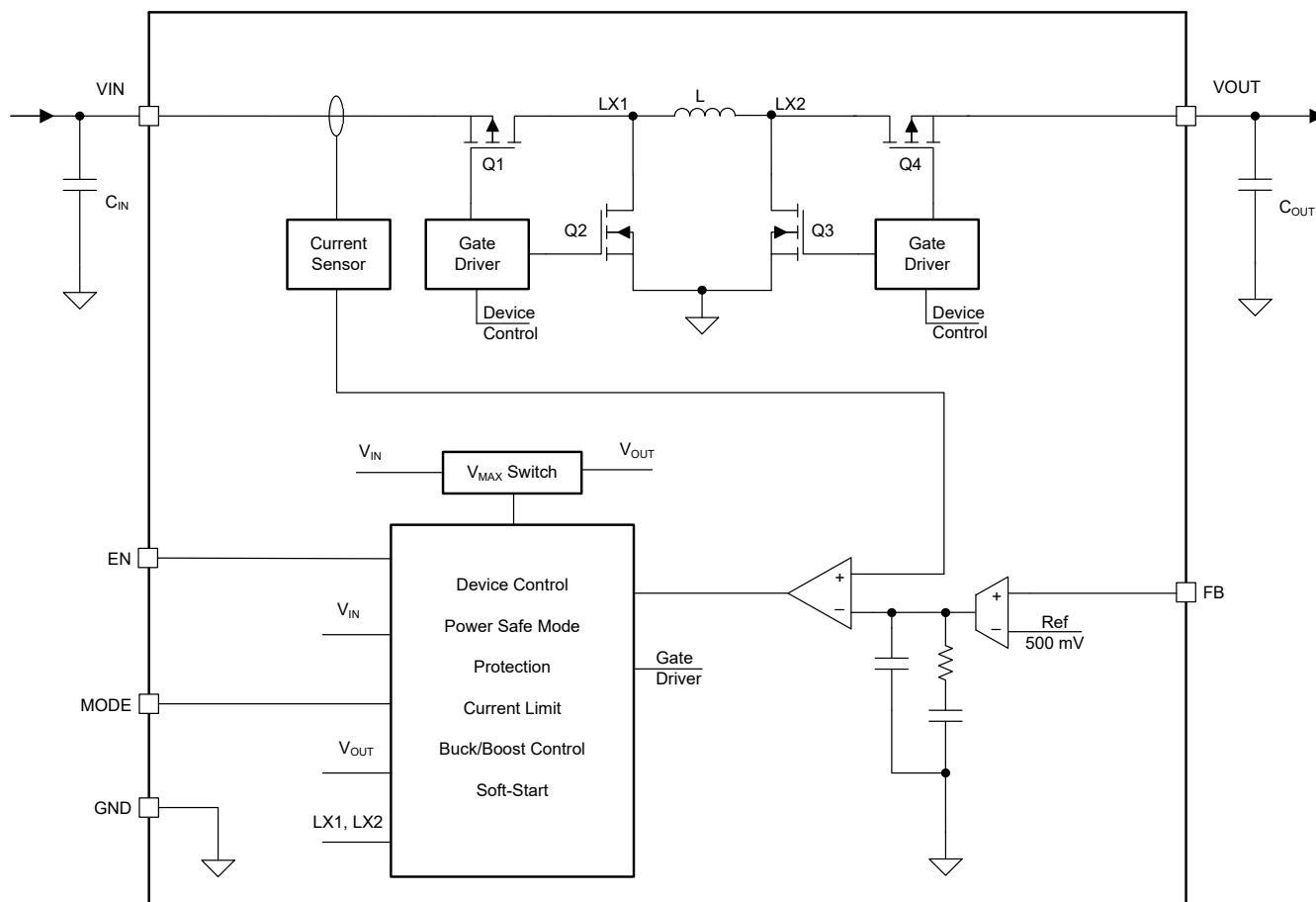
(1) 電流制限生産テストは、DC 条件下で実施されます。動作時の電流制限はやや高く、伝搬遅延と適用される外部成分に依存します

## 7 詳細説明

### 7.1 概要

TPSM83100、TPSM83101、と TPSM83101L は、定周波数ピーク電流モード制御降圧 MicroSiP™ パワー モジュールです。モジュールは、約 2MHz のスイッチング周波数を持つ固定周波数トポロジを使用します。変調方式には 3 つの明確に定義された動作モードがあり、モジュールは  $V_{IN}$  と  $V_{OUT}$  の動作範囲全体にわたって定義済みのスレッシュホールドを維持します。最大出力電流は Q1 のピーク電流制限によって決定されますが、これは通常 3A で熱制限によるものです。

### 7.2 機能ブロック図



### 7.3 機能説明

#### 7.3.1 低電圧誤動作防止 (UVLO)

デバイスがシャットダウン モードにない場合、VIN ピンの入力電圧は継続的に監視されます。UVLO は、モジュール動作を停止または開始するのみです。UVLO は、本デバイスのコア ロジックに影響を及ぼしません。UVLO は、デバイス動作中のデバイスのブラウンアウトを回避します。VIN ピンの電源電圧が UVLO の負方向スレッシュホールドを下回った場合、モジュールは動作を停止します。電力変換の誤った妨害を避けるため、UVLO 立ち下がりスレッシュホールド論理信号はデジタル的にグリッチ解除されます。

VIN ピンの電源電圧が UVLO 立ち上がりスレッシュホールドより高く回復した場合、モジュールは動作に戻ります。この場合、ソフトスタート手順は、プリバイアス出力なしのスタートアップ時よりも速く再スタートします。

### 7.3.2 イネーブルとソフト・スタート

入力電圧が UVLO 上昇スレッシュホールドを超え、EN ピンが 1.2V を超える電圧にプルされると、TPSM83100、TPSM83101 および TPSM83101L がイネーブルになり、短い遅延時間  $t_{d(EN)}$  後に起動します。

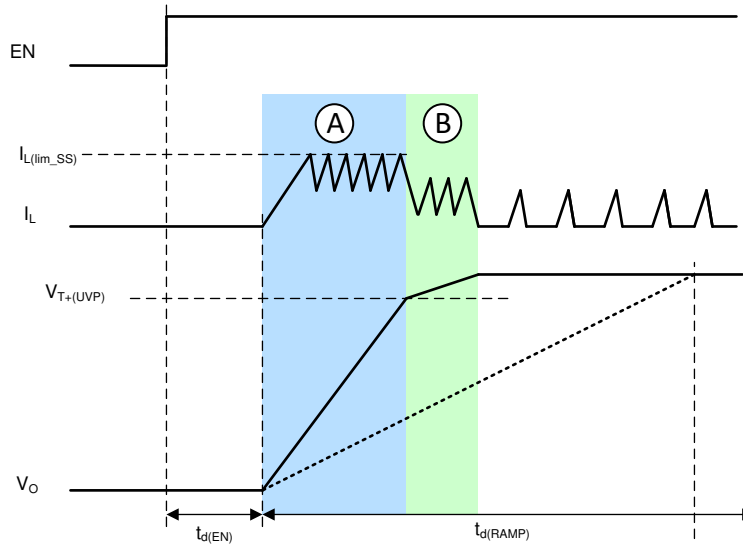


図 7-1. TPSM83100 および TPSM83101 の代表的なソフトスタート動作 (FAST\_RAMP イネーブル)

TPSM83100 および TPSM83101 は、スタートアップ時の突入電流を制限するため、インダクタピーク電流クランプを備えています。最小電流クランプ値 ( $I_{L(lim\_SS)}$ ) が、電圧ランプに従うために必要な電流よりも低い場合、電圧ランプに追従するために電流が自動的に増加します。その最小電流制限により、ランプ時間  $t_{d(RAMP)}$  が選択された値よりも低い静電容量が選択された場合、可能な限り高速なソフトスタートが保証されます。

図 7-1 に示すような標準的なスタートアップケース (低出力負荷、標準出力容量) では、最小電流クランプが突入電流を制限し、出力コンデンサを充電しています。その後、出力電圧は、リファレンス電圧ランプよりも速く上昇します (図 7-1 の位相 A を参照)。出力オーバーシュートを回避するために、出力が目標電圧に近づくと電流クランプは非アクティブとなり、電圧ランプによって指定された基準電圧ランプのスルー値に従います。これは、起動が完了する電圧ランプです (図 7-1 の位相 B を参照)。最小電流クランプ動作からの遷移は、スレッシュホールド  $V_{T+(UVP)}$  を使用して検出されます。位相 B の後、出力電圧は公称目標電圧に十分に安定化されます。電流波形は、出力負荷と動作モードによって異なります。

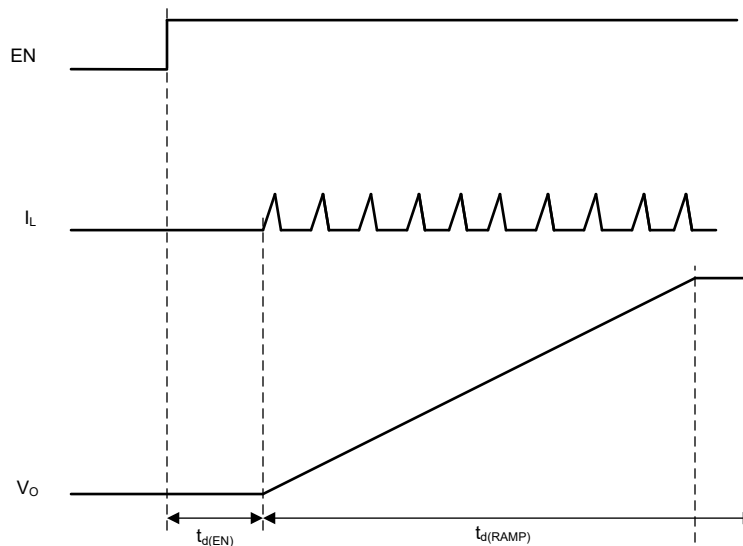


図 7-2. TPSM83101L の標準的なソフトスタート動作 (FAST\_RAMP 無効)

図 7-2 に、TPSM83101L の代表的な起動行為 (低出力負荷、標準的な出力容量) を示します。短い遅延時間  $t_{d(EN)}$  の後、デバイスは内部リファレンス電圧を 0V から基準電圧まで標準値  $7.55\text{ms } t_{d(\text{ramp})}$  以内に上昇させることで、出力電圧の上昇を開始します。突入電流をそれほど必要としないアプリケーションでは、TPSM83101L を使用できます。

### 7.3.3 可変出力電圧

出力電圧は、外部抵抗デバイダによって設定されます。抵抗分圧器は、VOUT、FB、GND の間に接続する必要があります。帰還電圧は、 $V_{FB}$  によって決まります。ローサイド抵抗  $R_2$  (FB と GND の間) を  $100\text{k}\Omega$  よりも低く維持することをおすすめします。ハイサイド抵抗  $R_1$  (FB と VOUT の間) は、式 1 で計算されます。

$$R_1 = R_2 \times (V_{OUT} / V_{FB} - 1) \quad (1)$$

$V_{FB}$  電圧の標準値は 0.5V です。

### 7.3.4 モード選択 (PFM/FPWM)

MODE ピンは、PFM/FPWM を有効にするデジタル入力です。

MODE ピンがロジック Low 電圧に接続されると、デバイスは自動 PFM モードで動作します。デバイスは、動作出力電流の全範囲にわたって最高の効率を維持するためのパワー セーブ モードを備えています。PFM モードは、自動的にコンバータの動作を CCM からパルス周波数変調に切り替えます。

MODE ピンがロジック High に接続されている場合、デバイスは出力電流に関係なく強制 PWM モードで動作し、出力リップルを最小限に抑えます。

### 7.3.5 出力放電

TPSM83101/TPSM83101L は、EN がロジック low のとき、出力を素早く放電させるためにアクティブ プルダウン電流 (標準  $67\text{mA}$ ) を供給します。この機能では、VOUT が内部回路経路でグラウンドに接続され、出力がフローティングになることや不定状態に移行することを防止します。出力放電機能により、電源のオン / オフのシーケンスがスムーズになります。このデバイスを電力多重化などの用途で使用する場合は、出力放電機能に注意してください。出力放電回路により、マルチプレクサ出力とグラウンドの間に一定の電流経路が形成されるためです。

### 7.3.6 逆電流保護

FPWM モードでは、このデバイスは逆電流動作 (VOUT ピンから VIN ピンへの電流の流れ) をサポートできます。FB ピンの出力帰還電圧がリファレンス電圧よりも高い場合、モジュールのレギュレーションにより、電流が入力コンデンサに流れ込みます。逆電流動作は  $V_{IN}$  電圧または  $V_{OUT}$  電圧の比から独立しているため、すべてのデバイス動作モードの昇圧、降圧、昇降圧で、その逆電流動作を使用できます。

### 7.3.7 保護機能

以下のセクションでは、デバイスの保護機能について説明します。

#### 7.3.7.1 入力過電圧保護

TPSM83100、TPSM83101、と TPSM83101L は入力過電圧保護機能を備えており、出力から入力に電流が流れて入力源が電流をシンクできない場合 (例えば、電源経路のダイオード) でも、デバイスへの損傷を回避します。

強制 PWM モードが有効になっている場合、シンク電流制限に達するまでは電流がマイナスになることがあります。VIN ピンに入力電圧スレッショルド  $V_{T+(IVP)}$  に達した後、保護機能により強制 PWM モードが無効になり、VIN から VOUT への電流の流れのみが許可されます。入力電圧が入力電圧保護閾値を下回った後、強制 PWM モードを再び有効にすることができます。

#### 7.3.7.2 出力過電圧保護

TPSM83100、TPSM83101、TPSM83101L には出力過電圧保護機能があり、外部フィードバック ピンが適切に動作していない場合にデバイスの損傷を防止できます。

VOUT ピンで出力電圧スレッシュホールド  $V_{T+(OVP)}$  に達すると、保護機能によりコンバータの電力段がオフになり、スイッチング ノードがハイインピーダンスになります。

### 7.3.7.3 短絡保護

このデバイスは、短絡保護におけるピーク電流制限性能を備えています。図 7-3 に、短絡保護の短絡 / 過負荷イベントにおけるデバイスの代表的な動作を示します。

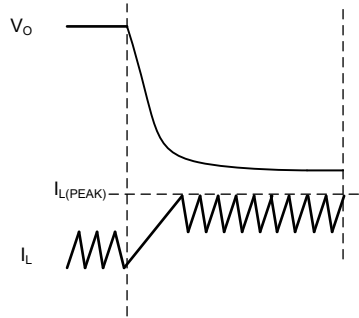


図 7-3. 短絡保護時のデバイスの代表的な動作

### 7.3.7.4 サーマル シャットダウン

デバイスの熱による損傷を防止するため、ダイの温度が監視されます。検出された温度が標準の温度スレッシュホールド  $160^{\circ}\text{C}$  を超えると、デバイスは動作を停止します。温度が標準のサーマル シャットダウン ヒステリシス  $25^{\circ}\text{C}$  を下回ると、モジュールは通常の動作に戻ります。

## 7.4 デバイスの機能モード

このデバイスには、オフとオンの 2 つの機能モードがあります。VIN ピンの電圧が UVLO スレッシュホールドより高く、EN ピンに高いロジックレベルが印加されると、デバイスは ON モードに移行します。VIN ピンの電圧が UVLO スレッシュホールドを下回るか、EN ピンに低いロジックレベルが印加されると、デバイスは OFF モードに移行します。

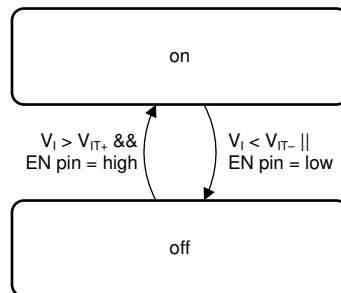


図 7-4. デバイスの機能モード

## 8 アプリケーションと実装

### 注

以下のアプリケーションのセクションにある情報は、TI の製品仕様に含まれるものではなく、TI はその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 8.1 使用上の注意

TPSM83100、TPSM83101、TPSM83101L は、高効率、低静止電流の降圧ブーストコンバータです。このデバイスは、出力電圧より高くても低くてもよい入力電源からレギュレートされた出力電圧を必要とするアプリケーションに設計されています。

### 8.2 代表的なアプリケーション

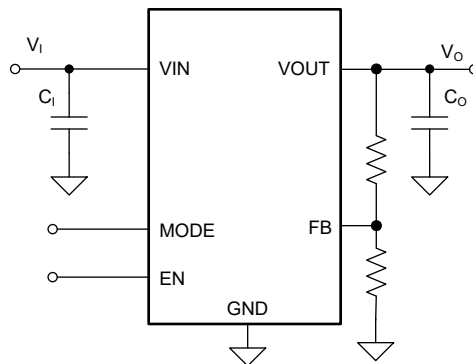


図 8-1. 3.3V<sub>OUT</sub> の代表的なアプリケーション

#### 8.2.1 設計要件

設計パラメータを [表 8-1](#) に示します。

表 8-1. 設計パラメータ

パラメータ	値
入力電圧	2.7V ~ 4.3V
出力電圧	3.3V
出力電流	1.5A

#### 8.2.2 詳細な設計手順

最初のステップは出力フィルタ部品の選択です。このプロセスを簡素化するため、「推奨動作条件」には容量の最小値と最大値の概要が示されています。公称容量を選択する際は、公差とデレーティングに注意してください。

##### 8.2.2.1 WEBENCH® ツールによるカスタム設計

TPSM83100、TPSM83101、TPSM83101L は、TPS631010 ([こちらをクリック](#)) および TPS631011 ([こちらをクリック](#)) の WEBENCH® Power Designer を再利用しています。

- 最初に、 $V_{IN}$ 、 $V_{OUT}$ 、 $I_{OUT}$  の要件を入力します。
- 効率、フットプリント、コストなどの主要パラメータに合わせて設計を最適化するには、最適化ダイヤルを使用します。この設計をテキサス・インスツルメンツが提供する他のソリューションと比較します。
- WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電氣的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱性能を把握する。
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットでエクスポートする。
- 設計のレポートを PDF で印刷し、同僚と設計を共有する。

WEBENCH ツールの詳細は、[www.ti.com/ja-jp/WEBENCH](http://www.ti.com/ja-jp/WEBENCH) でご覧になれます。

### 8.2.2.2 出力コンデンサの選択

出力コンデンサには、モジュールの VOUT 端子と PGND 端子のできるだけ近くに配置した小型のセラミック コンデンサを使用します。公称出力コンデンサの推奨合計値は 47 $\mu$ F です。何らかの理由でモジュールの近くに配置できない大容量コンデンサを使用する必要がある場合は、大容量コンデンサと並列に小容量のセラミックコンデンサを使用し、小容量のコンデンサをモジュールの VOUT 端子と PGND 端子のできるだけ近くに配置します。

実効容量は、「推奨動作条件」の推奨値に従って決定されていることを確保してください。一般に、DC バイアスの影響を考慮すると、有効キャパシタンスが小さくなります。出力キャパシタンスの選択は、主にサイズと過渡動作のトレードオフであり、キャパシタンスが大きいほど過渡応答のオーバー / アンダーシュートが減少し、過渡応答時間が長くなります。可能な出力コンデンサを表 8-2 に示します。

**表 8-2. 推奨コンデンサー一覧**

コンデンサの値 [ $\mu$ F]	定格電圧 [V]	ESR [m $\Omega$ ]	部品番号	メーカー (1)	サイズ(メートル)
47	6.3	10	GRM219R60J476ME44	Murata	0805 (2012)
47	10	40	CL10A476MQ8QRN	Semco	0603 (1608)

(1) 『サードパーティー製品に関する免責事項』を参照してください。

### 8.2.2.3 入力コンデンサの選択

レギュレータのライン過渡応答特性と電源回路全体の EMI 特性を改善するには、22- $\mu$ F の入力コンデンサを推奨します。モジュールの VIN ピンと PGND ピンにできるだけ近づけて X5R または X7R のセラミック コンデンサを配置することを推奨します。この容量は制限なしに増やすことができます。入力電源が TPSM83100 から数インチ以上離れている場合は、セラミック バイパス コンデンサに加えて追加のバルク容量が必要となることがあります。47 $\mu$ F の電解コンデンサまたはタンタルコンデンサが典型的な選択肢です。

**表 8-3. 推奨コンデンサー一覧**

コンデンサの値 [ $\mu$ F]	定格電圧 [V]	ESR [m $\Omega$ ]	部品番号	メーカー (1)	サイズ(メートル)
22	6.3	43	GRM187R61A226ME15	Murata	0603 (1608)
10	10	40	GRM188R61A106ME69	Murata	0603 (1608)

(1) 「セクション 9.1.1」を参照してください。

### 8.2.2.4 出力電圧の設定

出力電圧は、外部抵抗デバイダによって設定されます。抵抗分圧器は、VOUT、FB、GND の間に接続する必要があります。帰還電圧は公称 500mV です。

ローサイド抵抗 R2 (FB と GND の間) を 100k $\Omega$  よりも低く維持します。ハイサイド抵抗 (FB と VOUT の間) R1 は、式 2 で計算されます。

$$R1 = R2 \times \left( \frac{V_{OUT}}{V_{FB}} - 1 \right) \quad (2)$$

ここで、 $V_{FB} = 500\text{mV}$ 。

表 8-4. 標準的な出力電圧用の抵抗の選択

$V_{OUT}$	R1	R2
2.5V	365K	91K
3.3V	511K	91K
3.6V	562K	91K
5.0V	806K	91K

### 8.2.3 アプリケーション曲線

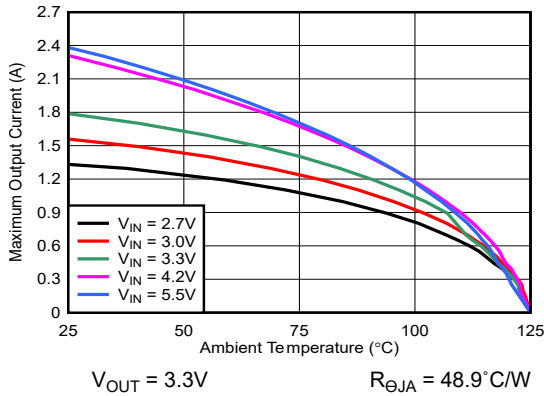


図 8-2. 熱制限に基づく安全動作領域

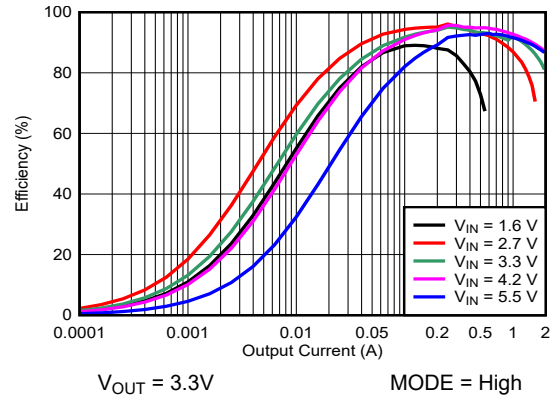


図 8-3. 効率と出力電流との関係 (FPWM)

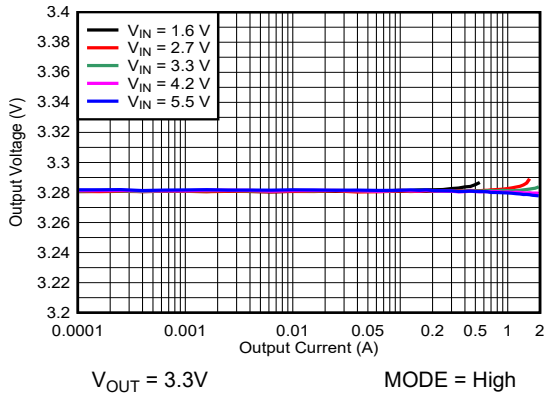


図 8-4. 負荷レギュレーション (FPWM)

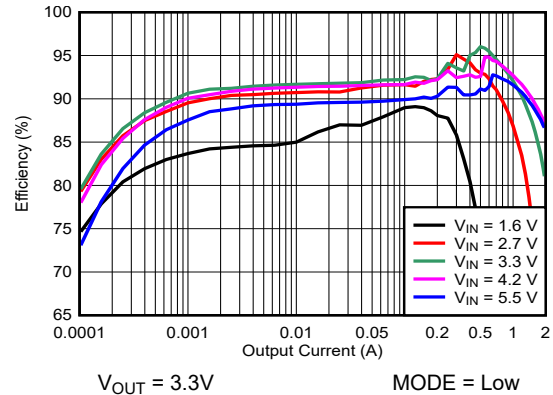


図 8-5. 効率と入力電圧との関係 (PFM)

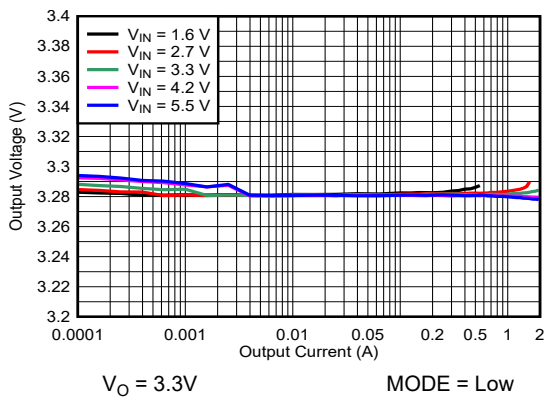
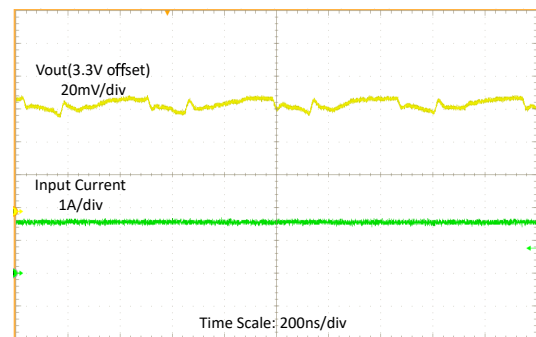
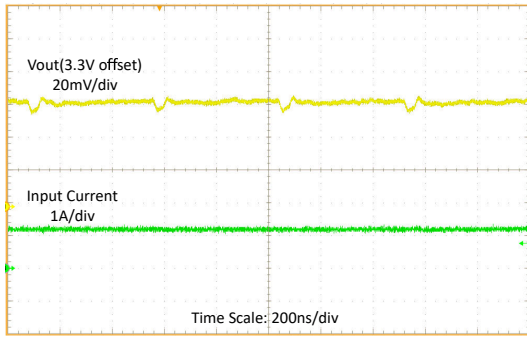


図 8-6. 負荷レギュレーション (PFM)



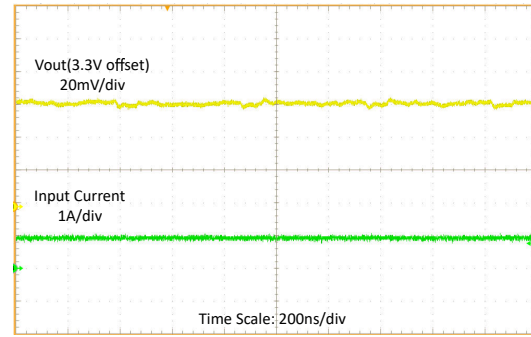
$V_{IN} = 2.7V$ ,  $V_{OUT} = 3.3V$   $I_{OUT} = 1A$ ,  $MODE = Low$

図 8-7. 定常状態波形、1A 負荷での昇圧動作



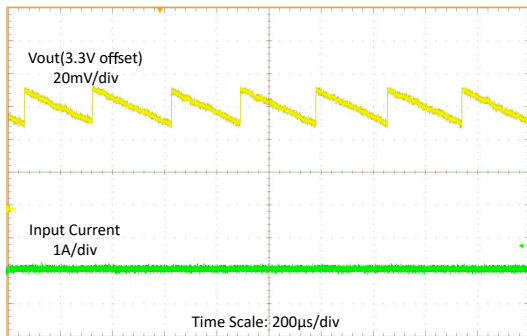
$V_{IN} = 3.3\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 1\text{ A}$ , MODE = Low

図 8-8. 定常状態波形、1A 負荷での昇降圧



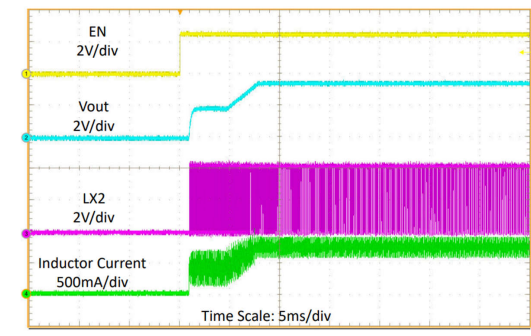
$V_{IN} = 4.3\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 1\text{ A}$ , MODE = Low

図 8-9. 定常状態波形、1A 負荷での降圧動作



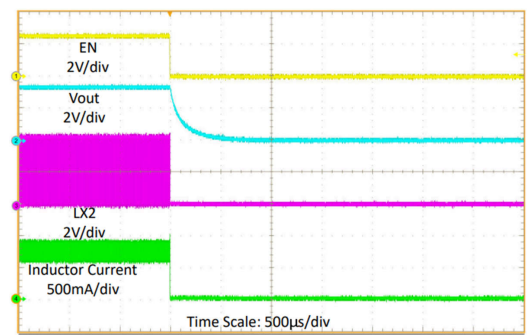
$V_{IN} = 3.6\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 1\text{ mA}$ , MODE = Low

図 8-10. 定常状態波形、1mA 負荷時



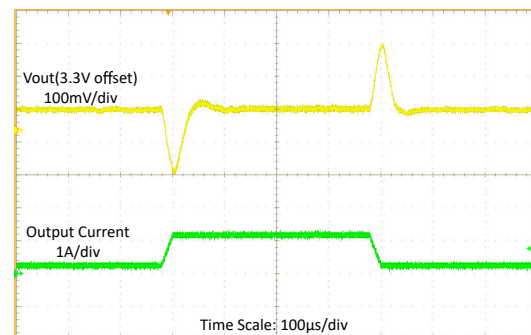
$V_{IN} = 3.6\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $R_{load} = 4\Omega$ , MODE = Low

図 8-11. EN によるスタートアップ



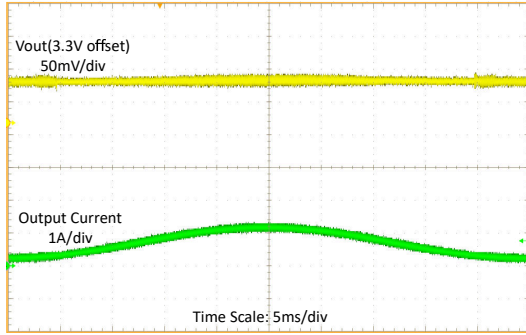
$V_{IN} = 3.6\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $R_{LOAD} = 4\Omega$ , MODE = Low

図 8-12. EN によるシャットダウン



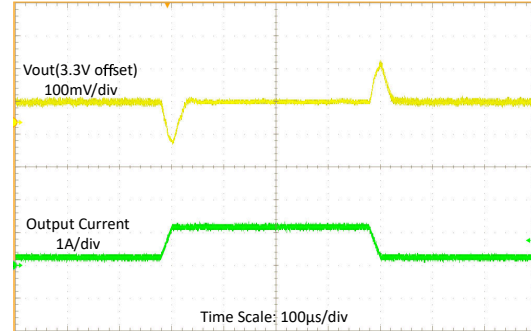
$V_{IN} = 2.7\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 20\mu\text{s}$  スルーレートで  
100mA から 1A

図 8-13. 入力電圧 2.7V での負荷過渡



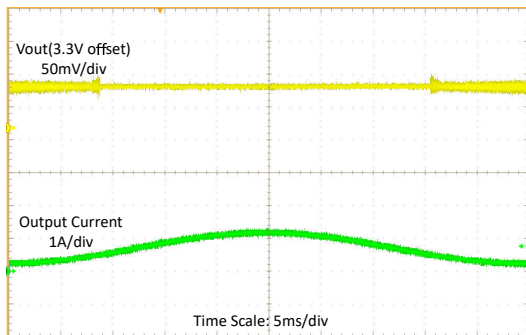
$V_{IN} = 2.7\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 100\text{ mA} \sim 1\text{ A}$  sweep

図 8-14. 入力電圧 2.7V での負荷スイープ



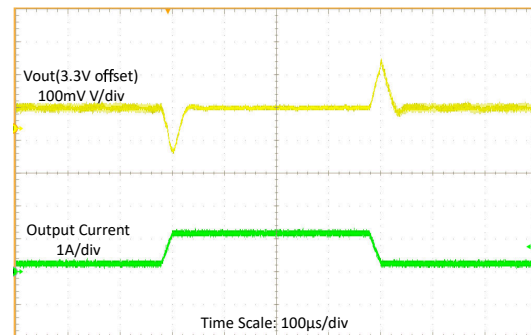
$V_{IN} = 3.6\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 20\mu\text{s}$  スルーレートで  
100mA から 1A

図 8-15. 入力電圧 3.6V での負荷過渡



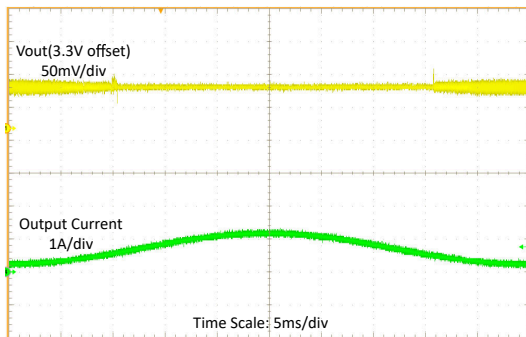
$V_{IN} = 3.6\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 100\text{ mA} \sim 1\text{ A}$  sweep

図 8-16. 入力電圧 3.6V での負荷スイープ



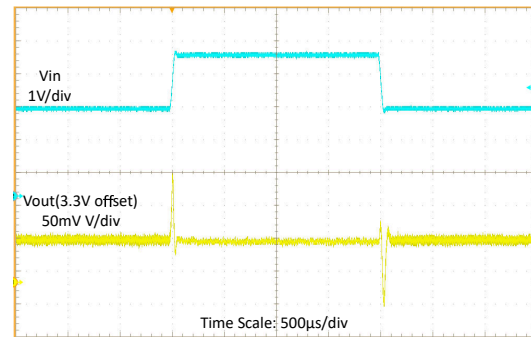
$V_{IN} = 4.3\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 20\mu\text{s}$  スルーレートで  
100mA から 1A

図 8-17. 入力電圧 4.3V での負荷過渡



$V_{IN} = 4.3\text{ V}$ ,  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 100\text{ mA} \sim 1\text{ A}$  sweep

図 8-18. 入力電圧 4.3V での負荷スイープ



$V_{IN} = 2.7\text{ V} \sim 4.3\text{ V}$  (スルーレート  
ト 20µs),  $V_{OUT} = 3.3\text{ V}$   $I_{OUT} = 1\text{ A}$

図 8-19. 1A の負荷電流時のライン過渡応答

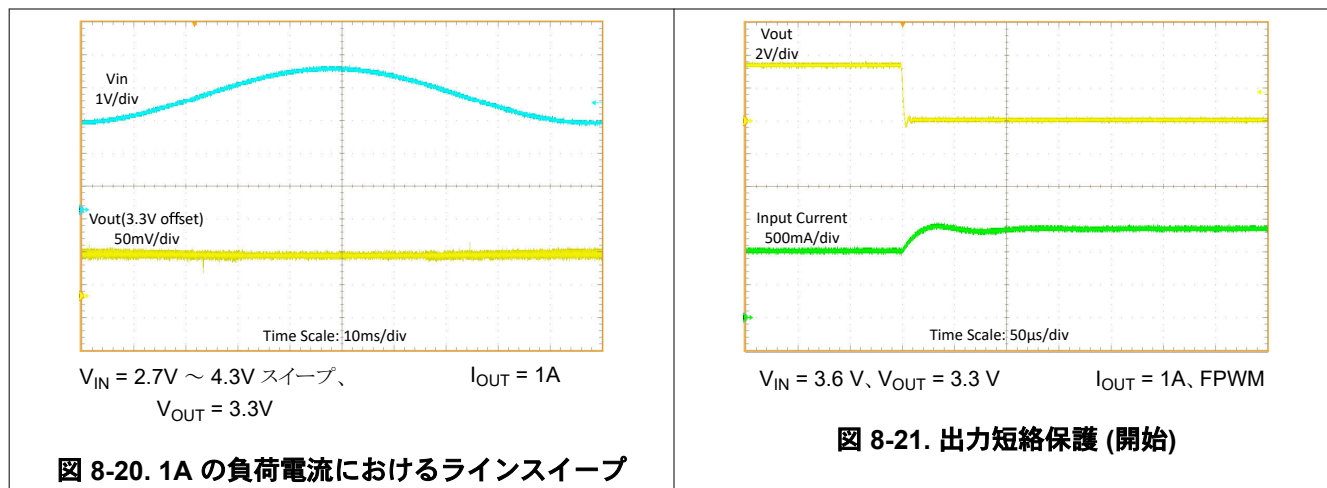


図 8-20. 1A の負荷電流におけるラインスイープ

図 8-21. 出力短絡保護 (開始)

表 8-5.  $V_{OUT} = 3.3V$  のアプリケーション特性曲線用成分

リファレンス	説明 <sup>(2)</sup>	部品番号	メーカー <sup>(1)</sup>
U1	高電力密度 1.5A 降圧 — 昇圧モジュール	TPSM83100	テキサス・インスツルメンツ
C1	22µF, 0603, セラミックコンデンサ, ±20%, 6.3V	GRM187R61A226ME15	Murata
C2	47µF, 0805, セラミックコンデンサ, ±20%, 6.3V	GRM219R60J476ME44	Murata
R1	511kΩ, 0603 抵抗, 1%, 100mW	標準	標準
R2	91kΩ, 0603 抵抗, 1%, 100mW	標準	標準

(1) セクション 9.1.1 を参照してください。

(2) その他の出力電圧については、抵抗値については「標準出力電圧における抵抗の選定」を参照してください。

### 8.3 電源に関する推奨事項

TPSM83100、TPSM83101 および TPSM83101L には、入力電源に対して特別な要件はありません。入力電源の出力電流は、供給電圧、出力電圧、出力電流に応じて定格する必要があります。

### 8.4 レイアウト

#### 8.4.1 レイアウトのガイドライン

PCB レイアウトは、TPSM83100 デバイスの高性能を維持するための重要なステップです。

- 出入コンデンサは、モジュールにできる限り近づけて配置してください。トレースは短くする必要があります。入力および出力コンデンサへの配線幅を広くし、直接配線することで、配線抵抗と寄生インダクタンスを低く抑えることができます。

#### 8.4.2 レイアウト例

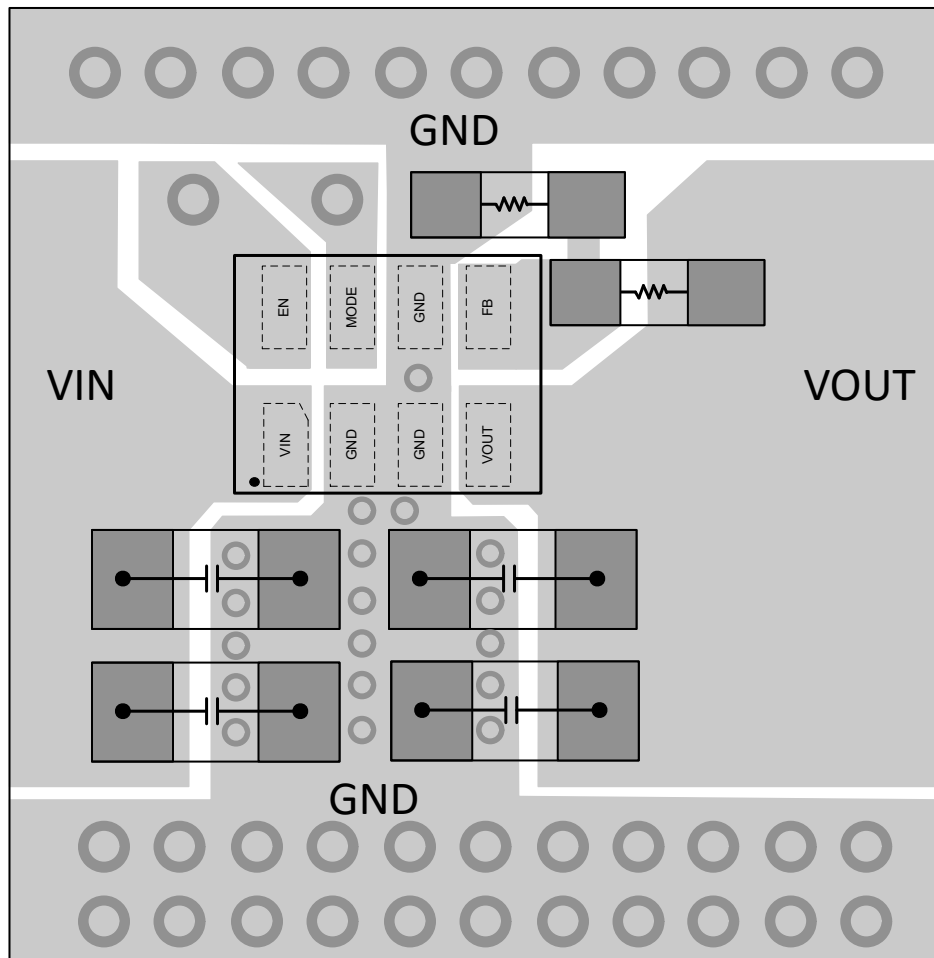


図 8-22. レイアウト例

## 9 デバイスおよびドキュメントのサポート

### 9.1 デバイス サポート

#### 9.1.1 サード・パーティ製品に関する免責事項

サード・パーティ製品またはサービスに関するテキサス・インスツルメンツの出版物は、単独またはテキサス・インスツルメンツの製品、サービスと一緒に提供される場合に関係なく、サード・パーティ製品またはサービスの適合性に関する是認、サード・パーティ製品またはサービスの是認の表明を意味するものではありません。

#### 9.1.2 開発サポート

##### 9.1.2.1 WEBENCH® ツールによるカスタム設計

TPSM83100, TPSM83101, TPSM83101L は、TPS631010 ([こちらをクリック](#)) および TPS631011 ([こちらをクリック](#)) の WEBENCH® Power Designer を再利用しています。

1. 最初に、 $V_{IN}$ 、 $V_{OUT}$ 、 $I_{OUT}$  の要件を入力します。
2. 効率、フットプリント、コストなどの主要パラメータに合わせて設計を最適化するには、最適化ダイヤルを使用します。この設計をテキサス・インスツルメンツが提供する他のソリューションと比較します。
3. WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。

WEBENCH Power Designer では、カスタマイズされた回路図と部品リストを、リアルタイムの価格や部品の在庫情報と併せて参照できます。

通常、次の操作を実行可能です。

- 電気的なシミュレーションを実行し、重要な波形と回路の性能を確認する
- 熱シミュレーションを実行し、基板の熱性能を把握する。
- カスタマイズされた回路図やレイアウトを、一般的な CAD フォーマットでエクスポートする。
- 設計のレポートを PDF で印刷し、同僚と設計を共有する。

WEBENCH ツールの詳細は、[www.ti.com/ja-jp/WEBENCH](http://www.ti.com/ja-jp/WEBENCH) でご覧になれます。

### 9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

### 9.4 商標

MicroSiP™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

WEBENCH® is a registered trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

## 9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

## 9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

## 10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

### Changes from Revision B (January 2025) to Revision C (March 2026) Page

• データシート全体にわたって TPSM83101L を追加.....	1
• 「機能」リストに WEBENCH リンクを追加 .....	1
• FAST_RAMP 列を「デバイス比較表」に追加します .....	3
• 「ESD 定格」表で CDM テスト標準を更新 .....	4
• 「WEBENCH® ツールを使用したカスタム設計」セクションを追加.....	10

### Changes from Revision A (June 2023) to Revision B (January 2025) Page

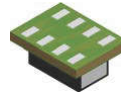
• TPSM83101 からプレビューの注を削除.....	3
-------------------------------	---

### Changes from Revision \* (March 2023) to Revision A (June 2023) Page

• ドキュメントのステータスを「事前情報」から「量産データ」に変更.....	1
--	---

## 11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

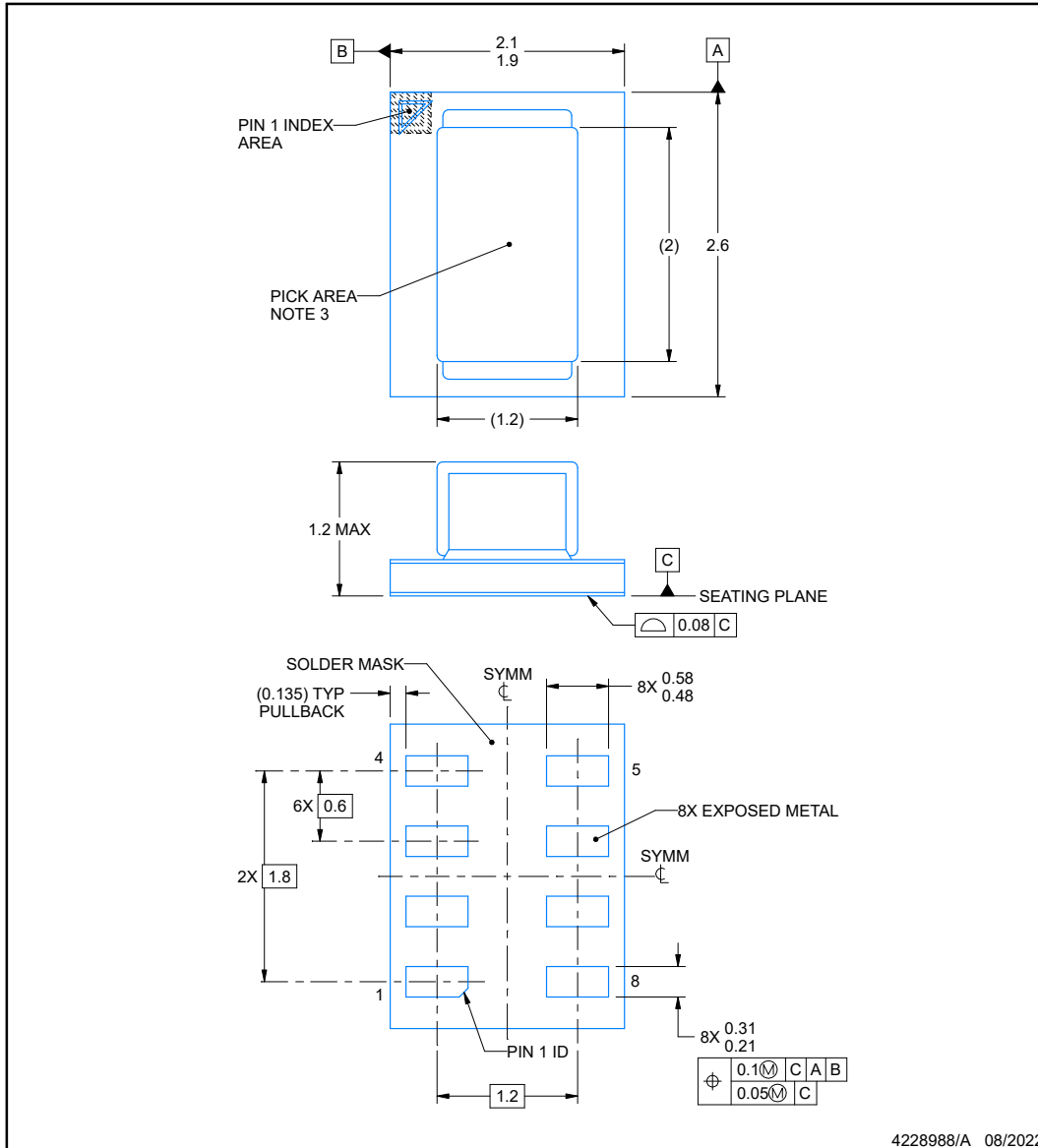


## PACKAGE OUTLINE

**SIU0008A**

**MicroSiP™ - 1.2 mm max height**

MICRO SYSTEM IN PACKAGE



**NOTES:**

MicroSiP is a trademark of Texas Instruments

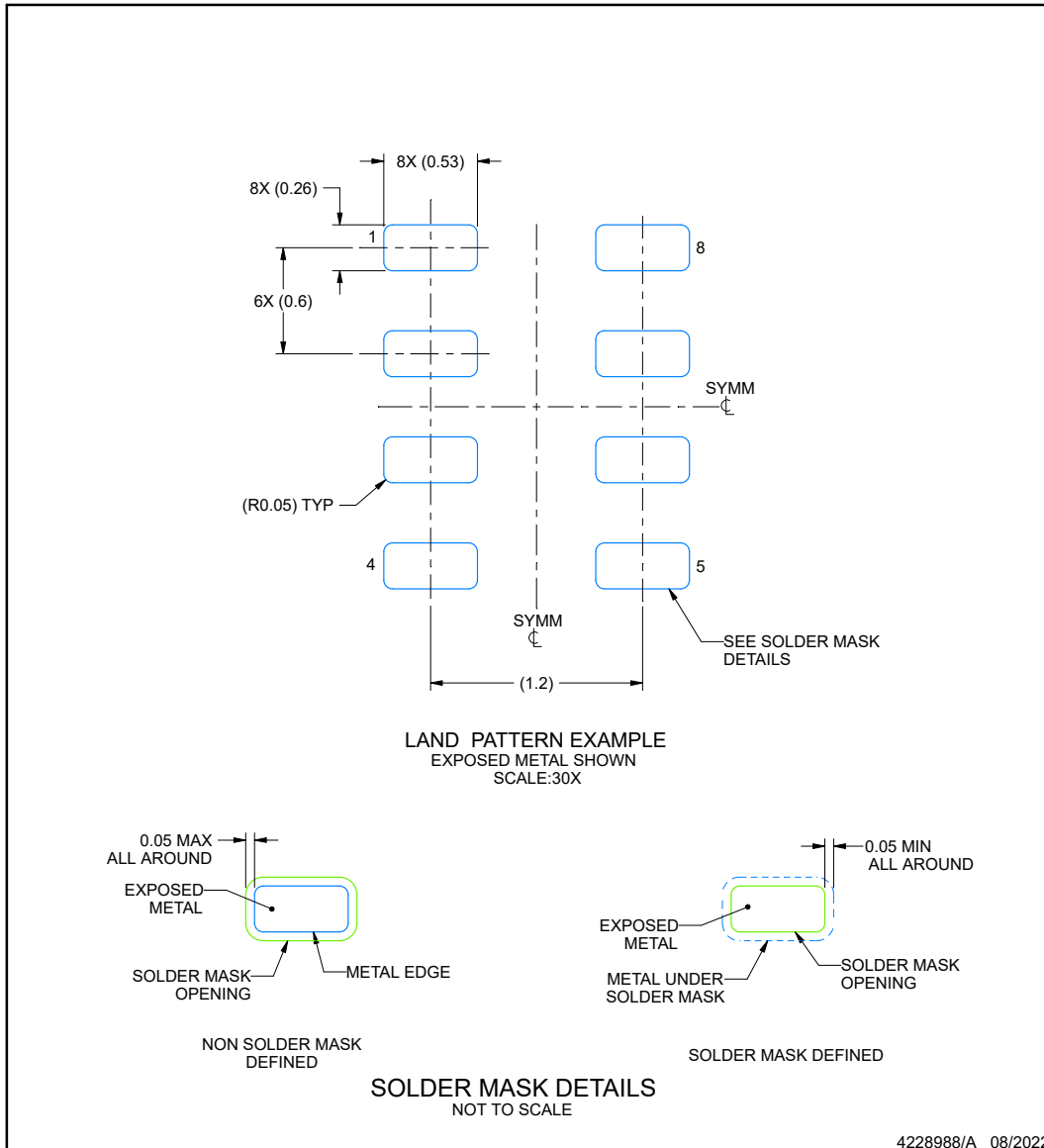
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. Pick and place nozzle  $\varnothing$  0.33 mm or smaller recommended.

## EXAMPLE BOARD LAYOUT

**SIU0008A**

**MicroSiP™ - 1.2 mm max height**

MICRO SYSTEM IN PACKAGE



NOTES: (continued)

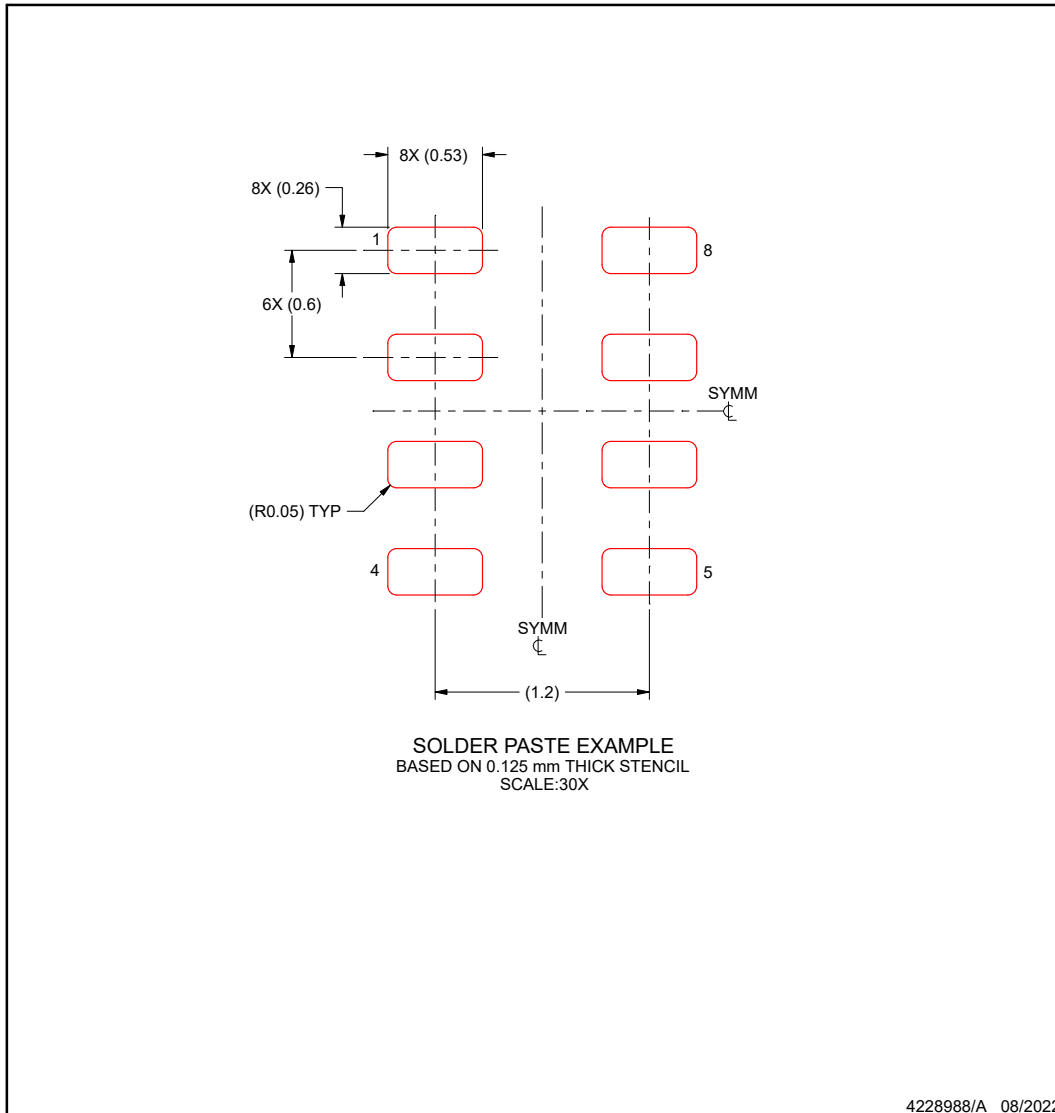
4. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/slua271](http://www.ti.com/lit/slua271)).

## EXAMPLE STENCIL DESIGN

**SIU0008A**

**MicroSiP™ - 1.2 mm max height**

MICRO SYSTEM IN PACKAGE



NOTES: (continued)

5. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

**PACKAGING INFORMATION**

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TPSM83100SIUR</a>	Active	Production	uSiP (SIU)   8	3000   LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	31NL TPSM8310X
TPSM83100SIUR.A	Active	Production	uSiP (SIU)   8	3000   LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	31NL TPSM8310X
<a href="#">TPSM83101LSIUR</a>	Active	Production	uSiP (SIU)   8	3000   LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	43TP TPSM83101L
<a href="#">TPSM83101SIUR</a>	Active	Production	uSiP (SIU)   8	3000   LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	3EIL HYBM83101
TPSM83101SIUR.A	Active	Production	uSiP (SIU)   8	3000   LARGE T&R	Yes	NIAU	Level-2-260C-1 YEAR	-40 to 125	3EIL HYBM83101

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

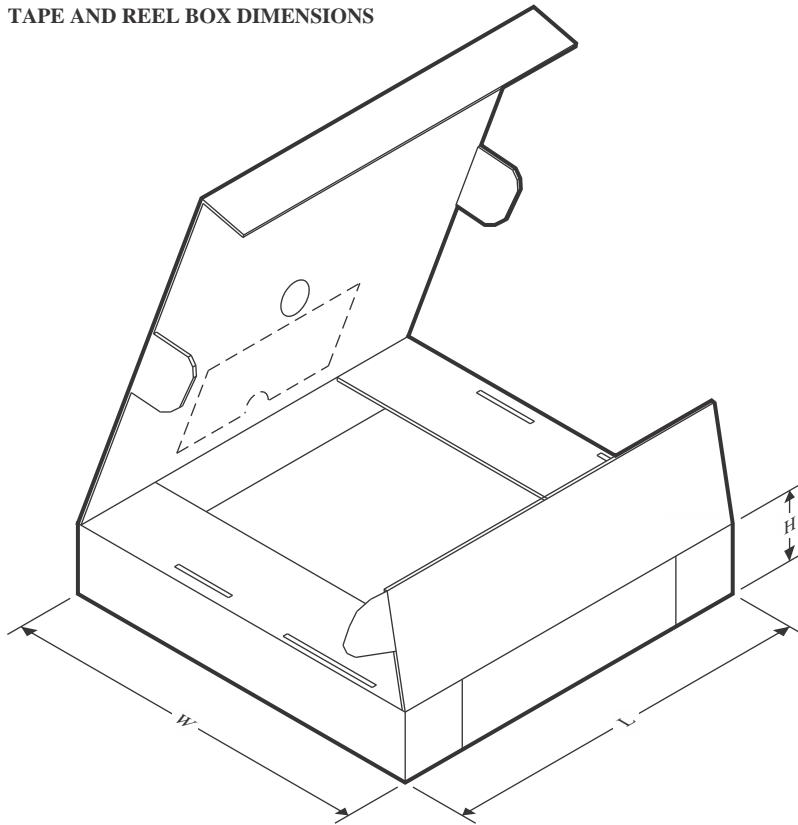
In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

**TAPE AND REEL INFORMATION**

**QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TPSM83100SIUR	uSiP	SIU	8	3000	330.0	12.4	2.3	2.9	1.35	8.0	12.0	Q1
TPSM83101LSIUR	uSiP	SIU	8	3000	330.0	12.4	2.3	2.9	1.35	8.0	12.0	Q1
TPSM83101SIUR	uSiP	SIU	8	3000	330.0	12.4	2.3	2.9	1.35	8.0	12.0	Q1

**TAPE AND REEL BOX DIMENSIONS**


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TPSM83100SIUR	uSiP	SIU	8	3000	383.0	353.0	58.0
TPSM83101LSIUR	uSiP	SIU	8	3000	383.0	353.0	58.0
TPSM83101SIUR	uSiP	SIU	8	3000	383.0	353.0	58.0

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月