

TRF4140-Q1 概要

イモビライザ、パッシブ・スタート、パッシブ・エントリ用の低周波数トランシーバ

1 デバイスの概要

1.1 特長

- 利点
 - 完全に組み込まれたシーケンス・タイミング・コントローラにより、ホスト・コントローラからすべてのタイミング制約を排除
 - シーケンスの自動反復により、エネルギー効率の高いポーリング・システムを簡単に実装可能
 - 送信バッファと受信バッファが別々であるため、ホスト・コントローラの性能要件が減少
 - シーケンス自動反復機能が内蔵されているため、ホスト・コントローラとの連携なしの低消費電力ポーリング・システムが可能
 - 半二重 (HDX) プロトコル・サポートが組み込まれているため、柔軟でスケラブルなシステム実装に対応
 - 正弦波制御のトランスミッタ段により、ケーブル長が数メートルで EMC 性能が優れた大出力リモート・アンテナ・システムを実現
 - シーケンスのプリロードとイベント・トリガ実行を使用して、高速なシステム応答時間を実現
- 特長
 - 内蔵の昇圧コントローラにより広い電源電圧範囲に対応し、ジャンプ・スタートおよび負荷ダンブ保護を実現
 - ピーク・ツー・ピーク出力電圧振幅が最大20Vで、正弦波または方形波出力でピーク・アンテナ電流が最大1Aのアンテナ・ドライバ
- 柔軟なホスト・コントロール・インターフェイス
 - 4線式SPI
 - 構成可能なI/O機能により、コントローラ・インターフェイスに割り込み要求信号などを追加可能
 - インターフェイス電源電圧範囲: 2.5V~5.5V
- 超低消費電流のスリープ状態
- フラクショナル・シンセサイザにより、60Hz刻みで10kHz~500kHzの周波数が可能
- PSK および ASK トランスミッタ段
- FSK レシーバおよび復調器
- 4つのプログラム可能なハーフ・ブリッジMOSFETアンテナ・ドライバ
- ハーフ・ブリッジ・アンテナ・ドライバを、ペアでフル・ブリッジ・ドライバとして使用し、出力電圧の振幅を倍にすることが可能
- アンテナ・ドライバ・ステージのハイサイドおよびローサイドで、5ビット分解能でアンテナ電流を測定
- 正弦波モードでアンテナ・ドライバの出力電圧をプログラム可能
- 方形波モードではアンテナ・ドライバの電圧は電源により制御
- 過電流および過熱条件に対して出力段の過負荷を保護
- アンテナ・ドライバ診断: グランドへの短絡、アンテナ・ドライバの電源電圧への短絡、開放負荷の検出
- オン/オフのキーイングをサポートし、ダウンリンクとアップリンクで最大70kbpsのデータ転送速度を実現

1.2 アプリケーション

- カー・アクセス
- イモビライザ
- パッシブ・エントリ、パッシブ・スタート(PEPS)
- RFID タグ・リーダ (半二重)
- 低周波数無線の物理的特性を利用した、その他のアプリケーション



1.3 概要

注: このドキュメントは、完全なTRF4140-Q1データシートの簡略版です。完全なデータシート、シロンの正誤表、アプリケーション・レポート、その他のサポート添付資料を入手するには、[請求フォーム](#)に入力してください。

TRF4140-Q1 低周波数 (LF) トランシーバ基地局デバイスは、LF トランスポンダと通信する イモビライザや PEPS システム、リモート・キーレス・エントリ、およびパッシブ・エントリ・デバイスを対象としています。アンテナ・ドライバ段は、変調された LF 信号を送信する 4 つの MOSFET アンテナ・ドライバと、LF トランスポンダの応答を検出して復調するレシーバとで構成されます。HDX 通信方式は、アップリンク変調として周波数シフト・キーイング (FSK) を使用します。このデバイスは、LF アンテナを駆動してウェイクアップおよびデータ・シーケンス (PEPS) を実行でき、任意のチャンネル、またはすべてのチャンネルでトランスポンダ応答を受信することもできます (イモビライザ)。

TRF4140-Q1 デバイスには、コントロール・ブロック用、および内蔵のロジック電圧レギュレータへ供給するため、 V_{DD} 電源 (5V) が必要です。アンテナ・ドライバはそれらとは別に、 V_{DDH} (4V~20V) により給電されます。この電圧を使用して、正弦波出力信号を生成し、優れた EMC 性能を実現できます。これは、数メートルのアンテナ・ケーブルを持つリモート・アンテナ・アプリケーションに重要です。

TRF4140-Q1 デバイスは、ホスト・コントローラとの正確な連携を必要とせず、通信シーケンスに必要なすべてのタイミングを管理します。送信および受信 FIFO と組み合わせることで、ホスト・コントローラはすべてのタイミング・クリティカルなイベントに関する負荷から解放され、ホスト・コントローラのプロセス・スケジューリングが簡単になります。特に、車載用のボディ・コントロール・モジュール用のホスト・コントローラでは、この基地局デバイスによって、スタートアップ・プロセスの負荷が非常に軽減されます。

TRF4140-Q1 デバイスは、シーケンスのプリロードをサポートし、外部イベントによってシーケンスを実行できるため、キー・フォブが検出された瞬間にイモビライゼーション・プロセスを開始できます。このため、不都合な時間帯に構成による遅延が発生することを回避できます。

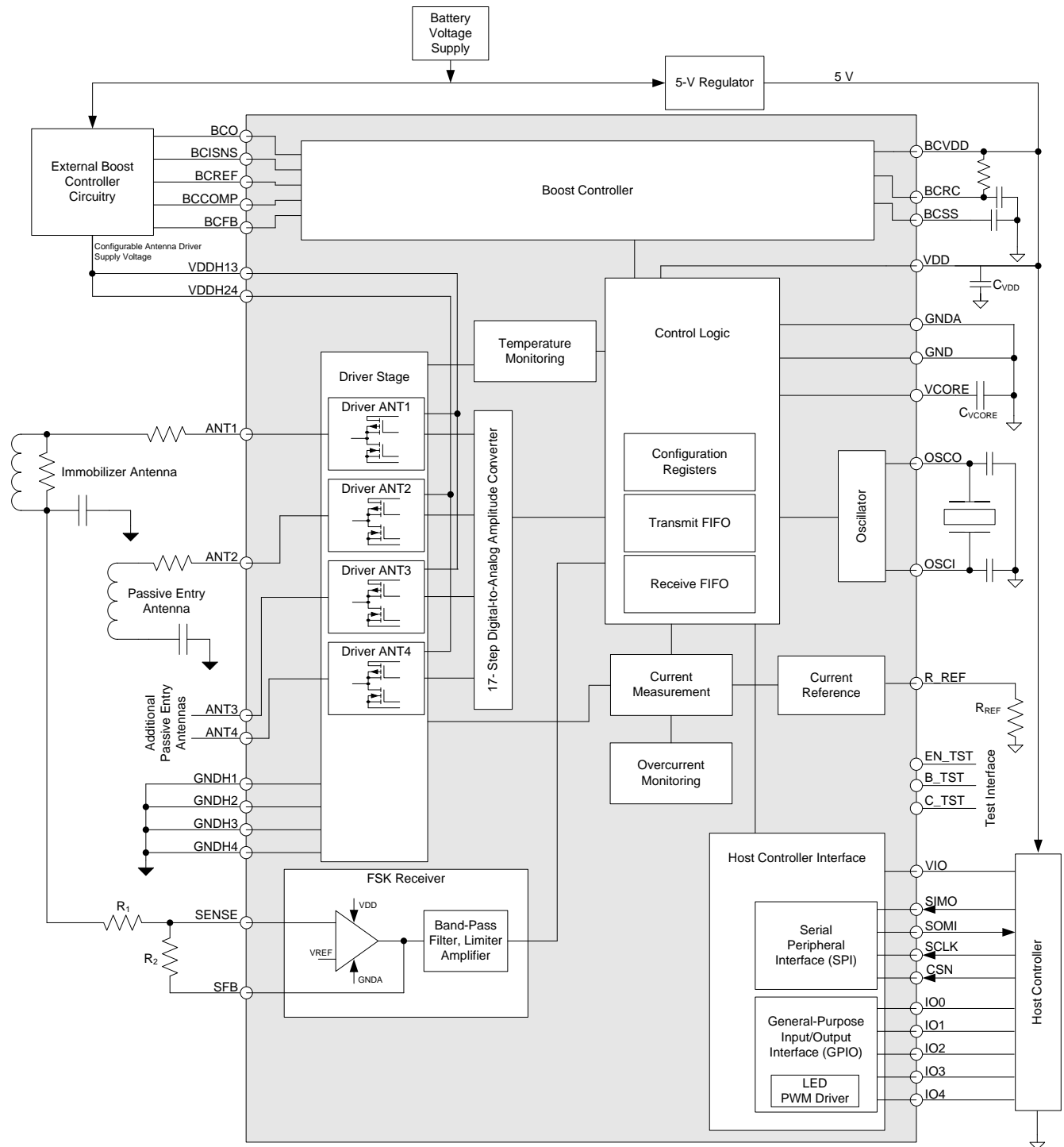
製品情報⁽¹⁾

型番	パッケージ	本体サイズ
TRF4140QPHNRQ1	HTQFP (48)	7mmx7mm

(1) 詳細については、4、「メカニカル、パッケージ、および注文情報」を参照してください。

1.4 機能ブロック図

TRF4140-Q1の機能ブロック図と、代表的なアプリケーション、およびその機能ブロックを、[図 1-1](#)に示します。



BAST_FBD_4ANT

Copyright © 2016, Texas Instruments Incorporated

図 1-1. TRF4140-Q1 のブロック図とアプリケーション例

Table of Contents

1	デバイスの概要	1	3.2	デバイスの項目表記	5
1.1	特長	1	3.3	ドキュメントのサポート	5
1.2	アプリケーション	1	3.4	コミュニティ・リソース	6
1.3	概要	2	3.5	商標	6
1.4	機能ブロック図	3	3.6	静電気放電に関する注意事項	6
2	改訂履歴	4	3.7	Export Control Notice	6
3	デバイスおよびドキュメントのサポート	5	3.8	Glossary	6
3.1	使い始めと次の手順	5	4	メカニカル、パッケージ、および注文情報	6

2 改訂履歴

2018年4月1日発行分から2018年10月31日発行分への変更

Page

- **4**、「メカニカル、パッケージ、および注文情報」を変更

3 デバイスおよびドキュメントのサポート

3.1 使い始めと次の手順

TI NFC/RFIDデバイスと、開発に役立つツールやソフトウェアの詳細情報については、「[NFC/RFIDの概要](#)」を参照してください。

3.2 デバイスの項目表記

図 3-1 に、任意のファミリー・メンバについて、完全なデバイス名を読み取るための凡例を示します。

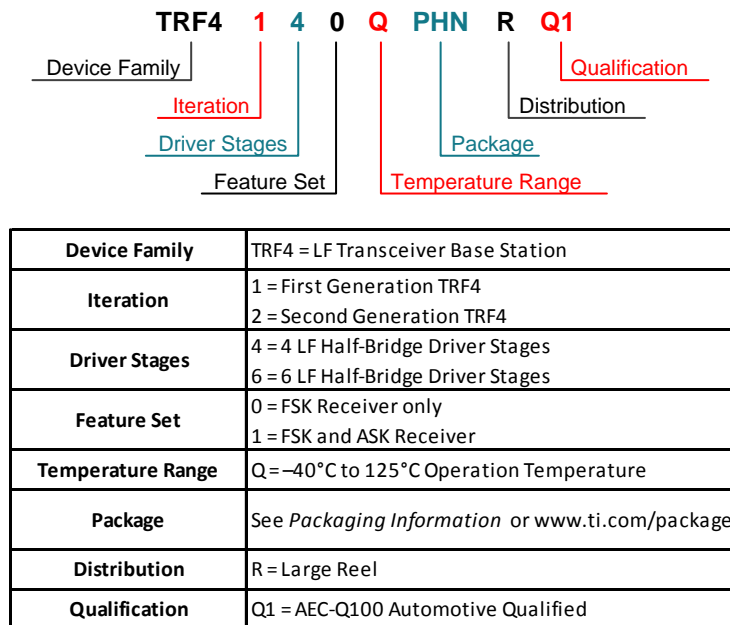


図 3-1. デバイスの項目表記

3.3 ドキュメントのサポート

以下のドキュメントは、TRF4140-Q1デバイスの説明です。これらのドキュメントのコピーは、www.ti.comで入手できます。

ドキュメントの更新の通知を受け取る方法

ドキュメント更新の通知を、シリコンの正誤表も含めて受け取るには、ti.com でお使いの製品のフォルダへ移動します (たとえば、[TRF4140-Q1](#))。右上の「アラートを受け取る」ボタンをクリックします。これによって登録が行われ、変更された製品情報の概要を毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

正誤表

『[TRF4140-Q1 正誤表シート](#)』 このデバイスの設計に関する既知の例外事項や、関連する対応策について解説されています。

アプリケーション・レポート

『[TRF4xxxデバイスをLFトランシーバ基地局として使用する方法](#)』 TRF4140-Q1 デバイスを使用して LF 基地局を設計するための、各種のアプリケーションに関するヒントが記載されています。

『[TRF4xxxデバイスをLFトランシーバ基地局として使用する方法](#)』 TRF4140-Q1 デバイスを使用して LF 基地局を設計するための、各種のアプリケーションに関するヒントが記載されています。

3.4 コミュニティ・リソース

以下のリンクから、TIのコミュニティ・リソースにアクセスできます。リンクされているコンテンツは、該当する貢献者により、現状のまま提供されるものです。これらはTIの仕様を構成するものではなく、必ずしもTIの見解を反映したものではありません。TIの[使用条件](#)を参照してください。

TI E2E™コミュニティ

TIのE2E (Engineer-to-Engineer)コミュニティ。エンジニア間の共同作業を促進するために作成されたものです。e2e.ti.comでは、他のエンジニアに質問し、知識を共有し、アイデアを検討して、問題解決に役立てることができす。

3.5 商標

E2E is a trademark of Texas Instruments.

3.6 静電気放電に関する注意事項



すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

3.7 Export Control Notice

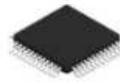
Recipient agrees to not knowingly export or re-export, directly or indirectly, any product or technical data (as defined by the U.S., EU, and other Export Administration Regulations) including software, or any controlled product restricted by other applicable national regulations, received from disclosing party under nondisclosure obligations (if any), or any direct product of such technology, to any destination to which such export or re-export is restricted or prohibited by U.S. or other applicable laws, without obtaining prior authorization from U.S. Department of Commerce and other competent Government authorities to the extent required by those laws.

3.8 Glossary

[TI Glossary](#) This glossary lists and explains terms, acronyms, and definitions.

4 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、そのデバイスについて利用可能な最新のデータです。このデータは予告なく変更されることがあり、ドキュメントが改訂される場合もあります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

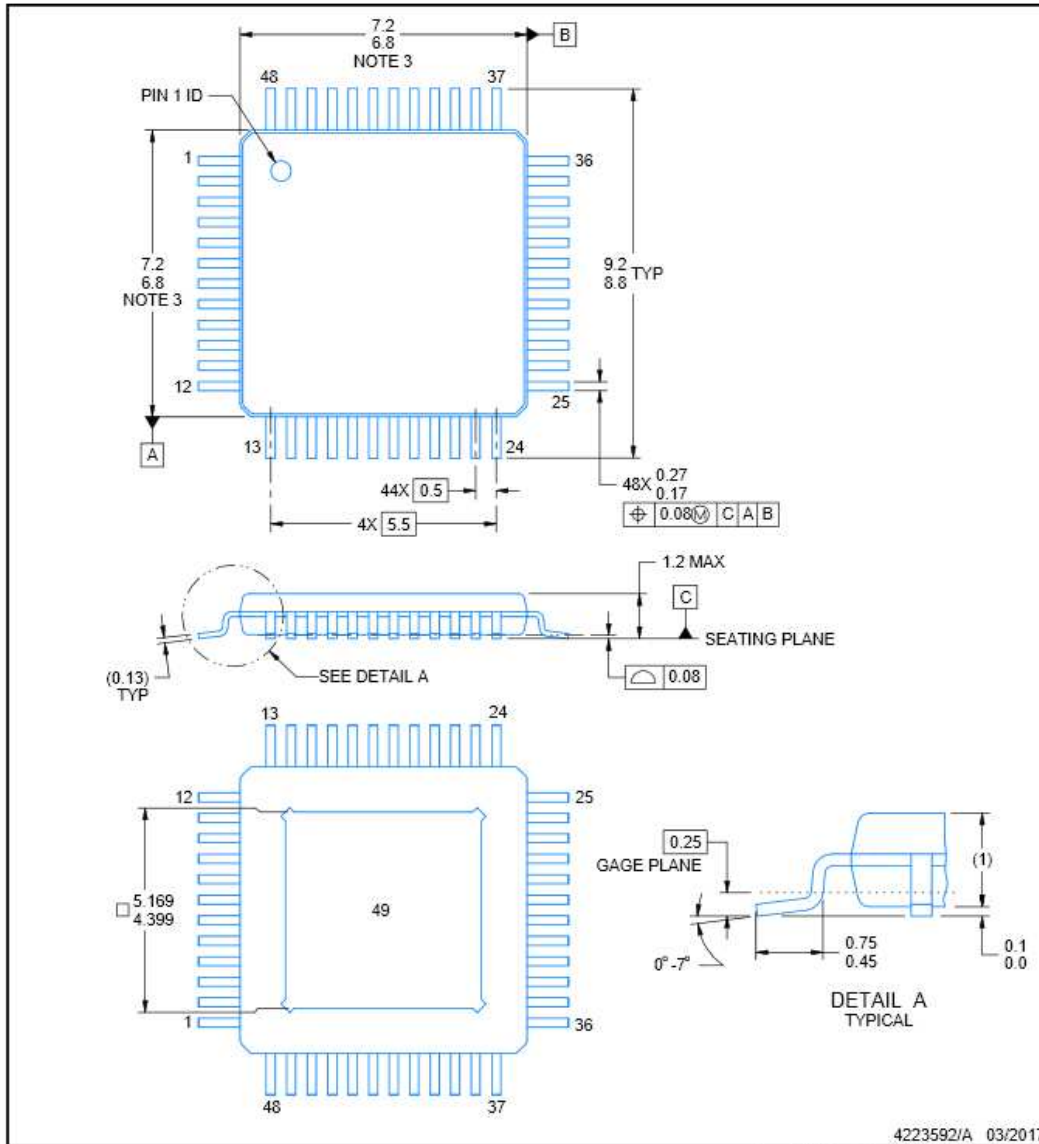


PACKAGE OUTLINE

PHN0048G

PowerPAD™ HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES:

PowerPAD is a trademark of Texas Instruments.

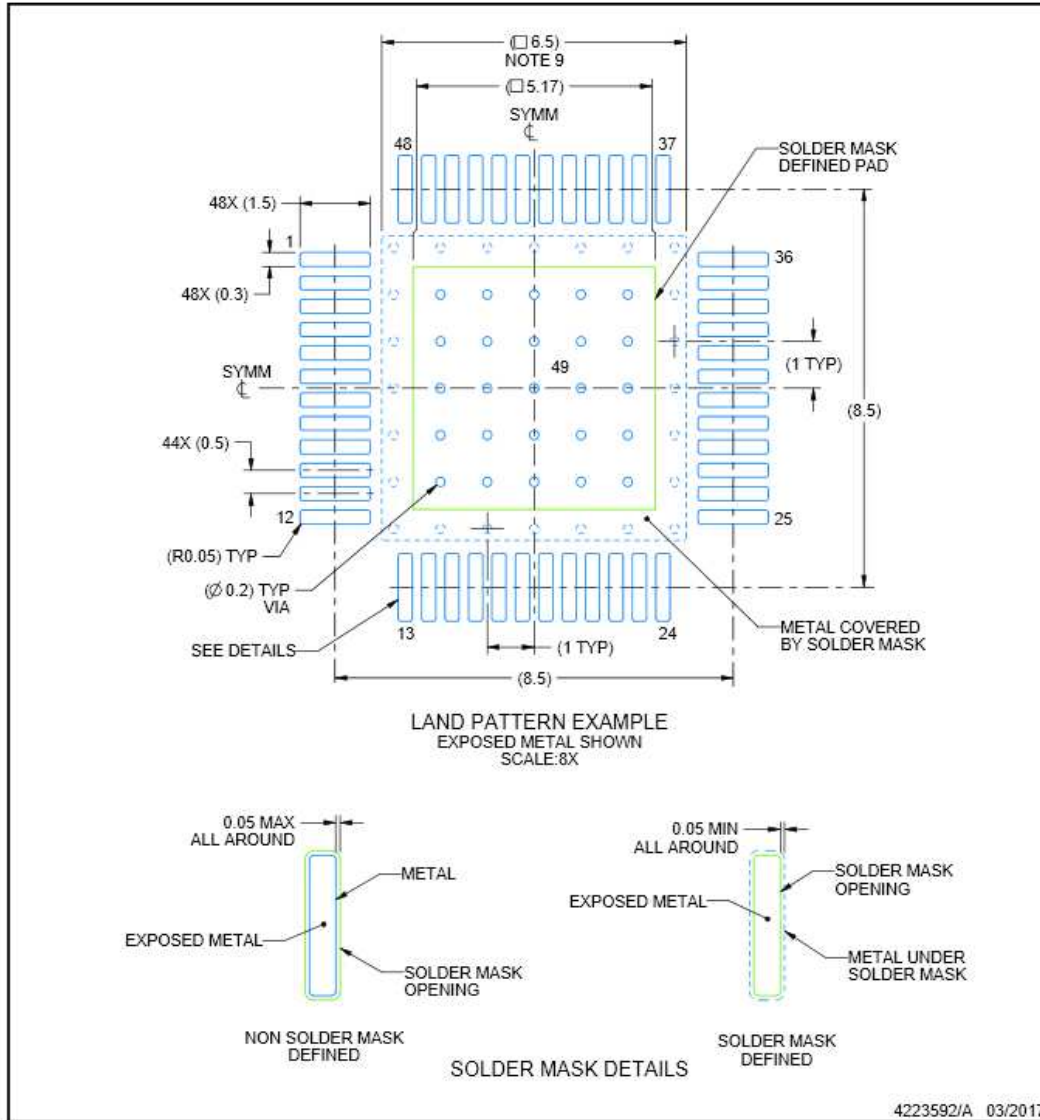
1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm per side.
4. Reference JEDEC registration MS-026.

EXAMPLE BOARD LAYOUT

PHN0048G

PowerPAD™ HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

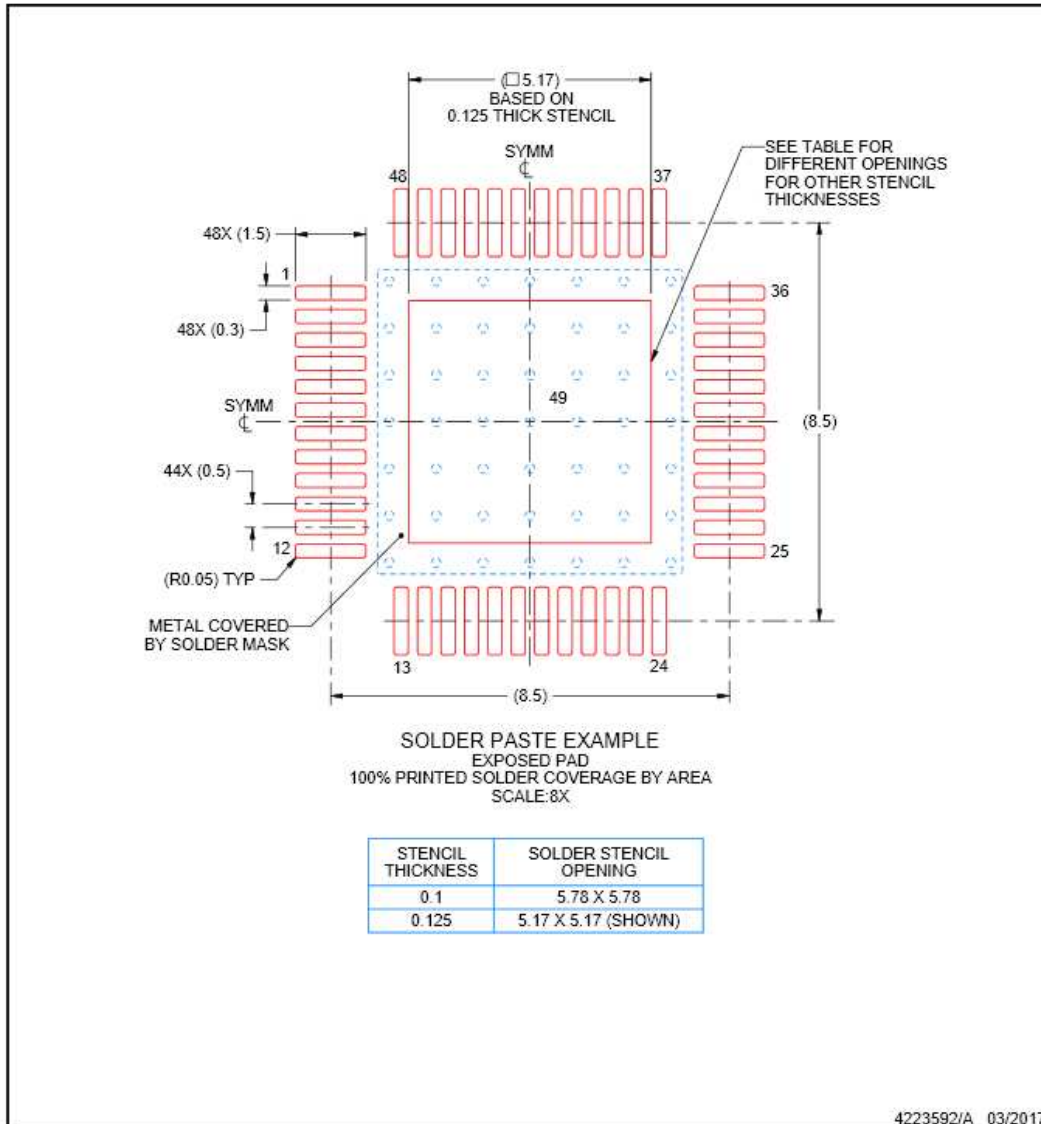
5. Publication IPC-7351 may have alternate designs.
6. Solder mask tolerances between and around signal pads can vary based on board fabrication site.
7. This package is designed to be soldered to a thermal pad on the board. See technical brief, Powerpad thermally enhanced package, Texas Instruments Literature No. SLMA002 (www.ti.com/lit/slma002) and SLMA004 (www.ti.com/lit/slma004).
8. Vias are optional depending on application, refer to device data sheet. It is recommended that vias under paste be filled, plugged or tented.
9. Size of metal pad may vary due to creepage requirement.

EXAMPLE STENCIL DESIGN

PHN0048G

PowerPAD™ HTQFP - 1.2 mm max height

PLASTIC QUAD FLATPACK



NOTES: (continued)

10. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
11. Board assembly site may have different recommendations for stencil design.

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
TRF4140QPHNRQ1	Active	Production	HTQFP (PHN) 48	2000 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 125	TRF4140C

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月