

# TUSB322I、VCONN 搭載 USB Type-C™ 構成チャネル ロジックおよびポート制御

## 1 特長

- USB Type-C™ 仕様 1.1
- USB Type-C 仕様 1.0 と下位互換
- 最大 3A の電流アドバタイズメントと検出をサポート
- モード構成
  - ホストのみ - DFP / ソース (I<sup>2</sup>C モードのみ)
  - デバイスのみ - UFP / シンク (I<sup>2</sup>C モードのみ)
  - デュアル ロール ポート - DRP
- チャネル構成 (CC)
  - USB ポート接続の検出
  - ケーブルの向きの検出
  - ロール (役割) の検出
  - Type-C 電流モード (デフォルト、中、高)+u
- V<sub>BUS</sub> 検出
- I<sup>2</sup>C または GPIO 制御
- アクティブ ケーブルでの VCONN サポート
- 外部スイッチのケーブルの検出と方向制御
- I<sup>2</sup>C によるロール構成制御
- 電源電圧: 4.5V ~ 5.5V
- 低い消費電流
- -40°C ~ 85°C の産業用温度範囲

## 2 アプリケーション

- ホスト、デバイス、デュアル ロール ポートのアプリケーション
- 携帯電話 / スマートフォン
- タブレットおよびノートブック PC
- USB ペリフェラル

## 説明

TUSB322I デバイスにより、USB Type-C ポートで、Type-C エコシステムに必要な構成チャネル (CC) ロジックが使用可能になります。TUSB322I デバイスは、CC ピンを使用してポートの接続 / 未接続、ケーブルの方向、役割の検出、Type-C 電流モードのポート制御を判断します。TUSB322I デバイスはダウンストリーム側ポート (DFP)、アップストリーム側ポート (UFP)、またはデュアル ロール ポート (DRP) に構成可能なため、あらゆるアプリケーションに適しています。

TUSB322I デバイスは、Type-C 仕様に従って DFP または UFP として構成を交互に変更します。CC ロジックブロックは、USB ポートが接続されたかどうか、ケーブルの方向、検出された役割を判断するために、CC1 および CC2 ピンのプルアップまたはプルダウン抵抗値を監視します。CC ロジックは、検出された役割に応じて、Type-C 電流モ

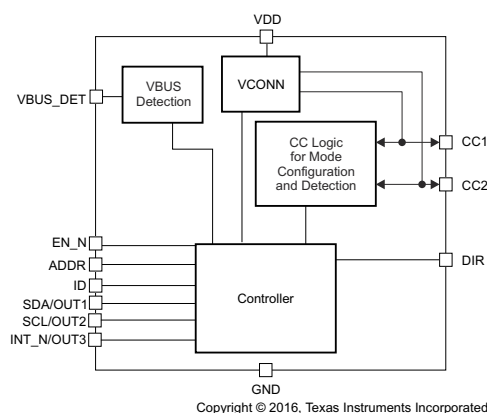
ードをデフォルト、中、または高のいずれかとして検出します。UFP および DRP モードでの正しい接続を判定するため、V<sub>BUS</sub> 検出が実装されています。アクティブ ケーブルが検出されると、TUSB322I は VCONN に電力を供給します。

このデバイスは広い電源電圧範囲で動作し、低消費電力です。TUSB322I デバイスには、産業用温度範囲の製品があります。

### 製品情報 (1)

部品番号	パッケージ	本体サイズ (公称)
TUSB322I	X2QFN (12)	1.60mm × 1.60mm

- (1) 利用可能なすべてのパッケージについては、データシートの末尾にある注文情報を参照してください。



Copyright © 2016, Texas Instruments Incorporated

### 概略回路図



### サンプル アプリケーション



## 目次

1 特長.....	1	6.4 デバイスの機能モード.....	13
2 アプリケーション.....	1	6.5 プログラミング.....	16
3 改訂履歴.....	2	6.6 レジスタ マップ.....	18
4 ピン構成および機能.....	3	7 アプリケーションと実装.....	23
5 仕様.....	4	7.1 アプリケーション情報.....	23
5.1 絶対最大定格.....	4	7.2 代表的なアプリケーション.....	23
5.2 ESD 定格.....	4	7.3 初期化セットアップ.....	31
5.3 推奨動作条件.....	4	8 レイアウト.....	32
5.4 熱に関する情報.....	4	8.1 レイアウトのガイドライン.....	32
5.5 電気的特性.....	5	8.2 レイアウト例.....	32
5.6 タイミング要件.....	6	9 デバイスおよびドキュメントのサポート.....	33
5.7 スイッチング特性.....	7	9.1 ドキュメントのサポート.....	33
6 詳細説明.....	8	9.2 ドキュメントの更新通知を受け取る方法.....	33
6.1 概要.....	8	9.3 コミュニティリソース.....	33
6.2 機能ブロック図.....	8	9.4 商標.....	33
6.3 機能説明.....	8	10 メカニカル、パッケージ、および注文情報.....	33

## 3 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

#### Changes from Revision C (May 2017) to Revision D (March 2021) Page

- INTERRUPT\_STATUS フィールドの説明を更新し、フィールドをクリアするには 1 を書き込む必要があることを明確化。..... 19

#### Changes from Revision B (September 2016) to Revision C (May 2017) Page

- R<sub>VBUS</sub> の値、最小値 = 891、代表値 = 900、最大値 = 909KΩ を次の値に変更。最小値 = 855、代表値 = 887、最大値 = 920KΩ..... 5

#### Changes from Revision A (May 2016) to Revision B (September 2016) Page

- 「絶対最大定格」でピン CC1 および CC2 の値を最小値 = -0.3、最大値 = V<sub>DD</sub> + 0.3 から [セクション 5.1](#) で最小値 - 0.3、最大値 = 6 に変更..... 4

#### Changes from Revision \* (October 2015) to Revision A (May 2016) Page

- [セクション 5.5](#) の表にシャットダウン消費電流を追加。..... 5

## 4 ピン構成および機能

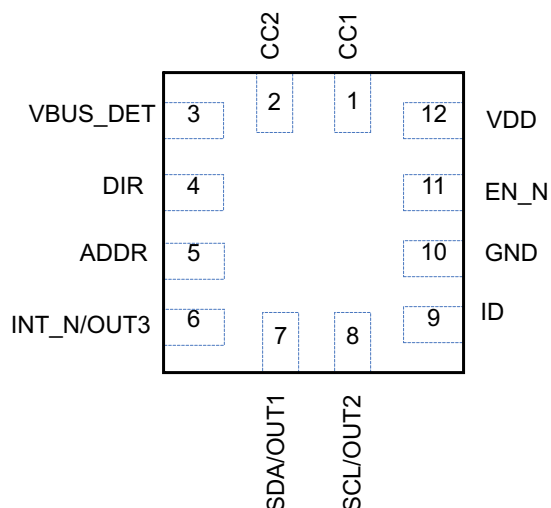


図 4-1. RWB パッケージ 12 ピン X2QFN 上面図

表 4-1. ピンの機能

ピン		I/O	説明
名称	番号		
CC1	1	I/O	Type-C 構成チャネル信号 1
CC2	2	I/O	Type-C 構成チャネル信号 2
VBUS_DET	3	I	5V から 28V $V_{BUS}$ への入力電圧。 $V_{BUS}$ 検出により UFP の接続が判定されます。システムの $V_{BUS}$ と VBUS_DET ピンの間に 900k $\Omega$ の外部抵抗が 1 つ必要です。
DIR	4	O	プラグの方向。オープンドレイン出力は、検出されたプラグの方向を示します。Type-C プラグ位置 2 (H)、Type-C プラグ位置 1 (L)。
ADDR	5	I	I <sup>2</sup> C アドレスまたは GPIO モードを示すトライレベル入力ピン: H - I <sup>2</sup> C がイネーブル、I <sup>2</sup> C 7 ビット アドレスは 0x67。 NC - GPIO モード (I <sup>2</sup> C がディセーブル)。 L - I <sup>2</sup> C がイネーブル、I <sup>2</sup> C 7 ビット アドレスは 0x47。 High 構成が必要な場合は、ADDR ピンを $V_{DD}$ にプルアップする必要があります。
INT_N/OUT3	6	O	INT_N/OUT3 はデュアル機能ピンです。INT_N として使用する場合、このピンは I <sup>2</sup> C 制御モードのオープンドレイン出力であり、I <sup>2</sup> C レジスタの変化を示すためのアクティブ Low 割り込み信号です。OUT3 として使用する場合、このピンは GPIO モードのオーディオ アクセサリ検出です。検出なし (H)、オーディオ アクセサリ接続検出 (L)。
SDA/OUT1	7	I/O	SDA/OUT1 はデュアル機能ピンです。I <sup>2</sup> C がイネーブルの場合 (ADDR ピンが High または Low)、このピンは I <sup>2</sup> C 通信のデータ信号です。GPIO モード (ADDR ピンが NC) の場合、このピンは TUSB322I デバイスが UFP モードのときに Type-C 電流モード検出を通信するオープンドレイン出力です。デフォルト電流モード検出 (H)、中または高電流モード検出 (L)。
SCL/OUT2	8	I/O	SCL/OUT2 はデュアル機能ピンです。I <sup>2</sup> C がイネーブルの場合 (ADDR ピンが High または Low)、このピンは I <sup>2</sup> C 通信のクロック信号です。GPIO モード (ADDR ピンが NC) の場合、このピンは TUSB322I デバイスが UFP モードのときに Type-C 電流モード検出を通信するオープンドレイン出力です。デフォルトまたは中電流モード検出 (H)、高電流モード検出 (L)。
ID	9	O	オープンドレイン出力。ポートがソース (DFP) であるか、またはデュアル ロール (DRP) でソース (DFP) として動作している場合に、CC ピンがデバイスの接続を検出すると Low にアサートされます。
GND	10	G	グラウンド
EN_N	11	I	EN_N。アクティブ LOW のイネーブル。
$V_{DD}$	12	P	正電源電圧

## 5 仕様

### 5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)<sup>(1)</sup>

		最小値	最大値	単位
電源電圧	V <sub>DD</sub>	-0.3	6	V
コントロール ピン	ADDR、ID、DIR、INT_N/OUT3、EN_N	-0.3	V <sub>DD</sub> + 0.3	V
	CC1、CC2	-0.3	6	
	SDA/OUT1、SCL/OUT2	-0.3	V <sub>DD</sub> + 0.3	
	VBUS_DET	-0.3	4	
保管温度、T <sub>stg</sub>		-65	150	°C

(1) 絶対最大定格を上回るストレスが加わった場合、デバイスに永続的な損傷が発生する可能性があります。これらはストレス評価のみであり、[セクション 5.3](#) で示された条件を超えるこれらの条件またはその他の条件下でのデバイスの機能動作を保証するものではありません。絶対最大定格の状態に長時間置くと、デバイスの信頼性に影響を及ぼす場合があります。

### 5.2 ESD 定格

		値	単位
V <sub>(ESD)</sub> 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 <sup>(1)</sup>	±3000	V
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 <sup>(2)</sup>	±1500	

(1) JEDEC ドキュメント JEP155 には、500V HBM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

(2) JEDEC ドキュメント JEP157 には、250V CDM であれば標準的な ESD 管理プロセスにより安全な製造が可能であると記載されています。

### 5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V <sub>DD</sub>	電源電圧	4.5	5	5.5	V
V <sub>BUS</sub>	システム V <sub>BUS</sub> 電圧	4	5	28	V
VCONTR OL	制御ラインの DC 電圧範囲: ADDR、ID、DIR、INT_N/OUT3、SDA/OUT1、SCL/OUT2、EN_N、CC1、CC2。	0		5.5	V
	VBUSDET の DC 電圧範囲	0		4	V
VCONN	アクティブ ケーブル用電源電圧 (V <sub>DD</sub> = 5V)	4.75		5.5	V
T <sub>A</sub>	外気温度での動作時	-40	25	85	°C

### 5.4 熱に関する情報

熱評価基準 <sup>(1)</sup>		TUSB322I	単位
		RWB (X2QFN)	
		12 ピン	
R <sub>θJA</sub>	接合部から周囲への熱抵抗	169.3	°C/W
R <sub>θJC(top)</sub>	接合部からケース (上面) への熱抵抗	68.1	°C/W
R <sub>θJB</sub>	接合部から基板への熱抵抗	83.4	°C/W
Ψ <sub>JT</sub>	接合部から上面への特性パラメータ	2.2	°C/W
Ψ <sub>JB</sub>	接合部から基板への特性パラメータ	83.4	°C/W
R <sub>θJC(bot)</sub>	接合部からケース (底面) への熱抵抗	該当なし	

(1) 従来および最新の熱測定基準の詳細については、アプリケーション レポート『[半導体および IC パッケージの熱評価基準](#)』、SPRA953 を参照してください。

## 5.5 電気的特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
<b>消費電力</b>						
$I_{SHUTDOWN\_UFP}$	VDD に電力が供給されているが、デバイスがイネーブルではない場合のリーク電流。(VDD = 5V、EN_N = H)			0.04		μA
$I_{UNATTACHED\_UFP}$	ポートが接続されておらず、接続を待機している非接続モードでの消費電流。(VDD = 5V、ADDR = NC、MODE_SELECT = 2'b01)			70		μA
$I_{ACTIVE\_UFP}$	アクティブ モードにおける消費電流。(VDD = 5V、ADDR = NC、MODE_SELECT = 2'b01)			70		μA
<b>CC1 および CC2 ピン</b>						
$R_{CC\_DB}$	デッド バッテリ モードでのブルダウン抵抗。		4.1	5.1	6.1	kΩ
$R_{CC\_D}$	UFP または DRP モードでのブルダウン抵抗。		4.6	5.1	5.6	kΩ
$V_{UFP\_CC\_USB}$	UFP として構成され、DFP がデフォルトの電流ソース能力をアダプタイズする場合に DFP 接続を検出するための電圧レベル範囲。		0.25		0.61	V
$V_{UFP\_CC\_MED}$	UFP として構成され、DFP が 1.5A の中電流ソース能力をアダプタイズする場合に DFP 接続を検出するための電圧レベル範囲。		0.7		1.16	V
$V_{UFP\_CC\_HIGH}$	UFP として構成され、DFP が 3A の高電流ソース能力をアダプタイズする場合に DFP 接続を検出するための電圧レベル範囲。		1.31		2.04	V
$V_{TH\_DFP\_CC\_USB}$	DFP として構成され、デフォルトの電流ソース能力をアダプタイズする場合に UFP 接続を検出するための電圧スレッシュホールド。		1.51	1.6	1.64	V
$V_{TH\_DFP\_CC\_MED}$	DFP として構成され、1.5A の中電流ソース能力をアダプタイズする場合に UFP 接続を検出するための電圧スレッシュホールド。		1.51	1.6	1.64	V
$V_{TH\_DFP\_CC\_HIGH}$	DFP として構成され、3.0A の高電流ソース能力をアダプタイズする場合に UFP 接続を検出するための電圧スレッシュホールド。		2.46	2.6	2.74	V
$V_{TH\_AC\_CC\_USB}$	DFP として構成され、デフォルトの電流ソースをアダプタイズする場合にアクティブ ケーブル接続を検出するための電圧スレッシュホールド。		0.15	0.2	0.25	V
$V_{TH\_AC\_CC\_MED}$	DFP として構成され、1.5A の中電流ソースをアダプタイズする場合にアクティブ ケーブル接続を検出するための電圧スレッシュホールド。		0.35	0.4	0.45	V
$V_{TH\_AC\_CC\_HIGH}$	DFP として構成され、3.0A の高電流ソースをアダプタイズする場合にアクティブ ケーブル接続を検出するための電圧スレッシュホールド。		0.76	0.8	0.84	V
$I_{CC\_DEFAULT\_P}$	DFP または DRP モードで動作している場合のデフォルト モードのブルアップ電流ソース。		64	80	96	μA
$I_{CC\_MED\_P}$	DFP または DRP モードで動作している場合の中モード (1.5A) のブルアップ電流ソース。		166	180	194	μA
$I_{CC\_HIGH\_P}$	DFP または DRP モードで動作している場合の高モード (3A) のブルアップ電流ソース。(1)		304	330	356	μA
<b>コントロール ピン: EN_N, ADDR, INT/OUT3, DIR, ID</b>						
$V_{IL}$	Low レベル制御信号入力電圧、(EN_N, ADDR)				0.4	V
$V_{IM}$	Mid レベル制御信号入力電圧 (ADDR)		$0.28 \times V_{DD}$		$0.56 \times V_{DD}$	V
$V_{IH}$	High レベル制御信号入力電圧 (EN_N, ADDR)		$V_{DD} - 0.3$		$V_{DD}$	V
$I_{IH}$	High レベル入力電流		-20		20	μA
$I_{IL}$	Low レベル入力電流		-10		10	μA
$I_{ID\_LEAKAGE}$	ID ピンの電流リーク。	$V_{DD} = 0V$ 、 $ID = 5V$			10	μA
$R_{EN\_N}$	EN_N の内部ブルアップ抵抗。			1.1		MΩ
$R_{pu}$	内部ブルアップ抵抗 (ADDR)			588		kΩ
$R_{pd}$	内部ブルダウン抵抗 (ADDR)			1.1		MΩ
$V_{OL}$	Low レベル信号出力電圧 (オープンドレイン) (INT_N/OUT3, ID)	$I_{OL} = -1.6mA$			0.4	V

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
$R_{p\_ODext}$	オープンドレイン IO の外部プルアップ抵抗 (INT_N/OUT3, ID)		200		k $\Omega$
$R_{p\_TLezt}$	トライレベル入力の外部プルアップ抵抗 (ADDR)		4.7		k $\Omega$
<b>I<sup>2</sup>C -SDA/OUT1, SCL/OUT2 は、ADDR ピンが Low または High の場合、1.8V または 3.3V (±10%) で動作できます。<sup>(2)</sup></b>					
$V_{DD\_I2C}$	I <sup>2</sup> C の電源電圧範囲 (SDA/OUT1, SCL/OUT2)	1.65	1.8	3.6	V
$V_{IH}$	High レベル信号電圧	1.05			V
$V_{IL}$	Low レベル信号電圧			0.4	V
$V_{OL}$	Low レベル信号出力電圧 (オープンドレイン)	$I_{OL} = -1.6mA$		0.4	V
<b>VBUS_DET IO ピン (システム <math>V_{BUS}</math> 信号に接続)</b>					
$V_{BUS\_THR}$	$V_{BUS}$ スレッシュホールド範囲	2.95	3.3	3.8	V
$R_{VBUS}$	$V_{BUS}$ と VBUS_DET ピンの間の外部抵抗	855	887	920	K $\Omega$
$R_{VBUS\_PD}$	VBUS_DET の内部プルダウン抵抗		95		K $\Omega$
<b>DIR ピン (オープンドレイン IO)</b>					
$V_{OL}$	Low レベル信号出力電圧	$I_{OL} = -1.6mA$		0.4	V
<b>VCONN</b>					
$R_{ON}$	VCONN パワー FET のオン抵抗			1.25	$\Omega$
$V_{TOL}$	VCONN パワー FET の電圧許容誤差			5.5	V
$V_{PASS}$	VCONN パワー FET を通過する電圧			5.5	V
$I_{VCONN}$	VCONN 電流制限。VCONN は値を上回ると切断されます	225	300	375	mA
$C_{BULK}$	VCONN のバルク容量。VDD 電源に配置します	10		200	$\mu F$

(1) 3A の電流をアドバタイズするには、 $V_{DD}$  が 3.5V 以上である必要があります。

(2) I<sup>2</sup>C に 3.3V を使用する場合、 $V_{DD}$  が常に 3.0V を上回ることを確認する必要があります。

## 5.6 タイミング要件

	最小値	公称値	最大値	単位
<b>I<sup>2</sup>C (SDA, SCL)</b>				
$t_{SU:DAT}$	データ セットアップ時間	100		ns
$t_{HD:DAT}$	データ ホールド時間	10		ns
$t_{SU:STA}$	セットアップ時間、SCL から START 条件	0.6		$\mu s$
$t_{HD:STA}$	ホールド時間、(繰り返し) START 条件から SCL	0.6		$\mu s$
$t_{SU:STO}$	STOP 条件のセットアップ時間	0.6		$\mu s$
$t_{VD:DAT}$	データ有効時間		0.9	$\mu s$
$t_{VD:ACK}$	データ有効アクノリッジ時間		0.9	$\mu s$
$t_{BUF}$	STOP 条件と START 条件の間のバス開放時間	1.3		$\mu s$
$f_{SCL}$	SCL クロック周波数、ローカル I <sup>2</sup> C 制御用の I <sup>2</sup> C モード		400	KHz
$t_r$	SDA 信号と SCL 信号の両方の立ち上がり時間		300	ns
$t_f$	SDA 信号と SCL 信号の両方の立ち下がり時間		300	ns
$C_{BUS\_100KHZ}$	100KHz 以下で動作しているときの各バスラインの合計容量性負荷		400	pF
$C_{BUS\_400KHZ}$	400KHz で動作しているときの各バスラインの合計容量性負荷。		100	pF

## 5.7 スイッチング特性

自由気流での動作温度範囲内 (特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
$t_{CCCB\_DEFAULT}$	CC1 および CC2 の電圧デバウンス時間で電源オンのデフォルト		168		ms
$t_{VBUS\_DB}$	有効な $V_{BUS\_THR}$ 後の $V_{BUS\_DET}$ ピンのデバウンス		2		ms
$t_{DRP\_DUTY\_CYCLE}$	$T_{DRP}$ 中に $DRP$ が $DFP$ をアドバタイズする時間の割合で電源オンのデフォルト		30%		
$t_{DRP}$	$DFP$ モードの TUSB322I が、 $DFP$ から $UFP$ へと、逆のアドバタイズメントを完了する期間。	50	75	100	ms
$t_{I2C\_EN}$	$EN\_N$ Low および $V_{DD}$ アクティブから $I^2C$ アクセス可能までの時間			100	ms
$t_{SOFT\_RESET}$	ソフトリセットの時間	26	49	95	ms

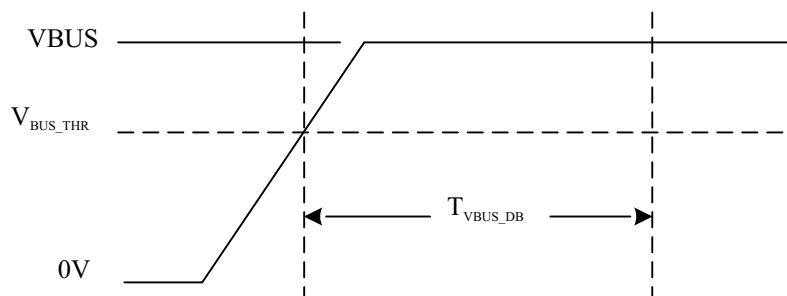


図 5-1. VBUS の検出とデバウンス

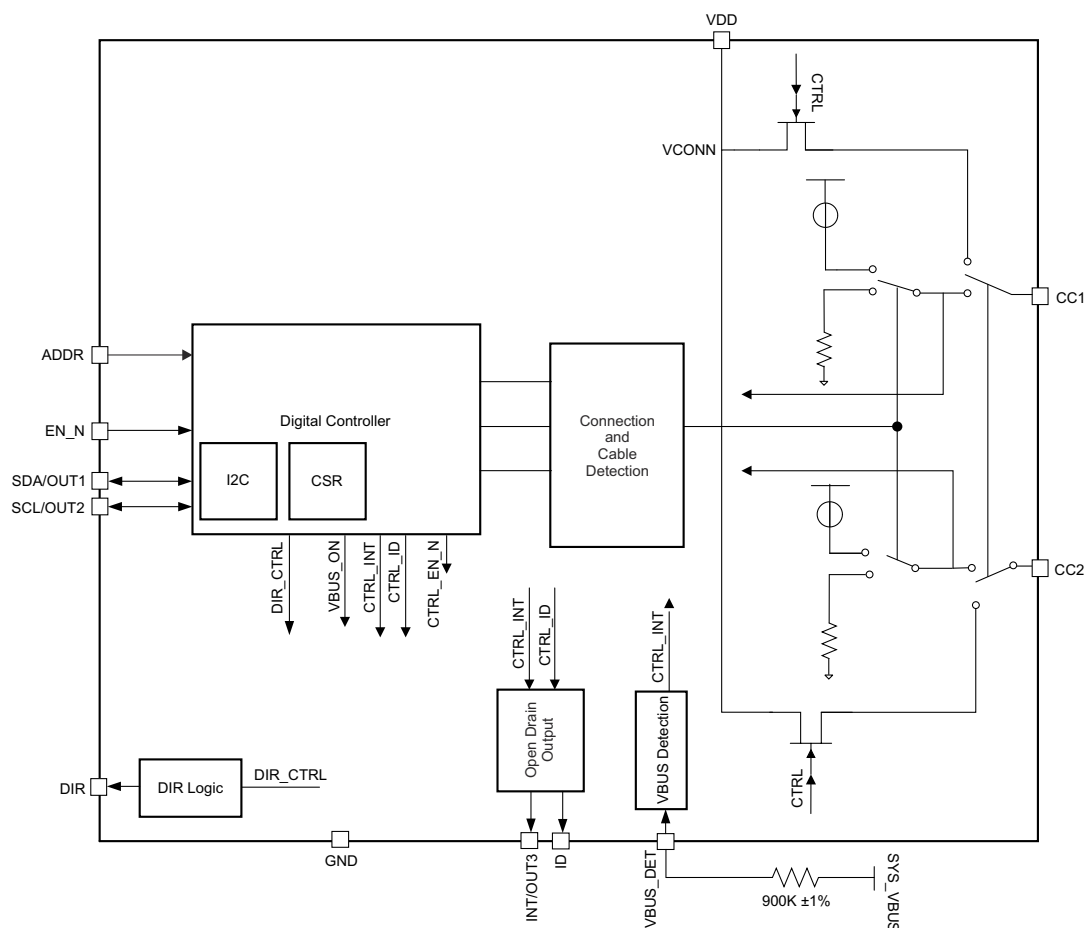


## 6 詳細説明

### 6.1 概要

USB Type-C は、コンパクトなフォームファクタのコネクタと、反転可能でリバーシブルなケーブルを使用します。コネクタの性質上、コネクタの向きを判定する方法が必要になります。USB ポートが接続されたことと USB ポートの動作役割 (DFP、UFP、DRP) を判定し、Type-C 電流能力を通知するために追加の方式が必要となります。これらの方式は、USB Type-C 仕様に従って、CC ピンにより実装されます。TUSB322I デバイスは、USB ポートの接続および取り外し、役割検出、ケーブルの向き、Type-C 電流モードを判定するための構成チャネル (CC) ロジックを備えています。また、TUSB322I デバイスには、VCONN ソース、USB3.1 マルチプレクサ方向制御、モード構成、低スタンバイ電流などいくつかの機能が含まれているため、本デバイスは USB2.0 または USB3.1 アプリケーションのソースまたはシンクに適しています。

### 6.2 機能ブロック図



Copyright © 2016, Texas Instruments Incorporated

### 6.3 機能説明

#### 6.3.1 ケーブル、アダプタ、直接接続デバイス

Type-C 仕様 1.1 では、ポートの接続に使用する複数のケーブル、プラグ、およびレセプタクルが定義されています。TUSB322I デバイスは、すべてのケーブル、レセプタクル、およびプラグをサポートしています。TUSB322I デバイスは、E マーキングや代替モードなど、CC ラインを介した USB パワー デリバリー通信を必要とする USB 機能はサポートしていません。



### 6.3.1.1 USB Type-C のレセプタクルとプラグ

TUSB322I デバイスでは、以下の Type-C レセプタクルおよびプラグがサポートされています。

- USB 2.0 および USB3.1、およびフル機能のプラットフォームとデバイス用の USB Type-C レセプタクル
- USB フル機能 Type-C プラグ
- USB 2.0 Type-C プラグ

### 6.3.1.2 USB Type-C ケーブル

TUSB322I デバイスでは、以下の Type-C ケーブル タイプがサポートされています。

- USB3.1 フル機能プラグ付き USB フル機能 Type-C ケーブル
- USB 2.0 プラグ付き USB 2.0 Type-C ケーブル
- USB フル機能プラグまたは USB2.0 プラグ付きキャプティブ ケーブル

### 6.3.1.3 レガシー ケーブルとアダプタ

TUSB322I デバイスは、Type-C 仕様で定義されているレガシー ケーブル アダプタをサポートしています。ケーブル アダプタは、TUSB322I デバイスのモード構成に対応している必要があります。

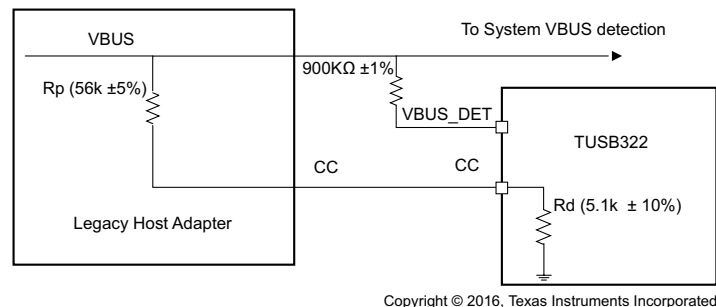


図 6-1. レガシー アダプタ実装回路

### 6.3.1.4 直接接続デバイス

TUSB322I デバイスは、直接接続デバイスの取り付けと取り外しをサポートしています。

### 6.3.1.5 オーディオ アダプタ

TUSB322I デバイスは、オーディオ アクセサリ モード用に以下のようなオーディオ アダプタもサポートしています。

- パッシブ オーディオ アダプタ
- オーディオ アダプタを介した充電

### 6.3.2 ポート ロールの設定

TUSB322I のデフォルト動作は、デュアルロール ポート (DRP) です。TUSB322I は、EN\_N が High から Low にアサートされると、または I2C\_SOFT\_RESET ビットが設定セットされているときは、常にデフォルトで DRP 動作になります。ただし、TUSB322I は、MODE\_SELECT レジスタのデフォルト状態を変更することで、DFP のみまたは UFP のみに構成できます。GPIO モードでは、DFP のみおよび UFP のみモードは使用できません。表 6-1 に、各モードでサポートされている機能を示します。

表 6-1. TUSB322I デバイスでサポートされている機能 (モード別)

サポートされている機能	DFP のみ	UFP のみ	DFP
ポートの接続 / 取り外し	あり	あり	あり
ケーブルの向き (I <sup>2</sup> C を介して)	あり	あり	あり
DIR ピンを介したケーブルの向き	あり	あり	あり
電流アダプタイズメント	あり	—	あり (DFP)
電流検出	—	あり	あり (UFP)
アクセサリ モード (オーディオとデバッグ)	あり	あり	あり
アクティブ ケーブル検出	あり	—	あり (DFP)
Try.SRC	—	—	あり (DFP)
Try.SNK	—	—	あり (UFP)
VCONN	あり	—	あり (DFP)
I <sup>2</sup> C / GPIO	あり	あり	あり
レガシー ケーブル	あり	あり	あり
V <sub>BUS</sub> 検出	—	あり	あり (UFP)

### 6.3.2.1 ダウンストリーム ポート (DFP) - ソース

TUSB322I デバイスは、MODE\_SELECT レジスタのデフォルト設定を変更して DFP のみのデバイスとして構成することもできます。DFP モードでは、TUSB322I デバイスは常に両方の CC に Rp を提示します。DFP モードでは、TUSB322I デバイスは最初はデフォルトの USB Type-C 電流をアダプタイズします。システムでアダプタイズされる電流の量を増加する必要がある場合は、I<sup>2</sup>C を使用して Type-C 電流を調整できます。TUSB322I デバイスは、アダプタイズされた Type-C 電流に合わせて Rp を調整します。TUSB322I は、DFP の場合、UFP の Rd 終端を検出するために CC ピンの電圧レベルを監視します。UFP が検出され、TUSB322I が Attached.SRC 状態にある場合、TUSB322I は Ra のある CC ピンに VCONN を供給します。

以下に、DFP のみをイネーブルにする手順を示します。

- 1.DISABLE\_TERM レジスタ (アドレス 0x0A ビット 0) に 1'b1 を書き込みます。
- 2.MODE\_SELECT レジスタ (アドレス 0x0A ビット 5:4) に 2'b10 を書き込みます。
- 3.DISABLE\_TERM レジスタ (アドレス 0x0A ビット 0) に 1'b0 を書き込みます。

TUSB322I を DFP として構成すると、USB Type-C 1.0 DRP デバイスを除く古い USB Type-C 1.0 デバイスでも動作させることができます。TUSB322I を USB Type-C 1.0 DRP デバイスと動作させることはできません。これは、USB Type-C 1.1 DFP と USB Type-C 1.0 DRP には下位互換性の問題があるためです。

### 6.3.2.2 アップストリーム側ポート (UFP) - シンク

TUSB322I デバイスは、MODE\_SELECT レジスタのデフォルト設定を変更して UFP のみのデバイスとして構成することもできます。UFP モードでは、TUSB322I デバイスは常に両方の CC ピンにプルダウン抵抗 (Rd) を提示します。TUSB322I デバイスは、接続されている DFP からの Type-C モード電流アダプタイズメントに対応する電圧レベルを検出するため、CC ピンを監視します。TUSB322I デバイスは CC ピンをデバウンスし、V<sub>BUS</sub> が検出されるまで待機してから、接続を成功させます。UFP として構成されている TUSB322I デバイスは、Attached.SNK 状態にあるときは、I<sup>2</sup>C CURRENT\_MODE\_DETECT レジスタを使用して、DFP のアダプタイズされた電流レベルをシステムに通信します。

以下に、UFP のみをイネーブルにする手順を示します。

- 1.DISABLE\_TERM レジスタ (アドレス 0x0A ビット 0) に 1'b1 を書き込みます。

2.MODE\_SELECT レジスタ (アドレス 0x0A ビット 5:4) に 2'b01 を書き込みます。

3.DISABLE\_TERM レジスタ (アドレス 0x0A ビット 0) に 1'b0 を書き込みます。

### 6.3.2.3 デュアル ロール ポート (DRP)

TUSB322I のデフォルト動作は、デュアルロール ポート コントローラです。TUSB322I は DRP の場合、UFP (シンク) または DFP (ソース) として動作できます。DFP モードでは、TUSB322I は DFP として提示するか (両方の CC ピンに Rp)、UFP として提示するか (両方の CC ピンに Rd) を交互に切り替えます。

DFP として提示する場合、TUSB322I は UFP の Rd 終端を検出するために CC ピンの電圧レベルを監視します。UFP が検出され、TUSB322I が Attached.SRC 状態にある場合、TUSB322I は ID ピンを Low にプルして、ポートがシンク (UFP) に接続されていることをシステムに通知します。また、UFP が検出されたときに Ra も検出された場合は、TUSB322I は接続されていない CC ピンに VCONN を供給します。DFP モードでは、TUSB322I は最初はデフォルトの USB Type-C 電流をアドバタイズします。システムでアドバタイズされる電流の量を増加する必要がある場合は、I2C を使用して Type-C 電流を調整できます。TUSB322I は、アドバタイズされた Type-C 電流に合わせて Rp を調整します。GPIO モードでは、TUSB322I はデフォルトの USB Type-C 電流のみをアドバタイズします。

UFP として構成されている場合、TUSB322I は、接続されている DFP からの Type-C モード電流アドバタイズメントに対応する電圧レベルを検出するため、CC ピンを監視します。TUSB322I は CC ピンをデバウンスし、VBUS が検出されるまで待機してから、接続を成功させます。UFP としては、TUSB322I は GPIO モードのときは OUT1 および OUT2 GPIO を、Attached.SNK 状態のときは I2C CURRENT\_MODE\_DETECT レジスタを使用して、DFP のアドバタイズされた電流レベルをシステムに通信します。

TUSB322I は、Try.SRC および Try.SNK という 2 つのオプションの Type-C DRP 機能をサポートしています。デュアルロール機能をサポートする製品は、別のデュアル ロール対応製品に接続したときに、ソース (DFP) またはシンク (UFP) にするという要件がある場合があります。たとえば、デュアル ロール対応ノート PC をタブレットに接続するときはソースとして使用し、携帯電話をノート PC やタブレットに接続するときはシンクとして使用するなどです。標準的な DRP 製品 (Try.SRC または Try.SNK をサポートしていない製品) が相互接続されている場合、役割 (UFP または DFP) はあらかじめ決定されているわけではありません。これら 2 つのオプションの DRP 機能は、デュアル ロール対応製品を、別のデュアル ロール対応製品に必要な役割で接続するための手段として使用できます。Try.SRC と Try.SNK は、TUSB322I が I2C モードに構成されている場合のみ使用できます。GPIO モードで動作している場合は、TUSB322I は常に標準 DRP として動作します。

TUSB322I デバイスの Try.SRC 機能では、Try.SRC を実装していない他の DRP 製品に接続したときに、DRP 製品を DFP として接続することができます。Try.SRC を実装する 2 つの製品が接続された場合、UFP または DFP のどちらとして動作するかは、標準 DRP と同じになります。Try.SRC をイネーブルにするには、I2C レジスタ SOURCE\_PREF を 2'b11 に変更します。レジスタを 2'b11 に変更すると、TUSB322I を他の DRP 対応デバイスに接続したときに常に DFP としての接続が試みられます。

### 6.3.3 Type-C 電流モード

有効なケーブル検出と接続が完了すると、DFP は UFP でシンク可能な Type-C 電流のレベルをアドバタイズできます。TUSB322I デバイスのデフォルト電流アドバタイズメントは、500mA (USB2.0 の場合) または 900mA (USB3.1 の場合) です。より高レベルの電流が利用可能な場合、I<sup>2</sup>C レジスタを書き込むことで 1.5A または 3A の中電流を供給できます。CURRENT\_MODE\_ADVERTISE レジスタが書き込まれ、デフォルト電流より高い電流をアドバタイズすると、DFP は指定された電流レベルに合わせて Rp を調整します。DFP が 3A をアドバタイズすると、TUSB322I デバイスの V<sub>DD</sub> が 3.5V 以上であることが保証されます。表 6-2 に、GPIO および I<sup>2</sup>C モードでの Type-C 電流アドバタイズメントのリストを示します。

表 6-2. GPIO および I<sup>2</sup>C モードでの Type-C 電流アダプタイズメント

Type-C 電流		GPIO モード (ADDR ピン IN NC)		I <sup>2</sup> C モード (ADDR ピン H, L)	
		UFP が DRP モード	DFP が DRP モード	UFP	DFP
デフォルト	500mA (USB2.0) 900mA (USB3.1)	電流モードが検出され、OUT1/OUT2 によって出力されます	アダプタイズメントのみ	電流モードは、I <sup>2</sup> C レジスタによって検出と読み取りが実行されます	I <sup>2</sup> C レジスタのデフォルトは 500 または 900mA です
中 - 1.5A			該当なし		I <sup>2</sup> C レジスタへの書き込みにより選択されたアダプタイズメント
高 - 3A					

### 6.3.4 アクセサリのサポート

TUSB322I デバイスは、UFP、DFP、DRP モードでオーディオ アクセサリおよびデバッグ アクセサリをサポートしています。オーディオ アクセサリおよびデバッグ アクセサリのサポートは、I<sup>2</sup>C レジスタを読み出すことにより提供されます。オーディオ アクセサリは、GPIO モードで INT\_N/OUT3 ピンを使用してサポートすることもできます (INT\_N/OUT3 ピンが Low のときにオーディオ アクセサリを検出)。

#### 6.3.4.1 オーディオ アクセサリ

オーディオ アクセサリ モードは、2 種類のアダプタでサポートされています。まず、パッシブ オーディオ アダプタを使用して Type-C コネクタをオーディオ ポートに変換できます。パッシブ オーディオ アダプタを効率的に検出するには、TUSB322I デバイスが両方の CC ピンで  $R_a$  未満の抵抗を検出する必要があります。

もう 1 つは、オーディオ アダプタを介した充電が使用できることです。パッシブとアダプタを介した充電の主な違いは、アダプタを介した充電では VBUS 経由で 500mA の電流を供給できることです。アダプタを介した充電には、レセプタクルとプラグが含まれます。このプラグは DFP として機能し、接続を検出すると V<sub>BUS</sub> を供給します。

TUSB322I デバイスを GPIO モードに構成した場合、オーディオ アクセサリが接続されているかどうかは OUT3 ピンを使用して判定します。オーディオ アクセサリが検出されると、OUT3 ピンは Low になります。

#### 6.3.4.2 デバッグ アクセサリ

デバッグは、USB Type-C でサポートされている追加の状態です。この状態に関する特定のユーザー シナリオは仕様には定義されていませんが、エンド ユーザーはデバッグ アクセサリ モードを使用して、アプリケーション固有の量産向けのテスト状態に移行できます。TUSB322I が DRP または UFP モードに構成されている場合、デバッグ アクセサリを介した充電はサポートされません。TUSB322I が DFP のみとして構成されている場合、または DRP として構成されていて DFP として動作している場合は、デバッグ アクセサリが検出されます。このデバッグ アクセサリにより CC1 ピンと CC2 ピンの両方に  $R_d$  が提示されます。TUSB322I は、UFP デバッグ アクセサリを示すために、ACCESSORY\_CONNECTED レジスタを 3'b110 に設定します。TUSB322I が UFP のみとして構成されている場合、または DRP として構成されていて UFP として動作している場合は、デバッグ アクセサリが検出されます。このデバッグ アクセサリにより CC1 ピンと CC2 ピンの両方に  $R_p$  が提示されます。TUSB322I は、DFP デバッグ アクセサリを示すために、ACCESSORY\_CONNECTED レジスタを 3'b111 に設定します。

### 6.3.5 I<sup>2</sup>C および GPIO 制御

TUSB322I デバイスは、ADDR ピンを使用して I<sup>2</sup>C 通信または GPIO 出力用に構成できます。ADDR ピンは 3 レベルの制御ピンです。ADDR ピンをフローティング (NC) のままにすると、TUSB322I デバイスは GPIO モードになります。ADDR ピンを High にするか Low にすると、TUSB322I デバイスは I<sup>2</sup>C モードになります。

TUSB322I デバイスのすべての出力はオープンドレイン構成です。

GPIO モードでは、OUT1 および OUT2 ピンを使用して Type-C 電流モードを出力します。OUT3 ピンは、GPIO モードでオーディオ アクセサリ モードの通信に使用されます。表 6-3 に、出力ピンの設定を示します。ピンとその使用方法の詳細については、セクション 4 を参照してください。

**表 6-3. OUT1 および OUT2 の動作**

OUT1	OUT2	説明
H	H	非接続状態でのデフォルト電流
H	L	接続状態でのデフォルト電流
L	H	接続状態での中電流 (1.5A)
L	L	接続状態での高電流 (3.0A)

I<sup>2</sup>C モードで動作している場合、TUSB322I デバイスは、SCL および SDA ラインをクロックおよびデータに使用し、INT\_N ピンを使用して、I<sup>2</sup>C レジスタの変更または割り込みをシステムに通知します。TUSB322I デバイスがレジスタを新しい情報で更新すると、INT\_N ピンは Low になります。INT\_N ピンはオープンドレインです。INT\_N ピンが Low のときは、INTERRUPT\_STATUS レジスタが設定されます。INTERRUPT\_STATUS レジスタをクリアするには、エンド ユーザーは I<sup>2</sup>C に書き込みます。

GPIO モードで動作しているときは、オーディオ アクセサリが検出されて接続されたかどうかを判定するため、INT\_N ピンの代わりに OUT3 ピンが使用されます。オーディオ アクセサリが検出されると、OUT3 ピンは Low になります。

#### 注

I<sup>2</sup>C に 3.3V 電源を使用する場合、エンド ユーザーは V<sub>DD</sub> が 3V 以上であることを確認する必要があります。3V 未満の場合、I<sup>2</sup>C からデバイスに電力が供給されることがあります。

#### 6.3.6 V<sub>BUS</sub> 検出

TUSB322I デバイスは、Type-C 仕様にしたがって V<sub>BUS</sub> 検出をサポートしています。V<sub>BUS</sub> 検出は、UFP の接続と取り外しを判定し、アクセス モードの開始と終了を判断するために使用されます。また、V<sub>BUS</sub> 検出は DRP モードでの役割を決定するためにも使用されます。

システム V<sub>BUS</sub> 電圧は、900kΩ の抵抗を介して TUSB322I デバイスの VBUS\_DET ピンに配線する必要があります。

#### 6.3.7 ケーブルの向きと外部マルチプレクサ制御

TUSB322I デバイスには、DIR ピンを使用して外部/ディスクリートのマルチプレクサを制御する機能があります。TUSB322I は、CC ピンの電圧を監視することで、ケーブルの向きを検出します。CC1 で適切なスレッショルド内の電圧レベルが検出されると、DIR ピンは Low になります。CC2 で適切なスレッショルド内の電圧レベルが検出されると、DIR は High になります。DIR ピンは、オープンドレイン出力です。I<sup>2</sup>C は、TUSB322I デバイスのケーブルの向きの状態を通信します。

#### 6.3.8 アクティブケーブルでの VCONN サポート

TUSB322I デバイスが DFP モードに構成されている場合、または DRP に構成されていて DFP モードとして動作している場合、アクティブ ケーブルに VCONN が供給されます。VCONN は、未接続の CC ピンが抵抗 R<sub>a</sub> で終端されていると判定され、UFP が検出されて Attached.SRC 状態が入力された後のみ供給されます。DFP モードになっているか、DRP で DFP モードとして動作している場合は、Attached.SRC の後に 5V ソースを TUSB322I デバイスの VDD ピンに接続する必要があります。VCONN は、VDD から低抵抗のパワー FET を経由して未接続の CC ピンに供給されます。取り外しイベントが検出され、アクティブ ケーブルが取り外されると、VCONN は除去されます。

### 6.4 デバイスの機能モード

TUSB322I デバイスには 4 つの機能モードがあります。表 6-4 に、これらのモードを示します。



表 6-4. TUSB322I の機能モードに基づく USB Type-C の状態

モード	一般的な動作	モード	状態 <sup>(1)</sup>
接続なし	USB ポートに接続なし。ID、PORT 動作可能。I <sup>2</sup> C はオン。	UFP のみ	Unattached.SNK
			AttachWait.SNK
		DRP	Unattached.SNK → Unattached.SRC にトグル
			AttachedWait.SRC または AttachedWait.SNK
		DFP のみ	Unattached.SRC
			AttachWait.SRC
アクティブ	USB ポート接続。すべての GPIO が動作可能。I <sup>2</sup> C はオン。	UFP のみ	Attached.SNK
			オーディオ アクセサリ
			デバッグ アクセサリ
		DRP	Attached.SNK
			Attached.SRC
			オーディオ アクセサリ
			デバッグ アクセサリ
		DFP のみ	Attached.SRC
			オーディオ アクセサリ
デッド バッテリ	動作なし。 V <sub>DD</sub> は利用できません。	DRP	デバイス状態はデフォルトの UFP/SNK、Rd。
シャットダウン	動作なし。 V <sub>DD</sub> が使用可能、EN_N ピンは High	DRP	デバイス状態はデフォルトの UFP/SNK、Rd。

(1) 必要。シーケンシャルな順序ではありません。

#### 6.4.1 非接続モード

USB ポートに長時間にわたって何も接続されないことがあるため、TUSB322I デバイスの主な動作モードは非接続モードです。非接続モードでは V<sub>DD</sub> が使用可能で、すべての IO と I<sup>2</sup>C が動作可能です。TUSB322I デバイスに電源が投入された後、接続の成功が判定されるまで、デバイスは非接続モードになります。電源投入直後、TUSB322I デバイスは最初 Unattached.SNK 状態になります。TUSB322I デバイスが DRP として構成されている場合、UFP と DFP を交互に切り替えます。

#### 6.4.2 アクティブモード

アクティブ モードは、ポートが接続されている状態として定義されます。アクティブ モードでは、すべての GPIO が動作し、I<sup>2</sup>C は読み出し / 書き込み (R/W) になります。TUSB322I デバイスがアクティブ モードになると、USB ポートが接続されていることが AP に伝達されます。TUSB322I が DFP として構成されている場合、または DRP として構成されソースとして接続されている場合、この通信は ID ピンを介して行われます。TUSB322I が UFP として構成されている場合、または DRP として構成されシンクとして接続されている場合、OUT1/OUT2 および INT\_N/OUT3 ピンが使用されます。次の条件が満たされると、TUSB322I デバイスはアクティブ モードを終了します。

- ケーブルが取り外される
- UFP として接続されている場合に V<sub>BUS</sub> が取り外される
- デッド バッテリ: システムのバッテリーまたは電源が取り除かれる
- EN\_N がフローティング状態または High にプルアップされる

#### 6.4.3 シャットダウンモード

TUSB322I のシャットダウン モードは、次のように定義されます。

- 電源電圧が使用可能で、EN\_N ピンが High またはフローティング状態。

- EN\_N ピンに内部プルアップ抵抗がある。
- TUSB322I デバイスはオフだが CC ピンに  $R_d$  が保持される。

#### 6.4.4 デッド バッテリ モード

デッド バッテリ モード中は、 $V_{DD}$  は使用できません。デッド バッテリ モードでは、CC ピンはデフォルトのプルダウン抵抗になります。デッド バッテリ モードは、次を意味します。

- TUSB322I は UFP、 $5.1k\Omega \pm 20\%$   $R_d$ 、ケーブルは接続され充電を供給
- TUSB322I は UFP、 $5.1k\Omega \pm 20\%$   $R_d$ 、何も接続されていない (アプリケーションがオフになっているか、バッテリーが放電されている)

---

#### 注

$V_{DD}$  がオフのとき、TUSB322I のフェイルセーフではないピン (DIR、VBUS\_DET、ADDR、OUT[3:1] ピン) は、正しく処理していない場合 TUSB322I デバイ스에 逆流する可能性があります。これらのピンのプルアップが必要な場合は、DIR、ADDR、INT\_N/OUT3 をデバイスの  $V_{DD}$  電源にプルアップすることを推奨します。VBUS\_DET は、 $900k\Omega$  抵抗を介して  $V_{BUS}$  にプルアップする必要があります。

---



## 6.5 プログラミング

さらにプログラマビリティを高めるため、I<sup>2</sup>C を使用して TUSB322I デバイスを制御できます。TUSB322I デバイスのローカル I<sup>2</sup>C インターフェイスは、デバイスに電源が投入されてから T<sub>I2C\_EN</sub> 後に読み出し / 書き込みに使用できるようになります。SCL 端子と SDA 端子は、それぞれ I<sup>2</sup>C クロックと I<sup>2</sup>C データに使用されます。I<sup>2</sup>C が望ましい制御方法である場合は、それに応じて ADDR ピンを設定する必要があります。

**表 6-5. TUSB322I I<sup>2</sup>C アドレス**

TUSB322I の I <sup>2</sup> C ターゲット アドレス								
ADDR ピン	ビット 7 (MSB)	ビット 6	ビット 5	ビット 4	ビット 3	ビット 2	ビット 1	ビット 0 (W/R)
H	1	1	0	0	1	1	1	0/1
L	1	0	0	0	1	1	1	0/1

TUSB322I の I<sup>2</sup>C レジスタに書き込むには、次の手順に従う必要があります。

1. マスタが **START** 条件 (S) を生成して書き込み動作を開始し、TUSB322I の 7 ビット アドレスと 0 値 R/W ビットを送信して書き込みサイクルを示します。
2. TUSB322I デバイスが、アドレス サイクルをアックノリッジします。
3. マスタが 1 バイトのデータ (MSB ファースト) で構成された書き込むサブアドレス (TUSB322I デバイス内の I<sup>2</sup>C レジスタ) を送信します。
4. TUSB322I デバイスが、サブアドレス サイクルをアックノリッジします。
5. マスタが I<sup>2</sup>C レジスタに書き込むデータの最初のバイトを送信します。
6. TUSB322I デバイスが、バイト転送をアックノリッジします。
7. マスタが書き込むデータの追加のバイトを送信し続けます。各バイト転送は、TUSB322I デバイスからのアックノリッジで完了します。
8. マスタが **STOP** 条件 (P) を生成して書き込み動作を終了します。

TUSB322I の I<sup>2</sup>C レジスタを読み出すには、次の手順に従う必要があります。

1. マスタが開始条件 (S) を生成して読み出し動作を開始し、TUSB322I の 7 ビット アドレスと 1 値 R/W ビットを送信して読み出しサイクルを示します。
2. TUSB322I デバイスが、アドレス サイクルをアックノリッジします。
3. TUSB322I デバイスは、レジスタ 00h または最後の読み出しサブアドレス + 1 から、メモリ レジスタの内容を MSB ファーストで送信します。読み出しの前に I<sup>2</sup>C レジスタへの書き込みが発生した場合、TUSB322I デバイスは書き込みで指定されたサブアドレスから開始します。
4. TUSB322I デバイスは、各バイト転送の後、マスタからのアックノリッジ (ACK) または非アックノリッジ (NACK) を待ちます。I<sup>2</sup>C マスタは、各データ バイト転送の受信をアックノリッジします。
5. TUSB322I デバイスは、ACK を受信するとデータの次のバイトを送信します。
6. マスタが **STOP** 条件 (P) を生成して読み出し動作を終了します。

I<sup>2</sup>C 読み出しの開始サブアドレスを設定するには、次の手順に従う必要があります。

1. マスタが **START** 条件 (S) を生成して書き込み動作を開始し、TUSB322I の 7 ビット アドレスと 0 値 R/W ビットを送信して読み出しサイクルを示します。
2. TUSB322I デバイスが、アドレス サイクルをアックノリッジします。
3. マスタが 1 バイトのデータ (MSB ファースト) で構成される読み出すサブアドレス (TUSB322I デバイス内の I<sup>2</sup>C レジスタ) を送信します。
4. TUSB322I デバイスが、サブアドレス サイクルをアックノリッジします。
5. マスタが **STOP** 条件 (P) を生成して読み出し動作を終了します。

---

### 注

読み出し手順にサブアドレス指定が含まれていない場合、読み出しはレジスタ オフセット 00h から開始し、I<sup>2</sup>C マスタが読み出し動作を終了するまでレジスタの内容をバイト単位で送信します。読み出しの前に I<sup>2</sup>C レジスタへの書き込みが発生した場合、読み出しはアドレス書き込みで指定されたサブアドレスから開始します。

---

## 6.6 レジスタ マップ

### 6.6.1 CSR レジスタ

表 6-6. CSR レジスタ

オフセット	リセット	レジスタ名	セクション
0x07~0x00	[0x00, 0x54, 0x55, 0x53, 0x42, 0x33, 0x32, 0x32]	デバイス識別情報	デバイス識別レジスタ
0x08	0x00	接続ステータス	接続ステータス レジスタ
0x09	0x20	接続ステータスおよび制御	接続ステータスおよび制御レジスタ
0x0A	0x00	汎用制御	汎用制御レジスタ
0xA0	0x02	デバイス リビジョン	デバイス リビジョン レジスタ

#### 6.6.1.1 デバイス識別レジスタ (オフセット= 0x07~0x00) [リセット = 0x00, 0x54, 0x55, 0x53, 0x42, 0x33, 0x32, 0x32]

図 6-2. デバイス識別レジスタ

7	6	5	4	3	2	1	0
DEVICE_ID							
R-0							

凡例: R = 読み取り専用、-n = リセット後の値

表 6-7. デバイス識別レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	DEVICE_ID	R		TUSB322I デバイスでは、これらのフィールドは TUSB322I を返す ASCII 文字列を返します。 アドレス 0x07 - 0x00 = {0x00, 0x54, 0x55, 0x53, 0x42, 0x33, 0x32, 0x32}

#### 6.6.1.2 接続ステータス レジスタ (オフセット = 0x08) [リセット = 0x00]

図 6-3. 接続ステータス レジスタ

7	6	5	4	3	2	1	0
CURRENT_MODE_ADVERTISE		CURRENT_MODE_DETECT		ACCESSORY_CONNECTED		ACTIVE_CABLE_DETECTION	
RW		RU		RU		RU	

凡例: R/W = 読み取り/書き込み、R/U = 読み取り/更新

表 6-8. 接続ステータス レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-6	CURRENT_MODE_ADVERTISE	R	2'b00	これらのビットは、電流アダプタイズメントをデフォルトよりも高くするためにアプリケーションによってプログラムされます。  00 – 起動時のデフォルト (500mA/900mA) の初期値 01 – Mid (1.5A) 10 – High (3A) 11 = 予約済み

**表 6-8. 接続ステータス レジスタのフィールドの説明 (続き)**

ビット	フィールド	タイプ	リセット	説明
5-4	CURRENT_MODE_DETECT	RU	2'b00	これらのビットは、UFP が Type-C 電流モードを判定したときに設定されます。 00 – デフォルト (起動時の値) 01 – Mid 10 – アクセサリで充電 – 500mA 11 – High
3-1	ACCESSORY_CONNECTED	RU	2'b00	これらのビットは、アクセサリが接続されたかどうかを判定するためにアプリケーションによって読み出されます。 000 – アクセサリが接続されていません (デフォルト) 001 = 予約済み 010 = 予約済み 011 = 予約済み 100 – オーディオ アクセサリ 101 – オーディオはアクセサリ経由で充電されます 110 – TUSB322I が DFP として接続されている場合のデバッグ アクセサリ。 111 – TUSB322I が UFP として接続されている場合のデバッグ アクセサリ。
0	ACTIVE_CABLE_DETECTION	RU	1'b0	このフラグは、アクティブなケーブルが Type-C コネクタに接続されたことを示します。このフィールドを設定すると、アクティブなケーブルが検出されます。

#### 6.6.1.3 接続ステータスおよび制御レジスタ (オフセット = 0x09) [リセット = 0x20]

**図 6-4. 接続ステータスおよび制御レジスタ**

7	6	5	4	3	2	1	0
ATTACHED_STATE	CABLE_DIR	INTERRUPT_STATUS	VCONN_FAULT	DRP_DUTY_CYCLE	DISABLE_UFP_ACCESSORY		
RU	RU	RCU	RCU	RW	RW		

凡例: R/W = 読み出し / 書き込み、R/U = 読み取り / 更新、R/C/U = 読み取り / クリア / 更新

**表 6-9. 接続ステータスおよび制御レジスタのフィールドの説明**

ビット	フィールド	タイプ	リセット	説明
7-6	ATTACHED_STATE	RU	2'b00	これは、接続されたことを伝達する ID ビン以外の追加の方法です。これらのビットは、何が接続されたかを判定するためにアプリケーションによって読み出すことができます。 00 - 接続なし (デフォルト) 01 - Attached.SRC (DFP) 10 - Attached.SNK (UFP) 11 - アクセサリに接続

表 6-9. 接続ステータスおよび制御レジスタのフィールドの説明 (続き)

ビット	フィールド	タイプ	リセット	説明
5	CABLE_DIR	RU	1'b1	ケーブルの向き。アプリケーションは、これらのビットを読み出してケーブルの向きを確認できます。  0～CC1  1 - CC2 (デフォルト)
4	INTERRUPT_STATUS	RCU	1'b0	INT ピンは、CSR が変更されると Low になります。CSR が変更された場合、ソフトウェアがビットをクリアするまで、このビットは 1 に保持されます。このフィールドをクリアするには、1 を書き込む必要があります。このフィールドがゼロにクリアされていることをソフトウェアで確認する必要があります。すべての割り込みイベントで INT_N ピンを正しくアサートするには、このフィールドを書き換える必要があります。  0 - クリア  1 - 割り込み (INT_N が Low になると、このビットは 1 になります。また、CSR が変更されると 1 になります。)
3	VCONN_FAULT	RCU	1'b0	VCONN_FAULT ビットは、VCONN 過電流制限がトリガされると設定されます。  0 - フォルトなし(デフォルト)  1 - 割り込み (INT_N が Low にアサートされている)
2-1	DRP_DUTY_CYCLE	RW	2'b00	tDRP 中に DRP が DFP をアダプタイズする時間の割合  00 - 30% (デフォルト)  01 – 40%  10 – 50%  11 – 60%
0	DISABLE_UFP_ACCESSORY	RW	1'b0	このフィールドを設定すると、UFP アクセサリのサポートがディセーブルになります。  0 - UFP アクセサリ サポートがイネーブル (デフォルト)  1 - UFP アクセサリ サポートがディセーブル

## 6.6.1.4 汎用制御レジスタ (オフセット = 0x0A) [リセット = 0x00]

図 6-5. 汎用制御レジスタ

7	6	5	4	3	2	1	0
DEBOUNCE		MODE_SELECT		I <sup>2</sup> C_SOFT_RE SET	SOURCE_PREF		DISABLE_TER M
RW		RW		RSU	RW		RW

凡例: R/W = 読み取り / 書き込み、R/S/U = 読み取り専用 / 設定 / 更新

**表 6-10. 汎用制御レジスタのフィールドの説明**

ビット	フィールド	タイプ	リセット	説明
7-6	DEBOUNCE	RW	2'b00	TUSB322I デバイスが CC ピンの電圧をデバウンスする公称時間。 00 - 168ms (デフォルト) 01 – 118ms 10 – 134ms 11 – 152ms
5-4	MODE_SELECT	RW	2'b00	このレジスタに書き込むことで、TUSB322I デバイスのモード動作を設定できます。ADDR ピンは I <sup>2</sup> C モードに設定する必要があります。 00 - DRP モード (Unattached.SNK から開始) (デフォルト) 01 - UFP モード (Unattached.SNK) 10 - DFP モード(unattached.SRC) 11 - DRP モード (Unattached.SNK から開始)
3	I <sup>2</sup> C_SOFT_RESET	RSU	1'b0	このレジスタはデジタル ロジックをリセットします。このビットは自動でクリアされます。1 を書き込むと、リセットが開始します。このビットを設定すると、次のレジスタに影響します。 CURRENT_MODE_DETECT ACTIVE_CABLE_DETECTION ACCESSORY_CONNECTED ATTACHED_STATE CABLE_DIR
2-1	SOURCE_PREF	RW	2'b00	このフィールドは、DRP として構成されているときの TUSB322I の動作を制御します。 00 - 標準 DRP (デフォルト) 01 - DRP は Try.SNK を実行します 10 = 予約済み 11 - DRP は Try.SRC を実行します
0	DISABLE_TERM	RW	1'b0	このフィールドは、CC ピンの終端をディセーブルし、CC ステートマシンをディセーブル状態に遷移させます。 0 - TUSB322I の動作モードに従って終端をイネーブル (デフォルト) 1 - 終端をディセーブルし、ステートマシンをディセーブル状態に保持。

#### 6.6.1.5 デバイス リビジョン レジスタ (オフセット = 0xA0) [リセット = 0x02]

**図 6-6. デバイス リビジョン レジスタ**

7	6	5	4	3	2	1	0
改訂							
R							

凡例: R = 読み取り専用

表 6-11. デバイス リビジョン レジスタのフィールドの説明

ビット	フィールド	タイプ	リセット	説明
7-0	改訂	R	'h02	TUSB322I のリビジョン。デフォルトは 0x02 です。



## 7 アプリケーションと実装

### 注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

### 7.1 アプリケーション情報

TUSB322I デバイスは、Type-C 構成チャネル ロジックおよびポート コントローラです。TUSB322I デバイスは、Type-C デバイスの接続、接続されているデバイスの種類、ケーブルの方向、電力容量を検出できます (検出とブロードキャストの両方)。TUSB322I デバイスは、ソース アプリケーション (DFP) またはシンク アプリケーション (UFP) で使用できます。

### 7.2 代表的なアプリケーション

### 7.2.1 I<sup>2</sup>C モードでの DRP

図 7-1 に、I<sup>2</sup>C モードで DRP として構成された TUSB322I デバイスを示します。

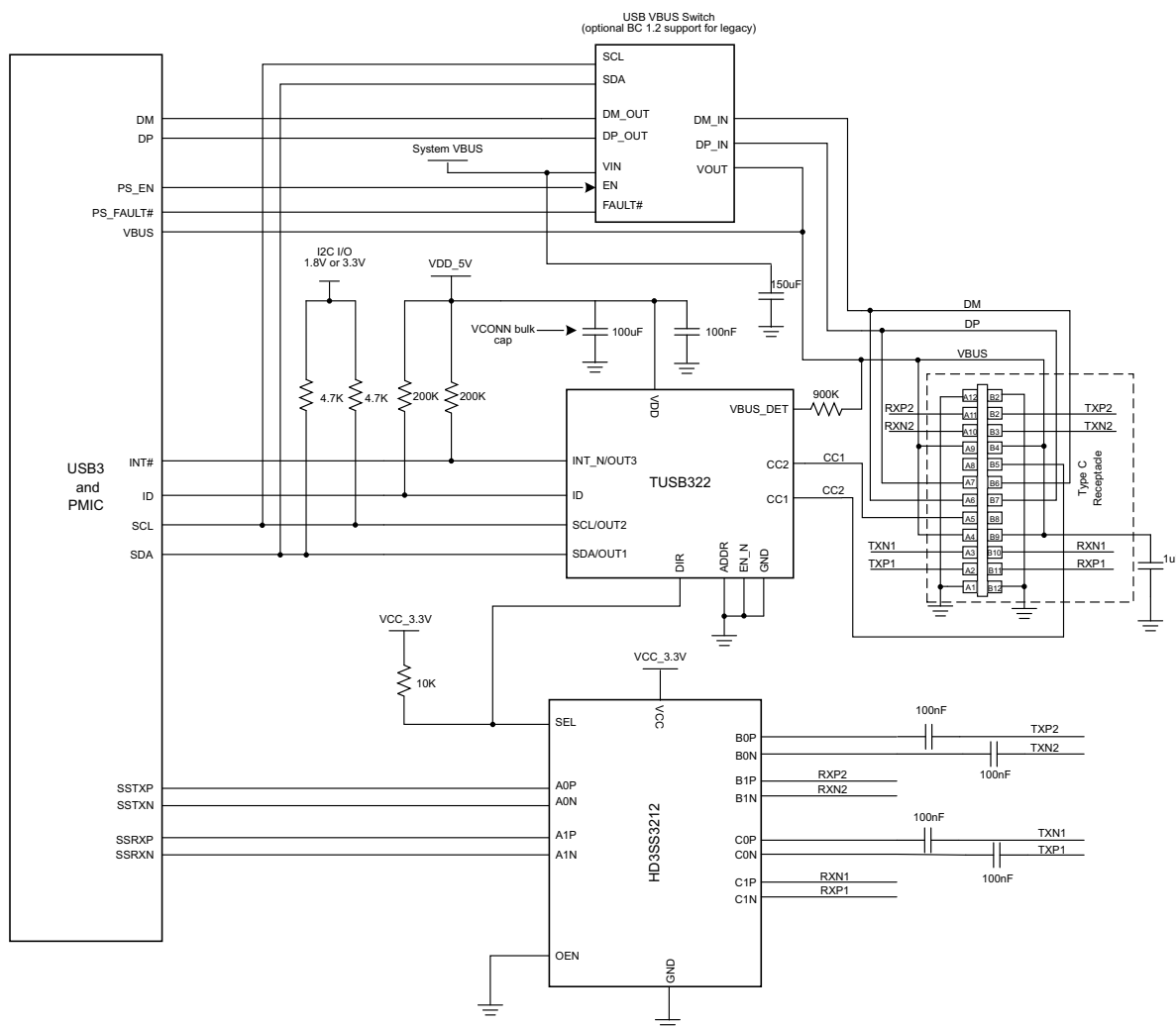


図 7-1. I<sup>2</sup>C モードでの DRP の回路図

#### 7.2.1.1 設計要件

この設計例では、表 7-1 に記載されているパラメータを使用します。

**表 7-1. I<sup>2</sup>C モードにおける DRP の設計要件**

設計パラメータ	値
V <sub>DD</sub> (4.5 ~ 5.5V)	5V
モード (I <sup>2</sup> C または GPIO)	I <sup>2</sup> C ADDR ピンはプルダウンまたはプルアップする必要があります
I <sup>2</sup> C アドレス (0x67 または 0x47)	0x47 ADDR ピンは、Low にプルするか、GND に接続する必要があります
Type-C ポート タイプ (UFP、DFP、DRP)	DRP MODE_SELECT レジスタ = 2'b00。
VCONN サポート	あり

### 7.2.1.2 詳細な設計手順

TUSB322I デバイスは、4.5V ~ 5.5V の範囲の  $V_{DD}$  をサポートしています。この具体的な使用事例では、5V を  $V_{DD}$  ピンに接続します。VCONN サポートは DRP に必要なため、 $V_{DD}$  の 5V は、USB Type-C VCONN 要件である 4.75V ~ 5.5V を満たします。100nF のコンデンサを  $V_{DD}$  の近くに配置します。また、100 $\mu$ F コンデンサの使用により、USB Type-C の 10 $\mu$ F から 220 $\mu$ F へのバルク容量要件を満たします。

TUSB322I デバイスは、ADDR ピンを High または Low にすることで I<sup>2</sup>C モードに移行します。この場合、ADDR ピンが GND に接続されているため、I<sup>2</sup>C アドレスは 0x47 となります。SDA と SCL は、1.8V または 3.3V のいずれかにプルアップする必要があります。3.3V にプルアップする場合、I<sup>2</sup>C インターフェイスがバックドライブされないように、 $V_{DD}$  電源は少なくとも 3V にする必要があります。

INT\_N/OUT3 ピンは、TUSB322I I<sup>2</sup>C レジスタが変更されたときに PMIC に通知するために使用されます。このピンはオープンドレイン出力であり、外部プルアップ抵抗が必要です。このピンは、200k $\Omega$  抵抗を使用して  $V_{DD}$  にプルアップする必要があります。

この ID ピンは、TUSB322I デバイスが DRP に構成されているときに DFP であるかどうかを示すために使用されます。OTG USB コントローラは、このピンを使って、USB ホストとして動作するか、USB デバイスとして動作するかを判断します。このピンが Low に駆動されると、OTG USB コントローラはホストとして機能し、 $V_{BUS}$  がイネーブルになります。Type-C 規格では、 $V_{BUS}$  が Attached.SRC 状態になるまで、DFP は  $V_{BUS}$  をイネーブルにしないことが必要です。ID ピンが Low でないときに  $V_{BUS}$  が検出された場合、OTG USB コントローラはデバイスとして機能します。ID ピンはオープンドレイン出力であり、外部プルアップ抵抗が必要です。ID ピンは、200k $\Omega$  抵抗を使用して  $V_{DD}$  にプルアップする必要があります。

DIR ピンは、USB3 SS 信号を USB Type-C レセプタクルの適切なピンに接続するためのマルチプレクサを制御するために使用されます。この場合、マルチプレクサとして HD3SS3212 が使用されます。USB3 SS 信号を USB Type-C コネクタに配線する際の交差を最小限に抑えるため、CC1 および CC2 から TUSB322I への接続が入れ替わります。CC1 と CC2 の接続を入れ替えると、CABLE\_DIR レジスタの設定も逆になります (0 = CC2、1 = CC1)。

VBUS\_DET ピンは、接続されている Type-C の  $V_{BUS}$  に 900k $\Omega$  の抵抗を介して接続する必要があります。この大きな抵抗は、現在のシステムで発生する可能性のある、大きな  $V_{BUS}$  電圧から TUSB322I デバイスを保護するために必要です。この抵抗と内部プルダウンにより、TUSB322I デバイスで観測される電圧が推奨範囲内に維持されます。

USB2 仕様では、 $V_{BUS}$  のバルク容量は UFP または DFP に基づいて決められています。TUSB322I デバイスを DRP モードで動作させると、UFP と DFP の間を切り替えます。TUSB322I デバイスが UFP として接続されている場合は、大きなバルク容量を削除する必要があります。

**表 7-2. USB2 のバルク容量要件**

ポート構成	最小値	最大値	単位
ダウンストリーム ポート (DFP)	120		$\mu$ F
アップストリーム ポート (UFP)	1	10	$\mu$ F

### 7.2.1.3 アプリケーション曲線

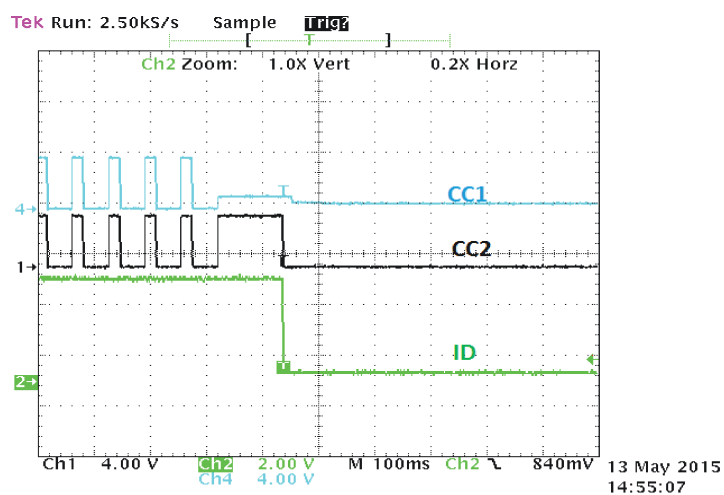


図 7-2. I<sup>2</sup>C モードでの DRP のアプリケーション曲線

## 7.2.2 I<sup>2</sup>C モードでの DFP

図 7-3 に、I<sup>2</sup>C モードで DFP として構成された TUSB3221 デバイスを示します。

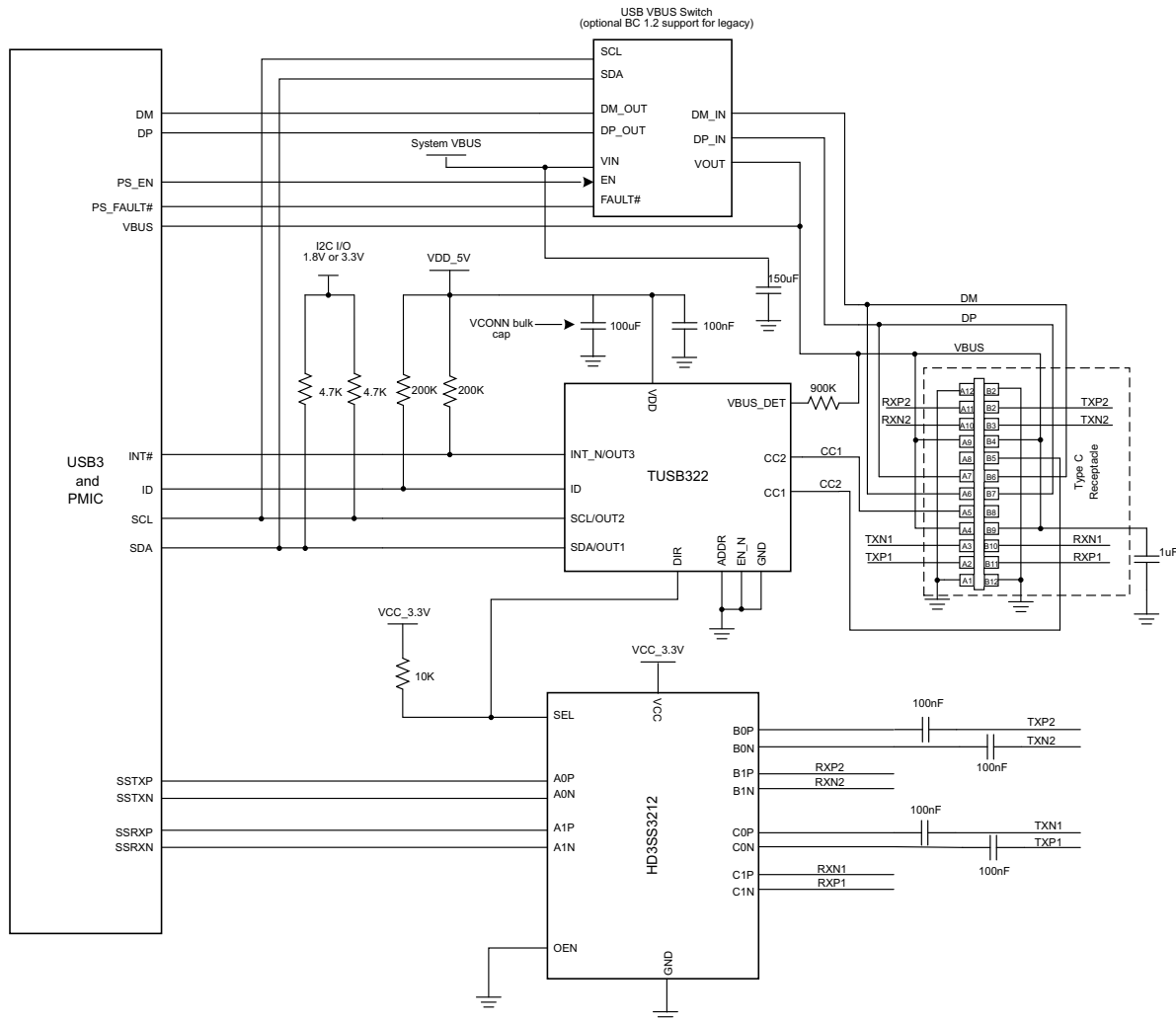


図 7-3. I<sup>2</sup>C モードでの DFP の回路図

### 7.2.2.1 設計要件

この設計例では、表 7-3 に記載されているパラメータを使用します。

表 7-3. I<sup>2</sup>C モードにおける DFP の設計要件

設計パラメータ	値
V <sub>DD</sub> (4.5V ~ 5.5V)	5V
モード (I <sup>2</sup> C または GPIO)	I <sup>2</sup> C ADDR ピンはプルダウンまたはプルアップする必要があります
I <sup>2</sup> C アドレス (0x61 または 0x60)	0x47 ADDR ピンは、Low にプルするか、GND に接続する必要があります
Type-C ポート タイプ (UFP、DFP、DRP)	DFP MODE_SELECT = 2'b10
VCONN サポート	あり

### 7.2.2.2 詳細な設計手順

TUSB322I デバイスは、4.5V ~ 5.5V の範囲の  $V_{DD}$  をサポートしています。この例では、 $V_{DD}$  は 5V に設定されます。100nF のコンデンサは  $V_{DD}$  の近くに配置します。また、100 $\mu$ F コンデンサの使用により、USB Type-C の 10 $\mu$ F から 220 $\mu$ F へのバルク容量要件を満たします。

TUSB322I デバイスは、ADDR ピンを High または Low にすることで I<sup>2</sup>C モードに移行します。この例では、ADDR ピンが GND に接続されているため、I<sup>2</sup>C アドレスは 0x47 となります。SDA と SCL は、1.8V または 3.3V のいずれかにプルアップする必要があります。3.3V にプルアップする場合、I<sup>2</sup>C インターフェイスがバックドライブされないように、 $V_{DD}$  電源は少なくとも 3V にする必要があります。

INT\_N/OUT3 ピンは、TUSB322I I<sup>2</sup>C レジスタが変更されたときに PMIC に通知するために使用されます。このピンはオープンドレイン出力であり、外部プルアップ抵抗が必要です。このピンは、200k $\Omega$  抵抗を使用して  $V_{DD}$  にプルアップする必要があります。

DIR ピンは、USB3 SS 信号を USB Type-C レセプタクルの適切なピンに接続するためのマルチプレクサを制御するために使用されます。この場合、マルチプレクサとして HD3SS3212 が使用されます。USB3 SS 信号を USB Type-C コネクタに配線する際の交差を最小限に抑えるため、CC1 および CC2 から TUSB322I への接続が入れ替わります。CC1 と CC2 の接続を入れ替えると、CABLE\_DIR レジスタの設定も逆になります (0 = CC2、1 = CC1)。

Type-C ポート モードは、MODE\_SELECT レジスタの状態によって決まります。MODE\_SELECT レジスタが 2'b10 の場合、TUSB322I デバイスは DFP モードになります。MODE\_SELECT レジスタが変更された場合、I2C\_SOFT\_RESET が設定されている場合、または EN\_N ピンが High から Low に遷移した場合、TUSB322I は DFP モードを終了します。

VBUS\_DET ピンは、接続されている Type-C の  $V_{BUS}$  に 900k $\Omega$  の抵抗を介して接続する必要があります。この大きな抵抗は、現在のシステムで発生する可能性のある、大きな  $V_{BUS}$  電圧から TUSB322I デバイスを保護するために必要です。この抵抗と内部プルダウンにより、TUSB322I デバイスで観測される電圧が推奨範囲内に維持されます。

USB2 仕様では、 $V_{BUS}$  のバルク容量は UFP または DFP に基づいて決められています。TUSB322I デバイスを DFP モードで動作させる場合は、120 $\mu$ F 以上のバルク容量が必要です。この例では、150 $\mu$ F コンデンサを選択しました。

### 7.2.2.3 アプリケーション曲線

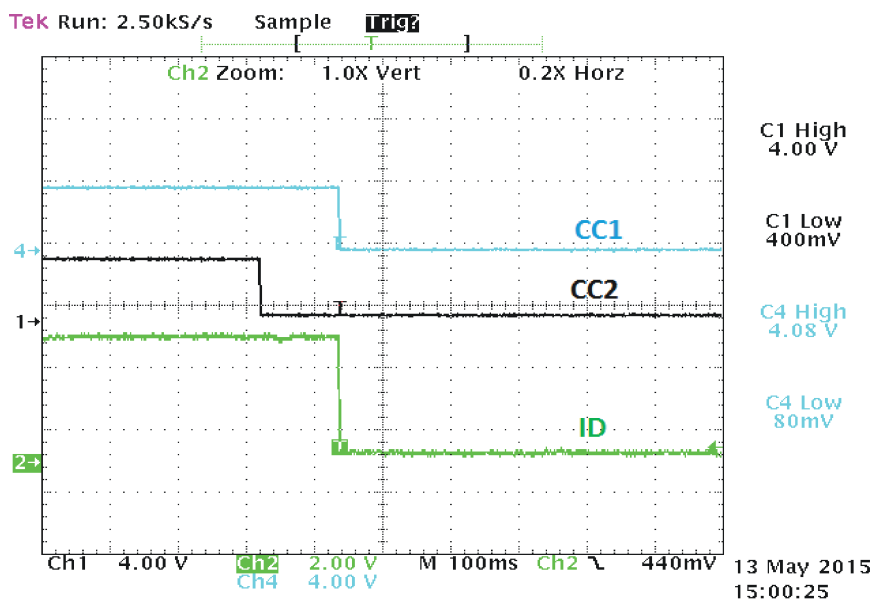


図 7-4. I<sup>2</sup>C モードでの DFP のアプリケーション曲線

### 7.2.3 I<sup>2</sup>C モードでの UFP

図 7-5 に、I<sup>2</sup>C モードで UFP として構成された TUSB3221 デバイスを示します。

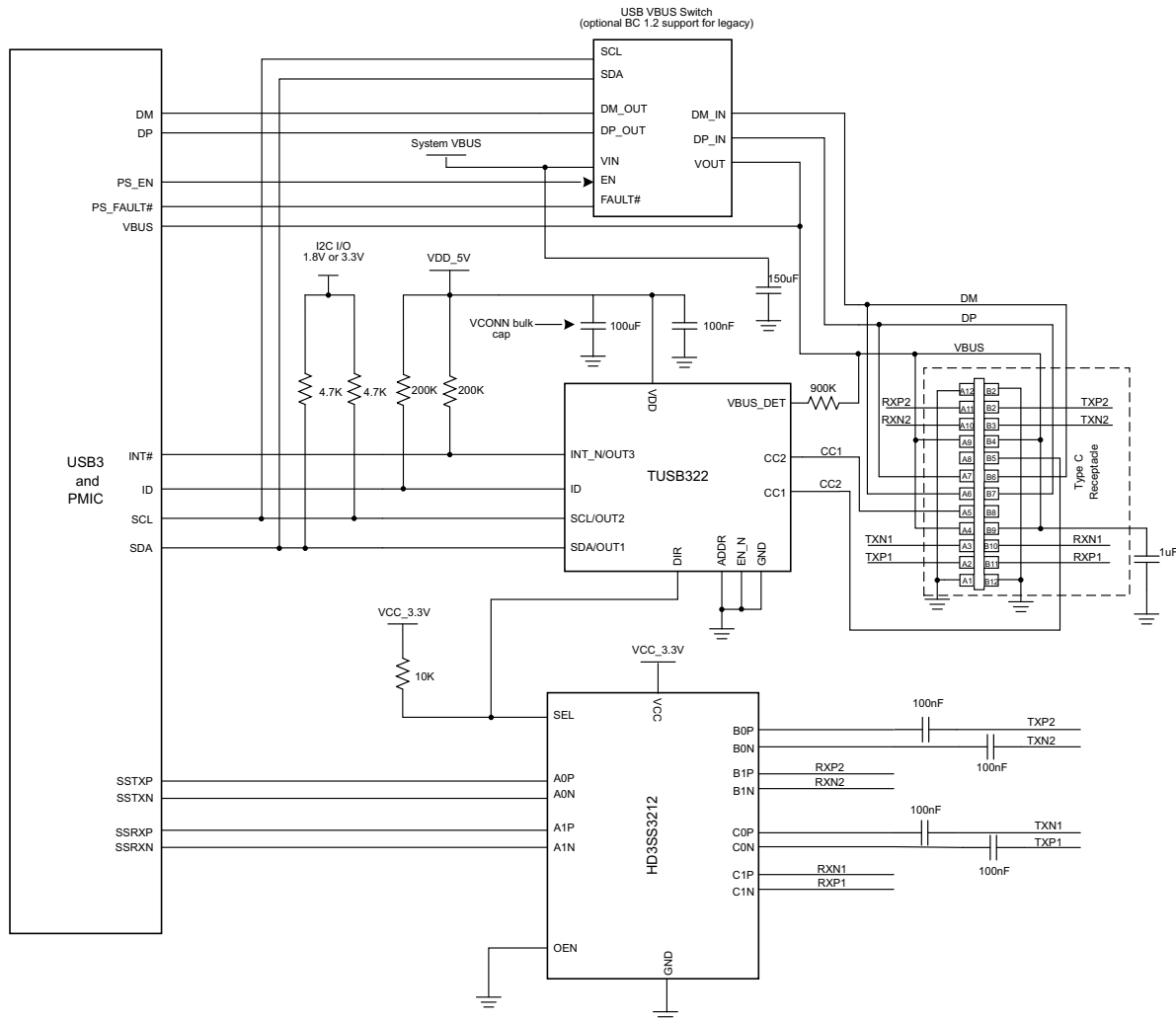


図 7-5. I<sup>2</sup>C モードでの UFP の回路図

#### 7.2.3.1 設計要件

この設計例では、表 7-4 に記載されているパラメータを使用します。

表 7-4. I<sup>2</sup>C モードにおける UFP の設計要件

設計パラメータ	値
V <sub>DD</sub> (4.5V ~ 5.5V)	5V
モード (I <sup>2</sup> C または GPIO)	I <sup>2</sup> C ADDR ピンはプルダウンまたはプルアップする必要があります
I <sup>2</sup> C アドレス (0x61 または 0x60)	0x47 ADDR ピンは、Low にプルするか、GND に接続する必要があります
Type-C ポート タイプ (UFP、DFP、DRP)	UFP MODE_SELECT = 2'b01
VCONN サポート	なし



### 7.2.3.2 詳細な設計手順

TUSB322I デバイスは、4.5V ~ 5.5V の範囲の  $V_{DD}$  をサポートしています。この例では、 $V_{DD}$  は 5V に設定されます。100nF のコンデンサは  $V_{DD}$  の近くに配置します。

TUSB322I デバイスは、ADDR ピンを High または Low にすることで I<sup>2</sup>C モードに移行します。この場合、ADDR ピンが GND に接続されているため、I<sup>2</sup>C アドレスは 0x47 となります。SDA と SCL は、1.8V または 3.3V のいずれかにプルアップする必要があります。3.3V にプルアップする場合、I<sup>2</sup>C インターフェイスがバックドライブされないように、 $V_{DD}$  電源は少なくとも 3V にする必要があります。

INT\_N/OUT3 ピンは、TUSB322I I<sup>2</sup>C レジスタが変更されたときに PMIC に通知するために使用されます。このピンはオープンドレイン出力であり、外部プルアップ抵抗が必要です。このピンは、200k $\Omega$  抵抗を使用して  $V_{DD}$  にプルアップする必要があります。

DIR ピンは、USB3 SS 信号を USB Type-C レセプタクルの適切なピンに接続するためのマルチプレクサを制御するために使用されます。この場合、マルチプレクサとして HD3SS3212 が使用されます。USB3 SS 信号を USB Type-C コネクタに配線する際の交差を最小限に抑えるため、CC1 および CC2 から TUSB322I への接続が入れ替わります。CC1 と CC2 の接続を入れ替えると、CABLE\_DIR レジスタの設定も逆になります (0 = CC2、1 = CC1)。

Type-C ポート モードは、MODE\_SELECT レジスタの状態によって決まります。MODE\_SELECT レジスタが 2'b01 の場合、TUSB322I デバイスは UFP モードになります。MODE\_SELECT レジスタが変更された場合、I2C\_SOFT\_RESET が設定されている場合、または EN\_N ピンが High から Low に遷移した場合、TUSB322I は UFP モードを終了します。

VBUS\_DET ピンは、接続されている Type-C の  $V_{BUS}$  に 900k $\Omega$  の抵抗を介して接続する必要があります。この大きな抵抗は、現在のシステムで発生する可能性のある、大きな  $V_{BUS}$  電圧から TUSB322I デバイスを保護するために必要です。この抵抗と内部プルダウンにより、TUSB322I デバイスで観測される電圧が推奨範囲内に維持されます。

USB2 仕様では、 $V_{BUS}$  のバルク容量は UFP または DFP に基づいて決められています。TUSB322I デバイスを UFP モードで動作させる場合、1 $\mu$ F と 10 $\mu$ F の間のバルク容量が必要です。この例では、1 $\mu$ F コンデンサを選択しました。

### 7.2.3.3 アプリケーション曲線

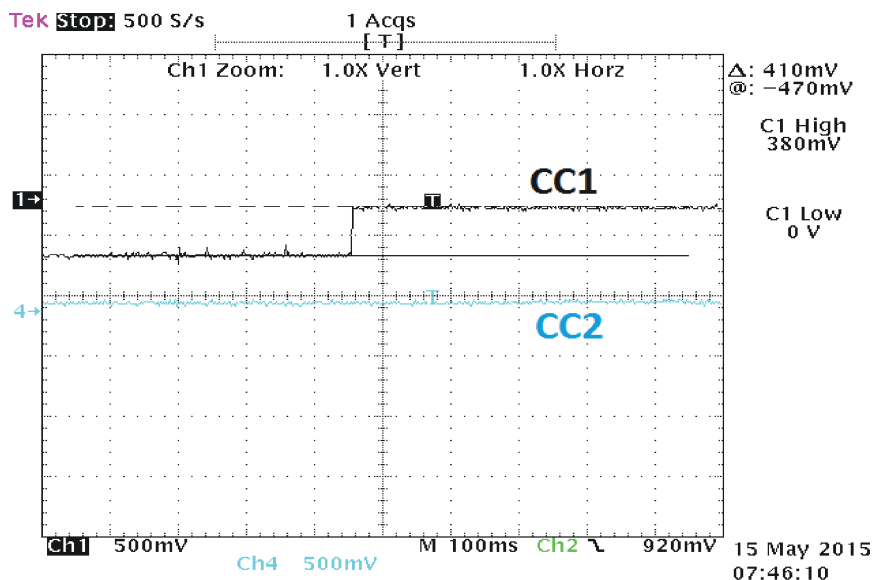


図 7-6. I<sup>2</sup>C モードでの UFP のアプリケーション曲線

## 7.3 初期化セットアップ

TUSB322I デバイス (EN\_N を GND に接続) の一般的な電源投入シーケンスは次のとおりです。

1. システムの電源がオフになっています (デバイスに  $V_{DD}$  がない状態)。TUSB322I デバイスは内部で UFP モードに構成され、CC ピンに  $R_d$  (デッド バッテリ) が接続されています。
2.  $V_{DD}$  が立ち上がります (POR 回路)。
3.  $I^2C$  電源が上昇します。
4. TUSB322I デバイスは unattached.SNK 状態に移行し、DRP として機能します。DRP が目的の動作モードではない場合、ソフトウェアは MODE\_SELECT レジスタを目的のモード (UFP または DFP) に変更する必要があります。
5. TUSB322I デバイスは、CC ピンを DFP として、 $V_{BUS}$  を UFP 接続として監視します。
6. TUSB322I デバイスは、接続が正常に検出されるとアクティブ モードに移行します。

## 電源に関する推奨事項

TUSB322I デバイスは、4.5 ~ 5.5V の広い電源電圧範囲を備えています。TUSB322I デバイスは、バッテリーなどのシステム電力で動作できます。

## 8 レイアウト

### 8.1 レイアウトのガイドライン

- 3 つ以上のポイント間を接続すると、余分なトレース (スタブ) が作成されます。トレースも USB ホストに接続する必要があるため、ピン A6 をピン B6 に接続するトレースによりスタブが形成されます。以下を確認します。
  - Type-C レセプタクルでピン A6 (DP) とピン B6 (DP) を短絡して作成されたスタブが 3.5mm を超えていないこと。
  - Type-C レセプタクルでピン A7 (DM) とピン B7 (DM) を短絡して作成されたスタブが 3.5mm を超えていないこと。
- 100nF コンデンサは、TUSB322I の  $V_{DD}$  ピンのできるだけ近くに配置する必要があります。

### 8.2 レイアウト例

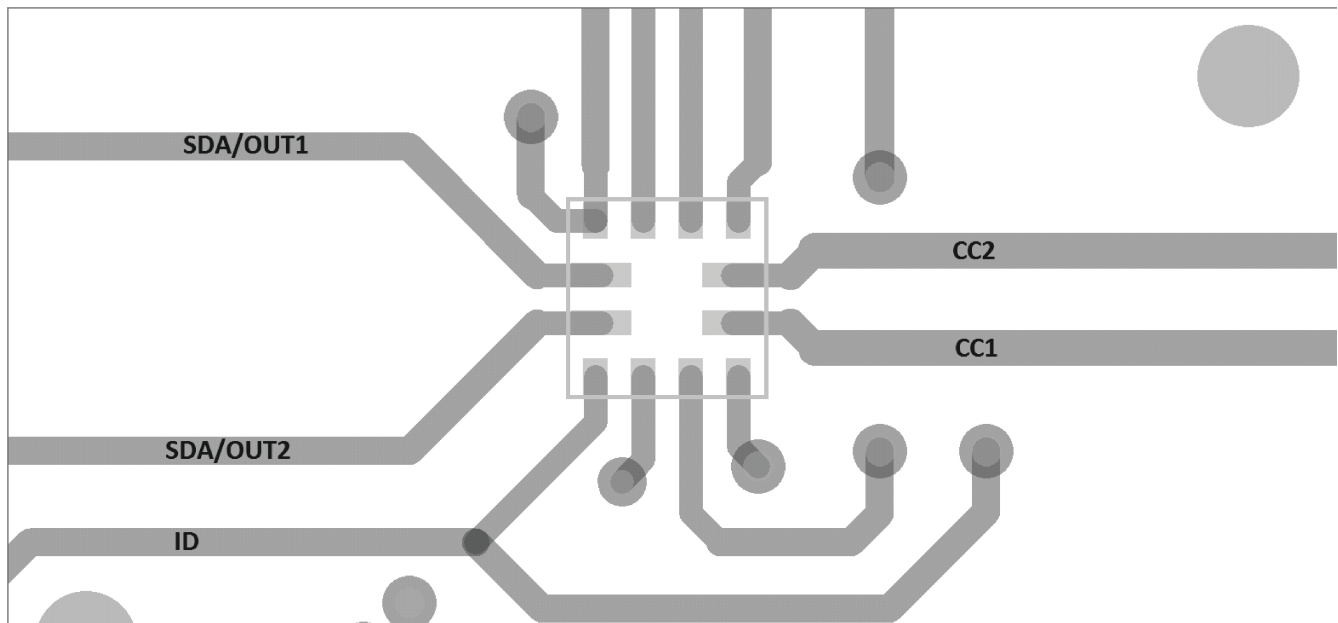


図 8-1. TUSB322I のレイアウト

## 9 デバイスおよびドキュメントのサポート

### 9.1 ドキュメントのサポート

#### 9.1.1 関連資料

関連資料については、以下を参照してください。

- 『半導体およびIC パッケージの熱指標』アプリケーション レポート、[SPRA953](#)

### 9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、[www.tij.co.jp](http://www.tij.co.jp) のデバイス製品フォルダを開いてください。右上の [アラートを受け取る] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、修正されたドキュメントに含まれている改訂履歴をご覧ください。

### 9.3 コミュニティ リソース

#### 9.4 商標

USB Type-C™ is a trademark of USB Implementers Forum.

すべての商標は、それぞれの所有者に帰属します。

## 10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

## PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package   Pins	Package qty   Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
<a href="#">TUSB322IRWBR</a>	Active	Production	X2QFN (RWB)   12	3000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	72
TUSB322IRWBR.A	Active	Production	X2QFN (RWB)   12	3000   LARGE T&R	Yes	NIPDAU	Level-2-260C-1 YEAR	-40 to 85	72
TUSB322IRWBRG4	Active	Production	X2QFN (RWB)   12	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	72
TUSB322IRWBRG4.A	Active	Production	X2QFN (RWB)   12	3000   LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	72

<sup>(1)</sup> **Status:** For more details on status, see our [product life cycle](#).

<sup>(2)</sup> **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

<sup>(3)</sup> **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

<sup>(4)</sup> **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

<sup>(5)</sup> **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

<sup>(6)</sup> **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

**Important Information and Disclaimer:** The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

## TAPE AND REEL INFORMATION



\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
TUSB322IRWBR	X2QFN	RWB	12	3000	180.0	8.4	1.8	1.8	0.48	4.0	8.0	Q2
TUSB322IRWBRG4	X2QFN	RWB	12	3000	180.0	8.4	1.8	1.8	0.48	4.0	8.0	Q2

## TAPE AND REEL BOX DIMENSIONS

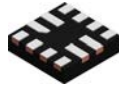


\*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
TUSB322IRWBR	X2QFN	RWB	12	3000	210.0	185.0	35.0
TUSB322IRWBRG4	X2QFN	RWB	12	3000	210.0	185.0	35.0



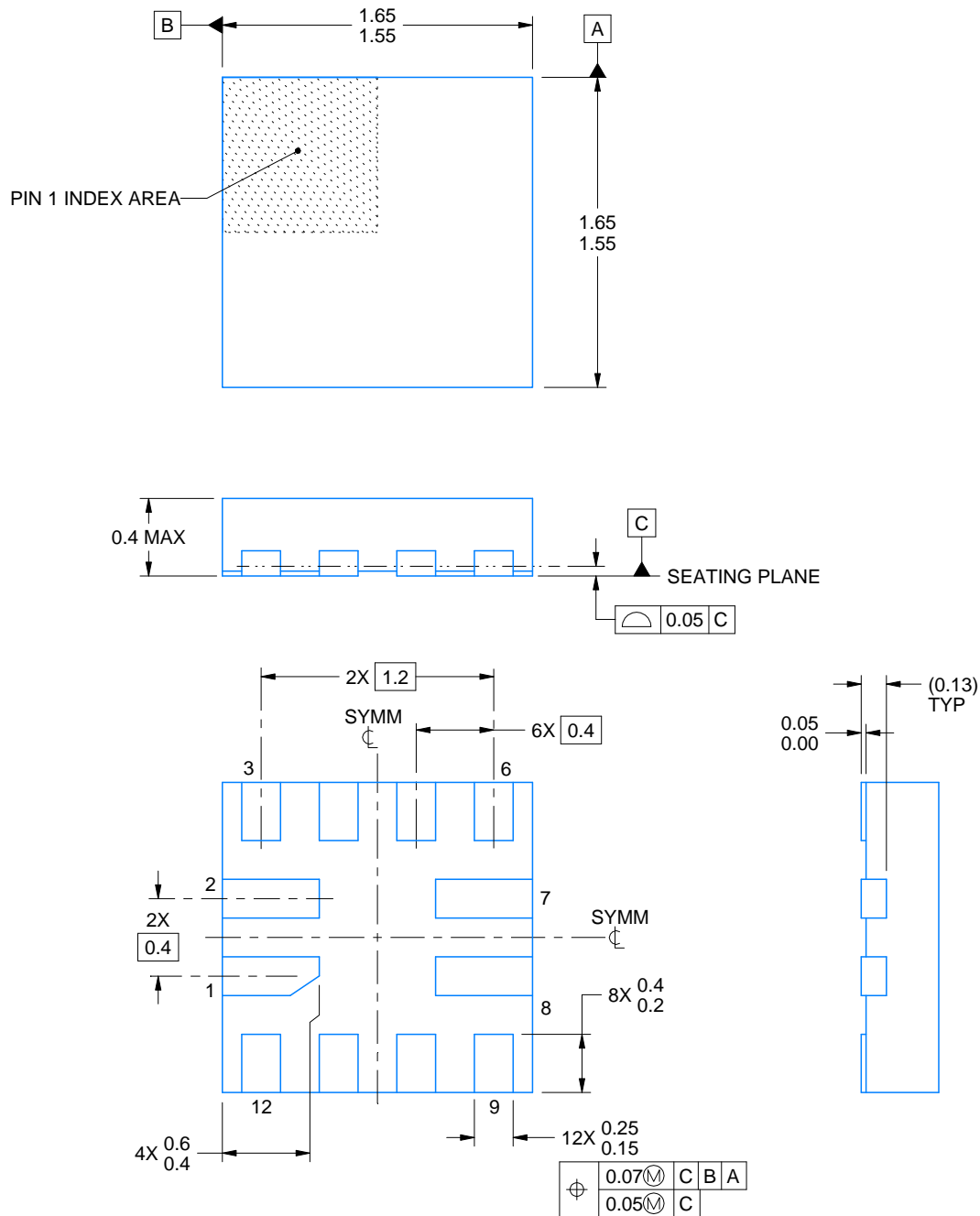
RWB0012A



## PACKAGE OUTLINE

X2QFN - 0.4 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



4221631/B 07/2017

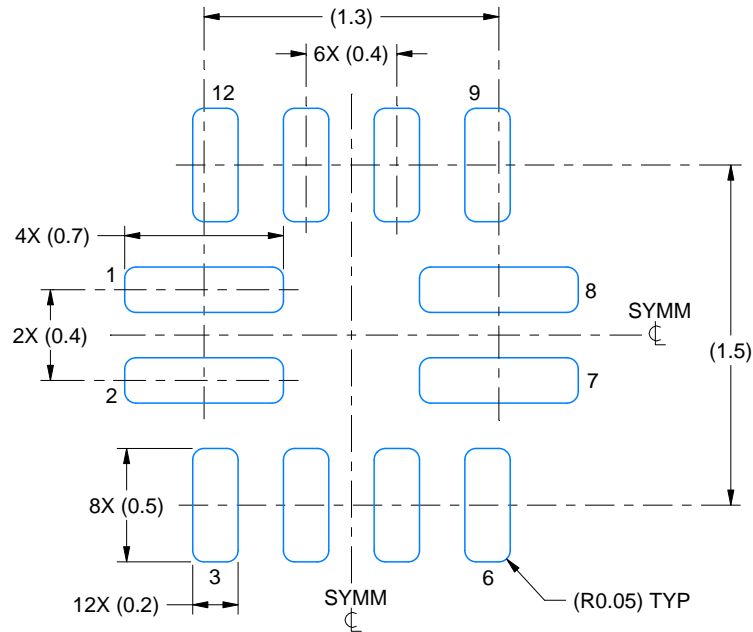
### NOTES:

1. All linear dimensions are in millimeters. Any dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.

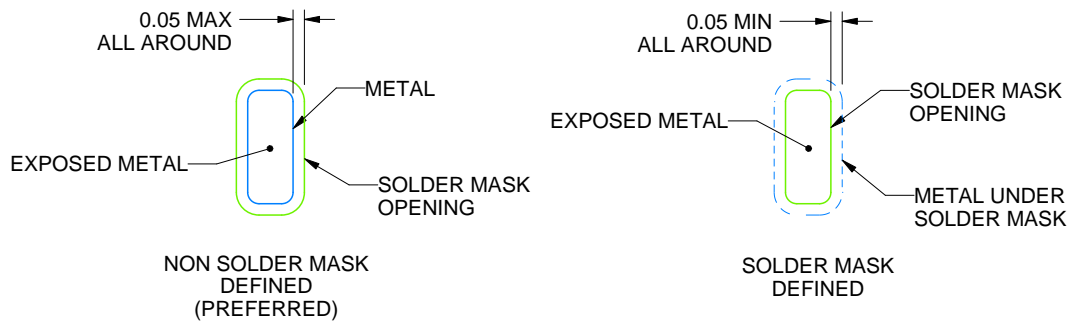
**RWB0012A**

**X2QFN - 0.4 mm max height**

PLASTIC QUAD FLATPACK - NO LEAD



LAND PATTERN EXAMPLE  
EXPOSED METAL SHOWN  
SCALE:30X



## SOLDER MASK DETAILS

4221631/B 07/2017

NOTES: (continued)

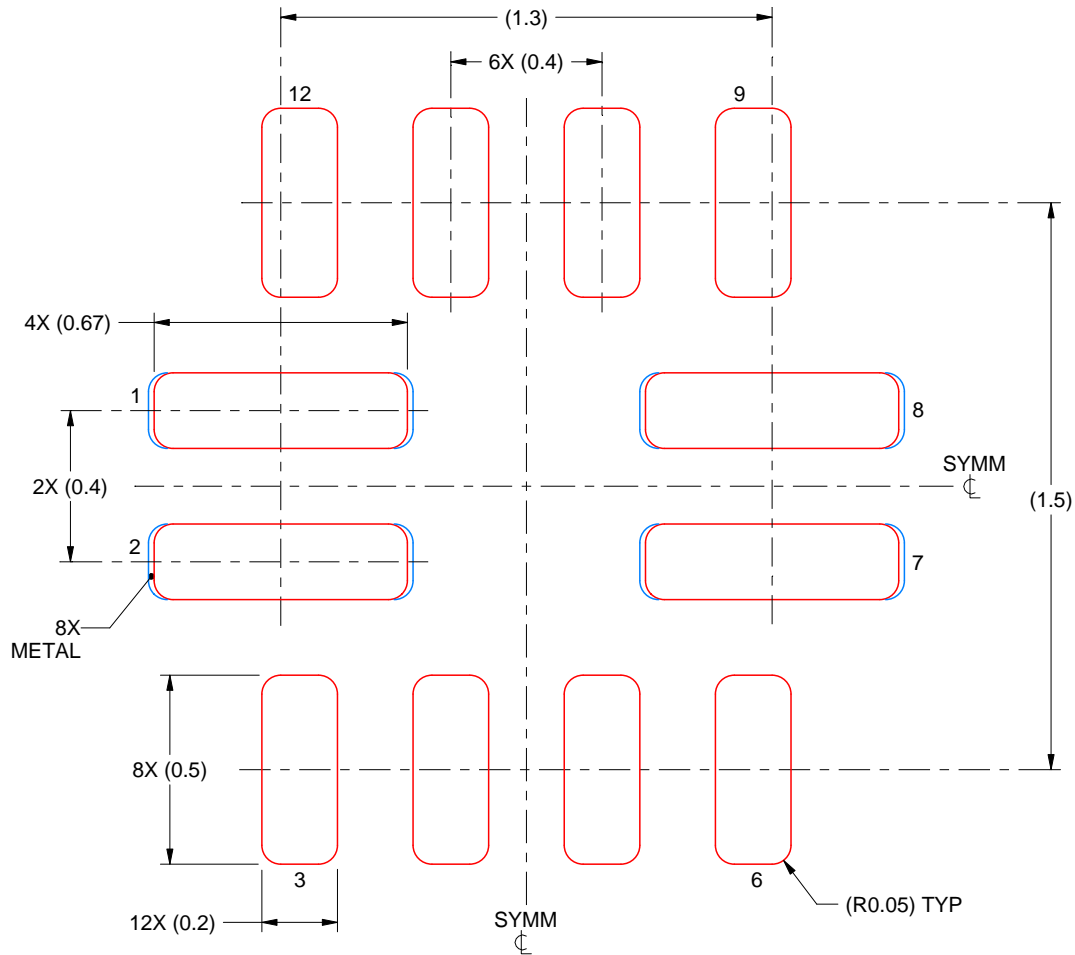
3. For more information, see Texas Instruments literature number SLUA271 ([www.ti.com/lit/sl原因271](http://www.ti.com/lit/sl原因271)).

# EXAMPLE STENCIL DESIGN

RWB0012A

X2QFN - 0.4 mm max height

PLASTIC QUAD FLATPACK - NO LEAD



## SOLDER PASTE EXAMPLE BASED ON 0.1 mm THICK STENCIL

PADS 1,2,7 & 8  
96% PRINTED SOLDER COVERAGE BY AREA  
SCALE:50X

4221631/B 07/2017

NOTES: (continued)

4. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月