

目次

1 特長.....	1	7.4 デバイスの機能モード.....	12
2 アプリケーション.....	1	8 アプリケーションと実装.....	14
3 説明.....	1	8.1 アプリケーション情報.....	14
4 デバイス比較表.....	3	8.2 代表的なアプリケーション.....	14
5 ピン構成および機能.....	4	8.3 電源に関する推奨事項.....	15
6 仕様.....	6	8.4 レイアウト.....	16
6.1 絶対最大定格.....	6	9 デバイスおよびドキュメントのサポート.....	17
6.2 ESD 定格.....	6	9.1 ドキュメントのサポート.....	17
6.3 推奨動作条件.....	6	9.2 ドキュメントの更新通知を受け取る方法.....	17
6.4 熱に関する情報.....	6	9.3 サポート・リソース.....	17
6.5 電気的特性.....	7	9.4 商標.....	17
6.6 代表的特性.....	8	9.5 静電気放電に関する注意事項.....	17
7 詳細説明.....	10	9.6 用語集.....	17
7.1 概要.....	10	10 改訂履歴.....	17
7.2 機能ブロック図.....	10	11 メカニカル、パッケージ、および注文情報.....	18
7.3 機能説明.....	11		

4 デバイス比較表

型番	T _A	UVLO オプション
UCC2808A-1EP	–40°C ~ +125°C	12.5V、8.3V
UCC2808A-2EP	–40°C ~ +125°C	4.3V、4.1V

5 ピン構成および機能

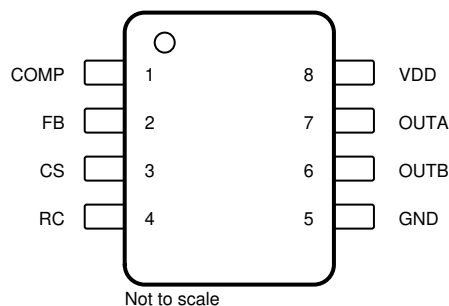


図 5-1. UCC2808A-xEP : D パッケージ、8 ピン SOIC (上面図)

ピンの機能

ピン		種類 ⁽¹⁾	説明
名称	番号		
COMP	1	O	COMP はエラー アンプの出力であり、PWM コンパレータの入力です。UCC2808A-xEP に搭載されているエラー アンプは、真の低出力インピーダンスを備えた 2MHz のオペアンプです。このような理由で、COMP ピンは電流のソースとシンクの両方を行います。ただし、エラー アンプは内部で電流制限されているため、COMP を GND にプルすることによってゼロ デューティ サイクルが外部から強制されます。UCCx808A ファミリーは、内蔵のフルサイクル ソフト スタート機能を備えています。ソフト スタートは、最大 COMP 電圧に対するクランプとして実装されています。
CS	3	I	PWM への入力、ピーク電流、過電流コンパレータ。過電流コンパレータは、フォルト検出のみを目的としています。過電流スレッシュホールドを超えると、ソフトスタート サイクルが発生します。内蔵の MOSFET が電流検出用フィルタ コンデンサを放電し、電源コンバータの動的性能を向上させます。
FB	2	I	エラー アンプの反転入力端子です。最大の安定性を得るため、FB リードの長さはできるだけ短くし、FB の浮遊容量をできるだけ少なくします。
GND	5	G	すべての機能における基準グラウンドおよび電源グラウンド。UCC2808A-xEP は、大電流と高周波数で動作するため、低インピーダンス回路基板のグラウンド プレーンを強く推奨します。
OUTA	7	O	交流型の大電流出力段。両方の段は、パワー MOSFET のゲートを駆動できます。各段は、ピーク時に 500mA のソース電流と 1A のシンク電流を供給できます。出力段はプッシュプル構成で、発振器の周波数の半分でスイッチングします。RC ピンの電圧が上昇している間は、2 つの出力のうち一方が High になりますが、立ち下がり中は両方の出力がオフになります。2 つの出力の間のデッドタイムと、出力の立ち上がり時間が立ち下がり時間よりも遅いため、2 つの出力が同時動作することを防止しています。このデッドタイムは通常 60ns ~ 200ns で、タイミング コンデンサと抵抗の値に依存します。大電流出力ドライバは、VDD から GND に切り替わる MOSFET 出力デバイスで構成されています。各出力段は、オーバーシュートおよびアンダーシュートに対しても非常に低いインピーダンスを提供します。この構成により、多くの場合、外部ショットキー ダイオードによるクランプは不要となります。
OUTB	6	O	交流型の大電流出力段。両方の段は、パワー MOSFET のゲートを駆動できます。各段は、ピーク時に 500mA のソース電流と 1A のシンク電流を供給できます。出力段はプッシュプル構成で、発振器の周波数の半分でスイッチングします。RC ピンの電圧が上昇すると、2 つの出力のうちの 1 つが High になります。立ち下がり時間中は、両方の出力がオフになります。2 つの出力の間のデッドタイムと出力の立ち上がり時間は、立ち下がり時間よりも遅く、これによって、2 つの出力が同時動作するのを防いでいます。このデッドタイムは通常 60ns ~ 200ns で、タイミング コンデンサと抵抗の値に依存します。大電流出力ドライバは、VDD から GND に切り替える MOSFET 出力デバイスで構成されています。各出力段は、オーバーシュートおよびアンダーシュートに対しても非常に低いインピーダンスを提供します。この構成により、多くの場合、外部ショットキー ダイオードによるクランプは不要となります。

ピンの機能 (続き)

ピン		種類 ⁽¹⁾	説明
名称	番号		
RC	4	O	発振器のプログラミング ピン。UCC2808A-xEP の発振器は VDD と GND を内部で追跡しており、その結果、電源レールの変動が周波数安定性に及ぼす影響を最小限に抑えています。 セクション 7.2 に、発振器のブロック図を示します。発振器のプログラムに必要な部品は、抵抗 (VDD および RC に接続) とコンデンサ (RC および GND に接続) の 2 つのみです。およそその発振器周波数は、 セクション 7.3.1.6 で算出されます。 タイミング抵抗の推奨範囲は 10kΩ ~ 200kΩ で、タイミング コンデンサの範囲は 100pF ~ 1000pF です。10kΩ 未満のタイミング抵抗は避けてください。最高の性能を得るには、タイミング コンデンサから GND へのリードをできるだけ短くし、タイミング抵抗から VDD へのリード線をできるだけ短くして、タイミング部品と RC 間のリード線をできるだけ短くします。外部タイミング ネットワークへのグラント配線と VDD 配線を分けることを推奨します。
VDD	8	P	このデバイスの電源入力接続。静止 VDD 電流は非常に低いですが、OUTA および OUTB 電流とプログラムされた発振器周波数に応じて、総供給電流は高くなります。合計 VDD 電流は、静止 VDD 電流と平均 OUT 電流の合計です。動作周波数と MOSFET ゲート電荷 (Qg) が判明していれば、 セクション 7.3.1.7 で平均 OUT 電流が計算できます。ノイズの問題を防ぐには、電解コンデンサとともに、チップにできるだけ近いセラミック コンデンサを使用して VDD を GND にバイパスします。1μF のデカップリング コンデンサの使用を推奨します。

(1) P = 電源、G = グランド、I = 入力、O = 出力

6 仕様

6.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)^{(1) (2)}

		最小値	最大値	単位
	電源電圧 (IDD ≤ 10mA)		15	V
	電源電流		20	mA
	OUTA/OUTB ソース電流 (ピーク)		-0.5	A
	OUTA/OUTB シンク電流 (ピーク)		1	A
	アナログ入力 (FB, CS)	-0.3	VDD + 0.3 (6 以下)	V
	TA < 25°C での消費電力		650	mW
TJ	接合部温度	-55	150	°C
Tstg	保存温度	-65	150	°C
	リード温度 (ハンダ付け、10 秒)		300	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用情况、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) 電流は、指定された端子に流れ込む方向を正、流れ出る方向を負とします。パッケージの熱的制限と検討事項については、『[電源制御製品データブック](#)』の「パッケージ」のセクションを参照してください。

6.2 ESD 定格

			値	単位
VESD	静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2500	V
		デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1500	

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

6.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

			最小値	最大値	単位
VDD	電源電圧	UCC2808A-1EP	13	14	V
		UCC2808A-2EP	5	14	
TJ	接合部温度	UCC2808A-xEP	-55	125	°C

6.4 熱に関する情報

熱評価基準 ⁽¹⁾		D (SOIC)	単位
		8 ピン	
RθJA	接合部から周囲への熱抵抗	118.7	°C/W
RθJC(top)	接合部からケース (上面) への熱抵抗	66	°C/W
RθJB	接合部から基板への熱抵抗	63.5	°C/W
ΨJT	接合部から上面への特性パラメータ	14.7	°C/W
ΨJB	接合部から基板への特性パラメータ	62.5	°C/W
RθJC(bot)	接合部からケース (底面) への熱抵抗	—	°C/W

- (1) 従来および最新の熱評価基準の詳細については、[半導体および IC パッケージの熱評価基準アプリケーション ノート](#)をご覧ください。

6.5 電気的特性

UCC2808A-xEP の場合、 $T_A = -40^{\circ}\text{C} \sim +125^{\circ}\text{C}$ 、 $V_{DD} = 10\text{V}^{(1)}$ 、 V_{DD} と GND 間に $1\mu\text{F}$ のコンデンサ、 $R = 22\text{k}\Omega$ 、 $C = 330\text{pF}$ 、 $T_A = T_J$ 、(特に注記のない限り)

パラメータ		テスト条件	最小値	標準値	最大値	単位
発振器						
	オシレータの周波数		175	194	213	kHz
	発振器の振幅/VDD ⁽²⁾		0.44	0.5	0.56	V/V
エラー アンプ						
	入力電圧	COMP = 2V	1.95	2	2.05	V
	入力バイアス電流		-1		1	μA
	開ループ電圧ゲイン		60	80		dB
	COMP シンク電流	FB = 2.2V、COMP = 1V	0.3	2.5		mA
	COMP ソース電流	FB = 1.3V、COMP = 3.5V	-0.2	-0.5		mA
PWM						
	最大デューティ サイクル	OUTA または OUTB で測定	48%	49%	50%	
	最小デューティ サイクル	COMP = 0V			0%	
電流検出						
	ゲイン ⁽³⁾		1.9	2.2	2.5	V/V
	最大入力信号	COMP = 5V ⁽⁴⁾	0.45	0.5	0.55	V
	CS から出力までの遅延	COMP = 3.5V、CS は 0mV から 600mV の範囲		100	200	ns
	CS ソース電流		-200			nA
	CS シンク電流	CS = 0.5V、RC = 5.5V ⁽⁵⁾	4	10		mA
	過電流スレッシュホールド		0.65	0.75	0.85	V
	COMP から CS へのオフセット	CS = 0V	0.35	0.8	1.2	V
出力						
	OUT 低レベル	I = 100mA		0.5	1.1	V
	OUT High レベル	I = -50mA、VDD – OUT		0.5	1	V
	立ち上がり時間	C _L = 1nF		25	60	ns
	立ち下がり時間	C _L = 1nF		25	60	ns
低電圧誤動作防止						
	開始スレッシュホールド	UCC2808A-1EP ⁽¹⁾	11.5	12.5	13.5	V
		UCC2808A-2EP	4.1	4.3	4.5	
	開始後の最小動作電圧	UCC2808A-1EP	7.6	8.3	9	V
		UCC2808A-2EP	3.9	4.1	4.3	
	ヒステリシス	UCC2808A-1EP	3.5	4.2	5.1	V
		UCC2808A-2EP	0.1	0.2	0.3	
ソフトスタート						
	COMP の立ち上がり時間	FB = 1.8V、0.5V から 4V までの上昇		3.5	20	ms
全般的な						
	スタートアップ電流	VDD < 開始スレッシュホールド		130	260	μA
	動作電源電流	FB = 0V、CS = 0V ^{(1) (6)}		1	2	mA
	VDD ツェナー シャント電圧	IDD = 10mA ⁽⁷⁾	13	14	15	V

- (1) UCC2808A-1EP の場合、10V に設定する前に、VDD を開始しきい値以上に設定します。
- (2) RC で測定します。信号振幅は VDD に追従します。
- (3) ゲインは $A = \Delta V_{\text{COMP}} / \Delta V_{\text{CS}}$ 、 $0\text{V} \leq V_{\text{CS}} \leq 0.4\text{V}$ 。
- (4) FB を 0V にして、ラッチのトリップ ポイントで測定されたパラメータ。
- (5) CS ピンの内部電流シンクは、外付けフィルタコンデンサを放電するように設計されており、DC シンク パスとしては意図されていません。
- (6) 外部発振器ネットワークに電流は含まれません。
- (7) 開始しきい値とツェナー シャントしきい値は互いに追従します。

6.6 代表的特性

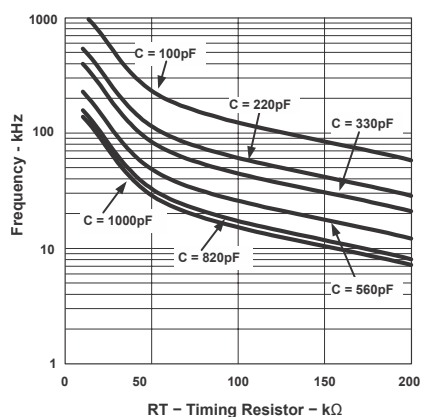


図 6-1. 発振器周波数と外部 RC 値との関係

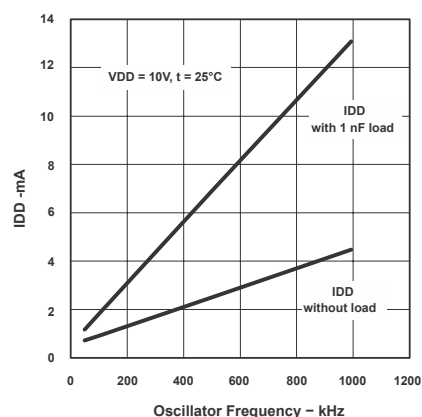


図 6-2. IDD と発振器周波数との関係

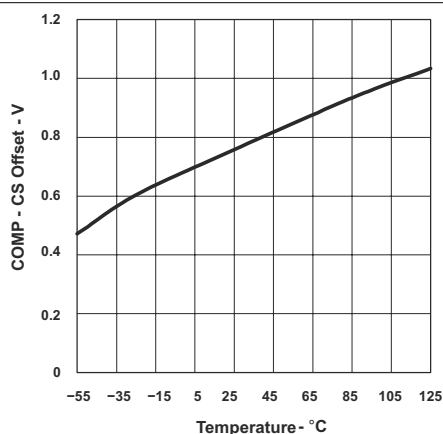


図 6-3. COMP と CS のオフセットと温度の関係

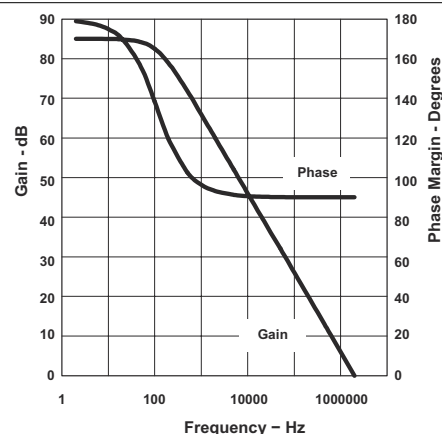


図 6-4. エラー アンプ ゲインおよび位相応答と周波数との関係

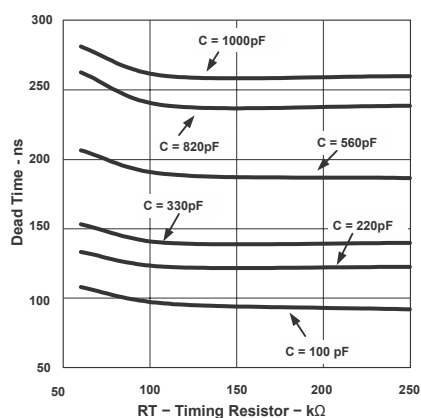


図 6-5. 出力デッド タイムと外部 RC 値との関係

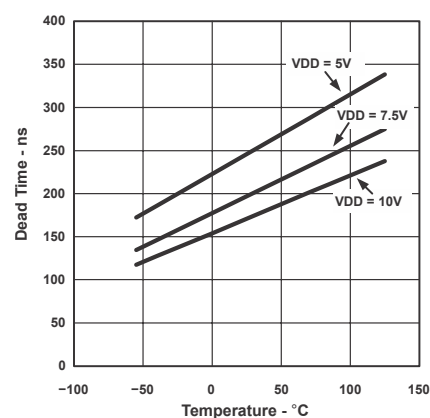


図 6-6. デッドタイムと温度との関係

6.6 代表的特性 (続き)

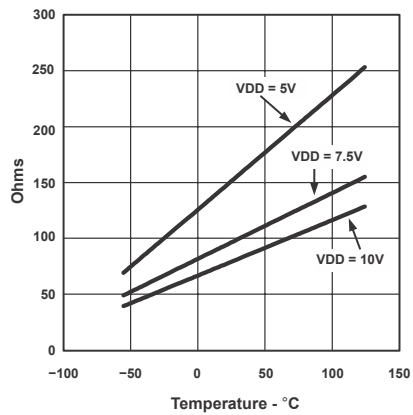


図 6-7. RC $R_{DS(on)}$ と温度との関係

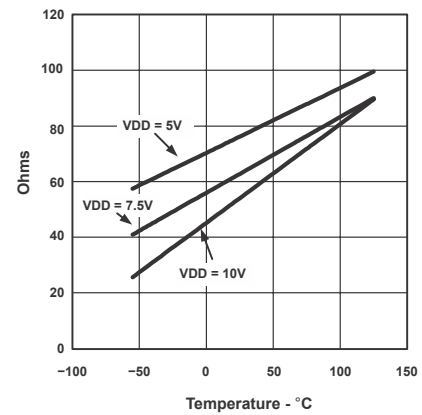


図 6-8. CS $R_{DS(on)}$ と温度との関係

7 詳細説明

7.1 概要

UCC2808A-xEP デバイスは、高集積、低消費電力の電流モードによるプッシュプル PWM コントローラです。このコントローラは低い起動電流と、ラインおよび負荷変動に対して正確な出力電圧調整を可能にする内部制御アルゴリズムを採用しています。UCC2808A-xEP ファミリの部品は、オフライン システムやバッテリー駆動システムに対応するために、UVLO しきい値とヒステリシスのオプションを備えています。

表 7-1. 低電圧誤動作防止レベル

部品番号	ターンオン スレッショルド	ターンオフ スレッショルド
UCC2808A-1EP	12.5	8.3
UCC2808A-2EP	4.3	4.1

7.2 機能ブロック図

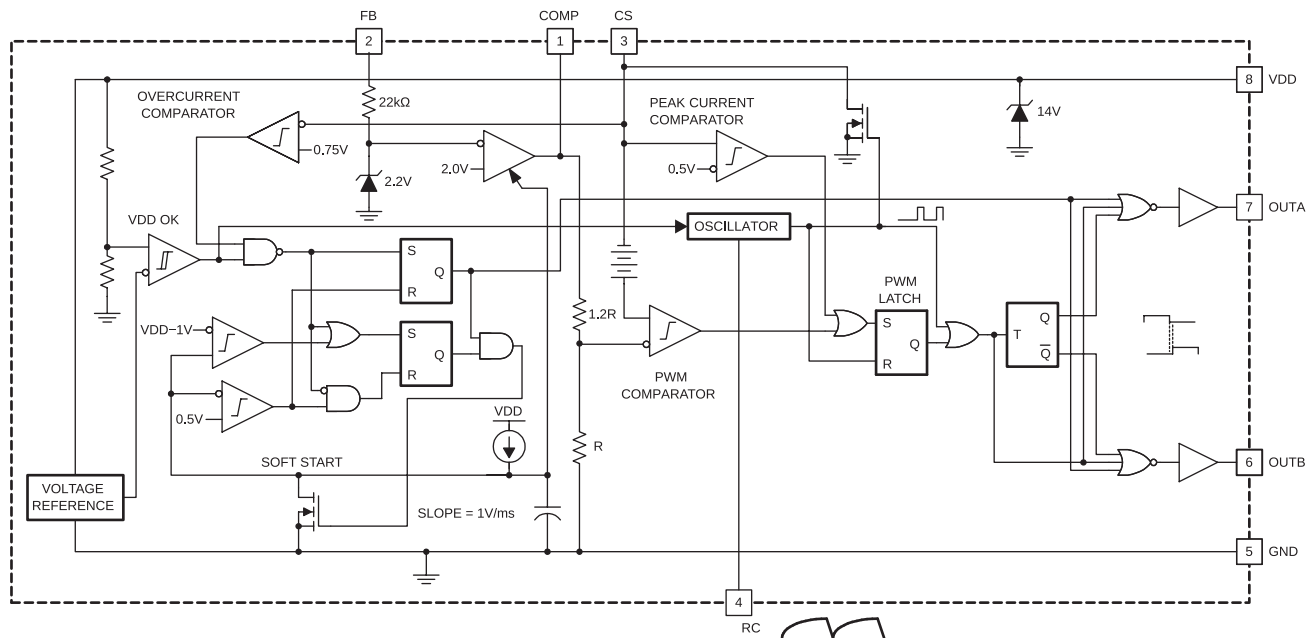
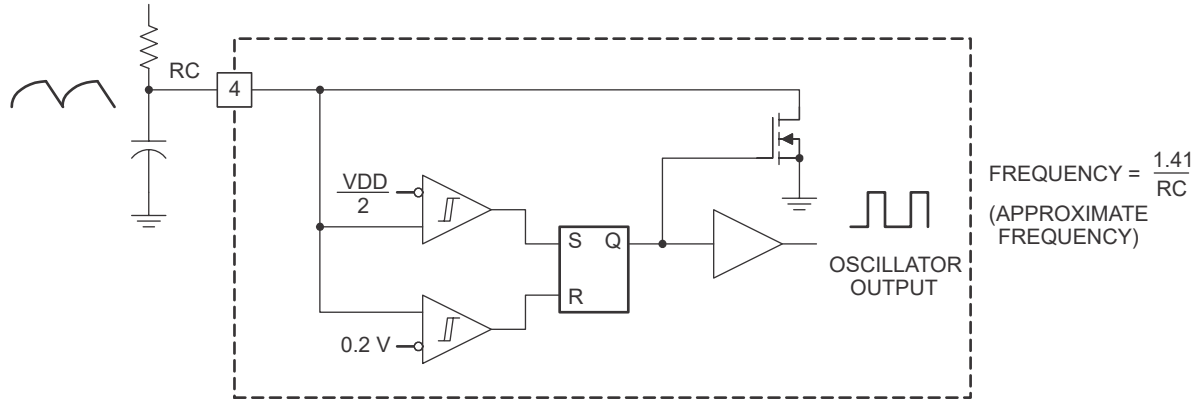


図 7-1. ブロック図



注: 発振器は、RC 上にのこぎり波を生成します。RC の立ち上がり時間中は、出力段が交互にオンになりますが、RC の立ち下がり時間中は両方の段がオフになります。出力段は発振器の周波数の 1/2 でスイッチングし、両方の出力のデューティサイクルは 50% 未満であることが指定されています。

図 7-2. 発振器のブロック図

7.3 機能説明

7.3.1 ピン説明

7.3.1.1 COMP

COMP ピンはエラー アンプの出力であり、PWM コンパレータの入力です。UCC2808A-xEP に搭載されているエラー アンプは、真の低出力インピーダンスを備えた 2MHz のオペアンプです。このような理由で、COMP ピンは電流のソースとシンクの両方を行います。ただし、エラー アンプは内部で電流制限されているため、COMP を GND にプルすることによってゼロ デューティ サイクルが外部から強制されます。

UCC2808A-xEP ファミリーは、内蔵のフルサイクル ソフト スタート機能を備えています。ソフト スタートは、最大 COMP 電圧に対するクランプとして実装されています。

7.3.1.2 CS

PWM への入力、ピーク電流、過電流コンパレータ。過電流コンパレータは、フォルト検出のみを目的としています。過電流スレッショルドを超えると、ソフトスタート サイクルが発生します。

7.3.1.3 FB

エラー アンプの反転入力端子です。最大の安定性を得るため、FB リードの長さはできるだけ短くし、FB の浮遊容量をできるだけ少なくします。

7.3.1.4 GND

すべての機能における基準グラウンドおよび電源グラウンド。UCC2808A-xEP は大電流と高周波で動作するため、低インピーダンスのプリント回路基板のグラウンド プレーンを強く推奨します。

7.3.1.5 OUTA と OUTB

交流型の大電流出力段。両方の段は、パワー MOSFET のゲートを駆動できます。各段は、500mA ピークソース電流と 1A ピークシンク電流に対応できます。

出力段はプッシュプル構成で、発振器の周波数の半分でスイッチングします。RC ピンの電圧が上昇している間は、2 つの出力のうち一方が High になりますが、立ち下がり中は両方の出力がオフになります。2 つの出力の間のデッドタイムと、立ち下がり時間よりも出力の立ち上がり時間が遅くなるため、2 つの出力が同時にオンにならないことが保証されます。このデッドタイムは通常 60ns ~ 200ns で、タイミング コンデンサと抵抗の値に依存します。

大電流出力ドライバは、VDD から GND に切り替える MOSFET 出力デバイスで構成されています。各出力段は、オーバーシュートおよびアンダーシュートに対しても非常に低いインピーダンスを提供します。この規定により、多くの場合、外部ショットキー ダイオードによるクランプは不要となります。

7.3.1.6 RC

発振器のプログラミング ピン。UCC2808A-xEP の発振器は VDD と GND を内部で追跡するため、電源レールの変動が周波数の安定に及ぼす影響を最小限に抑えることができます。セクション 7.2 に、発振器のブロック図を示します。

発振器のプログラムに必要な部品は、抵抗 (VDD および RC に接続) とコンデンサ (RC および GND に接続) の 2 つのみです。式 1 は、振器のおおよその周波数を決定します。

$$f_{\text{OSCILLATOR}} = \frac{1.41}{RC} \quad (1)$$

ここで、

- 周波数は Hz 単位
- 抵抗はオーム (Ω) 単位
- 容量はファラド (Farads) 単位

推奨されるタイミング抵抗の範囲は 10k Ω ~ 200k Ω で、タイミング コンデンサの範囲は 100pF ~ 1000pF です。10k Ω 未満のタイミング抵抗は避けてください。

最高の性能を得るには、タイミング コンデンサから GND へのリードをできるだけ短くし、タイミング抵抗から VDD へのリード線をできるだけ短くして、タイミング部品と RC 間のリード線をできるだけ短くします。外部タイミング ネットワークへのグラウンド配線と VDD 配線を分けることを推奨します。

7.3.1.7 VDD

VDD ピンはこのデバイスの電源入力接続です。静止 VDD 電流は非常に低いですが、OUTA および OUTB 電流とプログラムされた発振器周波数に応じて、総供給電流は高くなります。合計 VDD 電流は、静止 VDD 電流と平均 OUT 電流の合計です。動作周波数と MOSFET ゲート電荷 (Q_g) を使って、式 2 で平均 OUT 電流を計します算。

$$I_{\text{OUT}} = Q_g \times f \quad (2)$$

ここで、

- f は周波数です

ノイズの問題を防ぐには、電解コンデンサとともに、チップにできるだけ近いセラミック コンデンサを使用して VDD を GND にバイパスします。TI では、1 μ F のデカップリング コンデンサを推奨しています。

7.4 デバイスの機能モード

7.4.1 VCC

VCC が 12.5V を超えると (UCC2808A-1EP の場合)、または 4.3V を超えると (UCC2808A-2EP の場合)、デバイスは有効になります。いずれかのフォルト条件が解消されると、ソフトスタート条件が開始され、ゲートドライバ出力はスイッチングを開始します。

VCC が 8.3V 未満 (UCC2808A-1EP の場合) または 4.1V 未満 (UCC2808A-2EP の場合) に低下すると、デバイスは UVLO 保護モードに入り、両方のゲートドライバ出力がアクティブに Low に引き下げられます。

7.4.2 プッシュプルまたはハーフブリッジ機能

UCC2808A-xEP は、位相が 180° ずれたゲート駆動信号 (OUTA と OUTB) を交互に出力するため、プッシュプルやハーフブリッジトポロジのコントローラとして非常に適しています。ハーフブリッジトポロジの場合、UCC2808A-xEP デバイ

スには、OUTA 信号と OUTB 信号の一方または両方に外付けのハイサイド ゲートドライバまたはパルス トランスが必要です。

8 アプリケーションと実装

注

以下のアプリケーション情報は、テキサス・インスツルメンツの製品仕様に含まれるものではなく、テキサス・インスツルメンツはその正確性も完全性も保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。また、お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

8.1 アプリケーション情報

図 8-1 に、全波整流器を搭載した 200kHz プッシュプル アプリケーション回路を示します。出力 V_O は最大 50W で 5V を供給し、入力とは電氣的に絶縁されています。UCC2808A-xEP はピーク電流モードコントローラなので、2N2907 エミッタフォロワンプ(CT 波形をバッファ)は、50% を超えるデューティ比に必要なスロープ補償を提供します。単一グランド IC コントローラでは、コンデンサのデカップリングが非常に重要です。1 μ F コンデンサを IC のできるだけ近くに配置して使用することを推奨します。コントローラ電源は、スタートアップ用の直列 RC であり、定常状態動作で使用する出力インダクタにバイアス巻線と並列に接続します。

調整可能な高精度シャントレギュレータ TL431 を使用して 2 次側のレギュレーションを実行するフォトカプラにより絶縁が実現されます。2 次側のこのデバイスを使用して、厳密な電圧レギュレーションによる小信号補償を実現しています。コスト、体積、機械的強度に応じて、出力インダクタには多くの選択肢があります。いくつかの設計オプションには、鉄粉、モリブデン (MPP)、またはここに示すようにエアギャップのフェライトコアがあります。主電源変圧器には、P 素材で作られたマグネティクス社製の ER28 サイズのコアがあり、この周波数と温度で効率的に動作します。入力電圧範囲は 36Vdc ~ 72Vdc です。

8.2 代表的なアプリケーション

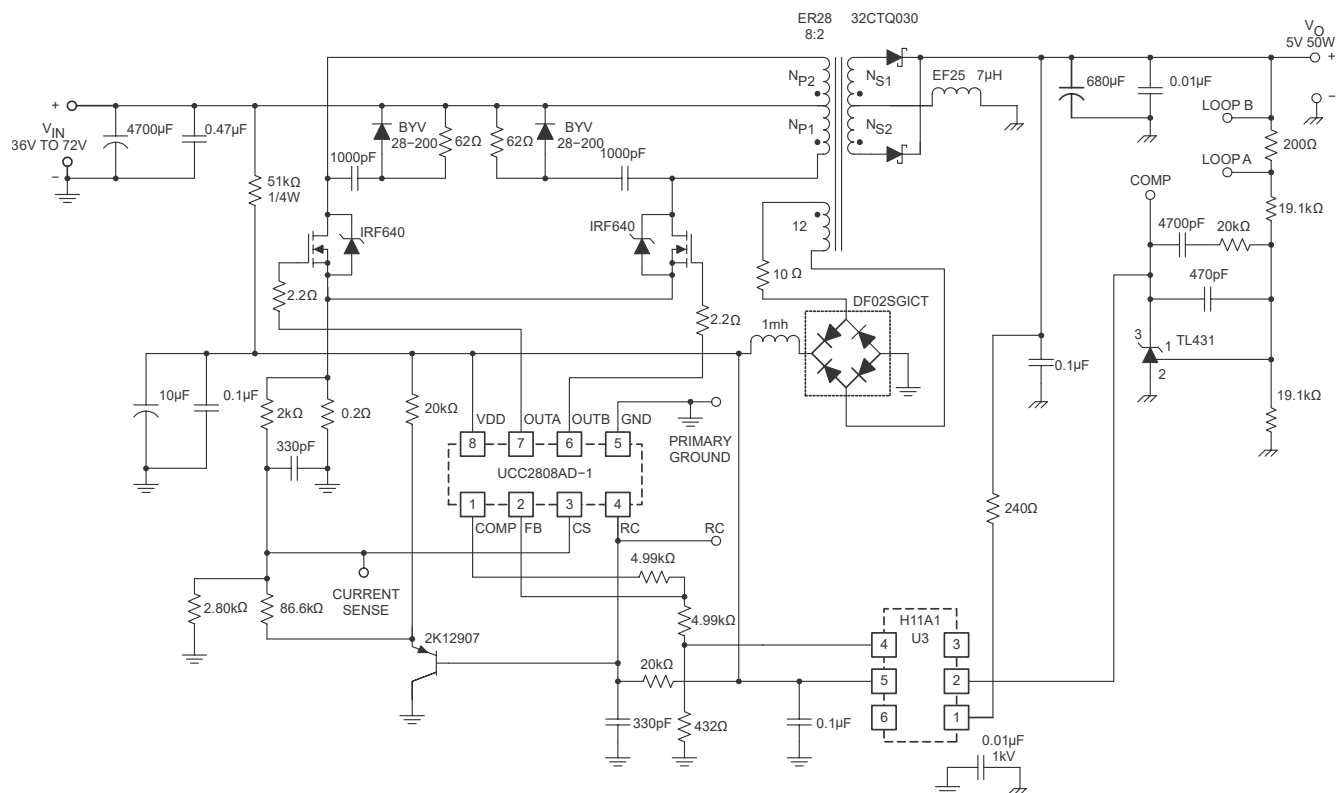


図 8-1. 代表的なアプリケーションの図: 48Vin、5V、50W 出力

8.2.1 設計要件

表 8-1 に、UCC2808A-xEP の設計パラメータの一覧を示します。

表 8-1. 設計パラメータ

パラメータ	値
出力電圧	5V
定格出力電力	50W
入力 DC 電圧範囲	36V ~ 72V
スイッチング周波数	210kHz

8.2.2 詳細な設計手順

出力 V_O は最大 50W で 5V を供給し、入力とは電氣的に絶縁されています。UCC2808A-xEP はピーク電流モード コントローラであるため、2N2907 エミッタ フォロワ アンプが発振器波形 (RC ピン) をバッファリングし、電流センサ流 (CS) 入力に対して勾配補償を行います。この構成は、デューティサイクル比が 50% を超える場合に必要です。

VDD ピンにコンデンサ デカップリングを実装しています。TI は、最小限のデカップリング コンデンサとして、10 μ F の電解コンデンサと 0.1 μ F のセラミック コンデンサを使用することを推奨しています。セラミック コンデンサは、できるだけ VDD ピンの近くに配置してください。UCC2808A-xEP は、最初、36V ~ 72V の入力電源で起動します。電源が起動した後、メイン電源トランスの補助巻線によってバイアス電源が供給されます。

TL431 高精度プログラマブル リファレンスを使用して 2 次側でレギュレーションを行うフォトカプラにより絶縁が実現します。UCC2808A-xEP の内部エラー アンプはユニティ ゲイン アンプとして設定されており、補償ネットワークはセカンダリ側に配置されています。

コストとサイズの制約に応じて、出力インダクタには多くの選択肢があります。この設計で使用する設計オプションは、鉄粉、モリパーマロイ、またはフェライト コア オプションです。この電源トランスは、低背設計の EFD25 サイズで、Magnetics の P 材料を使用しています。この材料は、高いスイッチング周波数で電力損失を低減するための良い選択肢です。

スイッチング周波数は、RC ピン上の RC ネットワークにより、210kHz に設定されます。

8.2.3 アプリケーション曲線

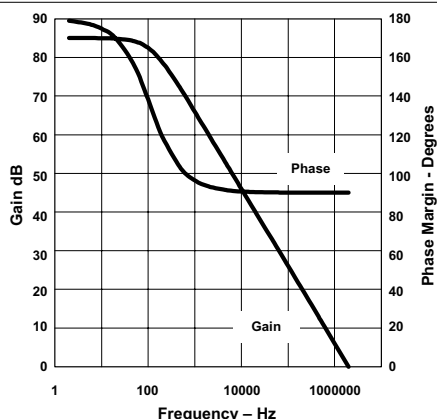


図 8-2. エラー アンプ ゲインおよび位相応答と周波数との関係

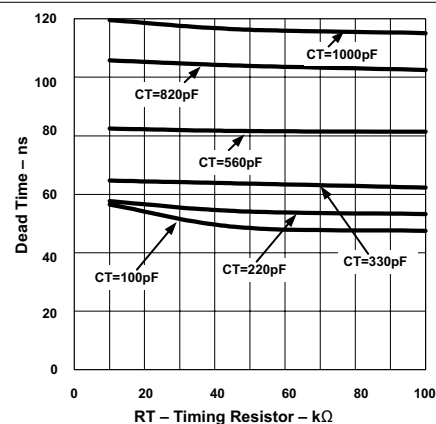


図 8-3. デッド タイムとタイミング抵抗との関係

8.3 電源に関する推奨事項

これらのデバイスの VDD 電源端子には、UCC2808A-xEP コントローラの 1A の駆動能力に対応するため、エネルギー蓄積用の電解コンデンサを配置する必要があります。低 ESR のノイズ デカップリング コンデンサも必要です。このコンデ

ンサは、VDD および GND ピンのできるだけ近くに配置します。温度に対して安定した誘電特性を持つセラミック コンデンサを推奨します。X7R は、ここで使用するのに適した誘電体材料です。

TI は、10 μ F、25V の電解コンデンサを推奨しています。

8.4 レイアウト

8.4.1 レイアウトのガイドライン

1. VDD コンデンサは、VDD ピンと UCC2808A-xEP の GND との間に、両方のピンに直接トラックするように、できるだけ近くに配置します。
2. CS ピンには、小型の外付けフィルタ コンデンサを使用することが推奨されます。フィルタ コンデンサは、CS ピンから GND ピンまでできるだけ直接配線します。
3. ノイズを拾って干渉を最小限に抑えるには、FB ピンと接続部品のトラックとレイアウトが重要です。FB ネット上のトレースの総表面積を最小限に抑えます。
4. OUTA ピンおよび OUTB ピンは、大電流のソースおよびシンク能力を備えています。発振を抑えるために、外付けのゲート抵抗の使用が推奨されます。数 Ω 程度の値を推奨します。ゲート駆動パスに開路障害が発生した場合に MOSFET ゲートがフローティングになるのを防止するため、ゲートとソース間にプルダウン抵抗を接続することを推奨します。

8.4.2 レイアウト例

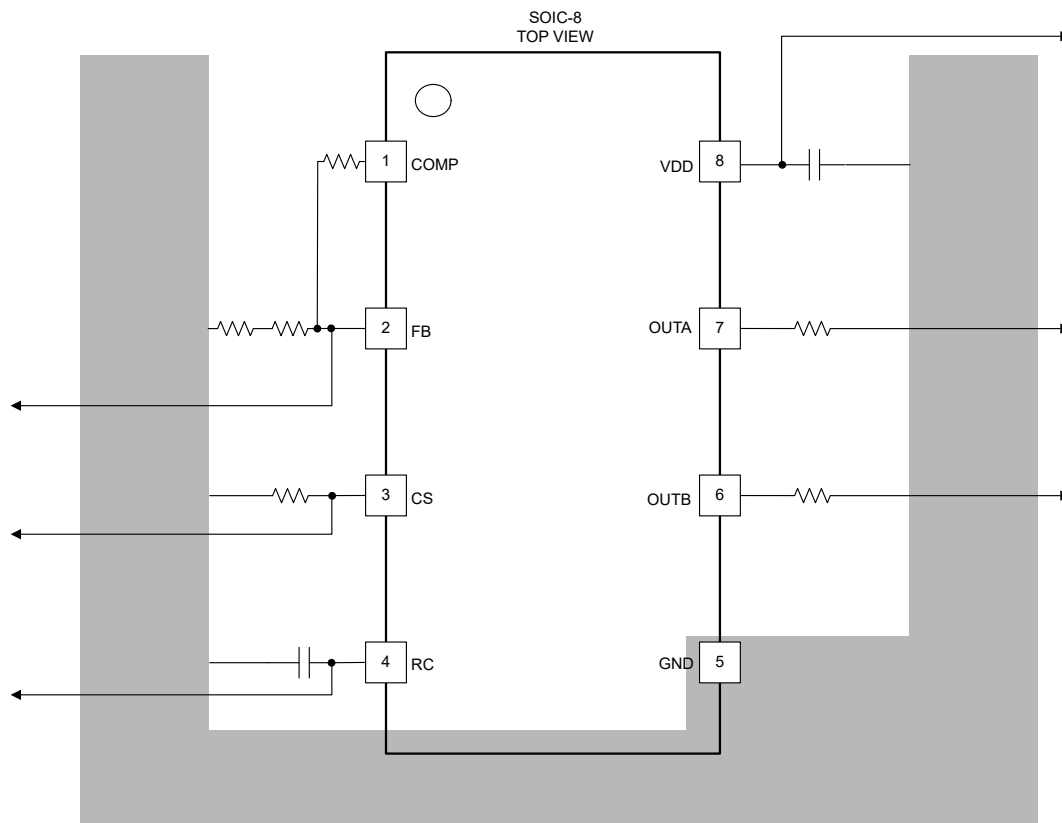


図 8-4. 推奨レイアウト

9 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

9.1 ドキュメントのサポート

9.1.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、[電源制御製品 データブック](#)
- テキサス インスツルメンツ、[半導体および IC パッケージの熱評価基準アプリケーション ノート](#)

9.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

9.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

9.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

9.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

9.6 用語集

[テキサス・インスツルメンツ用語集](#) この用語集には、用語や略語の一覧および定義が記載されています。

10 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (April 2013) to Revision C (August 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 「特長」セクションを更新	1
• 「アプリケーション」セクションを追加	1
• 説明から注文情報を削除.....	1
• 簡略化した代表的アプリケーション図を更新.....	1
• 以下のように変更: 注文情報表宛先: デバイス比較表	3
• 「ピン構成および機能」セクションを更新.....	4
• 絶対最大定格表を追加.....	6

• ESD 定格セクションを追加.....	6
• 推奨動作条件セクションを追加.....	6
• 熱に関する情報のセクションを追加.....	6
• 電気的特性の表を更新.....	7
• 詳細説明セクションを追加.....	10
• 概要セクションを追加.....	10
• 機能ブロック図から UDG-00097 のテキストを削除.....	10
• 機能ブロック図を詳細説明セクションに移動.....	10
• 発振器のブロック図を詳細説明セクションに移動.....	10
• 発振器のブロック図から UDG-00095 のテキストを削除.....	10
• デバイスの機能モードセクションを更新.....	12
• 「アプリケーション情報」セクションを更新.....	14
• アプリケーション情報をアプリケーションと実装セクションに移動.....	14
• 代表的特性セクションを追加.....	14
• 代表的なアプリケーション図から UDG-00096 のテキストを削除.....	14
• 設計要件セクションを追加.....	15
• 詳細な設計手順セクションを追加.....	15
• アプリケーション曲線セクションを追加.....	15
• 「電源に関する推奨事項」セクションを追加.....	15
• 「レイアウト」セクションを追加.....	16

11 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC2808AQDR-1EP	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	Call TI Nipdau	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-1EP
UCC2808AQDR-1EP.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-1EP
UCC2808AQDR-2EP	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	Call TI Nipdau	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-2EP
UCC2808AQDR-2EP.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-2EP
V62/04642-01XE	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-1EP
V62/04642-02XE	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 125	UCC2808 A-2EP

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC2808AQDR-1EP	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC2808AQDR-2EP	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC2808AQDR-1EP	SOIC	D	8	2500	353.0	353.0	32.0
UCC2808AQDR-2EP	SOIC	D	8	2500	353.0	353.0	32.0

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月