



静電気放電対策

静電気放電はわずかな性能の低下から完全なデバイスの故障に至るまで、様々な損傷を与えます。すべての集積回路は、適切なESD保護方法を用いて、取扱いと保存を行うようにして下さい。高精度の集積回路は、損傷に対して敏感であり、極めてわずかなパラメータの変化により、デバイスに規定された仕様に適合しなくなる場合があります。

ABSOLUTE MAXIMUM RATINGS

特に記述のない限り、動作温度⁽¹⁾

			UNIT
Line input voltage range, V_{IN}		120	V
Supply voltage range, V_{DD}	($I_{DD} < 10\text{mA}$)	15	V
Analog inputs	FB, CS	-0.3 to ($V_{REF} + 0.3$) not to exceed 6	V
Output source current (peak), I_{O_SOURCE}	OUT, AUX	2.5	A
Output sink current (peak), I_{O_SINK}		-2.5	
Operating junction temperature range, T_J		-55 to 150	°C
Storage temperature, T_{stg}		-65 to 150	
ESD rating	Human body model, (HBM)	1500	V
	ESD rating Change device model (CDM)	1500	
Lead temperature, T_{sol} , 1.6 mm (1/16 inch) from case for 10 seconds		300	°C

(1) 絶対最大定格以上のストレスは、製品に恒久的・致命的なダメージを製品に与えることがあります。これはストレスの定格のみについて示してあり、このデータシートの「推奨動作条件」に示された値を越える状態での本製品の機能動作を意味するものではありません。絶対最大定格の状態に長時間置くことは、本製品の信頼性に影響を与えることがあります。全ての電圧はGNDを基準としています。電流の極性で正は指定の端子に流入する方向、負は流出する方向を表しています。

RECOMMENDED OPERATING CONDITIONS

	MIN	NOM	MAX	UNIT
Line input voltage, V_{IN}			110	V
Supply voltage, V_{DD}	8.5	12.0	14.5	V
Supply bypass capacitance	1			μF
Timing resistance, R_T (for 250-kHz operation)		75		$\text{k}\Omega$
Operating junction temperature, T_J	-40		105	°C
Reference bypass capacitance, C_{REF}	0.1		105	μF

ORDERING INFORMATION

T_A	APPLICATION	AUX OUTPUT POLARITY	CS THRESHOLD (INCLUDES SLOPE COMPENSATION)	110-V START-UP CIRCUIT	PART NUMBERS	
					SOIC-16 (D)	TSSOP-16 (PW)
-40°C to 105°C	DC-DC	P-Channel	0.75 V	Yes	UCC2891D	UCC2891PW
	DC-DC/Sec. Side		1.27 V	No	UCC2892D	UCC2892PW
	DC-DC	N-Channel	0.75 V	Yes	UCC2893D	UCC2893PW
	Off-Line		1.27 V	No	UCC2894D	UCC2894PW

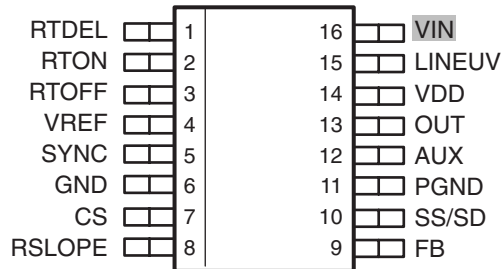
†D及びPWパッケージはテープ/リールで供給され、型番にRを付けてください(例、UCC2891DR)。リール当たりの数量はDパッケージが2500個、PWパッケージは2000個です。チューブ当たりの数量はDパッケージが40個、PWパッケージは90個です。

THERMAL RESISTANCE INFORMATION

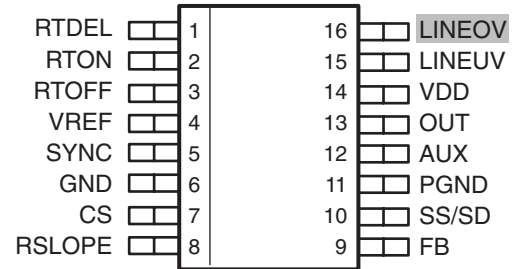
PACKAGE	THERMAL RESISTANCE		UNITS
SOIC-16 (D)	θ_{jc}	36.9 to 38.4	°C/W
	θ_{ja} (0 LFM)	73.1 to 111.6	
TSSOP-16 (PW)	θ_{jc}	33.6 to 35.0	°C/W
	θ_{ja} (0 LFM)	108.4 to 147.0	

PIN ASSIGNMENTS

UCC2891 AND UCC2893
D and PW PACKAGES
(TOP VIEW)



UCC2892 AND UCC2894
D AND PW PACKAGE
(TOP VIEW)



ELECTRICAL CHARACTERISTICS

$V_{DD} = 12\text{ V}^{(1)}$, 1- μF capacitor from V_{DD} to GND, 0.01- μF capacitor from VREF to GND, $R_{T(on)} = R_{T(off)} = 75\text{ k}\Omega$, $R_{DEL} = 10\text{ k}\Omega$, $R_{SLOPE} = 50\text{ k}\Omega$, $-40\text{ }^\circ\text{C} \leq T_A = T_J \leq 105\text{ }^\circ\text{C}$ (unless otherwise noted)

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
OVERALL					
V_{DD} Supply voltage range				14.5	V
$I_{STARTUP}$ Start-up current	$V_{DD} < V_{UVLO}$ start threshold + 0.3V; for UCC2892 and UCC2894		300	500	μA
I_{DD} Operating supply current ⁽¹⁾⁽²⁾	$V_{FB} = 0\text{ V}$, $V_{CS} = 0\text{ V}$, Outputs not switching		2	3	mA
HIGH-VOLTAGE BIAS SECTION (UCC2891, UCC2893)					
V_{HV} line voltage		110			V
Current rating ⁽³⁾		10			mA
UNDERVOLTAGE LOCKOUT					
Start threshold voltage ⁽¹⁾		12.5	13.0	13.5	
Minimum operating voltage after start		7.5	8.0	8.5	V
Hysteresis		4.5	5.0	5.5	
LINE MONITOR					
V_{LINEUV} Line-on voltage ⁽³⁾		1.243	1.268	1.293	V
$I_{LINEHYS}$ Line hysteresis		11.8	12.5	13.2	μA
SOFT-START					
I_{SS_CH} Charge current	$V_{RT(on)} = 2.5\text{ V} / R_{T(on)}$	I_{RTON} -30%	I_{RTON}	I_{RTON} +30%	mA
I_{SS_DSH} Discharge current	$V_{RT(on)} = 2.5\text{ V} / R_{T(on)}$	I_{RTON} -30%	I_{RTON}	I_{RTON} +30%	mA
$V_{SS/SD}$ Discharge/shutdown threshold voltage		0.4	0.5	0.6	V

(1) V_{DD} は12Vに設定する前にスタート・スレッシュホールド電圧より上に設定してください。

(2) 外付け発振器回路の電流は含みません。

(3) 設計で保証されており、テストは行われていません。

ELECTRICAL CHARACTERISTICS (continued)

$V_{DD} = 12\text{ V}^{(1)}$, 1- μF capacitor from VDD to GND, 0.01- μF capacitor from VREF to GND, $R_{T(\text{on})} = R_{T(\text{off})} = 75\text{ k}\Omega$, $R_{\text{DEL}} = 10\text{ k}\Omega$, $R_{\text{SLOPE}} = 50\text{ k}\Omega$, $-40\text{ }^\circ\text{C} \leq T_A = T_J \leq 105\text{ }^\circ\text{C}$ (unless otherwise noted)

PARAMETER		TEST CONDITIONS MIN	TYP	MAX	UNIT	
Voltage Reference						
V_{REF}	Reference voltage	$T_J = 25\text{ }^\circ\text{C}$	4.85	5.00	5.15	V
		$0\text{ A} < I_{\text{REF}} < 5\text{ mA}$, over temperature	4.75	5.00	5.25	
I_{SC}	Short circuit current	REF = 0 V, $T_J = 25\text{ }^\circ\text{C}$	-20	-11	-8	mA
INTERNAL SLOPE COMPENSATION						
m	Slope ⁽³⁾	FB = High	-10%	$\frac{R_{\text{CS}}}{R_{\text{SLOPE}}}$	+10%	
OSCILLATOR						
f_{OSC}	Oscillator frequency	$T_J = 25\text{ }^\circ\text{C}$	237	250	263	kHz
	Total variation ⁽³⁾	Line, Temperature	225	270	600	
$V_{\text{P-P}}$	Oscillator amplitude (peak-to-peak) ⁽³⁾			2		
						V
SYNCHRONIZATION						
V_{SYNCH}	SYNC threshold voltage			2.3		V
t_{DEL}	SYNC-to-output delay			50		ns
PWM						
	Maximum duty cycle		67%	70%	73%	
	Minimum duty cycle				0%	
	PWM offset	CS = 0 V		0.5		V
CURRENT SENSE						
V_{LVL}	Current sense level shift voltage		0.45	0.50	0.55	V
$V_{\text{ERR(max)}}$	Maximum voltage error (clamped) ⁽³⁾		4.8	5.0	5.2	
V_{CS}	Current sense threshold	UCC2891 UCC2893	0.71	0.75	0.79	
V_{CS}	Current sense threshold	UCC2892 UCC2894	1.23	1.27	1.31	

(1)VDDは12Vに設定する前にスタート・スレッシュホールド電圧より上に設定してください。

(2)外付け発振器回路の電流は含みません。

(3)設計で保証されており、テストは行われていません。

ELECTRICAL CHARACTERISTICS (continued)

$V_{DD} = 12\text{ V}^{(1)}$, 1- μF capacitor from VDD to GND, 0.01- μF capacitor from VREF to GND, $R_{T(\text{on})} = R_{T(\text{off})} = 75\text{ k}\Omega$, $R_{\text{DEL}} = 10\text{ k}\Omega$, $R_{\text{SLOPE}} = 50\text{ k}\Omega$, $-40\text{ }^\circ\text{C} \leq T_A = T_J \leq 105\text{ }^\circ\text{C}$ (unless otherwise noted)

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
OUTPUT (OUT AND AUX)						
t_R	Rise time	$C_{\text{LOAD}} = 2\text{ nF}$	10	19	28	ns
t_F	Fall time	$C_{\text{LOAD}} = 2\text{ nF}$	5	14	23	
t_{DEL}	Delay time (AUX to OUT) ⁽³⁾	$C_{\text{LOAD}} = 2\text{ nF}$, $R_{\text{DEL}} = 10\text{ k}\Omega$	130	160	190	
t_{DEL}	Delay time (OUT to AUX) ⁽³⁾	$C_{\text{LOAD}} = 2\text{ nF}$, $R_{\text{DEL}} = 10\text{ k}\Omega$		180		
$I_{\text{OUT}(\text{src})}$	Output source current ⁽³⁾			-2		A
$I_{\text{OUT}(\text{sink})}$	Output sink current ⁽³⁾			2		A
$V_{\text{OUT}(\text{low})}$	Low-level output voltage	$I_{\text{OUT}} = 150\text{ mA}$		0.4		V
$V_{\text{OUT}(\text{high})}$	High-level output voltage	$I_{\text{OUT}} = -150\text{ mA}$		0.9		V

(3)設計で保証されており、テストは行われていません。

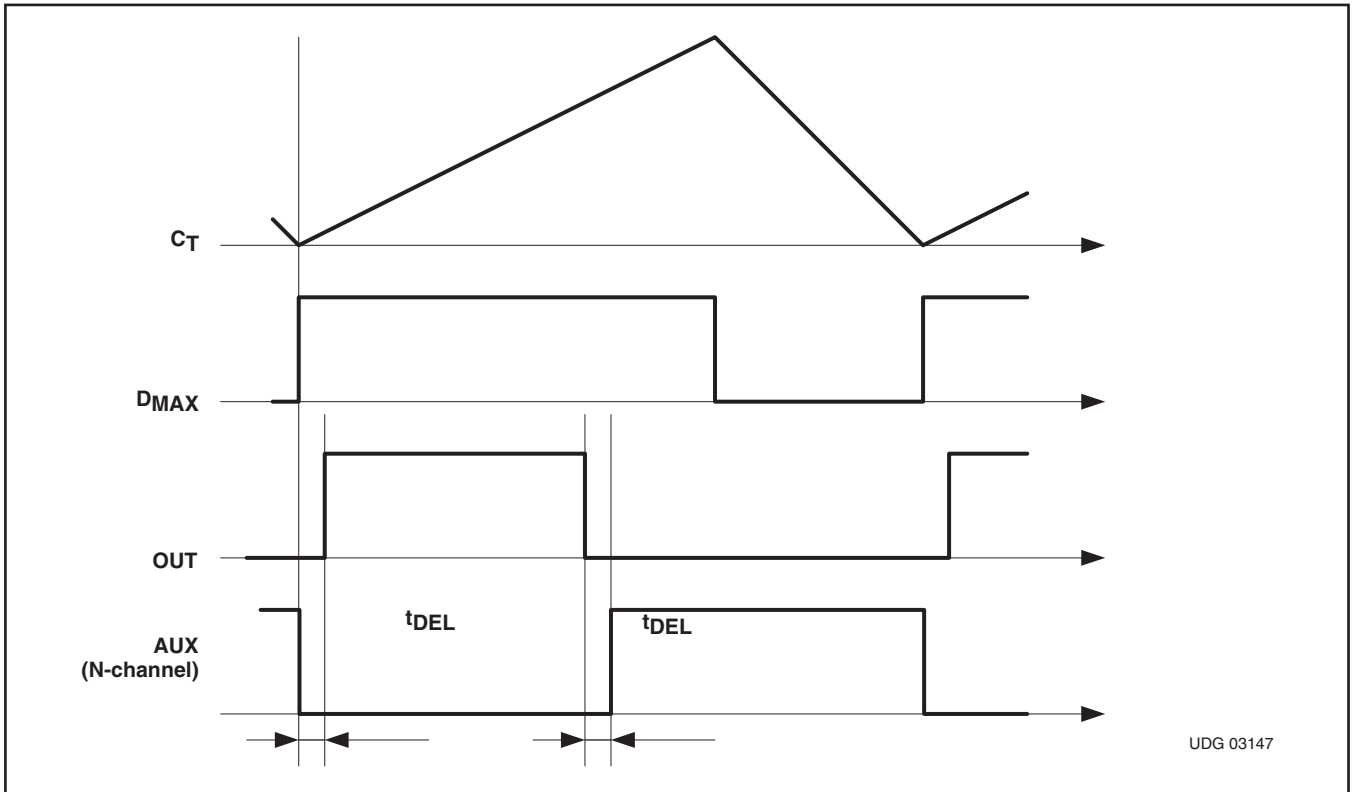
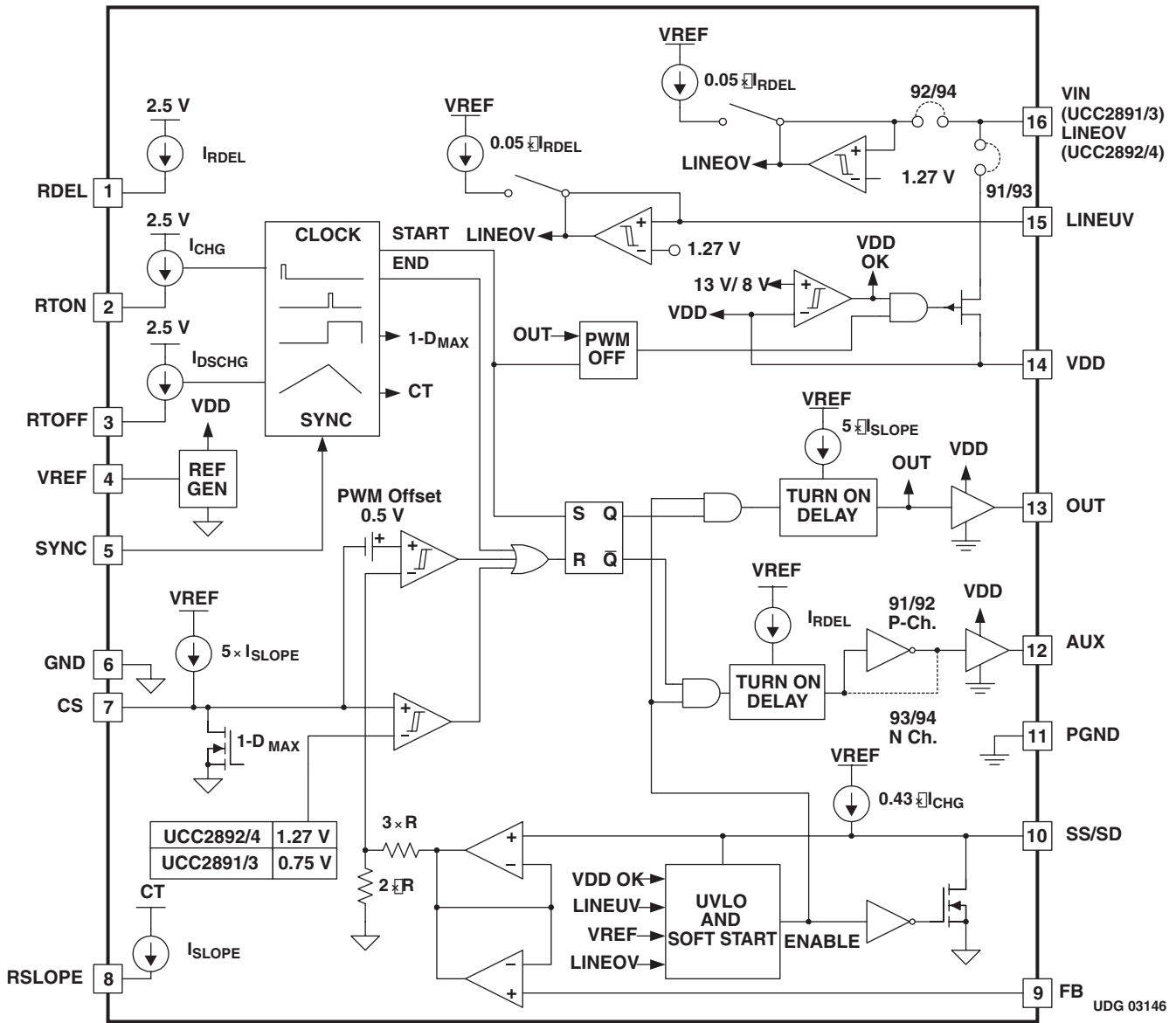


図 1. Output Timing Diagram

FUNCTIONAL BLOCK DIAGRAM



TERMINAL FUNCTIONS

NAME	TERMINAL		I/O	DESCRIPTION
	UCC2891 UCC2893	UCC2892 UCC2894		
AUX	12	12	O	この出力はメインのPWMスイッチング回路がオフの期間にオン動作になる補助MOSFETを駆動します。AUXピンはターンオン時2Aのソース電流、ターンオフ時2Aのシンク電流で助直接補スイッチを駆動することができます。
CS	7	7	I	このピンは電流モード・コントロール及び電流制限機能に利用されるピーク電流を検出するのに使用され電流検出端子です。この帰還信号により デバイスはパルス・バイ・パルスでの電流制限を行ないます。端子のピーク信号電位は、UCC2891とUCC2893で0.75V、UCC2892とUCC2894では1.27Vです。
FB	9	9	I	このピンは外付けフォトカプラまたは誤差増幅器からの誤差信号を制御回路に取り込むのに使用され帰還信号入力です。多くの場合、FB端子からVREFに抵抗が挿入され、また、システムの安定のため配慮されたレイアウトで光カプラ等を利用して帰還信号を入力します。
GND	6	6	-	このピンは回路の基本となるアナログ・グラウンドです。このピンはデバイス側でPGNDに直接接続してください。
LINEOV	-	16	I	ライン過電圧検出端子です
LINEUV	15	15	I	ライン低電圧検出端子。このピンは入力電圧または他のパラメータを監視することで電位が安定になった領域で確実にパワー・コンバータ段を停止/動作にするのに利用できます。回路が初め起動する または、停止状態から再起動する場合、1.27Vのスレッシュホールド電圧を越えた時LINEUVの入力電位により出力は動作状態になります。回路が動作状態になった後は、同じスレッシュホールド電圧に達した時にLINEUVの立下り信号で出力は停止状態になります。この2つの電位間のヒステリシス電圧は内部の電流源を使用して設定されます。
OUT	13	13	O	この出力ピンはアクティブ・クランプ方式のメインPWMスイッチング素子のMOSFETを駆動します。このピンはターンオン時2Aのソース電流及びターンオフ時2Aのシンク電流でNチャネルのデバイスを直接駆動することができます。出力からスイッチング・デバイスへの電流パスはできるだけ短くし、ごく小さなループ面積で囲むなど 配慮してください。
PGND	11	11	-	パワーグラウンド端子。PGNDは高電流の出力ドライバであるOUTとAUX用のGNDとして利用します。
RSLOPE	8	8	I	このピンからGNDに接続する抵抗により内部電流源が設定され、電流モード・コントロール回路用スロー補償ランプを設定します。
RTDEL	1	1	I	このピンからGNDに接続する抵抗により、アクティブ・クランプ方式のパワー・コンバータの共振遷移が行われるよう2つのゲート駆動出力のターンオン遅延が設定されます。
RTOFF	3	3	I	このピンからGNDに接続する抵抗により、内部のタイミング・コンデンサを放電する放電電流を設定します。
RTON	2	2	I	このピンからGNDに接続する抵抗により充電電流が設定され、内部のタイミング・コンデンサが充電されます。
SS/SD	10	10	I	SS/SDピンからグラウンドへ接続されたコンデンサによりソフトスタート期間を設定します。異常状態時にはこのコンデンサは放電されます。
SYNC	5	5	I	SYNCピンは外部同期用端子です。同期機能はユーザーが設定可能な最大デューティ・サイクル(RTONとRTOFFで設定)と 外部素子との 同期に役立つマスタースレーブに利用できます。
VDD	14	14	I	このピンはデバイスのパワー系電源です。VDDからPGNDへ最小でも0.1nF以上のコンデンサを直接接続してください。
VIN	16	-	I	このピンはデバイスのコントローラ系電源です。UCC2891とUCC2893ではこのピンは直接入力電源に接続します。デバイス内部で高電圧の起動回路がコントローラに起動電流を供給するために用いられます。
VREF	4	4	O	このピンは5Vの基準電圧です。最大5mAの外部負荷に使用できます。この基準電圧は内部ロジックに電源を供給するため、配慮されたレイアウトでコンデンサをAGNDにバイパスしてください。

詳細ピン機能

RDEL(ピン1)

このピンは内部で約2.5VのDC源に接続されています。このピンからGND(6ピン)に抵抗(RDEL)を接続するとUCC2891コントローラの2つのゲート駆動信号のターンオン遅延時間が設定されます。遅延時間は、OUT(13ピン)のターンオフとAUX(14ピン)のターンオンの間、及びOUT(13ピン)のターンオンとAUX(14ピン)のターンオフの間の両スイッチング遷移とも同じです。遅延時間は以下のように決まります。

$$t_{DEL} = 1.1 \times R_{DEL} \times 10^{-11} \quad (1)$$

遅延時間を正しく選択するにはアクティブ・クランプ方式のパワー・コンバータの設計について記述されている各種参考資料を参照してください。

RTON(ピン2)

このピンは内部で約2.5VのDC源に接続されています。このピンからGND(6ピン)に抵抗(RON)を接続すると内部のタイミング・コンデンサの充電電流が設定されます。RTONピンはRTOFFピン(3ピン)とともにUCC2891ファミリーの動作周波数と最大動作デューティ・サイクルを設定するのに使用されます。

RTOFF(ピン3)

このピンは内部で約2.5VのDC源に接続されています。このピンからGND(6ピン)に抵抗(ROFF)を接続することにより内部のタイミング・コンデンサの放電電流が設定されます。RTONピンとRTOFFピンは以下の式に従ってスイッチング周期(T_{SW})及び最大動作デューティ・サイクル(D_{MAX})を設定するのに使用されます。

$$t_{ON} = 37.33 \times 10^{-12} \times R_{ON} \quad (2)$$

$$t_{OFF} = 16 \times 10^{-12} \times R_{OFF} \quad (3)$$

$$T_{SW} = t_{ON} + t_{OFF} \quad (4)$$

$$D_{MAX} = \frac{t_{ON}}{T_{SW}} \quad (5)$$

VREF(ピン4)

コントローラ内部の5Vのバイアス電位はこのピンに接続されています。内部のバイアス回路にはノイズフィルタ及び回路を補償するためセラミック・バイパス・コンデンサ(C_{VREF})をこのピンからGND(6ピン)に接続してください。推奨する C_{VREF} の値は0.22 μ Fです。バイパス・コンデンサの最小値はバイアス回路の安定性への配慮から0.022 μ Fに制限されています。

VREFピンは内部で電流制限されており、外部回路へは約5mAを供給できます。5Vのバイアスは低電圧ロックアウト(UVLO)回路によりUCC289xコントローラの動作がイネーブル

になった場合のみ使用可能です。

低電圧ロックアウト(UVLO)回路の詳細な機能説明についてはこのデータシートの機能説明の項を参照してください。

SYNC(ピン5)

このピンは外部クロック信号の入力でUCC289xコントローラ・ファミリーの内部発振器に同期させるのに使用することができます。この同期周波数は設定された発振器の自励周波数より高く設定してください。 $(T_{SYNC} < T_{SW})$ 。同期信号の許容最小パルス幅は約50ns(正論理)で、 $(1-D_{MAX}) \times T_{SYNC}$ より短くなるように配慮して設定してください。但し、 D_{MAX} は R_{ON} と R_{OFF} により設定されます。同期信号のパルス幅がこの境界内にあると、最大動作デューティ比は R_{ON} と R_{OFF} の比で定義され、 D_{MAX} は自励及び同期動作モードの場合と同一です。一方、同期信号のパルス幅が $(1-D_{MAX}) \times T_{SYNC}$ を越えると、最大動作デューティ比は同期パルス幅で定義されます。

UCC2891ファミリーの同期に関する詳細については、このデータシートの機能説明の項を参照してください。

GND(ピン6)

このピンはUCC2891ファミリー内部の全信号・制御系/設定回路用のGND電位を供給します。

CS(ピン7)

このピンはUCC2891コントローラ・ファミリーのPWMコンパレータ及び電流制限コンパレータへ直接入力されています。CSピンは電流検出抵抗(R_{CS})を接続して信号を検出します。ボード上のスロープ補償回路を正しく動作させ、また、CSピンに接続されている内部の放電トランジスタを保護するため、電流検出抵抗とCSピン間に状況に応じて相応なフィルタが必要にある場合もあります。

スロープ補償はCSピンから流れ出る電流を直線的に増加させることにより外付けフィルタの R_F 端で行われます。スロープ補償電流はコンバータのメイン・パワー・スイッチ(OUT)のゲート駆動信号がオンである時間でのみ存在します。CSピン内部のプルダウン・トランジスタはタイミング・コンデンサが放電している期間に作動します。この時間間隔は $(1-D_{MAX}) \times T_{SW}$ で、メイン・パワー・スイッチのオフ時間を表しています。

RSLOPE(ピン8)

このピンとGND(6ピン)間に接続される抵抗(R_{SLOPE})により、スロープ補償電流の振幅が設定できます。メインのゲート駆動出力(OUT)のオン時間では、 R_{SLOPE} 端の電圧は内部タイミング・コンデンサの波形を表しています。タイミング・コンデンサが充電されている時、 R_{SLOPE} 端の電圧も上昇し、直線的に増加する電流波形が生成されます。スロープ補償用にCSピンに供給される電流は R_{SLOPE} を流れるこの電流に比例します。

RSLOPEピンにACノイズが存在することにより、RSLOPEピンに接続される外部回路部品の寄生容量及び寄生インダクタンスを慎重に最小限に抑えるよう配慮してください。

内部スロープ補償の設定方法に関する詳細については、このデータシートのセットアップ・ガイドの項を参照してください。

FB(ピン9)

このピンはUCC2891ファミリーのパルス幅変調器のコントロール電圧入力です。制御信号は外付けの誤差増幅器により、コンバータの出力電圧を基準電圧と比較し電圧レギュレーション・ループに補償を用いて生成されます。絶縁型の構成の場合には通常誤差増幅器は絶縁型コンバータの二次側に置かれ、その出力電圧は光カプラ等により絶縁境界を越えて送られます。従って、FBピンは光カプラ等で駆動されます。また、フィードバック回路の一環としてVREFピン(4ピン)へプルアップ抵抗を接続することも安定な動作を確保するために必要です。

コントロール電圧は内部でバッファされ、電流検出回路の信号レベルと互換性がとれるよう分圧回路を経てPWMコンパレータへ接続されています。FBピンの入力電圧範囲は約1.25V~4.5Vです。コントロール電圧が1.25Vのスレッシュホールド電圧より低い場合はデューティ・サイクルがゼロになり(パルス・スキップ)、一方、4.5Vより高いと最大デューティ・サイクル(DMAX)動作となります。

SS/SD(ピン10)

このピンとGNDピン(6ピン)間にコンデンサ(C_{SS})を接続することによりパワー・コンバータのソフトスタート時間が設定されます。ソフトスタート・コンデンサは2ピンに接続されているRON抵抗で設定される高精度な内部電流源により充電されます。ソフトスタート電流は以下の式で決まります。

$$I_{SS} = \frac{2.5V}{R_{ON}} \times 0.43 \quad (6)$$

このDC電流はC_{SS}を0Vから約5Vに充電します。UCC2891コントローラ・ファミリー内部で、ソフトスタート・コンデンサの電圧はバッファされ、FBピン(9ピン)のコントロール電圧とOR(論理和)処理されます。この2つの電圧のうちの低い方がFBピンの項で記載されている分圧器を経てコントローラのPWMに作用します。SSピンの有効電圧範囲はFBピンのコントロール範囲と同等の約1.25V~4.5Vです。

PGND(ピン11)

このピンはUCC2891ファミリー内部の全てのパワー系回路へのGNDピンです。システム内の高電流部は2つのゲート・ドライバとVREF(4ピン)を除く多種バイアス接続から成っています。PGND(11ピン)とGND(6ピン)は内部で接続されていますが、この2つのグラウンド・ピン間を外部で低インピーダンス接続することも必要です。低電流の構成部品(R_{DEL}, R_{ON}, R_{OFF},

CVREF, C_F, RSLOPE, C_{SS}、フィードバック回路の光カプラのエミッタ)用に別々にグラウンド・プレーンを形成することを推奨します。この個々のグラウンド・プレーン(GND)はパワー・コンバータのグラウンド(PGND)の残りの部分で一点接続しなければならず、これはコントローラの6ピンと11ピン間で接続してください。

AUX(ピン12)

このピンはパワー段のアクティブ・クランプ動作を実行する補助スイッチ用のゲート駆動出力です。UCC2891とUCC2892の補助出力(AUX)はクランプ・スイッチとしてのPチャネル・デバイスを駆動するため、アクティブ“L”レベル動作(出力が“L”レベルの時スイッチがオン)が必要となります。UCC2893及びUCC2894コントローラはNチャネルの補助スイッチ用に最適化されているため、アクティブ“H”レベルの駆動信号を使用します。

OUT(ピン13)

このピンは高速・高電流の出力ピンで外付けのNチャネルMOSFETを駆動します。UCC2891ファミリーの各コントローラはコンバータのメイン・スイッチにはアクティブ“H”レベルの駆動信号を使用します。

これら出力(AUX, OUT)の高速性及び大駆動電流能力により、これらのピンに接続される外付け回路部品の寄生インダクタンスは最小限に抑えるように配慮注意してください。

VDD(ピン14)

VDD電位は、内部の高電流ゲート・ドライバ、5Vバイアス・レギュレータ、低電圧ロックアウト回路部用の主要なバイアスです。バイアス電位上のスイッチング・ノイズを低減するためには、高品質のセラミック・コンデンサ(C_{HF})を十分なフィルタを施すようVDDピンとPGND(11ピン)間に近づけて置く配置してください。推奨するC_{HF}の値は1μFですが、この値はパワー段に使用される外付けMOSFETトランジスタの特性に影響され前後することがあります。低インピーダンス、高周波フィルタに加え、コントローラのバイアス電位にはC_{HF}に並列に接続される大きな値のエネルギー保存用コンデンサ(C_{BIAS})が必要です。このエネルギー保存用コンデンサは起動時UCC2891ファミリーを動作させるため(ゲート駆動のパワー要件を含む)ホールドアップ時間を供給します。定常状態動作時は、コントローラにはパワー・トランス外のブートストラップから、または補助バイアス電源より電源を供給。補助バイアス電源が独立している場合、エネルギーの保存はバイアス電源の出力容量により行われます。

LINEUV(ピン15)

この入力を入力電圧を監視し、UCC2891ファミリーでコントロールされる電源に対しユーザーがヒステリシス電位を設定して正確な低電圧ロックアウト機能を行います。UCC2891ファミリーのユニークな性質とはこれらの機能や特性を犠牲にすることなしに わずか1つの端子で実現できることです。電源の入力電圧は外付けの分割抵抗(R_{IN1} , R_{IN2})により低電圧ロックアウトのコンパレータのスレッシュホールド電圧である高精度1.27Vに調整されます。ライン・モニタの入力スレッシュホールドを越えると、内部の電流源がLINEUVピンに接続されます。電流発生器はコントローラの1ピンに接続されている抵抗RDELにより設定されます。この電流レベルは以下の式で求められます。

$$I_{HYST} = \frac{2.5V}{R_{DEL}} \times 0.05 \quad (7)$$

この電流は入力分割抵抗の R_{IN2} を流れるため、低電圧ロックアウトのヒステリシスは I_{HYST} と R_{IN2} の関数であり、よってライン・モニタ回路のヒステリシスを正確に設定することができます。

ライン・モニタ機能の設定方法に関する詳細については、このデータシートのセットアップ・ガイドの項を参照してください。

VIN(ピン16 – UCC2891/UCC2893のみ)

UCC2891及びUCC2893コントローラは、入力電圧が起動トランジスタの最大定格110Vを越えないアプリケーションにおいてデバイスに入力源から直接動作を開始できるように、高電圧でPチャンネルJFETの起動回路を内蔵しています。このアプリケーションでは、VINピンは入力源に直接接続することができます。内部のJFET起動トランジスタはVDD(14ピン)とPGND(11ピン)間に接続されるエネルギー保存用コンデンサ(C_{BIAS})に約15mAの充電電流を供給します。起動回路はVDDピンの電圧がコントローラのターンオン用低電圧ロックアウトのスレッシュホールドである約13.5Vを越えると直ちにオフになります。また、内蔵のJFETはゲート・ドライバが過度の消費電力やデバイスを流れる過度の電流から保護するためスイッチングを行っている時は常に停止状態になっています。

UCC2891ファミリーのバイアスに関する詳細については、このデータシートのセットアップ・ガイド及び追加アプリケーション情報の項を参照してください。

LINEOV(ピン16 – UCC2892/UCC2894のみ)

UCC2892及びUCC2894コントローラでは、高電圧の起動デバイスは内蔵していませんので、16ピンは別の機能として利用します。この端子は入力源を監視し、コントローラにより制御される電源に対しユーザーが正確な過電圧保護をヒステリシスを設定し調整できます。過電圧保護機能回路の動作は低電圧ロックアウト用に入力電源電位を監視するのに使用される技法と同一です。このことにより、わずか1つの端子を使用するだけで正確なスレッシュホールド及びヒステリシスの設定が実現します。電源の入力電圧は外付けの分割抵抗(R_{IN3} , R_{IN4})により過電圧保護コンパレータのスレッシュホールド電圧である高精度1.27Vに調整されます。ライン・モニタの入力スレッシュホールドを越えると、内部の電流源がLINEOVピンに接続されます。電流発生器はコントローラの1ピンに接続されている抵抗RDELにより設定されます。この電流レベルは以下の式で求められます。

$$I_{HYST} = \frac{2.5V}{R_{DEL}} \times 0.05 \quad (8)$$

この電流は入力分割抵抗の R_{IN4} を流れるため、過電圧保護のヒステリシスは I_{HYST} と R_{IN4} の関数であり、よってライン・モニタ回路のヒステリシスを正確に設定することができます。

過電圧保護の設定方法に関する詳細については、このデータシートのセットアップ・ガイドの項を参照してください。

機能説明

JFETコントロールとUVLO

UCC2891及びUCC2893コントローラは高電圧のJFET起動回路を備えています。アクティブ・クランプ方式のコンバータの2つのパワー・スイッチのゲート駆動電力損失も含んだコントロール回路の定常状態時の消費電力は、デバイスの電流能力及び熱能力を越えてしまいます。従って、内蔵のJFETは、コントロール回路の初期の起動時及びゲート駆動出力がスイッチングしていないスタンバイ・モード時の電力保持用等にものみ使用を限定されますが、起動回路を内蔵することによりUCC2891/UCC2893は起動抵抗による損失を軽減でき かつ 部品を削減できるため 更なる高効率のセットを構築できます。以下のタイミング図でJFET起動回路の動作を説明します。

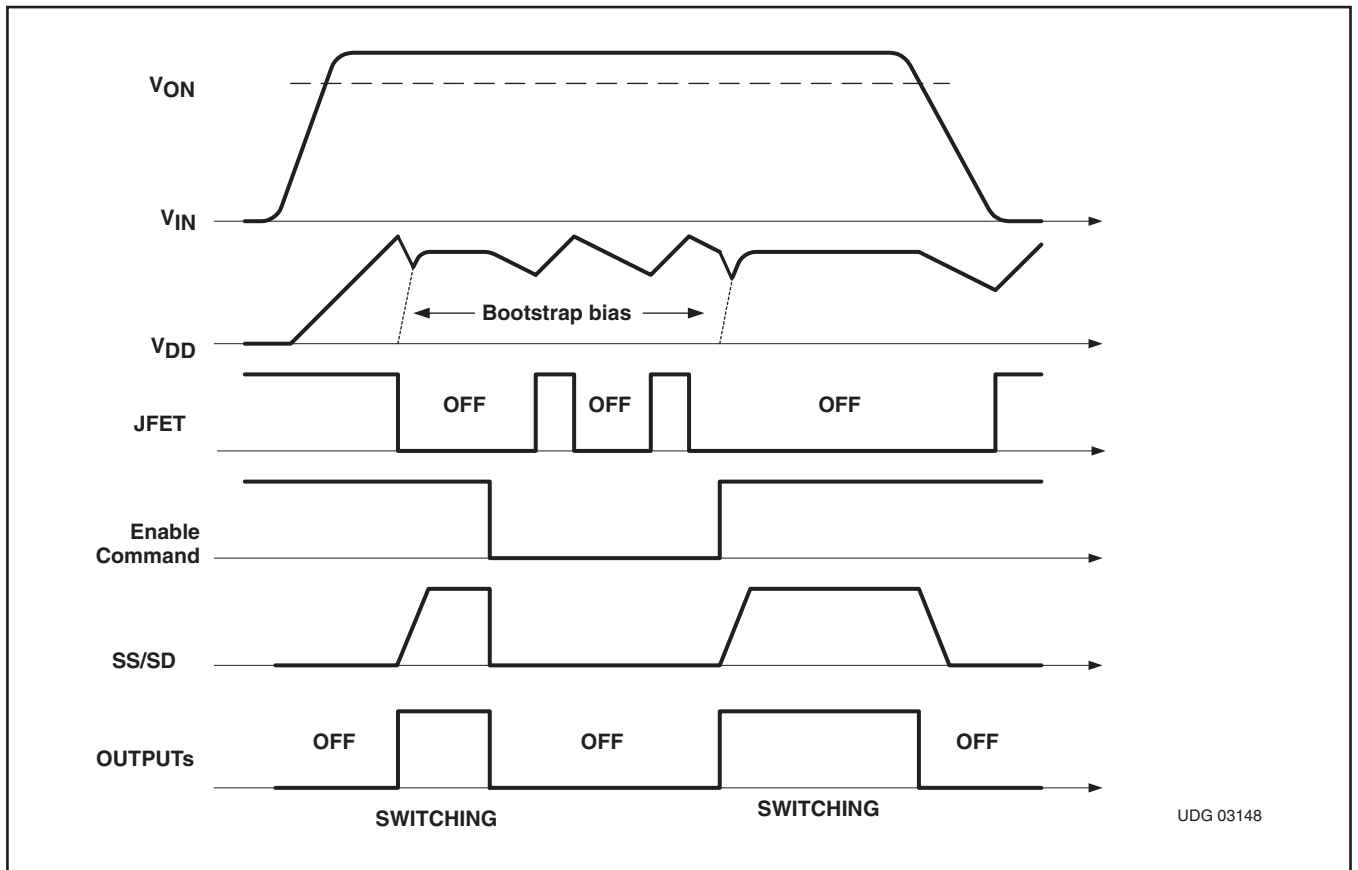


図 2. JFET Control Startup and Shutdown

初期起動時JFETはオンで、VDDピン(14ピン)に接続されている C_{BIAS} 及び C_{HF} コンデンサを充電します。VDDピンは確実に動作が動作状態になる前に適切なバイアスがかかるようデバイスの低電圧ロックアウト回路で監視されています。VDD電圧が約13.5V(UVLOターンオン・スレッシュホールド)になると、UVLO回路はデバイス内部の残りの回路を動作状態にします。その時点でJ内蔵されているFET回路はオフ状態になり、VREF端子(4ピン)に5Vが出力されます。正常動作についてのその他全ての条件が満足しない限りゲート駆動出力にはスイッチング波形は出力されません。その条件は以下のとおりです。

- VREFピンに十分な電圧がある($V_{VREF} > 4.5V$)
- CSピンの電圧は電流制限スレッシュホールドより低い
- コントロール電圧がゼロ・デューティ・サイクルの境界より大きい($V_{FB} > 1.25V$)
- 入力電圧が有効動作範囲内($V_{VON} < V_{VIN} < V_{VOFF}$)にある。
すなわち、ラインの低電圧または過電圧保護が作動していない。

コントローラが動作を開始すると、ブートストラップ巻線に引き継がれるまで C_{BIAS} コンデンサからバイアス・パワーを取り出します。この間、JFETは既にオフになっているためVDD電圧は急速に低下してゆきますが、ブートストラップ電圧はコントロール回路に電源を供給するにはまだ不十分です。起動期間でバイアス電圧がUVLO回路のターンオフ・スレッシュホールドを下回るのを防ぐためCBIASに十分なエネルギーを蓄えておくことが不可欠です。そうでないと、定常状態動作が確立する前に電源は数サイクルの再試行を行います。

正常動作時バイアス電圧はブートストラップ・バイアスの設計に左右されます。UCC289xファミリーにはデータシートで定義されているように最小動作電圧(UVLOターンオフ・スレッシュホールド)と絶対最大動作電圧間に広範囲のバイアス電圧が許容されています(14V)。

電源が外部コマンドに応じてスタンバイにならなければならないアプリケーションでは、コントローラのバイアス電圧はコントロール信号に適切に対処できるよう動作状態を保持しておく必要があります。スタンバイモードでは、スイッチング動作はある期間一時停止しており、ブートストラップ電源はコントローラをバイアスすることができません。代替のパワー源がないと、バイアス電圧は低下し、コントローラは再始動の手順を開始します。この状態を防止するため、ゲート駆動出力がアクティブでない状態のままである限りUCC289xの内蔵JFETはVDDバイアスを動作状態に保持させます。タイミング図に示されているように、JFETはVDD = 10Vでオンになり、C_{BIAS}コンデンサを約13.5Vまで充電します。その時点で、JFETはオフになり、VDDは10Vまで徐々に減少します。その後、この手順を繰り返します。電源が再び動作状態になると、コントローラは十分にバイアスされソフトスタート手順を開始できる状態になります。ゲート駆動パルスが出力されると、JFETはオフになりバイアスはブートストラップ・バイアス発生器から供給されます。

パワー・ダウン時は事情が異なり、VDDバイアス電圧がコントローラ自身のUVLOターンオフ・スレッシュホールド(約8V)より下に下がるまでスイッチング動作を続行します。この時点でUCC289xは完全に停止し、その5Vバイアス・レールをオフにし、JFET回路がオンになりC_{BIAS}コンデンサが再び充電を始める起動状態に戻ります。コンバータの入力電圧が回復した場合、UCC289xはコンバータを再始動させようとし、

ラインの低電圧保護

図3に示されるように、ブートストラップ巻線によりVDD電位が保持されているため 入力パワー源が取り除かれると、スイッチング動作が行なわれないうえに 電源は低電圧保護に従ってオフになります。電源の入力電圧がラインのカットオフ電圧に向かって徐々に減少していく場合においても コンバータの動作はこの低入力電圧を補償することが必要です。最小入力電圧時、デューティ・サイクルは最大値(D_{MAX})に近づきます。この状態の下では、トランスは比較的短時間でリセットされる必要があるためクランプ・コンデンサの両端の電圧はその最大値に近づきます。図3のタイミング図でコンバータがスイッチングを停止する場合にクランプ・コンデンサの電圧は最大レベルであることが示されています。クランプ・コンデンサの唯一の負荷はパワー・トランスであるため、コンバータがオフの時この高電圧が長時間クランプ・コンデンサの両端に残っていることもあり得ます。クランプ・コンデンサの両端に存在しているこの高電圧により、ソフトスタートを行うことは非常に危険です。メイン・スイッチのデューティ・サイクルの幅が狭いと、クランプ・スイッチのオン時間が長いため、ソフトスタート時パワー・トランスが簡単に飽和してしまいます。

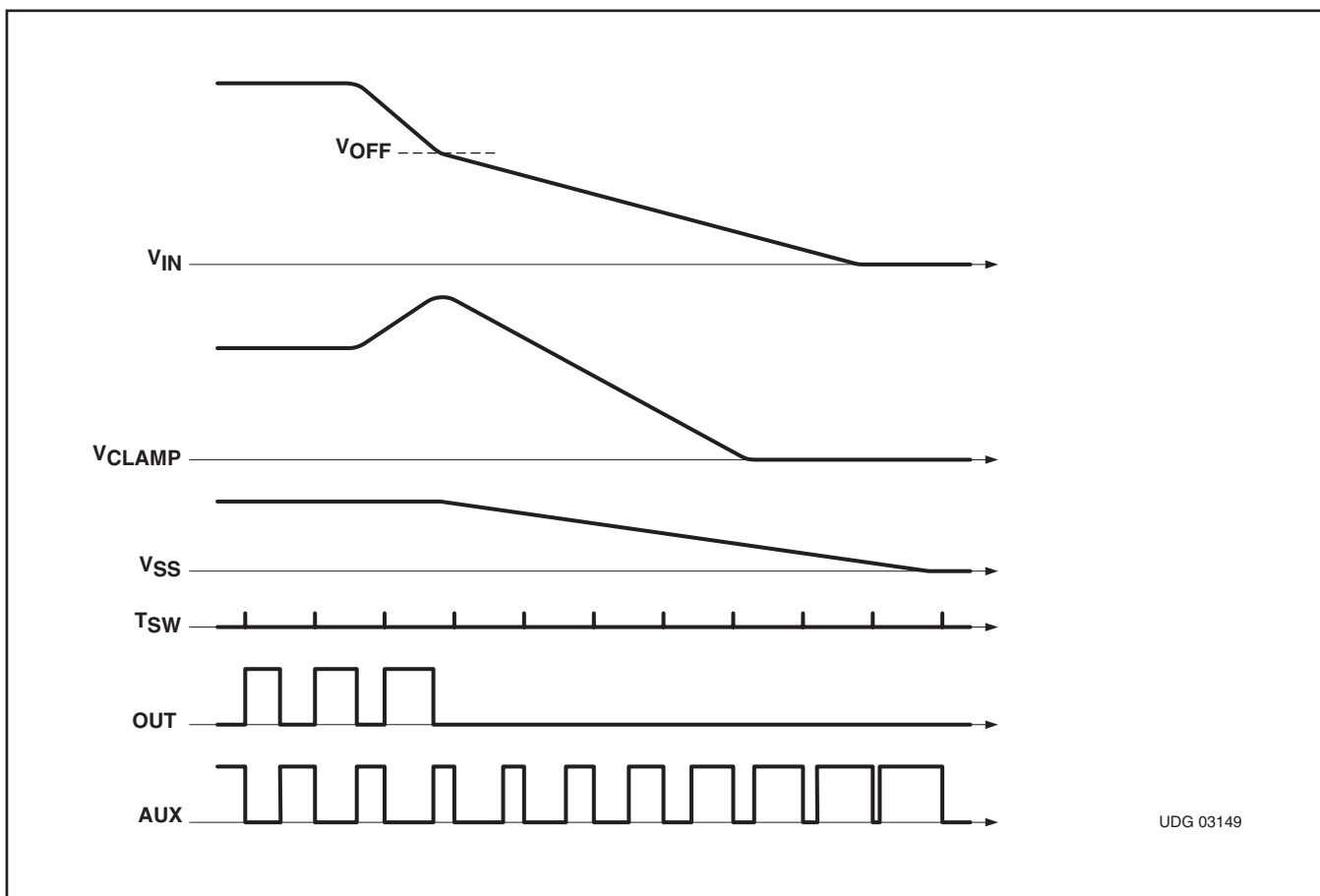


図 3. Line Undervoltage Shutdown Waveforms

この潜在的な危険性を排除するため、UCC289xコントローラはパワー・ダウン時クランプ・コンデンサを安全に放電します。図3のタイミング図に示されているように、低電圧ロックアウト回路がメイン・スイッチ(OUT)へのゲート駆動信号を停止状態にすることでコンバータのパワーの移動を停止させます。AUX出力はソフトスタート・コンデンサ C_{SS} がゆっくりと放電している間スイッチングを続行します。クランプ電圧が長期間トランスの両端に高電圧を印加することなく減少してゆくにつれてAUXのパルス幅は徐々に増加してゆくことに留意してください。タイミング・コンデンサがゆっくりと放電している間、入力電圧が条件を満たす範囲に回復したとしてもコンバータは再起動しません

ラインの過電圧保護

UCC3892及びUCC3894コントローラでラインの過電圧保護が機能すると、ゲート駆動信号は直ちに停止状態になります。同時に、 C_{SS} がゆっくりと放電し始めます。ソフトスタート・コンデンサが放電している間、ゲート駆動信号は停止状態のままです。、 $C_{SS} = 0.5V$ になり、過電圧が電源の入力から存在しなくなると、図4に示されるようにコンバータの通常のソフトスタートにより動作が再開します。

パルス・スキップ

出力負荷電流の過渡時または軽負荷状態では、ほとんどのPWMコントローラでは電力変換の安定を維持するためPWMパルスの一部をスキップすることができる必要があります。クランプ・スイッチがメイン・スイッチを補完するよう動作するアクティブ・クランプの制御方式では、トランスの両端にクランプ電圧が絶えず加わっています。動作条件によってはメイン・トランジスタのスイッチング・サイクルをいくつかスキップすることが必要なため、AUX出力がオンのままであればトランスが飽和する可能性が極めて高くなります。

この問題を解決するため、UCC2891ファミリはコントローラの出力の両方にパルス・スキップ動作を組み込んでいます。上記で分かるように、フィードバック信号によりデューティ比ゼロが要求されたためパルスがメイン出力(OUT)でスキップされる場合、これに対応するAUX出力の出力パルスもまた削除されます。この動作によりパワー・トランスの逆飽和を防止することや、パルス・スキップ動作時クランプ・コンデンサの電圧レベルを保護することができます。

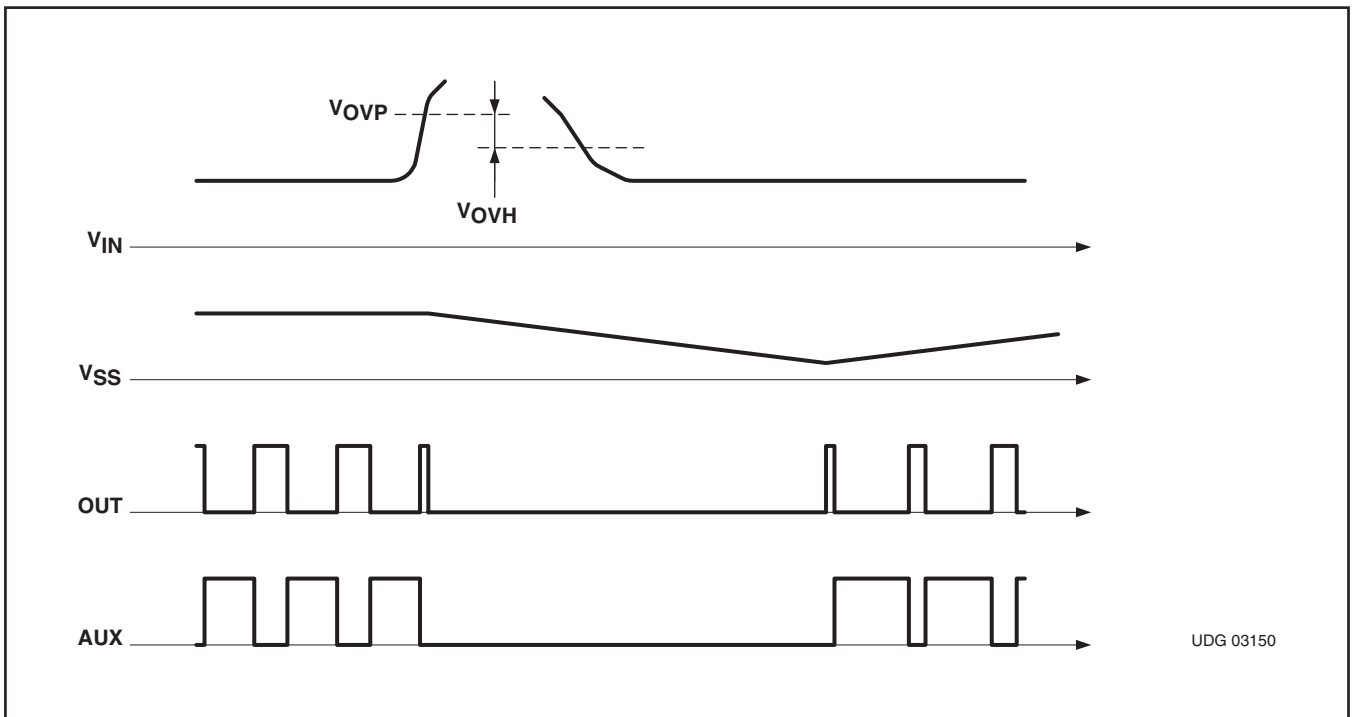


図 4. Line Overvoltage Sequence

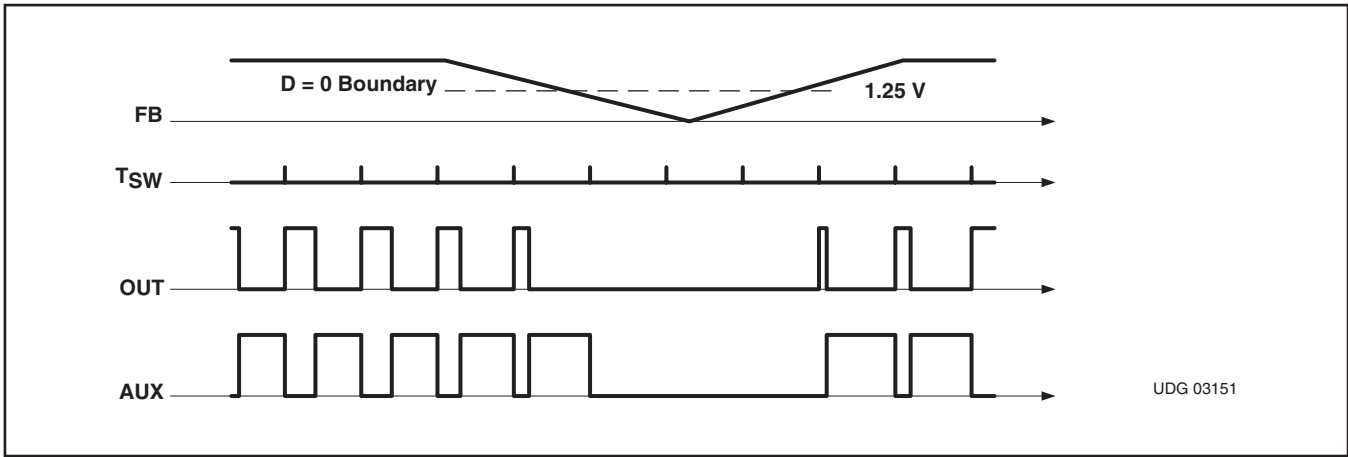


図 5. Pulse Skipping Operation

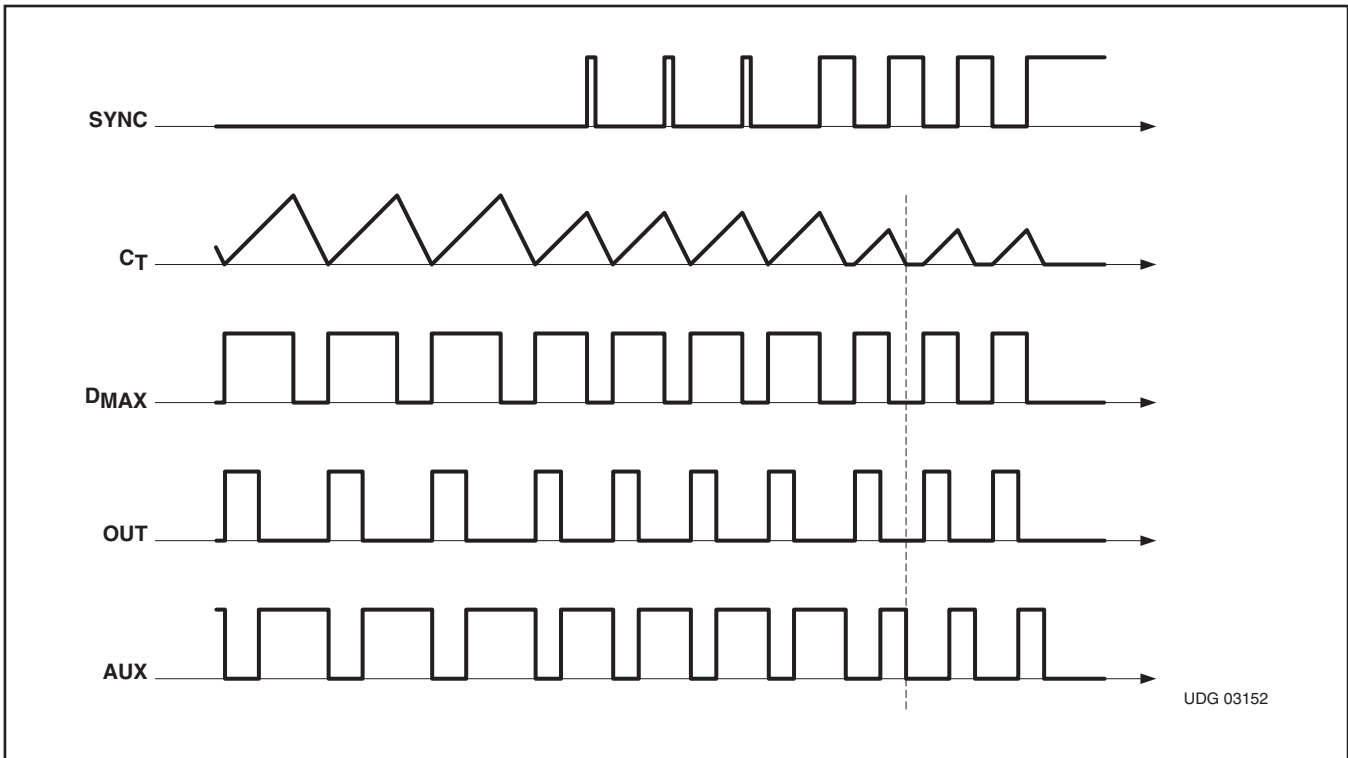


図 6. Synchronization Waveforms

同期

UCC2891ファミリーには外部同期入力ピンがあり、発振器を外部の周波数に同期させるのに使用できます。同期信号は自励発振周波数より高い周波数であることが必要であり、インターリーブ動作では同相または逆相となります。

自励モード及び同期モードでの発振器の動作とその他関連する波形を図6に示します。

発振器のもっとも重要でユニークな機能とはコンバータの最大動作デューティ・サイクルを制限することです。このことはボード上のタイミング・コンデンサの充放電間隔を正確にコントロールすることで実現します。OUT(13ピン)の最大オン時間は、それはまたアクティブ・クランプ方式コンバータの最大デューティ・サイクルでもあります。タイミング・コンデンサの充電期間により制限されます。コンデンサがその初期電圧レベルにリセットされている間は、OUTは確実にオフになっています。

同期を使用する場合、信号の立上がりエッジで充電期間は終了し、タイミング・コンデンサの放電が開始します。タイミング・コンデンサの電圧があらかじめ定義されている下限電圧に達すると、自動的に新しい充電期間が始まります。この同期方法ではタイミング波形の充放電の勾配は影響を受けず、よってコンバータの最大デューティ・サイクルは動作モードに左右されません。

同期回路はレベルに敏感ですが、実際の同期動作は波形の立上がりエッジでトリガを掛けます。このことにより、一定の制

約を順守する必要があります。最小パルス幅は内部発振回路を確実にトリガするのに十分な幅でなければならないため、約50nsよりも大きいパルス幅が必要になります。その他の制約因子としてはそのパルス幅を $(1-D_{MAX}) \times T_{SYNC}$ より短くしておくことがあります。但し、 T_{SYNC} は同期周波数の周期です。

$(1-D_{MAX}) \times T_{SYNC}$ より幅の広いパルスが S_{SYNC} 入力に接続された場合は、発振器は最初にタイミング抵抗比(R_{ON} , R_{OFF})で設定された最大デューティ・サイクルを維持することができません。さらに、タイミング・コンデンサの波形はタイミング図の垂直線で強調されているように平坦な部分もってしまいます。この波形の平坦な部分では、両出力ともオフであり、この状態はアクティブ・クランプ方式のパワー・コンバータ動作に適合していません。従って、この動作モードは推奨できません。同期信号が継続してずっと“H”レベルである場合にはUCC289xコントローラの両出力ともオフであることに注意してください。

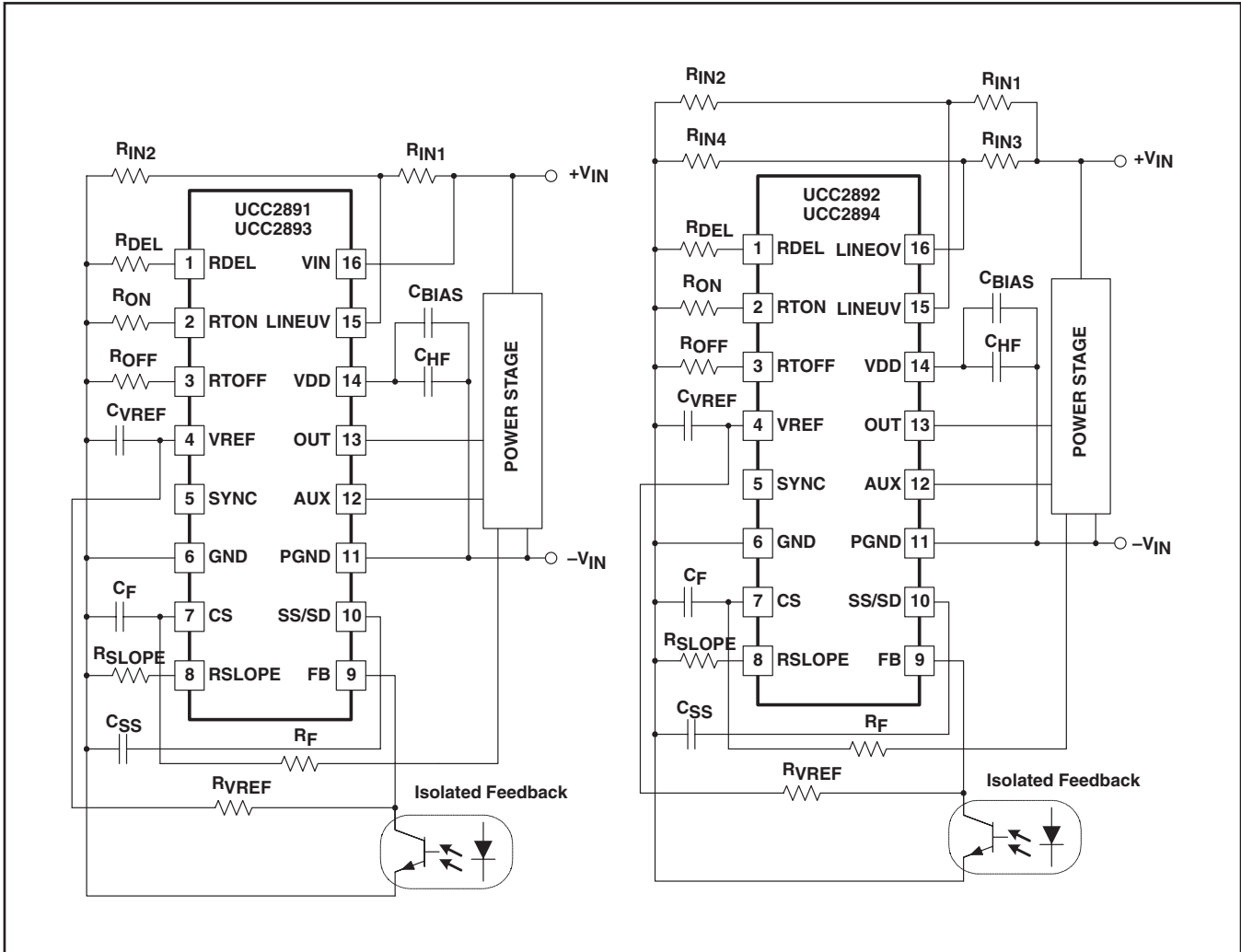


図 7. UCC289x Typical Setup

UCC2891ファミリーは、アクティブ・クランプ方式のフォワードまたはフライバック・パワー・コンバータを制御するよう高集積化された高機能な内部回路及び高い精度を備えています。このコントローラに集積されている利点を利用するため、以下の手順を利用すると簡単にセットアップができ、設計手順での不要な繰り返し作業を回避することができます。ここでの部品名については図7のセットアップ図を参照してください。コントローラの設計を始める前に、パワー段の設計を完了しておく必要があります。パワー段の設計から、コントローラのセットアップ手順を完了させるには以下の動作パラメータが必要です。

- スイッチング周波数(f_{sw})
- 最大動作デューティ・サイクル(D_{MAX})
- ソフトスタート時間(t_{SS})

- 外付けパワー・MOSFETのゲート駆動パワー要件($Q_{G(main)}$, $Q_{G(aux)}$)
- 定常状態動作バイアス方法とバイアス電圧(ブートストラップまたはバイアス電源)
- ゲート駆動のターンオン遅延(t_{DEL})
- 入力電圧ターンオン・スレッショールド(V_{ON})
- 最小動作入力電圧(V_{OFF})、但し、 $V_{IN(off)} < V_{IN(on)}$)
- 最大動作入力電圧(V_{OVP})
- 過電圧保護ヒステリシス電圧(V_{OVH})
- 一次側電流検出抵抗端に派生する出力インダクタ電流波形の下降勾配(dV_L / dt)

ステップ1：発振器

発振器の2つのタイミング素子を f_{SW} と D_{MAX} から以下の2つの式で計算することができます。

$$R_{ON} = \frac{t_{ON}}{37.33 \times 10^{-12}} = \frac{D_{MAX}}{f_{SW} \times 37.33 \times 10^{-12}} \quad (9)$$

$$R_{OFF} = \frac{t_{OFF}}{16 \times 10^{-12}} = \frac{1 - D_{MAX}}{f_{SW} \times 16 \times 10^{-12}} \quad (10)$$

但し、 D_{MAX} は0から1の間の無次元数です。

ステップ2：ソフトスタート

R_{ON} が決まると、ソフトスタート・コンデンサの充電電流を以下の式で求めることができます。

$$I_{SS} = \frac{2.5V}{R_{ON}} \times 0.43 \quad (11)$$

ソフトスタートの間、 C_{SS} は算出されたISS電流により0Vから5Vに充電されています。ソフトスタート・コンデンサ電圧のコントロール範囲は1.25Vから4.5Vです。従って、ソフトスタート・コンデンサの値はこの狭小制御範囲と所要起動時間(t_{SS})をもとに以下の式で決まります。

$$C_{SS} = \frac{I_{SS} \times t_{SS}}{4.5V - 1.25V} \quad (12)$$

但し、 t_{SS} はコンバータの最大電流能力に達するまでの時間として定義され、出力電圧が0Vからその標準レギュレーション・レベルまで上昇するのに必要とされる時間ではないということに注意してください。開ループの起動体系を使用すると出力電圧が上昇している時間全体での正確な制御ができません。 I_{SS} 値及び C_{SS} 値のほかに、コンバータの出力電圧に達するまでに要する時間は、最大出力電流(制限電流)、コンバータの出力容量、負荷状態の関数です。コンバータの出力で上昇時間を厳密に制御することが厳しい場合には、閉ループの技法を使用してソフトスタートを行う必要があります。閉ループでのソフトスタートは、基準電圧が所要の t_{SS} 起動時間に0Vからその最終定常状態値まで上昇する場合、電圧レギュレーション・ループの誤差増幅器を用いて実現できます。

ステップ3：VDDのバイパス要件

最初に、外付けMOSFETのゲート電荷パラメータをもとに高周波のフィルタ・コンデンサを計算します。基本スイッチング周波数のリップルがCHF端で0.1Vより低く保たれていると仮定すると、コンデンサ値は以下の式で概算することができます。

$$C_{HF} = \frac{Q_{G(main)} + Q_{G(aux)}}{0.1V} \quad (13)$$

エネルギー保存の要件は主に起動時間(t_{SS})及び、14ピンのVDD電圧をモニタしているコンバータの低電圧ロックアウト回路のターンオン・スレッショールド(約13.5V)とターンオフ・スレッショールド(約8V)で決まります。さらに、一次側コントロール回路全体のバイアス消費電流($I_{DD} + I_{EXT}$)が分かっている必要があります。この消費電力は以下の式で見積もることができます。

$$P_{BIAS} = [I_{DD} + I_{EXT} + (Q_{G(main)} + Q_{G(aux)} \times f_{SW})] \times V_{DD} \quad (14)$$

起動時(t_{SS})、この電力はその起動電圧がUVLOターンオフ・スレッショールドより上である間 C_{BIAS} により供給されます。この関係を以下の式で表すことができます。

$$P_{BIAS} \times t_{SS} < \frac{1}{2} \times C_{BIAS} \times (13.5^2 - 8^2) \quad (15)$$

この式を並び替えると C_{BIAS} の最小値が求められます。

$$C_{BIAS} > \frac{2 \times P_{BIAS} \times t_{SS}}{(13.5^2 - 8^2)} \quad (16)$$

ステップ4：遅延のプログラミング

パワー段の設計から、ゲート駆動信号の必要とされるターンオン遅延(t_{DEL})が決まります。この遅延時間を満たすための相当する R_{DEL} 抵抗値が以下の式で求められます。

$$R_{DEL} = (t_{DEL} - 50 \times 10^{-9}) \times 0.87 \times 10^{11} \quad (17)$$

ステップ5：入力電圧のモニタ

入力電圧をモニタする機能は、LINEUV端子(15ピン)における以下の2つの電圧式で管理されています。

$$V_{VON} = \frac{V_{ON}}{R_{IN1} + R_{IN2}} \times R_{IN2} \text{ at turn on, and} \quad (18)$$

$$V_{VON} = \left(\frac{V_{OFF} - V_{VON}}{R_{IN1}} + I_{HYST} \right) \times R_{IN2} \text{ at turn off.} \quad (19)$$

V_{ON} 及び V_{OFF} は電源の仕様で与えられており V_{VON} は1.27Vのライン・モニタ電圧に等しく、 I_{HYST} は既に以下の式で定義されているため、

$$I_{HYST} = \frac{2.5V}{R_{DEL}} \times 0.05 \quad (20)$$

2つの未知数 R_{IN1} と R_{IN2} は完全に決まります。これらの式を解くと以下のように2つの入力分圧器の式になります。

$$R_{IN1} = \frac{V_{ON} - V_{OFF}}{I_{HYST}} \quad (21)$$

$$R_{IN2} = R_{IN1} \times \frac{1.27 \text{ V}}{V_{ON} - 1.27 \text{ V}} \quad (22)$$

同様の方法を用いてUCC2892及びUCC2894コントローラの過電圧保護入力の分圧器用部品を規定することができます。

ステップ6：電流検出とスロープ補償

UCC2891ファミリーはボード上でユーザーが設定可能なスロープ補償機能をもっています。適正量のスロープ補償を設定するには2つの外付け抵抗 R_F と R_{SLOPE} を適切に選択して行います。最初に、電流検出用のフィルタ抵抗値(R_F)を電流検出信号に所望のフィルタを施すことに基づいて計算してください。このフィルタは C_F と R_F の2つの部品から構成されています。 C_F フィルタ・コンデンサはCSピン(7ピン)とGND端子(6ピン)間に接続されます。 C_F の値はフィルタ設計の第一歩として自由に選択できますが、CSピンから流れ出るスロープ補償電流にフィルタをかける必要のないよう最小化してください。このフィルタ容量の推奨範囲は50pFから270pFです。フィルタ抵抗の値はフィルタ容量とフィルタの目標コーナー周波数 f_F より計算することができます。

$$R_F = \frac{1}{2\pi \times f_F \times C_F} \quad (23)$$

R_F が決まった後 R_{SLOPE} を計算することができます。スロープ補償量は、コントロール・アルゴリズムの内部ピーク電流ループの安定化要件により決まり、数字 m で測られます。適用した補償ランプの勾配が一次側の電流検出抵抗端に派生した出力インダクタ電流の波形の下降勾配(dV_L/dt)に等しい場合、 m は1です。電流ループの不安定化を防ぐため m の最小値は0.5です。 m がおよそ1の場合に最良の電流モード性能となります。 m をこれより増やすとコントロールがより電圧モードに近づいてゆきます。

UCC289xコントローラでは、CSピンに直線的に増加するソース電流でスロープ補償が行われます。この電流が電流検出用のフィルタ抵抗(R_F)を通る時、その(dV_S/dt)という特性をもつスロープ補償ランプに変換されます。スロープ補償電流の(dV_S/dt)は以下の式で R_{SLOPE} により決まります。

$$\frac{dI_S}{dt} = \frac{5 \times 2 \text{ V}}{t_{ON} \times R_{SLOPE}} \quad (24)$$

但し、

- 2Vは内部発振器のピーク間ランプ振幅です。
- 5は内部電流ミラーの倍率です。

補償ランプ(dV_S/dt)に相当する電圧は R_F を乗じて容易に求めることが出来ます。アプリケーションに特有な m 値と(dV_L/dt)値を取り込んだ後、式を R_{SLOPE} について並び替えることができます。

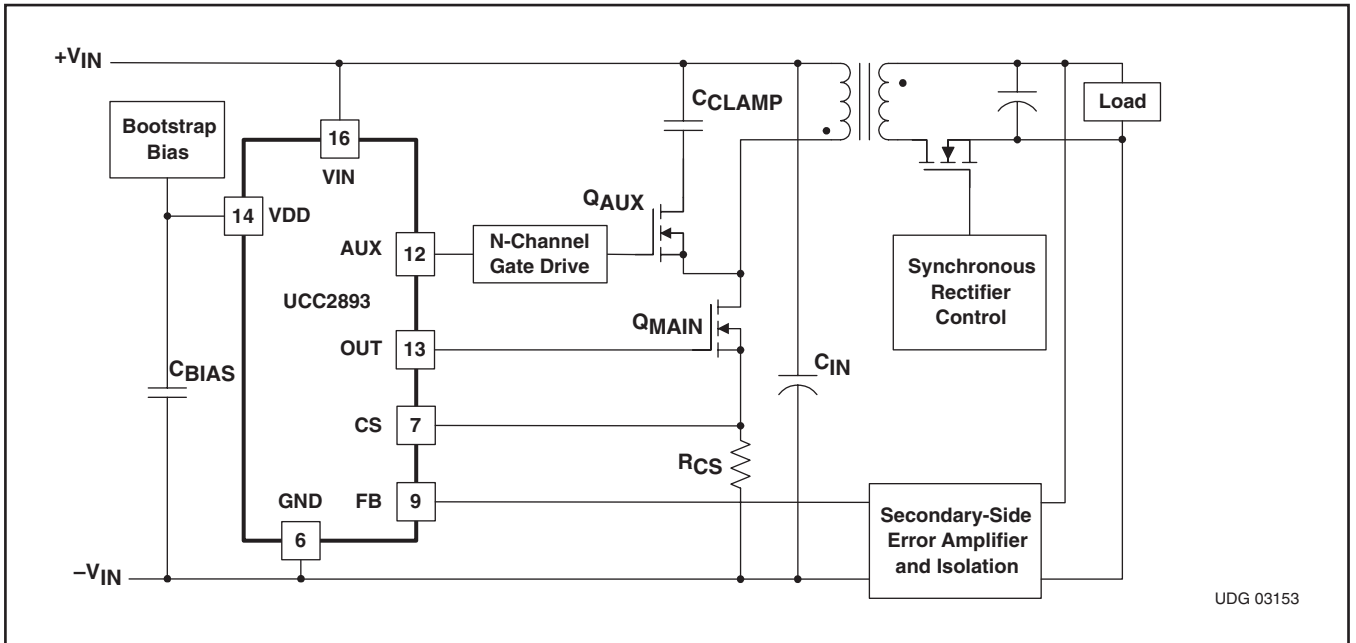
$$R_{SLOPE} = \frac{5 \times 2 \text{ V} \times R_F}{t_{ON} \times m \times \left(\frac{dV_L}{dt}\right)} \quad (25)$$

追加アプリケーション情報

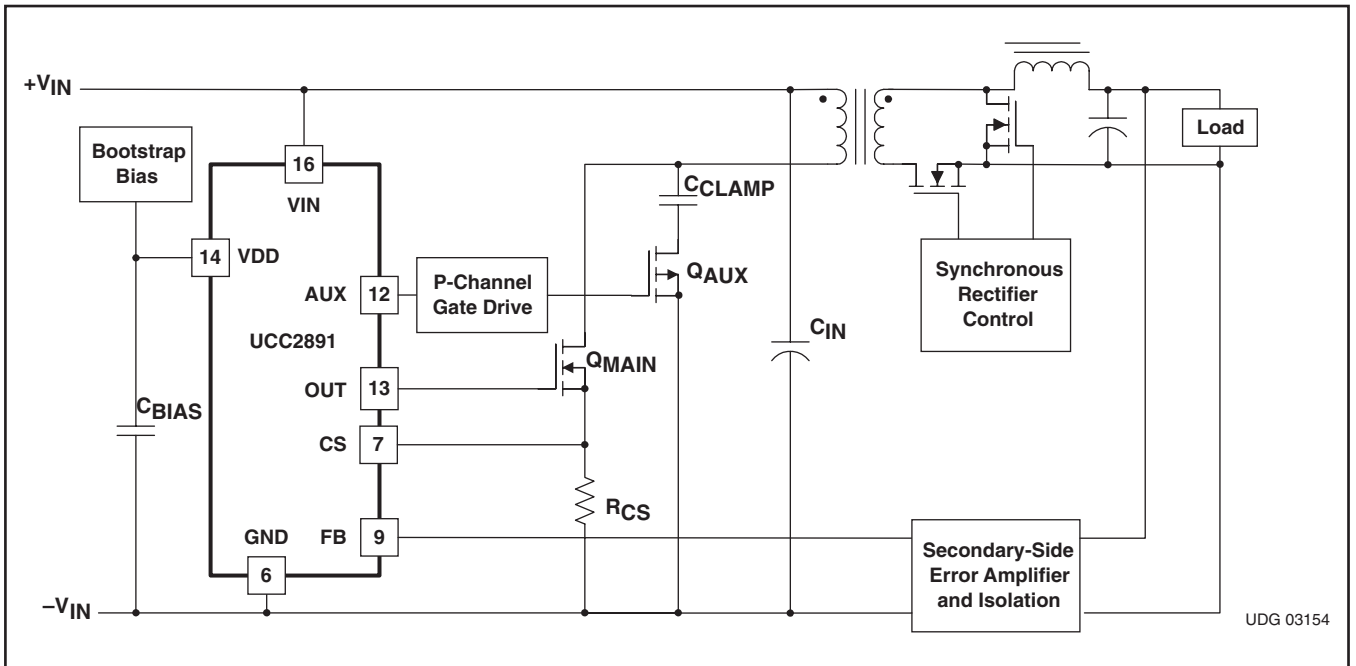
UCC2891コントローラ・ファミリーは絶縁型電源における電流モードのアクティブ・クランプ方式のフライバックあるいはフォワード・コンバータをコントロールすることに特化されています。アクティブ・クランプの制御方式の主な利点は一次側半導体のゼロ電圧スイッチング(ZVS)です。この動作モードではコンバータのスイッチング損失が低減するため、高いスイッチング周波数が容易になり、ハード・スイッチング設計と同じような周波数で動作した場合よりも効率が改善します。以下の簡略化された回路図にこれらのコンバータの代表的な実施例が示されています。

図8に示されているこのアクティブ・クランプ方式のフライバック・コンバータでは補助クランプ・スイッチとしてNチャネルのMOSFETトランジスタを使用したハイサイド・クランプ回路が強調されています。

図9に、Pチャネルの補助スイッチを使用したハイサイド・クランプをもつアクティブ・クランプ方式のフォワード・コンバータを示します。アクティブ・クランプ方式コンバータの詳細な分析及び設計例をこのデータシートの終わりにリストアップされている参考資料に掲載しています。



8. Zero Voltage Switching Flyback Application



9. Active Clamp Forward Converter

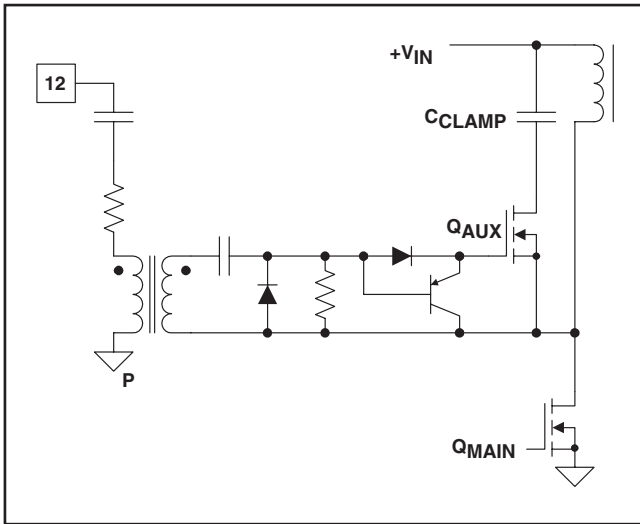


図 10. High-Side N-Channel (UCC2893/4)

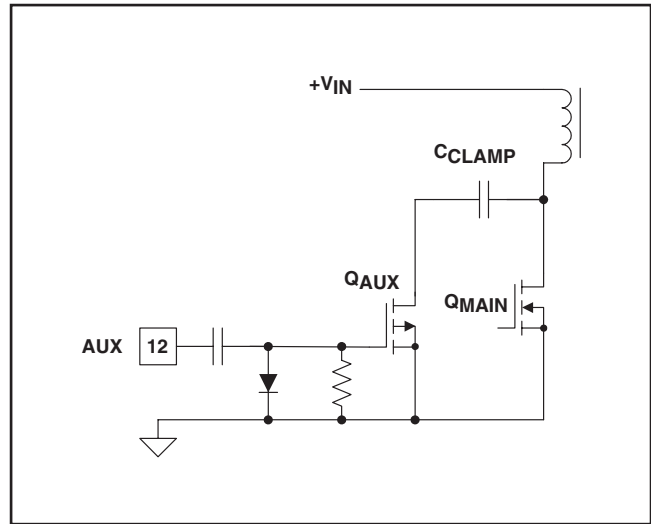


図 11. Low-Side P-Channel (UCC2891/2)

ゲート駆動

いずれの制御方式ともハイサイドあるいはローサイド・クランプ配置を使用することができます。クランプ回路の選択次第で、補助スイッチのゲート駆動要件は異なります。

ハイサイドのNチャンネル・クランプ・スイッチとのインターフェイスはハイサイドのゲート駆動ICまたはゲート駆動トランスにより行うことができます。トランスを使用する場合は、クランプ・スイッチはメイン・パワー・スイッチの補完波形で動作するという点に特別な注意を払う必要があります。コンバータのデューティ・サイクルは0から D_{MAX} で変化するため、ゲート駆動トランスは $1 - D_{MAX}$ から1近くのデューティ・サイクルで補助スイッチを駆動する必要があります。

ローサイドのPチャンネル・ゲート駆動回路には、確実に補助スイッチのゲート駆動振幅がコンバータのデューティ・サイクルに無関係となるようコンデンサとダイオードを用いたレベル・シフターが含まれています。

これらの詳細な分析と設計例及び多くの類似したゲート駆動方法が参考資料[5]に記載されています。

ブートストラップ・バイアス

多くのコンバータ例では定常状態動作時それ自体のバイアス・パワーを生成するようブートストラップ回路を使用してい

ます。この方法が汎用であることの理由1つは回路が単純であることと高効率であることです。通常、バイパス・パワーは構造に専用の付加巻線を追加することでメイン・トランスから得られます。図12に示されるフライバック・コンバータを使用することで、ブートストラップ巻線は擬似的にレギュレーションされるバイアス電圧を一次側のコントロール回路に供給します。VDDピンの電圧は、出力電圧に出力とトランスのブートストラップ巻線間の巻線比を乗じたものに等しくなります。出力はレギュレーションされるため、バイアス電位も同様にレギュレーションされます。

フォワード・タイプのコンバータにも同一の配置が使用できません。この場合メイン・パワー・トランス外のブートストラップ巻線は擬似レギュレーション電圧を供給することはできません。フォワード・コンバータでは、ブートストラップ巻線の両端の電圧は入力電圧に巻線比を乗じたものに等しくなります。従って、バイアス電圧は入力電圧により変化し、高ライン入力時に回路の最大動作電圧を越えてしまう可能性があります。消費電力が許容範囲にあれば、バイアス電圧を制限しレギュレーションするのにリニア・レギュレータ等を使用する場合も必要です。フォワード・コンバータのもう1つの可能な解決策として、図13に示すように、出力インダクタからバイアス電圧を生成することができます。

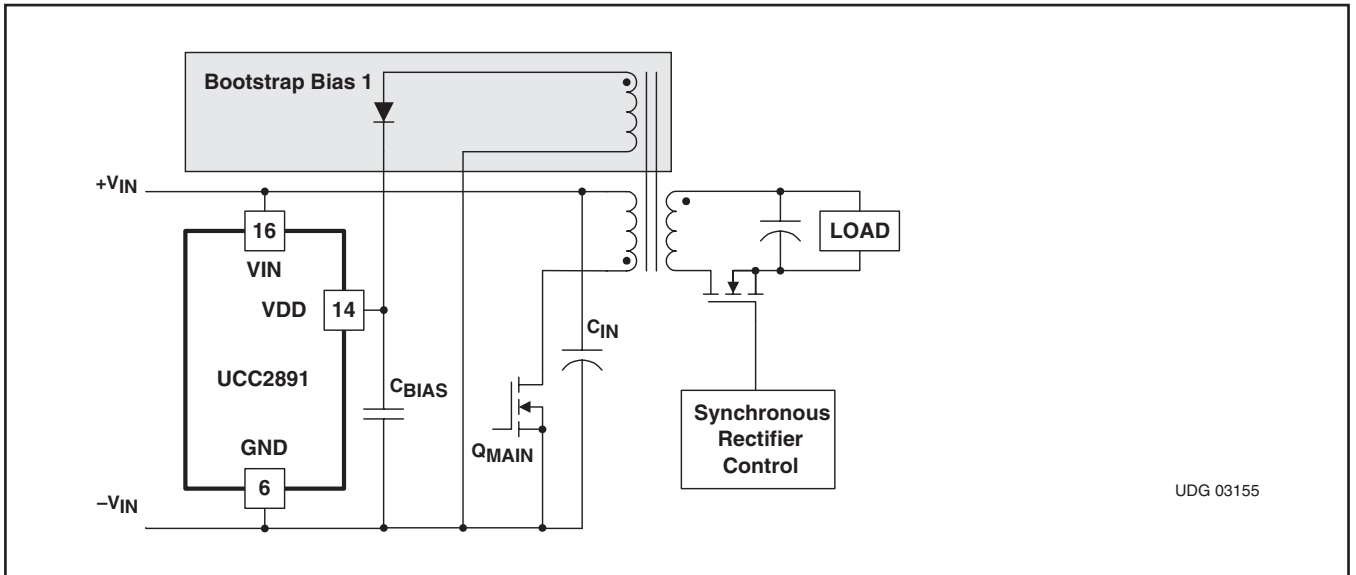


図 12. Bootstrap Bias 1, Flyback Example

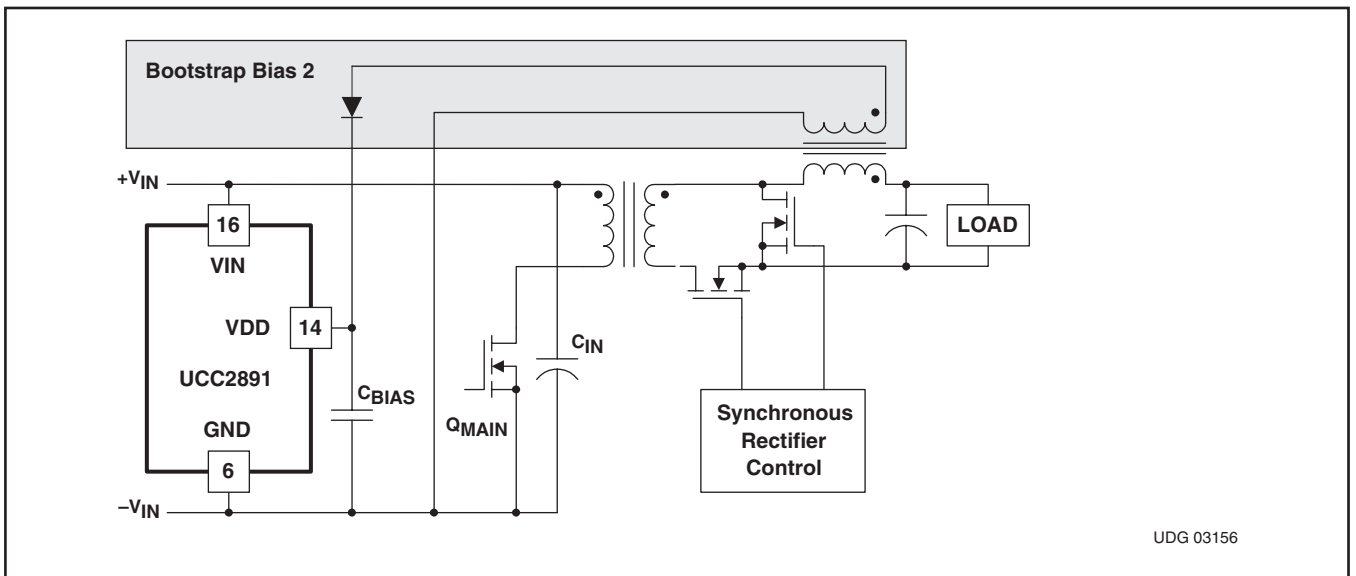


図 13. Bootstrap Bias 2, Forward Example

この方法では、コントロール回路に擬似的にレギュレーションするバイアスを発生させるためフリーホイール期間での出力インダクタ端のレギュレーション出力電圧が使用されます。図で示したこれら両方の解決策は通常動作時に信頼できるバイパス・パワーを供給できます。両方の場合とも、バイアス電圧は出力電圧に比例することに注意してください。ブートスト

ラップ巻線がバイアスの電圧をコンバータの低電圧スレッショールド以上にはすることができないため、このブートストラップ・バイアス電源の性質により著しい過負荷状態下または短絡状態でコンバータはシャックリ・モードで動作します。

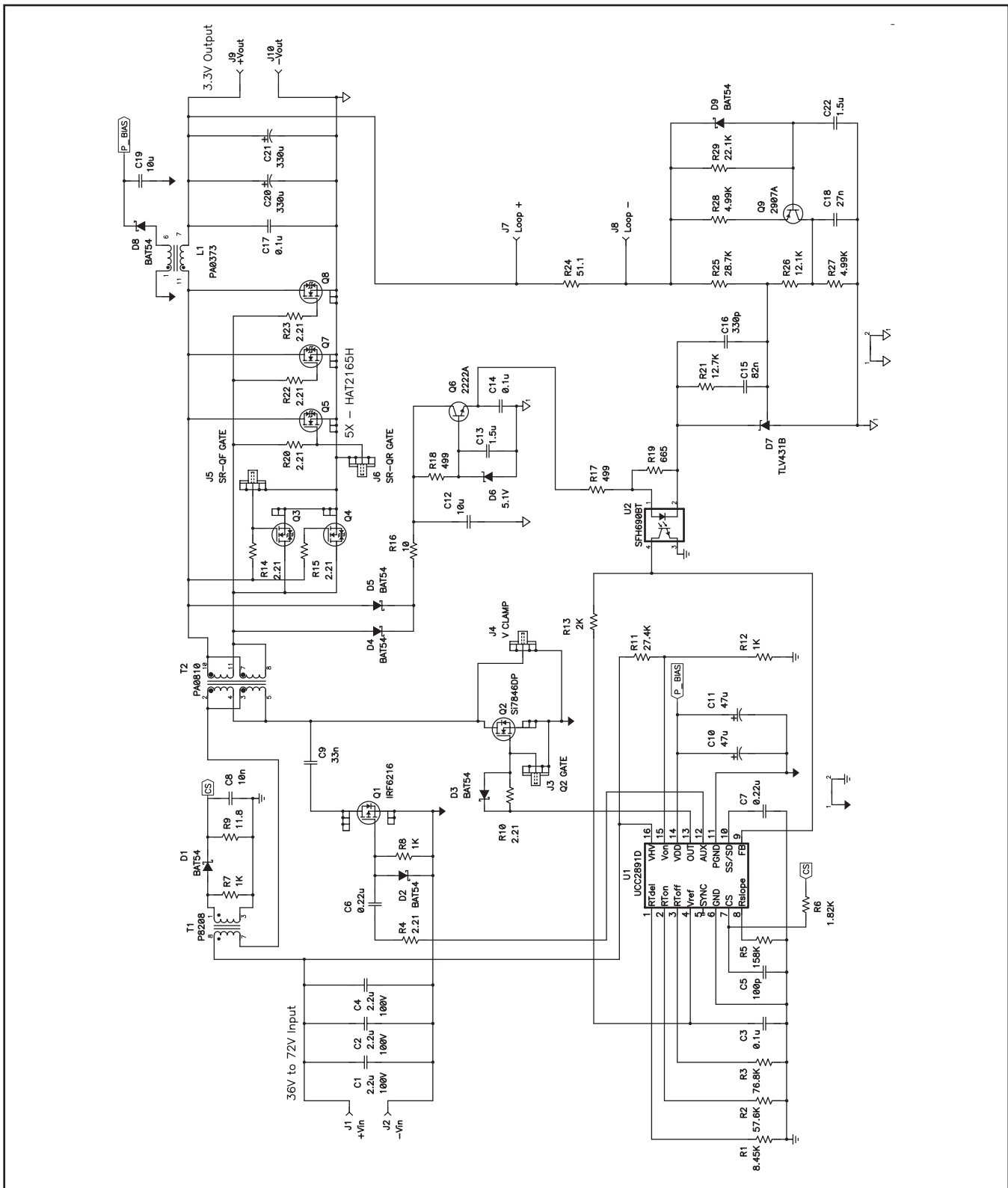
参考資料と開発ツール

1. Evaluation Module: UCC2891EVM, 48-V to 3.3-V, 30-A Forward Converter with Active Clamp Reset.
2. User's Guide: Using the UCC2891EVM, 48-V to 3.3-V, 30-A Forward Converter with Active Clamp Reset, (SLUU178)
3. Application Note: Designing for High Efficiency with the UCC2891 Active Clamp PWM Controller, Steve Mappus (SLUS299)
4. Power Supply Design Seminar Topic: Design Considerations for Active Clamp and Reset Technique, D. Dalal, SEM1100-Topic3 (SLUP112)
5. Power Supply Design Seminar Topic: Active Clamp and Reset Technique Enhances Forward Converter Performance, B. Andreyckak, SEM1000-Topic 3. (SLUP108)
6. Power Supply Design Seminar Topic: Design and Application Guide for High Speed MOSFET Gate Drive Circuits, L. Balogh, SEM1400-Topic 2 (SLUP169)
7. Datasheet: UCC3580, Single Ended Active-Clamp/Reset PWM Controller, (SLUS292A)
8. Evaluation Module: UCC3580EVM, Flyback Converters, Active Clamp vs. Hard-Switched.
9. Reference Designs: Highly Efficient 100W Isolated Power Supply Reference Design Using UCC3580-1. Texas Instruments Hardware Reference Design Number PMP206.
10. Reference Designs: Active Clamp Forward Reference Design using UCC3580-1. Texas Instruments Hardware Reference Design Number PMP368

参考回路

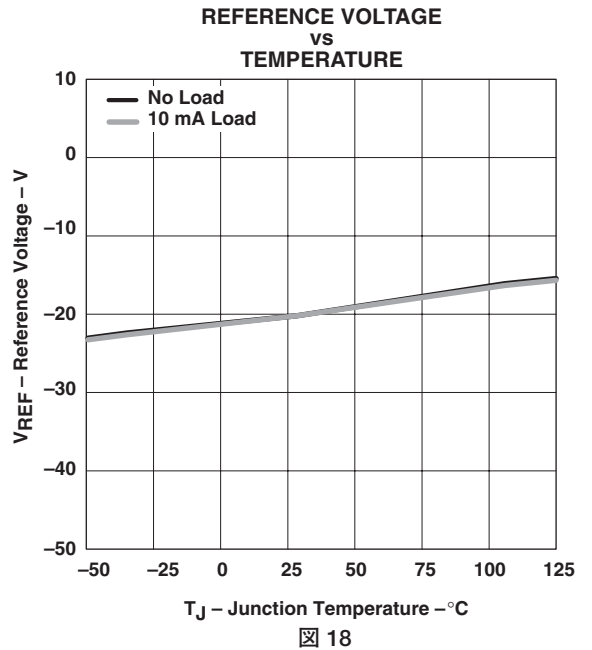
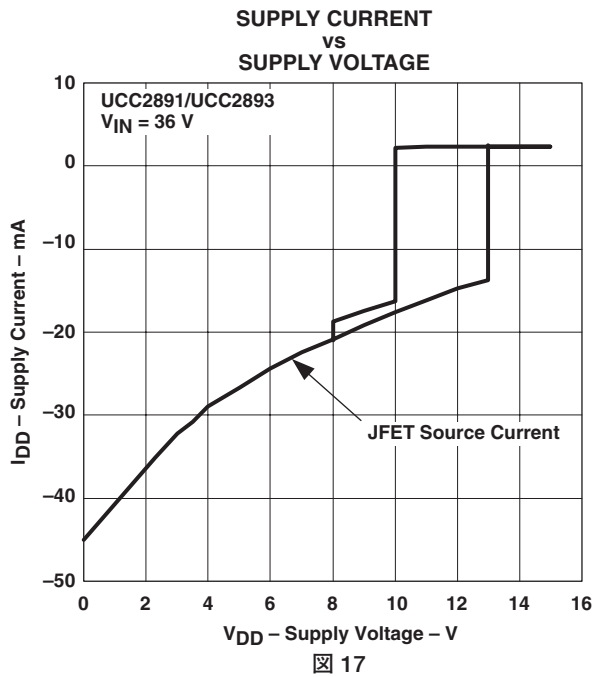
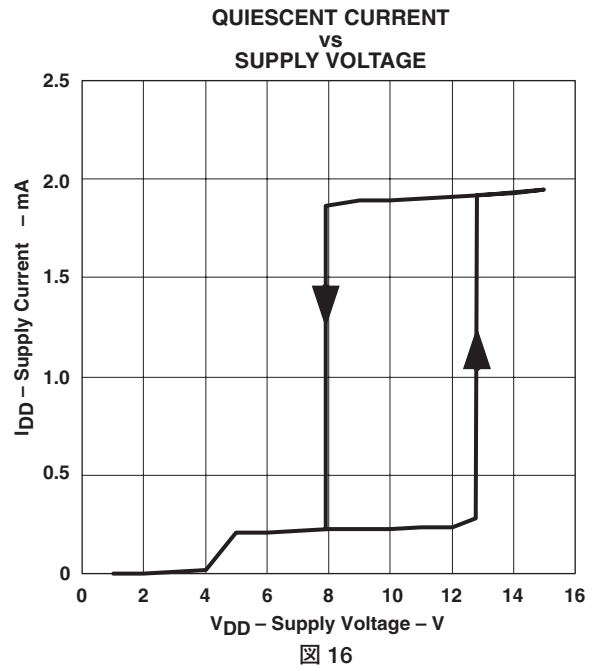
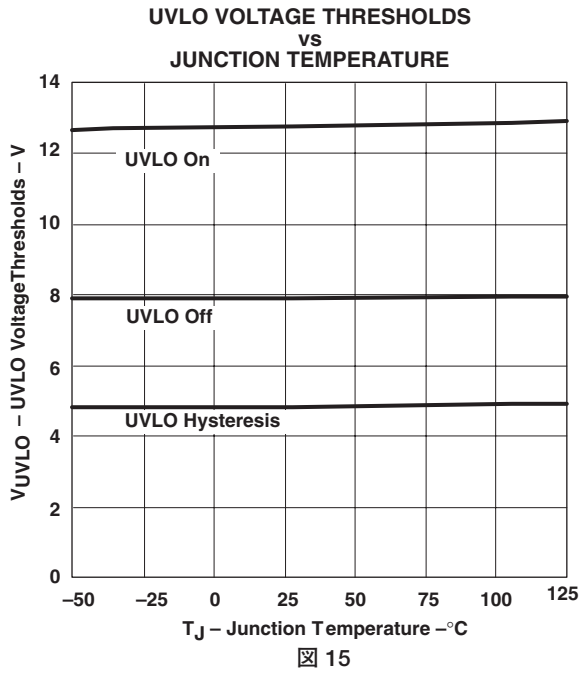
完全を期すため、アクティブ・クランプ方式のフォワード・コンバータの回路図一式を図14に示します。回路の動作及び設計手順についての詳細説明は参考資料SLUU178に記載されています。

ADDITIONAL APPLICATION INFORMATION

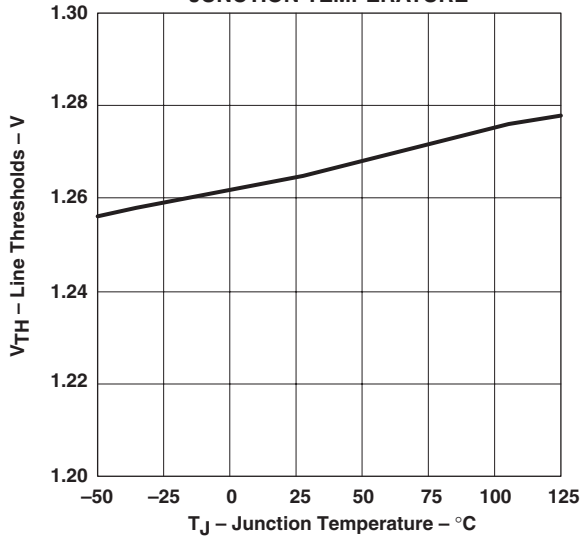


14. UCC2891 EVM Schematic

TYPICAL CHARACTERISTICS

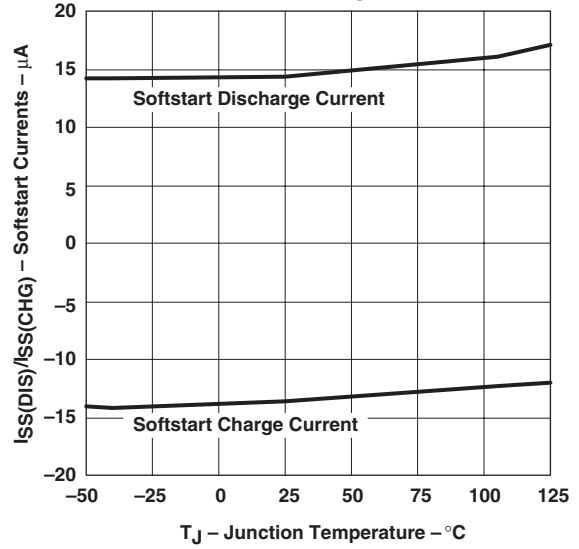


LINE UV/OV VOLTAGE THRESHOLD
vs
JUNCTION TEMPERATURE



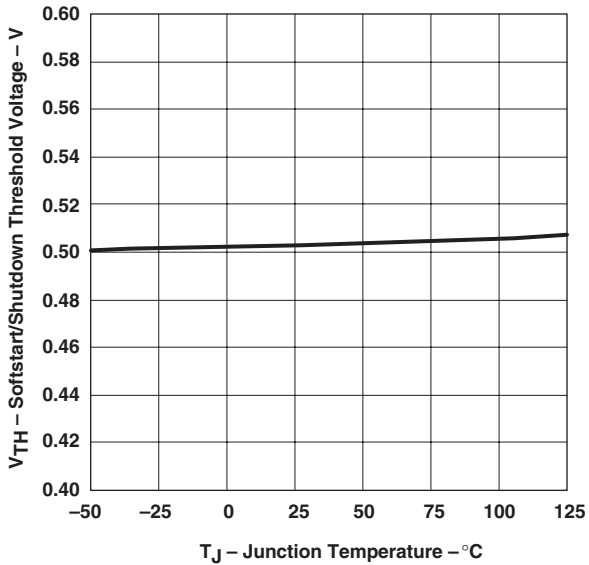
⊠ 19

SOFTSTART CURRENTS
vs
TEMPERATURE



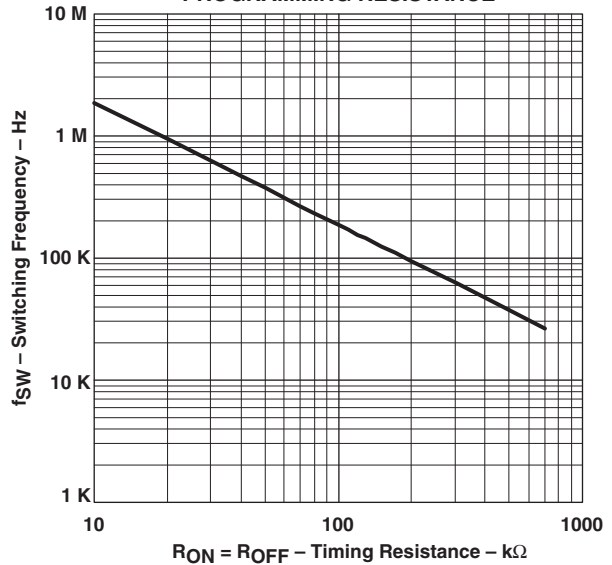
⊠ 20

SOFTSTART/SHUTDOWN THRESHOLD VOLTAGE
vs
JUNCTION TEMPERATURE



⊠ 21

SWITCHING FREQUENCY
vs
PROGRAMMING RESISTANCE



⊠ 22

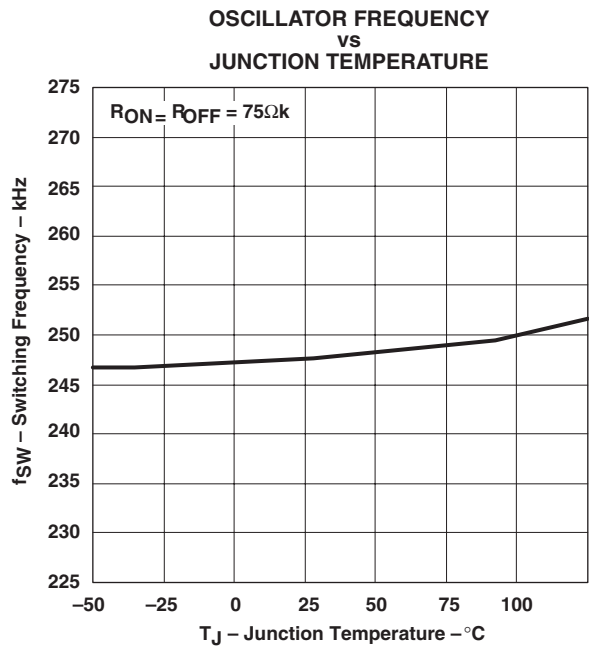


Figure 23

125

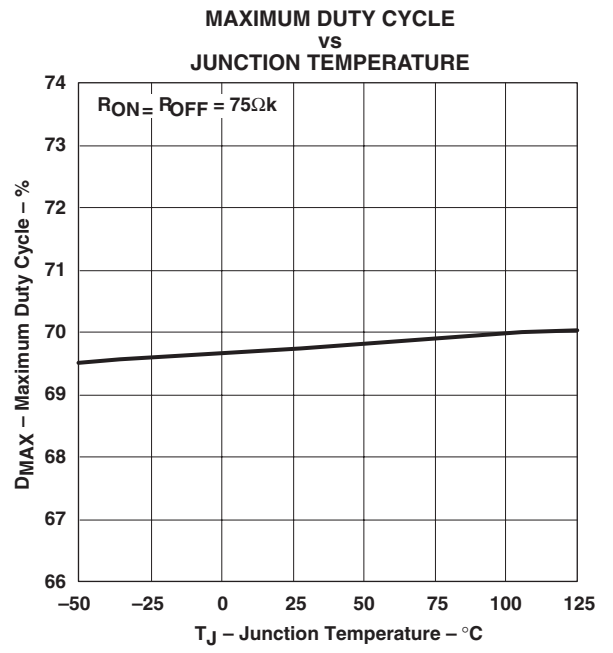


Figure 24

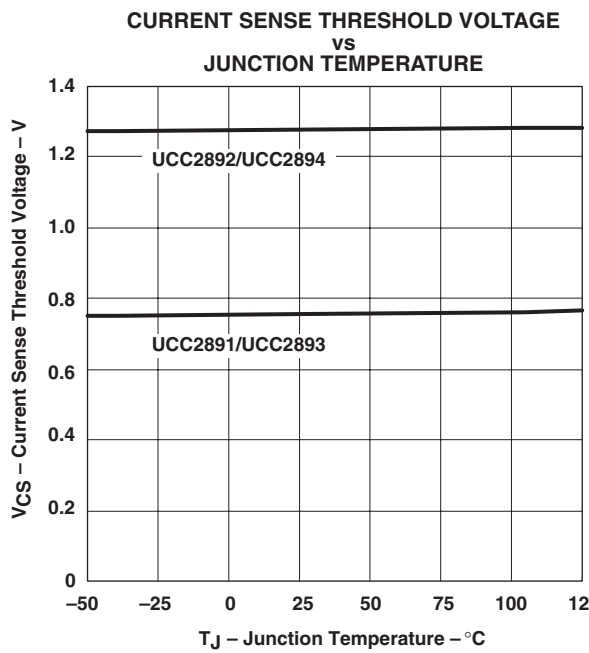


Figure 25

5

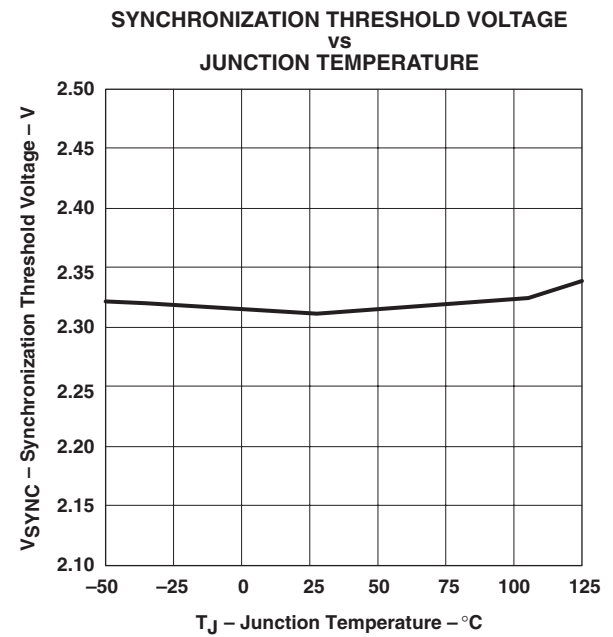
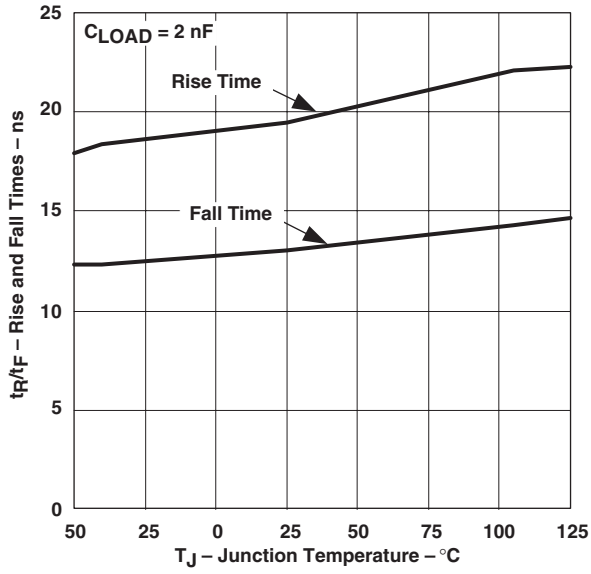


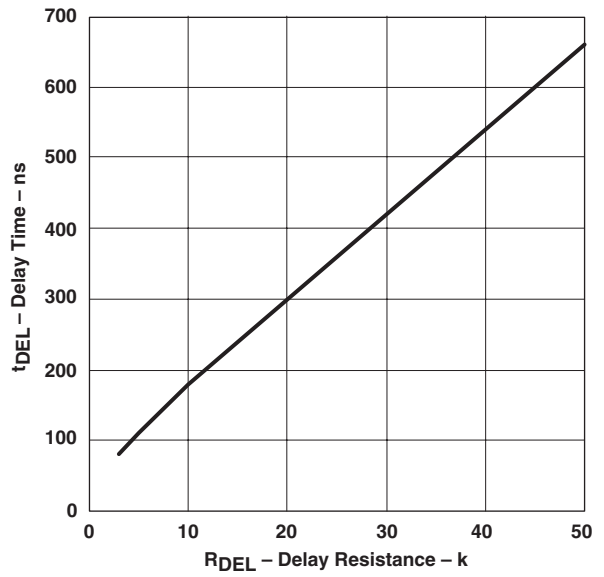
Figure 26

**OUT AND AUX RISE AND FALL TIME
VS
JUNCTION TEMPERATURE**



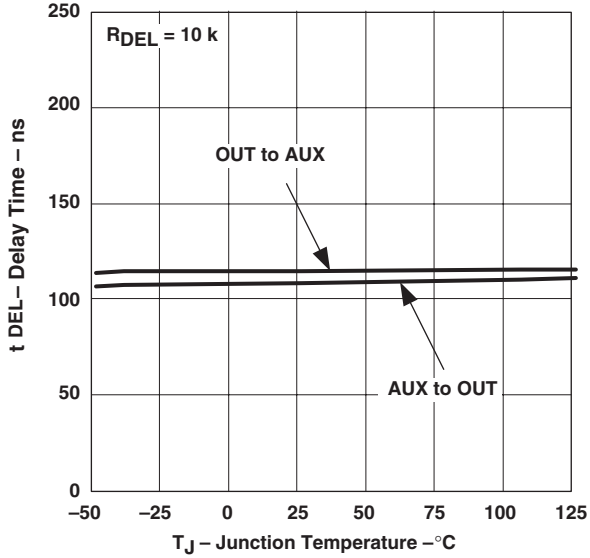
⊠ 27

**DELAY TIME
VS
DELAY RESISTANCE**



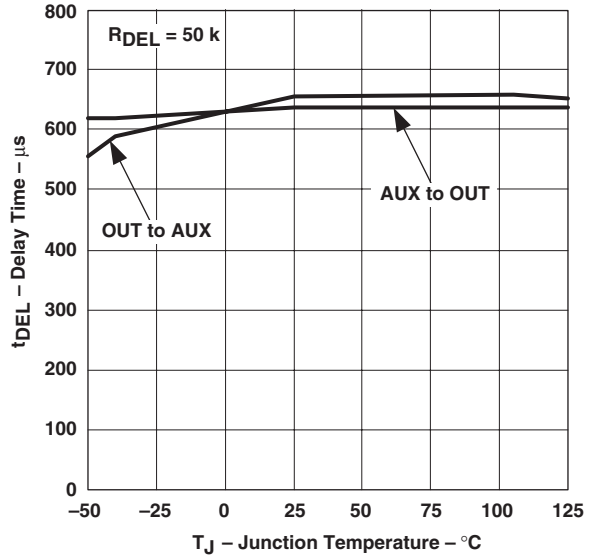
⊠ 28

**DELAY TIME
VS
JUNCTION TEMPERATURE**



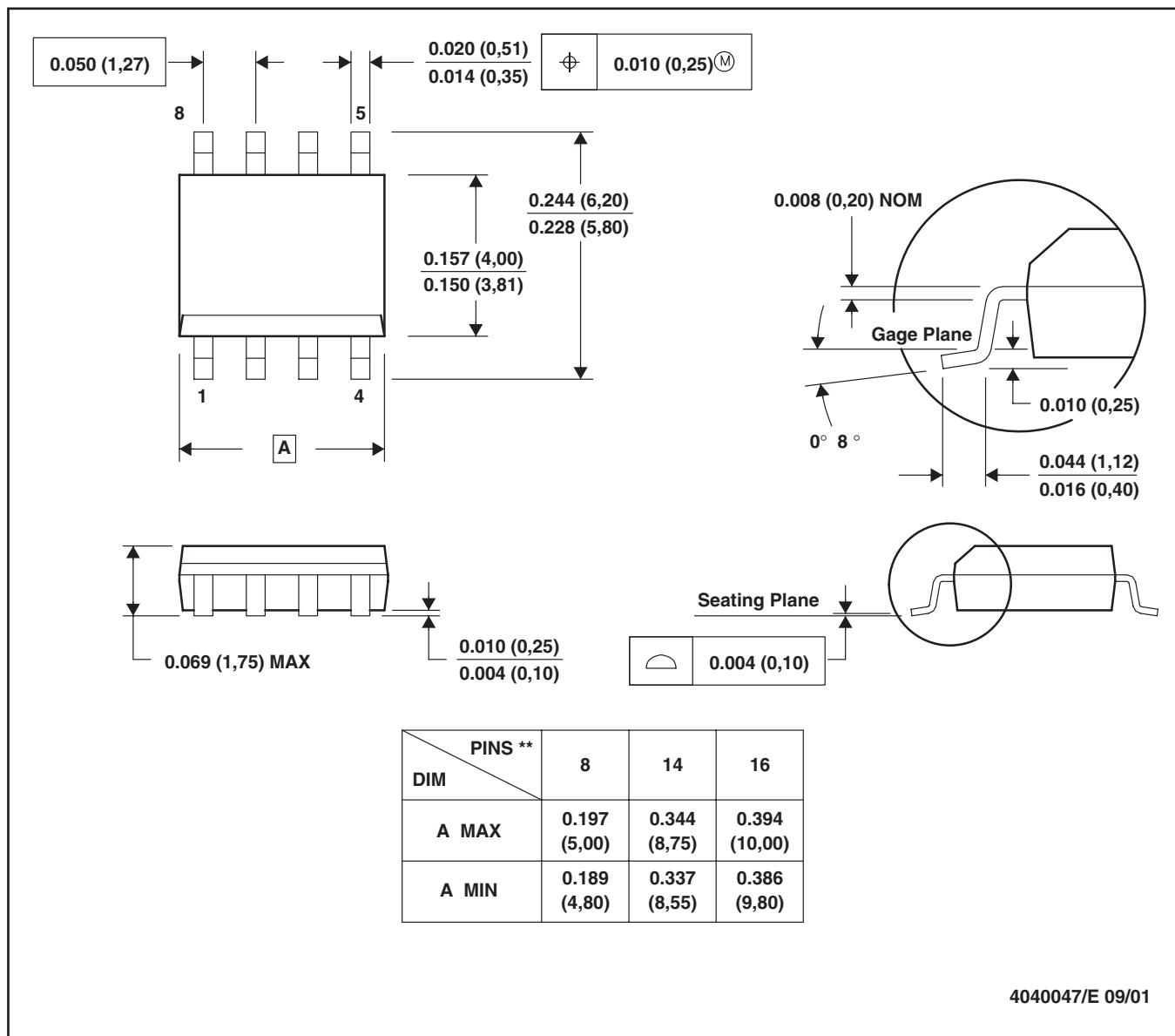
⊠ 29

**DELAY TIME
VS
JUNCTION TEMPERATURE**



⊠ 30

8 PINS SHOWN

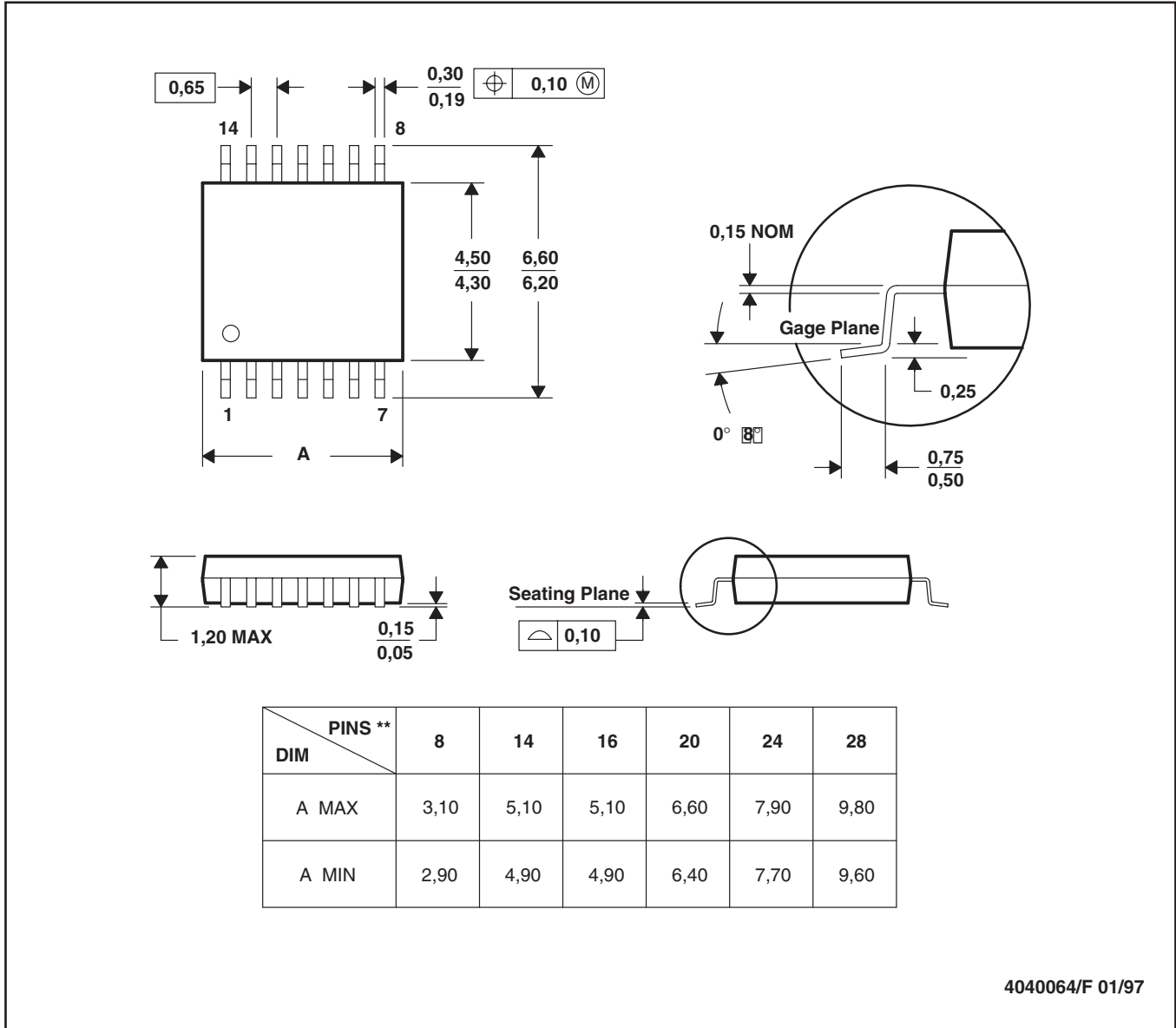


注A. 全ての線寸法の単位はインチ(ミリメートル)です。

B. 図は予告なく変更することがあります。

C. ボディ寸法はモールド突起部を含みません。また、0.006(0,15)を越えません。

14 PINS SHOWN



4040064/F 01/97

注D. 全ての線寸法の単位はミリメートルです。

E. 図は予告なく変更することがあります。

F. ボディ寸法はモールド突起部を含みません。また、0,15を越えません。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC2891D	Active	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891D.A	Active	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891DG4	Active	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891DR	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891DR.A	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891DRG4	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891PW	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891PW.A	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891PWR	NRND	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2891PWR.A	NRND	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2891
UCC2892D	NRND	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2892
UCC2892D.A	NRND	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2892
UCC2892DR	NRND	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2892
UCC2892DR.A	NRND	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2892
UCC2892PW	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2892
UCC2892PW.A	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2892
UCC2893D	Active	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2893
UCC2893D.A	Active	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2893
UCC2893DR	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2893
UCC2893DR.A	Active	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2893
UCC2893PW	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2893
UCC2893PW.A	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2893
UCC2893PWR	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2893
UCC2893PWR.A	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2893
UCC2893PWRG4	Active	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 105	UCC2893
UCC2894D	NRND	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894D.A	NRND	Production	SOIC (D) 16	40 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894DR	NRND	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894DR.A	NRND	Production	SOIC (D) 16	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC2894PW	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894PW.A	Active	Production	TSSOP (PW) 16	90 TUBE	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894PWR	NRND	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894
UCC2894PWR.A	NRND	Production	TSSOP (PW) 16	2000 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	UCC2894

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "-" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer:The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月