

UCCx808-x 低消費電力、電流モード プッシュプル PWM

1 特長

- プッシュプル構成のデュアル出力駆動段
- 始動電流: 130 μ A (代表値)
- 1mA (標準動作電流)
- 1MHz に対する動作
- 内部ソフトスタート
- ゲイン帯域幅積が 2MHz のオンチップ エラー アンプ
- オンチップの VDD クランプ
- 出力駆動ステージのピークソース電流 500mA、ピークシンク電流 1A

2 アプリケーション

- サーバおよびデスクトップの電源
- テレコム電源
- DC/DC コンバータ
- スイッチ モード電源

3 説明

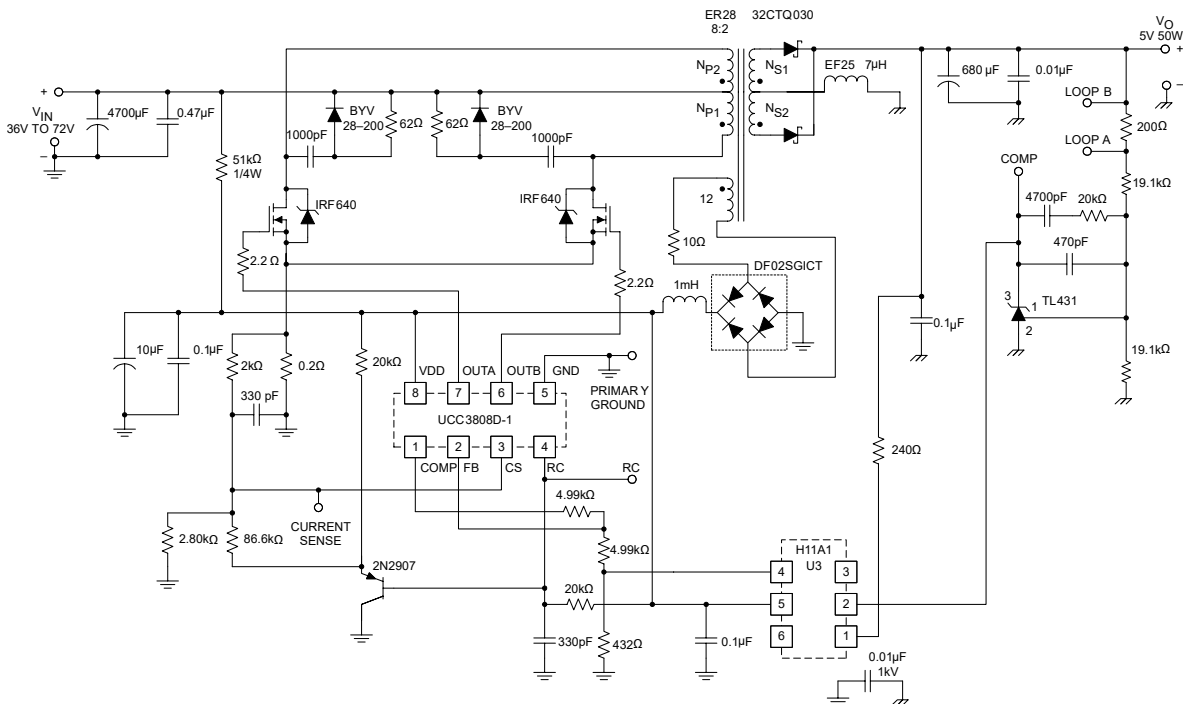
UCCx808-x は、高速および低消費電力の BiCMOS プッシュプル パルス幅変調器ファミリです。UCCx808 には、オフラインまたは DC/DC の固定周波数電流モード スwitchング電源を最小限の外付け部品で構築するため必要な、すべての制御および駆動回路が内蔵されています。

UCCx808-x デュアル出力駆動段は、プッシュプル構成で配置されています。両方の出力は、トグル フリップ フロップを使用して、発振器の半分の周波数でスイッチングされます。2 つの出力間のデッド タイムは、タイミング用のコンデンサおよび抵抗によって異なりますが、一般に 60ns ~ 200ns で、それぞれの出力ステージのデューティ サイクルは 50% 未満に制限されます。

パッケージ情報

部品番号	パッケージ ⁽¹⁾	パッケージ サイズ ⁽²⁾
UCC2808-1	D (SOIC, 8)	4.90mm × 6.00mm
UCC2808-2		
UCC3808-1		
UCC3808-2		

- (1) 詳細については、[セクション 10](#) を参照してください。
- (2) パッケージ サイズ (長さ × 幅) は公称値であり、該当する場合はピンを含みます。



概略回路図



目次

1 特長.....	1	7 アプリケーションと実装.....	10
2 アプリケーション.....	1	7.1 アプリケーション情報.....	10
3 説明.....	1	7.2 代表的なアプリケーション.....	10
4 ピン構成および機能.....	3	7.3 電源に関する推奨事項.....	11
5 仕様.....	4	7.4 レイアウト.....	11
5.1 絶対最大定格.....	4	8 デバイスおよびドキュメントのサポート.....	13
5.2 ESD 定格.....	4	8.1 ドキュメントのサポート.....	13
5.3 推奨動作条件.....	4	8.2 関連リンク.....	13
5.4 熱に関する情報.....	4	8.3 ドキュメントの更新通知を受け取る方法.....	13
5.5 電気的特性.....	5	8.4 サポート・リソース.....	13
5.6 代表的特性.....	6	8.5 商標.....	13
6 詳細説明.....	7	8.6 静電気放電に関する注意事項.....	13
6.1 概要.....	7	8.7 用語集.....	13
6.2 機能ブロック図.....	7	9 改訂履歴.....	14
6.3 機能説明.....	8	10 メカニカル、パッケージ、および注文情報.....	14
6.4 デバイスの機能モード.....	9		

4 ピン構成および機能

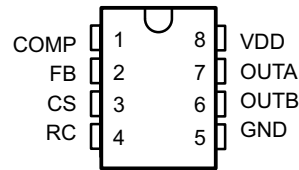


図 4-1. D パッケージ、8 ピン SOIC (上面図)

表 4-1. ピンの機能

ピン		種類 ⁽¹⁾	説明
名称	番号		
COMP	1	I/O	エラー アンプの出力であり、PWM コンパレータの入力です。
CS	3	I	PWM、ピーク電流、過電流コンパレータへの入力。
FB	2	I	エラー アンプの反転入力。
GND	5	—	すべての機能の基準グランドおよび電源グランド。
OUTA	7	O	大電流の交流出力段。
OUTB	6	O	大電流の交流出力段。
RC	4	I	発振プログラミングピン。
VDD	8	—	このデバイスの電源入力接続です。

(1) I = 入力、O = 出力、I/O = 入力または出力

5 仕様

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り) ⁽¹⁾

	最小値	最大値	単位
電源電圧 (IDD ≤ 10mA)		15	V
電源電流		20	mA
OUTA/OUTB ソース電流 (ピーク) ⁽²⁾	-0.5		A
OUTA/OUTB シンク電流 (ピーク) ⁽²⁾		1	A
アナログ入力 (FB、CS) - 0.3V ~ VDD + 0.3V		6	V
TA = 25°C での消費電力 (D パッケージ)		650	mW
T _J 接合部温度	-55	150	°C
リード温度 (半田付け、10 秒)		300	°C
T _{stg} 保存温度	-65	150	°C

- (1) 「絶対最大定格」の範囲外の動作は、デバイスの永続的な損傷の原因となる可能性があります。絶対最大定格は、これらの条件において、または推奨動作条件に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。
- (2) 電流は、指定されたピンに流れ込む方向が正、ピンから流れ出る方向が負です。パッケージの熱的制限と考慮事項については、『電源制御データブック』の「パッケージ」のセクションを参照してください。

5.2 ESD 定格

	値	単位
V _(ESD) 静電放電	人体モデル (HBM)、ANSI/ESDA/JEDEC JS-001 準拠 ⁽¹⁾	±2500
	デバイス帯電モデル (CDM)、JEDEC 仕様 JESD22-C101 に準拠 ⁽²⁾	±1500

- (1) JEDEC のドキュメント JEP155 に、500V HBM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。
- (2) JEDEC のドキュメント JEP157 に、250V CDM では標準の ESD 管理プロセスで安全な製造が可能であると規定されています。

5.3 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	最大値	単位
V _{DD} 電源電圧	UCCx808-1	13	14	V
	UCCx808-2	5	14	
T _J 接合部温度	UCC2808-x	-40	85	°C
	UCC3808-x	0	70	

5.4 熱に関する情報

熱評価基準 ⁽¹⁾		UCCx808	単位
		D (SOIC) 8 ピン	
R _{θJA}	接合部から周囲への熱抵抗	118.7	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	66	°C/W
R _{θJB}	接合部から基板への熱抵抗	63.5	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	14.7	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	62.5	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	—	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『半導体および IC パッケージの熱評価基準』アプリケーション ノートを参照してください。

5.5 電気的特性

UCC3808-x の場合は $T_A = 0^\circ\text{C} \sim 70^\circ\text{C}$ 、UCC2808-x の場合は $-40^\circ\text{C} \sim 85^\circ\text{C}$ 、UCC1808-x の場合は $-55^\circ\text{C} \sim 125^\circ\text{C}$ 、 $V_{DD} = 10\text{V}$ ⁽¹⁾、 $1\mu\text{F}$ コンデンサを V_{DD} から GND の間に接続、 $R = 22\text{k}\Omega$ 、 $C = 330\text{pF}$ 、 $T_A = T_J$ 、(特に記述のない限り)

パラメータ	テスト条件	最小値	標準値	最大値	単位
発振器セクション					
オシレータの周波数		175	194	213	kHz
発振器の振幅/ V_{DD} ⁽²⁾		0.44	0.5	0.56	V/V
エラー アンプ セクション					
入力電圧	COMP = 2V	1.95	2	2.05	V
入力バイアス電流		-1		1	μA
開ループ電圧ゲイン		60	80		dB
COMP シンク電流	FB = 2.2V、COMP = 1V	0.3	2.5		mA
COMP ソース電流	FB = 1.3V、COMP = 3.5V	-0.25	-0.5		mA
PWM 部					
最大デューティ サイクル	OUTA または OUTB で測定	48%	49%	50%	
最小デューティ サイクル	COMP = 0V			0%	
電流検出セクション					
ゲイン ⁽³⁾		1.9	2.2	2.5	V/V
最大入力信号	COMP = 5V ⁽⁴⁾	0.45	0.5	0.55	V
CS から出力までの遅延	COMP = 3.5V、CS 0mV ~ 600mV		100	200	ns
CS ソース電流		-200			nA
過電流スレッシュホールド		0.7	0.75	0.8	V
COMP から CS へのオフセット	CS = 0V	0.35	0.8	1.2	V
出力セクション					
OUT 低レベル	I = 100mA		0.5	1	V
OUT の high レベル	I = -50mA、 $V_{DD} - \text{OUT}$		0.5	1	V
立ち上がり時間	$C_L = 1\text{nF}$		25	60	ns
立ち下がり時間	$C_L = 1\text{nF}$		25	60	ns
低電圧誤動作防止部					
開始スレッシュホールド	UCCx808-1 ⁽¹⁾	11.5	12.5	13.5	V
	UCCx808-2	4.1	4.3	4.5	
始動後の最小動作電圧	UCCx808-1	7.6	8.3	9	V
	UCCx808-2	3.9	4.1	4.3	
ヒステリシス	UCCx808-1	3.5	4.2	5.1	V
	UCCx808-2	0.1	0.2	0.3	
ソフトスタート セクションに表示されます					
COMP の立ち上がり時間	FB = 1.8V、0.5V から 4V までの上昇		3.5	20	ms
全体的なセクション					
スタートアップ電流	$V_{DD} < \text{開始スレッシュホールド}$		130	260	μA
動作電源電流	FB = 0V、CS = 0V ⁽⁵⁾ (1)		1	2	mA
V_{DD} ツェナー シャント電圧	IDD = 10mA ⁽⁶⁾	13	14	15	V

- (1) 外部発振器ネットワークに電流は含まれません。
- (2) RC で測定。信号振幅は V_{DD} に追従します。
- (3) ゲインは式 1 によって定義されます
- (4) FB を 0V にして、ラッチのトリップ ポイントで測定されたパラメータ。
- (5) UCCx808 - 1 の場合、 V_{DD} を起動スレッシュホールドより高く設定してから、10V に設定します。

(6) 開始スレッショルド、およびツェナー シャント スレッショルドは互いにトラッキングします。

$$A = \frac{\Delta V_{COMP}}{\Delta V_{CS}}, 0 \leq V_{CS} \leq 0.4V \quad (1)$$

5.6 代表的特性

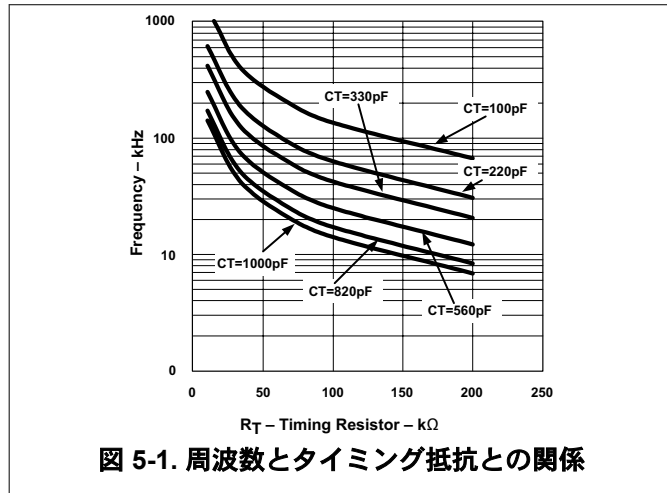


図 5-1. 周波数とタイミング抵抗との関係

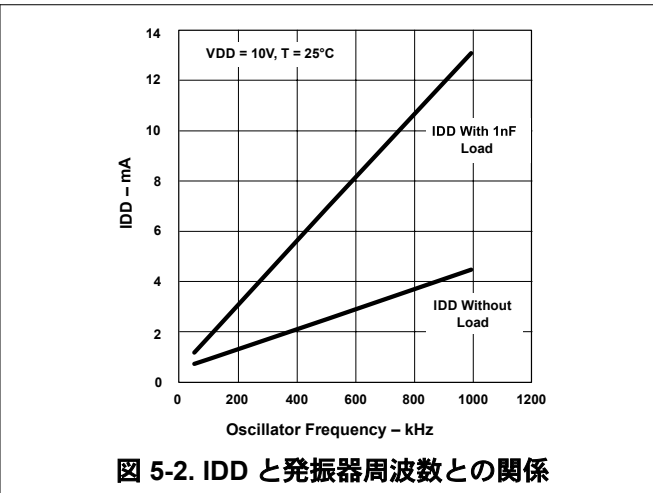


図 5-2. IDD と発振器周波数との関係

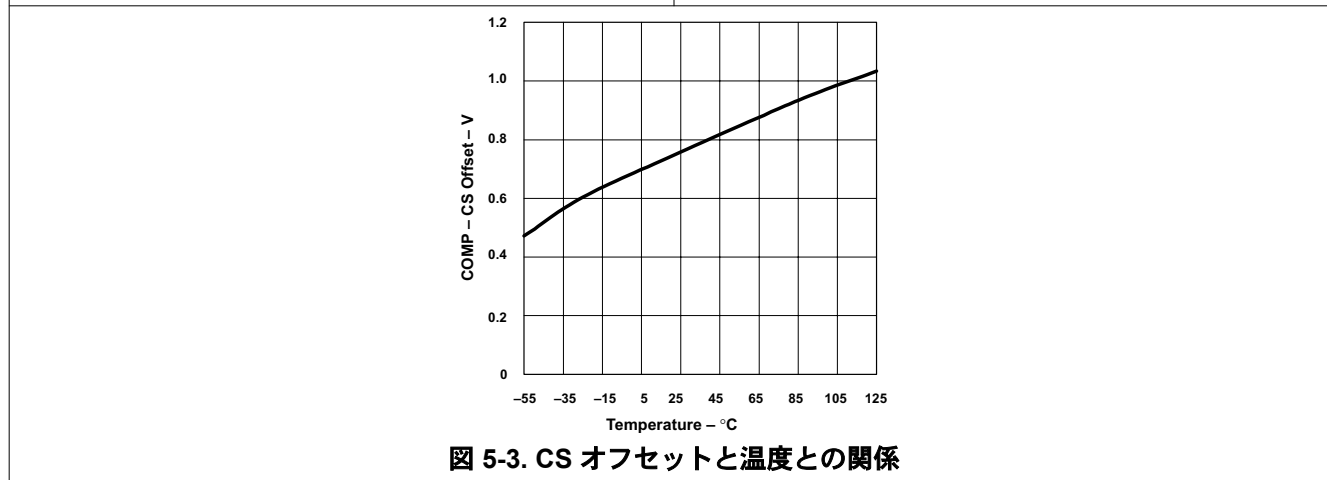


図 5-3. CS オフセットと温度との関係

6 詳細説明

6.1 概要

UCCx808-x デバイスは、低消費電力で電流モードを備えた高集積プッシュプル PWM コントローラです。このコントローラは、低スタート電流と、ラインおよび負荷に対して正確な静的出力電圧レギュレーションを行う内部制御アルゴリズムを採用しています。UCCx808-x ファミリーには各種のパッケージ、温度範囲オプション、低電圧誤動作防止レベルが用意されています。このファミリーには、オフラインおよびバッテリー駆動システム用の UVLO スレッシュホールドとヒステリシス オプションがあります。

表 6-1. 低電圧誤動作防止レベル

部品番号	ターンオン スレッシュホールド	ターンオフ スレッシュホールド
UCCx808-1	12.5V	8.3V
UCCx808-2	4.3V	4.1V

表 6-2. 低電圧誤動作防止オプション

T _A = T _J	パッケージ デバイス	
	UVLO オプション	SOIC (D)
-40°C ~ 85°C	12.5V/8.3V	UCC2808D-1
	4.3V/4.1V	UCC2808D-2
0°C ~ 70°C	12.5V/8.3V	UCC3808D-1
	4.3V/4.1V	UCC3808D-2

6.2 機能ブロック図

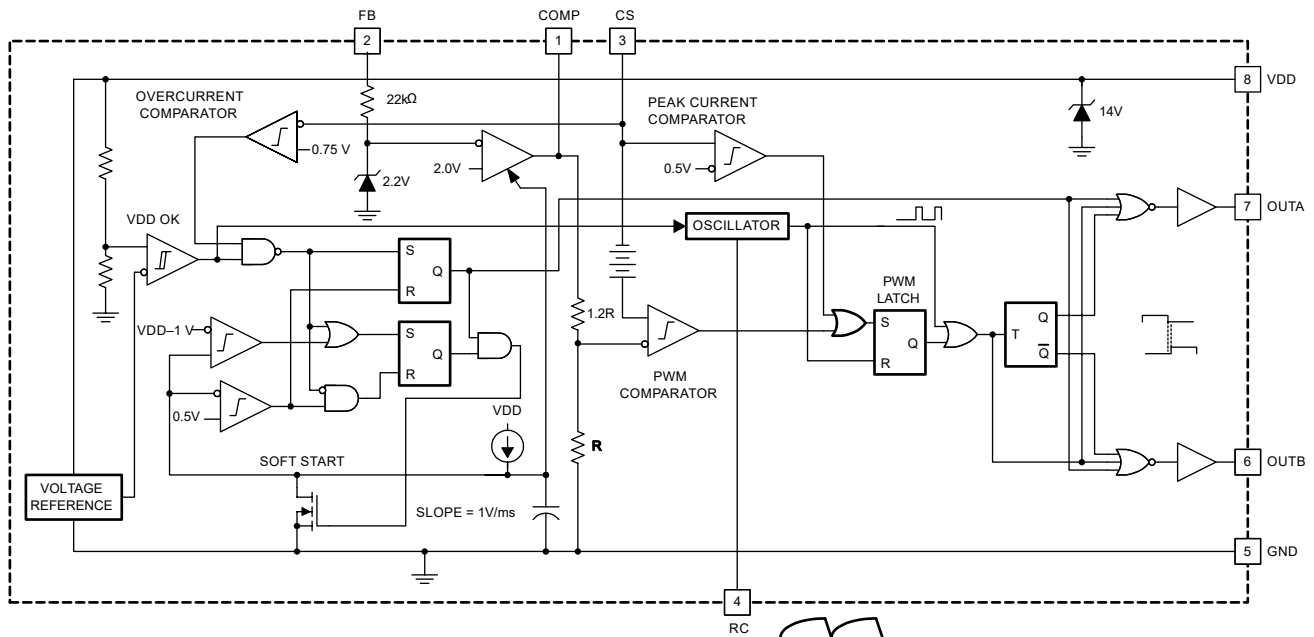
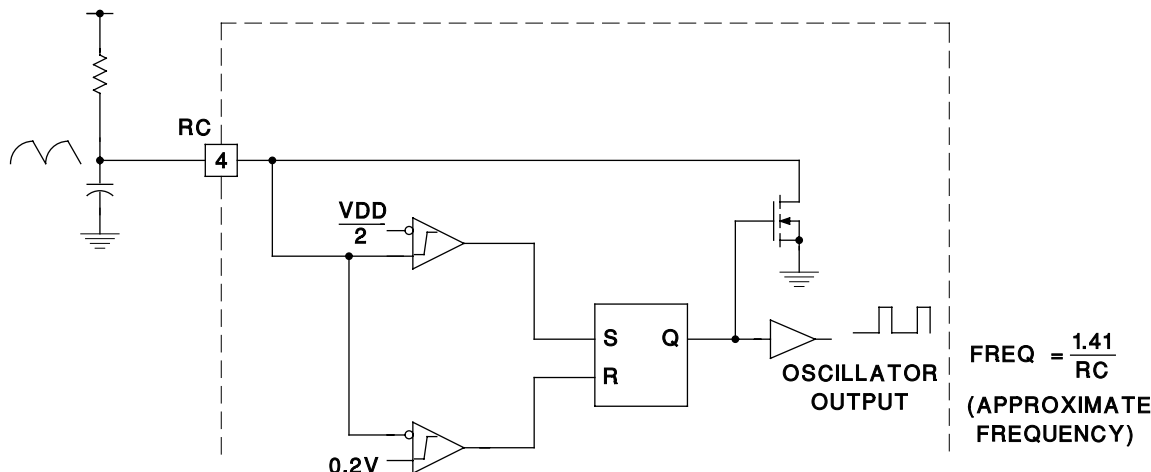


図 6-1. 機能ブロック図



発振器は、RC 上にのこぎり波を生成します。RC 立ち上がり時間の間、出力段はオン時間を交代しますが、RC 立ち下がり時間の間は両方の段がオフになります。出力段は発振器の周波数が 1/2 でスイッチングし、両方の出力のデューティサイクルは 50% 未満です。

図 6-2. 発振器のブロック図

6.3 機能説明

6.3.1 ピン説明

COMP: COMP はエラー アンプの出力であり、PWM コンパレータの入力です。UCC3808 のエラー アンプは、真の低出力インピーダンスを持つ 2MHz のオペアンプです。このような理由で、COMP ピンは電流のソースとシンクを行います。ただし、エラー アンプは内部で電流制限されているため、COMP を GND にプルすることで、デューティサイクルを外部から強制的にゼロにすることができます。

UCC3808 ファミリーは、内蔵のフルサイクル ソフト スタート機能を備えています。ソフト スタートは、最大 COMP 電圧に対するクランプとして実装されています。

CS: PWM への入力、ピーク電流、過電流コンパレータ。過電流コンパレータは、フォルト検出のみを目的としています。過電流スレッシュホルドを超えると、ソフトスタート サイクルが発生します。

FB: エラー アンプの反転入力。最大の安定性を得るため、FB リードの長さはできるだけ短くし、FB の浮遊容量をできるだけ少なくします。

GND: すべての機能の基準グランドおよび電源グランド。大電流および UCC3808 は高周波数で動作するため、低インピーダンスのプリント基板のグランド プレーンを強く推奨します。

OUTA および OUTB: 交流型の大電流出力段。どちらの段も、パワー MOSFET のゲートを駆動できます。各段は、500mA ピークソース電流と 1A ピークシンク電流に対応できます。

出力段は、プッシュプル構成で、発振器の半分の周波数でスイッチングされます。RC ピンの電圧が上昇すると、2 つの出力のうちの 1 つが high になりますが、立ち下がり時間中は両方の出力がオフになります。2 つの出力の間のデッドタイムと、立ち下がり時間よりも出力の立ち上がり時間が遅くなるため、2 つの出力が同時にオンにならないことが保証されます。デッドタイムは通常 60ns ~ 200ns で、タイミング コンデンサと抵抗の値に依存します。

大電流出力ドライバは、VDD から GND に切り替える MOSFET 出力デバイスで構成されています。各出力ステージは、オーバーシュートおよびアンダーシュートに対しても非常に低いインピーダンスを提供します。多くの場合、外部ショットキー ダイオードによるクランプは不要となります。

RC: 発振器のタイミング ピンです。UCC3808-x の発振器は VDD と GND を内部で追跡するため、電源レールの変動が周波数の安定性に最小限の影響を及ぼすようにします。図 6-2 に、発振器ブロック図を示します。

発振器のプログラムに必要な部品は、抵抗 (VDD および RC に接続) とコンデンサ (RC および GND に接続) の 2 つのみです。発振器の周波数の近似値は、次の単純な式で決定されます。

$$f_{\text{OSCILLATOR}} = \frac{1.41}{RC} \quad (2)$$

ここで、

- 周波数は hertz (Hz) 単位
- 抵抗はオーム (Ω) 単位
- 容量はファラド (F) 単位

タイミング抵抗の推奨範囲は 10k Ω と 200k Ω の間で、タイミング コンデンサの範囲は 100pF ~ 1000pF です。タイミング抵抗が 10k Ω より小さいことは避けてください。

最高の性能を得るには、タイミング コンデンサから GND へのリード、タイミング抵抗リードから VDD へのリード、タイミング部品と RC 間のリードをできるだけ短くします。外部タイミング ネットワークへのグランド配線と VDD 配線を分けることを推奨します。

VDD: このデバイスの電源入力接続です。静止 VDD 電流は非常に低いですが、OUTA および OUTB 電流、およびプログラムされた発振器周波数に応じて、総供給電流は高くなります。合計 VDD 電流は、静止 VDD 電流と平均 OUT 電流の合計です。動作周波数と MOSFET ゲート電荷 (Q_g) が判明していれば、で平均 OUT 電流を計算できます。

$$f_{\text{OSCILLATOR}} = \frac{1.41}{RC} \quad (3)$$

ここで、

- f: 周波数

ノイズの問題を防ぐには、電解コンデンサとともに、チップにできるだけ近いセラミック コンデンサを使用して VDD を GND にバイパスします。

1 μ F のデカップリング コンデンサを推奨します。

6.4 デバイスの機能モード

6.4.1 VCC

VCC が 12.5V (UCCx808-1 の場合) または 4.3V (UCCx808-2 の場合) を超えると、デバイスが有効になり、すべての障害状態がクリアされた後、ゲートドライバがソフト スタートで起動します。VCC が 8.3V (UCCx808-1 の場合) または 4.1V (UCCx808-2 の場合) を下回ると、デバイスは UVLO 保護モードに入り、両方のゲートドライバがアクティブにローにプルダウンされます。

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

UCCx808-x PWM コントローラには、電流モード制御を小型の 8 ピンパッケージで使用してプッシュプルトポロジを実装するために必要なすべての機能が搭載されています。UCCx808-x は、電流モード制御プッシュプルトポロジ用に設計されています。UCCx808-x は、電流モード制御、ピーク電流検出、過電流保護の利点を備えています。

7.2 代表的なアプリケーション

図 7-1 に、全波整流器を搭載した 200kHz プッシュプル アプリケーション回路を示します。

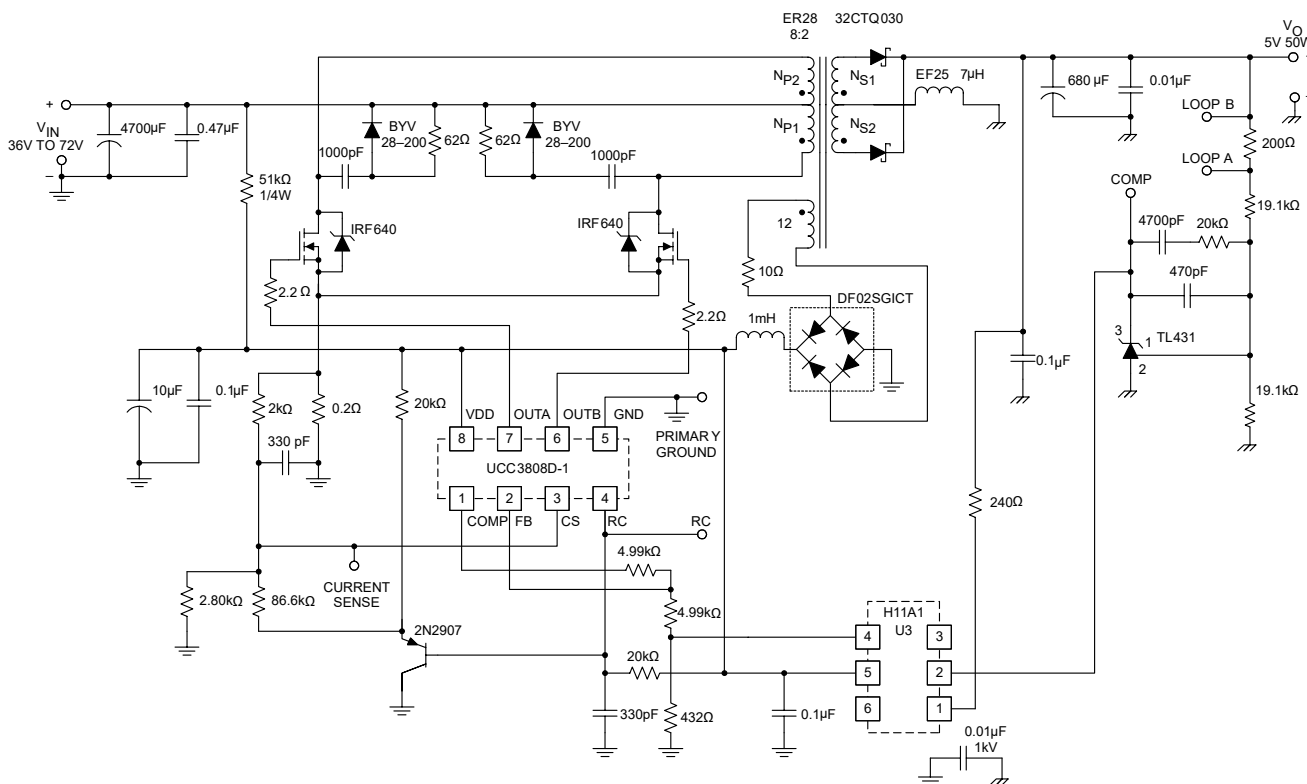


図 7-1. 代表的なアプリケーションの図 : 48V IN、5V、50W 出力

7.2.1 設計要件

表 7-1 に、UCC3808-x の設計パラメータの一覧を示します。

表 7-1. 設計パラメータ

設計パラメータ	目標値
出力電圧	5V
定格出力電力	50W
入力 DC 電圧範囲	36V ~ 72V

表 7-1. 設計パラメータ (続き)

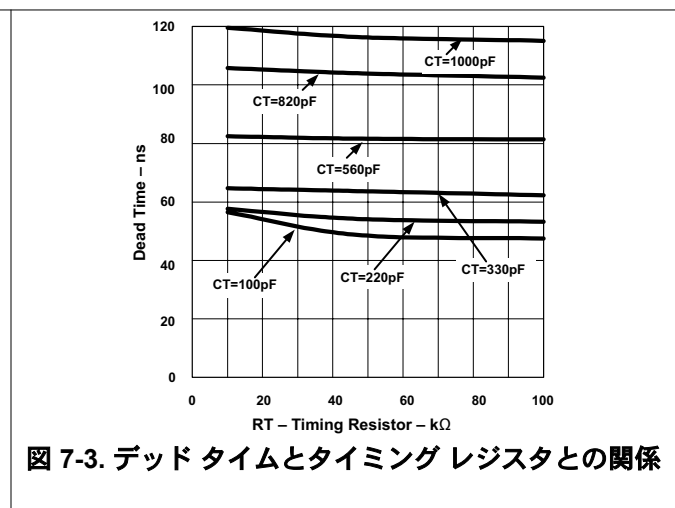
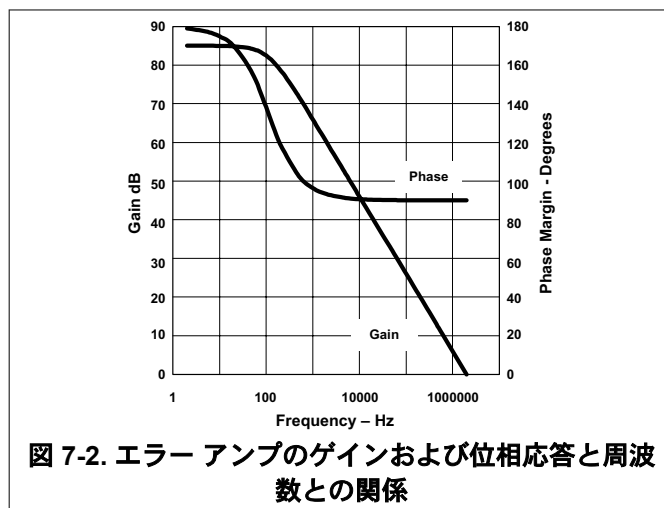
設計パラメータ	目標値
スイッチング周波数	210kHz

7.2.2 詳細な設計手順

出力 VO は、5V で最大 75W を供給し、入力から電氣的に絶縁されています。UCC3808 はピーク電流モード コントローラであるため、続く 2N2222A エミッタ (CT 波形をバッファ) は、50% を超えるデューティ比に必要なスロープ補償を提供します。単一のグラウンド IC コントローラでのコンデンサのデカップリングは非常に重要であり、IC のできるだけ近くに配置するために 1 μ F を推奨します。コントローラ電源は、スタートアップ用の直列 RC であり、定常状態動作で使用する出力インダクタにバイアス巻線と並列に接続します。

オフセット誤差の低いアンプを備えた UC3965 高精度リファレンスを使用して、2 次側でレギュレーションが行われたフォトカプラにより絶縁が実現されます。2 次側の UC3965 デバイス部品を使用して、厳密な電圧レギュレーションによる小信号補償を実現しています。コスト、体積、機械的強度に応じて、出力インダクタには多くの選択肢があります。図 7-1 に示すように、いくつかの設計オプションは、鉄粉、モリパーマロイ (MPP)、またはエアギャップのフェライトコアです。メイン電源トランスは、Magnetics® Inc. の P 材料を使用した低プロファイルの設計であり、EFD サイズ 25 です。この材料は、設計パラメータの周波数と温度で適しています。入力電圧範囲: 36V DC ~ 72V DC。

7.2.3 アプリケーション曲線



7.3 電源に関する推奨事項

デバイスの VDD 電源端子には、UCCx808-x は 1A のドライバ機能を持つコントローラであるため、電解コンデンサをエネルギー蓄積コンデンサとして配置する必要があります。UCCx808-x デバイスでは、低 ESR のノイズデカップリング容量を、VDD 端子から GND 端子までの間にできるだけ直接配置する必要があります。X7R 以上など、温度に対して安定した誘電特性を持つセラミックコンデンサを推奨します。推奨される電解コンデンサは、10 μ F または 25V のコンデンサです。

推奨されるデカップリングコンデンサは、0.1 μ F 0603 サイズの 25V X7R コンデンサです。

7.4 レイアウト

7.4.1 レイアウトのガイドライン

- VDD コンデンサは、VDD 端子と UCCx808-x の GND の間の、両方の端子に直接トラックするように、できるだけ近くに配置します。
- CS 端子には、小型の外付けフィルタコンデンサを推奨します。フィルタコンデンサを CS 端子から GND 端子までできるだけ直接追跡します。

- 磁気センシングブロックでのノイズのピックアップと干渉を最小限に抑えるために、FB 端子と接続用の各種部品のトラッキングとレイアウトが重要です。FB ネット上のトランスの総表面積を最小化します。
- OUTA/OUTB 端子は high の内部シンクまたはソース電流能力を備えています。外部ゲート抵抗を推奨します。この値は、パワー MOSFET の選択、効率、EMI に関する検討事項に依存します。ゲート駆動パスに开路エラーが発生した場合に MOSFET ゲートがフローティングになるのを防止するため、外部 MOSFET のゲートにプルダウン抵抗を接続することを推奨します。

7.4.2 レイアウト例

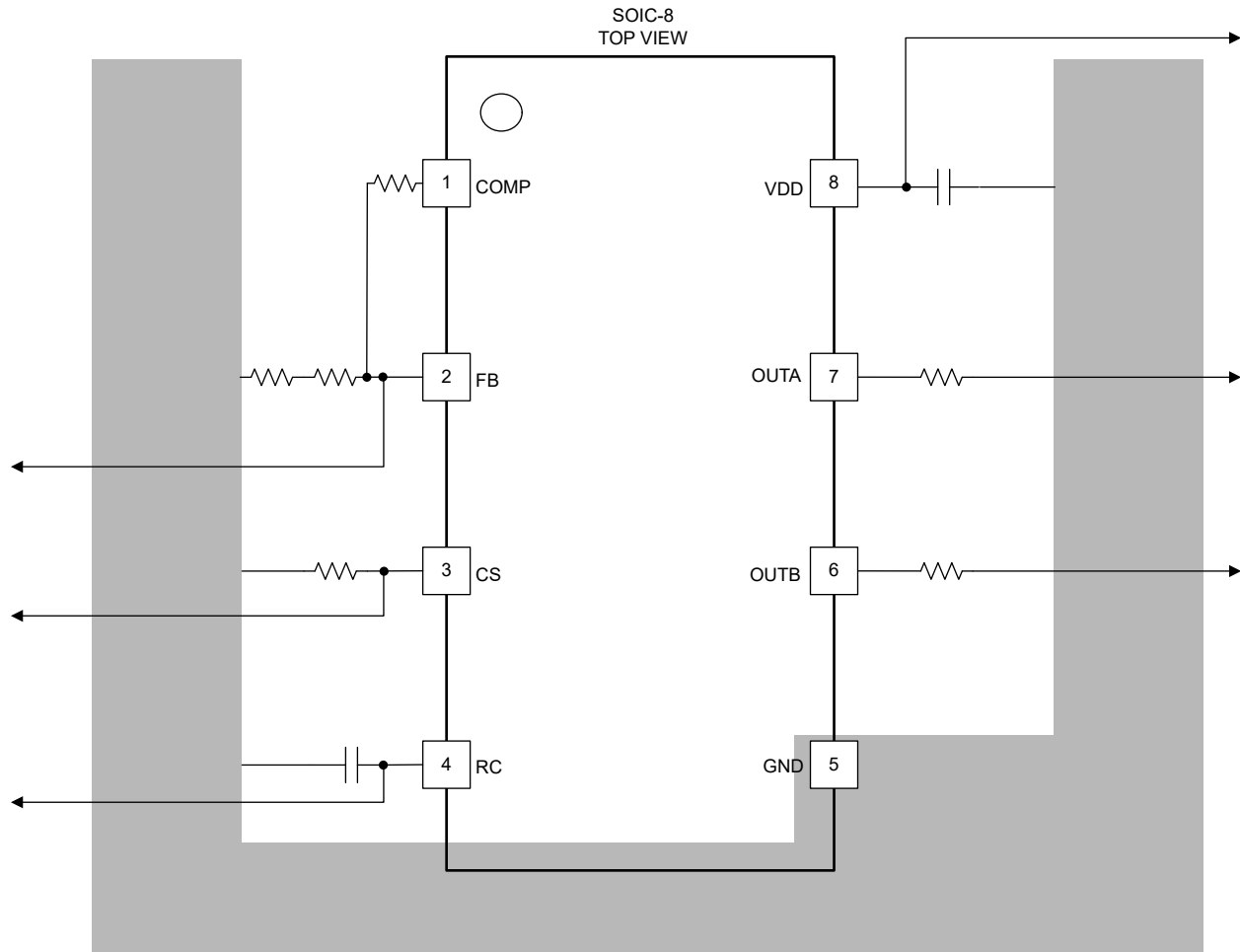


図 7-4. レイアウト例

8 デバイスおよびドキュメントのサポート

8.1 ドキュメントのサポート

8.1.1 関連資料

テキサス インスツルメンツの [Unitrode 電源制御製品 \(PS\) データブック](#)

8.2 関連リンク

次の表に、クイック アクセス リンクを示します。カテゴリには、技術資料、サポートおよびコミュニティリソース、ツールとソフトウェア、およびサンプル注文またはご購入へのクイック アクセスが含まれます。

表 8-1. 関連リンク

製品	プロダクトフォルダ	サンプルとご購入	技術資料	ツールとソフトウェア	サポートとコミュニティ
UCC2808-1	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック
UCC2808-2	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック
UCC3808-1	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック
UCC3808-2	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック	こちらをクリック

8.3 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.4 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの [使用条件](#) を参照してください。

8.5 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

Magnetics® is a registered trademark of Magnetics Inc.

すべての商標は、それぞれの所有者に帰属します。

8.6 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.7 用語集

[テキサス・インスツルメンツ用語集](#)

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision E (April 2015) to Revision F (July 2025)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• ドキュメント全体を通して PDIP パッケージの情報を削除.....	1
• TSSOP パッケージ情報を削除.....	4
• 「熱に関する情報」表を追加.....	4

Changes from Revision D (August 2002) to Revision E (April 2015)	Page
• TSSOP パッケージへの参照を削除.....	1
• 「ESD 定格」表、「機能説明」セクション、「デバイスの機能モード」セクション、「アプリケーションと実装」セクション、「電源に関する推奨事項」セクション、「レイアウト」セクション、「デバイスおよびドキュメントのサポート」セクション、「メカニカル、パッケージ、および注文情報」セクションを追加。.....	1

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2025, Texas Instruments Incorporated

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
UCC2808D-1	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	2808-1
UCC2808D-2	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	-40 to 85	2808-2
UCC2808DTR-1	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808-1
UCC2808DTR-1.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808-1
UCC2808DTR-2	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808-2
UCC2808DTR-2.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808-2
UCC2808DTR-2G4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	-40 to 85	2808-2
UCC3808D-1	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	3808-1
UCC3808D-2	Obsolete	Production	SOIC (D) 8	-	-	Call TI	Call TI	0 to 70	3808-2
UCC3808DTR-1	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	(3808-1, UCC3808) D-1
UCC3808DTR-1.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	(3808-1, UCC3808) D-1
UCC3808DTR-2	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808-2
UCC3808DTR-2.A	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808-2
UCC3808DTR-2G4	Active	Production	SOIC (D) 8	2500 LARGE T&R	Yes	NIPDAU	Level-1-260C-UNLIM	0 to 70	3808-2
UCC3808N-1	Obsolete	Production	PDIP (P) 8	-	-	Call TI	Call TI	0 to 70	UCC3808N-1

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) Part marking: There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION

QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE


*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
UCC2808DTR-1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC2808DTR-2	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC3808DTR-1	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1
UCC3808DTR-2	SOIC	D	8	2500	330.0	12.4	6.4	5.2	2.1	8.0	12.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
UCC2808DTR-1	SOIC	D	8	2500	353.0	353.0	32.0
UCC2808DTR-2	SOIC	D	8	2500	353.0	353.0	32.0
UCC3808DTR-1	SOIC	D	8	2500	353.0	353.0	32.0
UCC3808DTR-2	SOIC	D	8	2500	353.0	353.0	32.0



D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

1. Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
4. This dimension does not include interlead flash.
5. Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

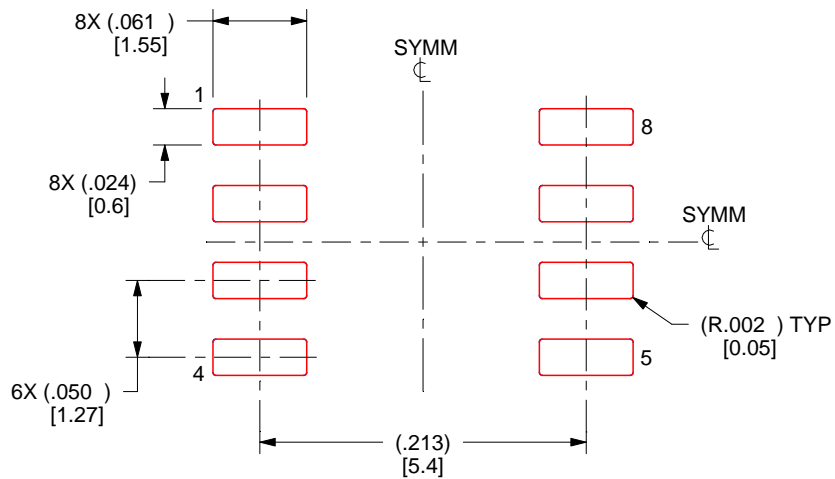
- 6. Publication IPC-7351 may have alternate designs.
- 7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月