

XTR105 4~20mA 電流トランスミッタ、センサ励起および線形化機能付き

1 特長

- 低い未調整誤差
- 2つの高精度電流源:それぞれ 800 μ A
- 直線性
- 2線式または3線式 RTD 動作
- 小さいオフセットドリフト:0.4 μ V/ $^{\circ}$ C
- 低い出力電流ノイズ:30nA_{PP}
- 高 PSRR:110dB 以上
- 高 CMRR:86dB 以上
- 幅広い電源電圧範囲:7.5V ~ 36V
- パッケージ:DIP-14 および SOIC-14

2 アプリケーション

- フィールドトランスミッタとセンサ
- ファクトリオートメーション
- 温度トランスミッタ
- 圧力トランスミッタ
- 産業用 PLC システム
- SCADA リモート データ アクイジション
- HART モデムと互換

3 説明

XTR105 は、2つの高精度電流源を備えたモノリシックの 4mA ~ 20mA、2線式電流トランスミッタです。このデバイスは、白金 RTD 温度センサおよびブリッジ、計装アンプ、および電流出力回路向けに 1つの IC 上で完全な電流励起を提供します。

多用途な線形化回路により RTD に対して 2次補正が行われ、標準値として 40:1 で直線性が向上します。

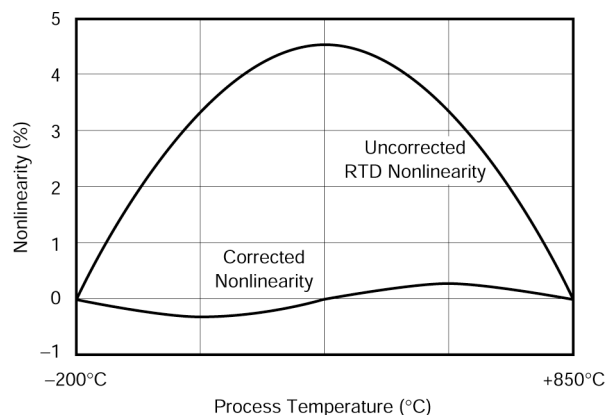
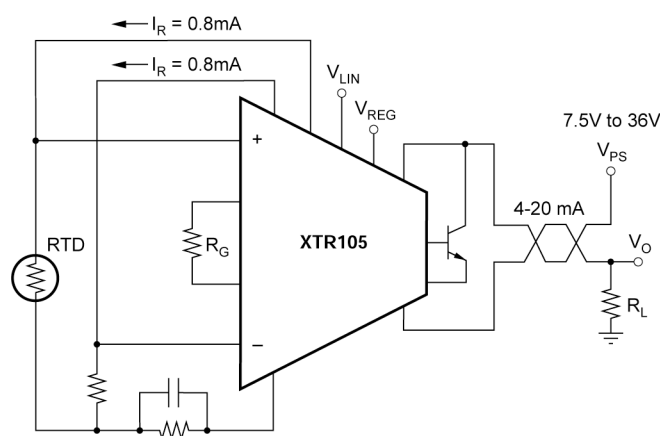
計装アンプのゲインは、広い範囲の温度または圧力測定に合わせて構成できます。電流トランスミッタ全体の総合未調整誤差は十分に低く、多くのアプリケーションで調整なしに使用できます。これには、ゼロ出力電流ドリフト、スパン ドリフト、および非直線性が含まれます。XTR105 は、最低 7.5V のループ電源電圧で動作します。

XTR105 は、DIP-14 および SOIC-14 表面実装パッケージで供給され、工業用温度範囲の $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ で動作が規定されています。

パッケージ情報

部品番号	パッケージ (1)	パッケージ サイズ (2)
XTR105	D (SOIC, 14)	8.65mm × 6mm
	N (PDIP, 14)	19.3mm × 9.4mm

- (1) 詳細については、[セクション 10](#) を参照してください。
- (2) パッケージ サイズ (長さ×幅) は公称値であり、該当する場合はピンも含まれます



XTR105 を使用した PT100 非直線性補正



目次

1 特長.....	1	6.4 デバイスの機能モード.....	15
2 アプリケーション.....	1	7 アプリケーションと実装.....	16
3 説明.....	1	7.1 アプリケーション情報.....	16
4 ピン構成および機能.....	3	7.2 代表的なアプリケーション.....	24
5 仕様.....	4	7.3 レイアウト.....	25
5.1 絶対最大定格.....	4	8 デバイスおよびドキュメントのサポート.....	26
5.2 推奨動作条件.....	4	8.1 ドキュメントのサポート.....	26
5.3 熱に関する情報.....	4	8.2 ドキュメントの更新通知を受け取る方法.....	26
5.4 電気的特性.....	5	8.3 サポート・リソース.....	26
5.5 代表的特性.....	7	8.4 商標.....	26
6 詳細説明.....	11	8.5 静電気放電に関する注意事項.....	26
6.1 概要.....	11	8.6 用語集.....	26
6.2 機能ブロック図.....	12	9 改訂履歴.....	27
6.3 機能説明.....	12	10 メカニカル、パッケージ、および注文情報.....	27

4 ピン構成および機能

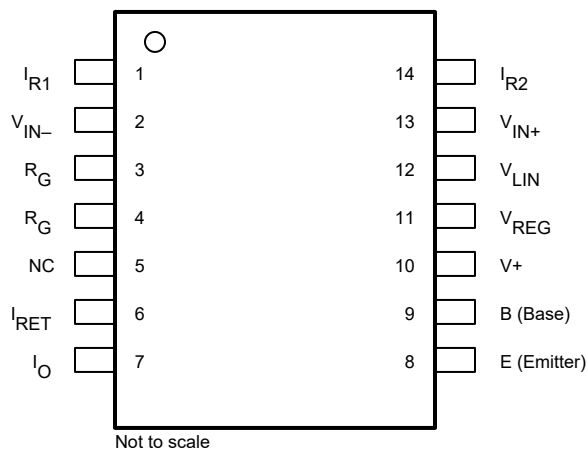


図 4-1. D パッケージ、14 ピン SOIC、N パッケージ、14 ピン PDIP (上面図)

表 4-1. ピンの機能

ピン		タイプ	説明
名称	番号		
B (ベース)	9	出力	外部トランジスタのベース接続
E (エミッタ)	8	入力	外部トランジスタのエミッタ接続
I _O	7	出力	4mA から 20mA への電流ループ出力を安定化します
I _{R1}	1	出力	800μA リファレンス電流出力、チャネル 1
I _{R2}	14	出力	800μA リファレンス電流出力、チャネル 2
I _{RET}	6	入力	V _{REG} 、V _{LIN} 、I _{R1} 、I _{R2} の ローカル グランドリターンピン
NC	5	—	内部接続なし
R _G	3、4	—	入力段ゲイン設定ピン。ピン 3 とピン 4 の間の抵抗 R _G は、電圧から電流への伝達関数のゲインを設定します
V+	10	電源	ループ電源
V _{IN-}	2	入力	負 (反転) 差動電圧入力
V _{IN+}	13	入力	正 (非反転) 差動電圧入力
V _{LIN}	12	出力	直線性補正電圧出力
V _{REG}	11	出力	5.1V レギュレータ電圧出力

5 仕様

注

TI では、このデバイスの複数の製造フローを認定済みです。性能の違いは、チップの原産拠点 (CSO) によってラベル付けされています。システムの堅牢性を確保するために、すべてのフローを考慮した設計を強く推奨します。詳細情報については、[セクション 8.1.1](#) をご覧ください。

5.1 絶対最大定格

自由気流での動作温度範囲内 (特に記述のない限り)⁽¹⁾

		最小値	最大値	単位
V+	電源 (I _O ピンを基準とする)		40	V
V _{IN}	入力電圧、V _{IN+} – V _{IN-} (I _O ピンを基準とする)	0	V+	V
	出力電流制限		連続	
T _A	動作温度	-40	125	°C
T _J	接合部温度		165	°C
T _{stg}	保存温度	-55	125	°C
	リード温度 (半田付け、10 秒)		300	°C

- (1) 「絶対最大定格」を超える動作は、デバイスに恒久的な損傷を与える可能性があります。「絶対最大定格」は、これらの条件において、または「推奨動作条件」に示された値を超える他のいかなる条件でも、本製品が正しく動作することを暗に示すものではありません。「絶対最大定格」の範囲内であっても「推奨動作条件」の範囲外で使用した場合、本デバイスは完全に機能するとは限らず、このことが本デバイスの信頼性、機能、性能に影響を及ぼし、本デバイスの寿命を縮める可能性があります。

5.2 推奨動作条件

自由気流での動作温度範囲内 (特に記述のない限り)

		最小値	公称値	最大値	単位
V+	電源 (I _O ピンを基準とする)	7.5	24	36	V
T _A	規定温度	-40		85	°C

5.3 熱に関する情報

熱評価基準 ⁽¹⁾		XTR105		単位
		D (SOIC)	N (PDIP)	
		14 ピン		
R _{θJA}	接合部から周囲への熱抵抗	87.3	54.4	°C/W
R _{θJC(top)}	接合部からケース (上面) への熱抵抗	47.3	31.4	°C/W
R _{θJB}	接合部から基板への熱抵抗	46.6	25.8	°C/W
Ψ _{JT}	接合部から上面への特性パラメータ	9.9	9.6	°C/W
Ψ _{JB}	接合部から基板への特性パラメータ	46.1	25.3	°C/W
R _{θJC(bot)}	接合部からケース (底面) への熱抵抗	該当なし	該当なし	°C/W

- (1) 従来および最新の熱評価基準の詳細については、『[半導体および IC パッケージの熱評価基準](#)』アプリケーション ノートを参照してください。

5.4 電気的特性

$T_A = +25^\circ\text{C}$, $V_+ = 24\text{V}$, TIP29C 外部トランジスタ、すべてのチップ原産拠点 (CSO)。(特に記述のない限り)

パラメータ	テスト条件		最小値	標準値	最大値	単位	
出力							
出力電流の式	$V_{IN} \text{ (V)}, R_G \text{ (}\Omega\text{)}$		$I_O = V_{IN} \times (40 / R_G) + 4\text{mA}$				
出力電流、仕様範囲			4		20	mA	
オーバースケール制限			24	27	30	mA	
アンダースケール制限	$I_{REG} = 0\text{V}$		1.8	2.2	2.6	mA	
ゼロ出力 ⁽¹⁾	$V_{IN} = 0\text{V}, R_G = \infty$			4		mA	
初期誤差	XTR105P、XTR105U			±5	±25	μA	
	XTR105PA、XTR105UA			±5	±50		
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	XTR105P、XTR105U		±0.07	±0.5	μA/°C	
		XTR105PA、XTR105UA		±0.07	±0.9		
電源電圧 (V+) に対する依存性	$V_+ = 7.5\text{V} \sim 36\text{V}$			0.04	0.2	μA/V	
同相電圧に対する依存性	$V_{CM} = 1.25\text{V} \sim 3.5\text{V}^{(2)}$			0.02		μA/V	
V_{REG} 出力電流に対する依存性				0.3		μA/mA	
ノイズ 0.1Hz ~ 10Hz				0.03		μA _{PP}	
スパン							
スパンの式 (相互コンダクタンス)				$S = 40/R_G$		A/V	
初期誤差 ⁽³⁾	フルスケール (V_{IN}) = 50mV	XTR105P、XTR105U		±0.05	±0.2	%	
		XTR105PA、XTR105UA		±0.05	±0.4		
温度依存性 ⁽³⁾	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			±3	±25	ppm/°C	
非直線性、理想的な入力 ⁽⁴⁾	フルスケール (V_{IN}) = 50mV			0.003	0.01	%	
入力 ⁽⁵⁾							
オフセット電圧	$V_{CM} = 2\text{V}$	CSO: SHE	XTR105P、XTR105U		±50	±100	μV
			XTR105PA、XTR105UA		±50	±250	
		CSO: TID			±7		
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	CSO: SHE	XTR105P、XTR105U		±0.4	±1.5	μV/°C
			XTR105PA、XTR105UA		±0.4	±3	
		CSO: TID			±0.1		
電源電圧 (V+) に対する依存性	$V_+ = 7.5\text{V} \sim 36\text{V}$			±0.3	±3	μV/V	
同相電圧 RTI (CMRR) に対する依存性	$V_{CM} = 1.25\text{V} \sim 3.5\text{V}^{(2)}$	XTR105P、XTR105U		±10	±50	μV/V	
		XTR105PA、XTR105UA		±10	±100		
同相入力範囲 ⁽²⁾			1.25		3.5	V	
入力バイアス電流	CSO: SHE	XTR105P、XTR105U		5	25	nA	
		XTR105PA、XTR105UA		5	50		
	CSO: TID				0.9		8
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	CSO: SHE		20		pA/°C	
		CSO: TID		1			
入力オフセット電流	XTR105P、XTR105U			±0.2	±3	nA	
	XTR105PA、XTR105UA			±0.2	±10		

5.4 電気的特性 (続き)

$T_A = +25^\circ\text{C}$ 、 $V_+ = 24\text{V}$ 、TIP29C 外部トランジスタ、すべてのチップ原産拠点 (CSO)。(特に記述のない限り)

パラメータ	テスト条件		最小値	標準値	最大値	単位
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	CSO: SHE		5		$\text{pA}/^\circ\text{C}$
		CSO: TID		± 1		
インピーダンス、差動				$0.1 \parallel 1$		$\text{G}\Omega \parallel \text{pF}$
同相				$5 \parallel 10$		$\text{G}\Omega \parallel \text{pF}$
ノイズ	$f = 0.1\text{Hz} \sim 10\text{Hz}$			0.6		μA_{PP}
電流源 ⁽⁶⁾						
電流				800		μA
精度	XTR105P、XTR105U			± 0.05	± 0.2	%
	XTR105PA、XTR105UA			± 0.05	± 0.4	
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	XTR105P、XTR105U		± 15	± 35	$\text{ppm}/^\circ\text{C}$
		XTR105PA、XTR105UA		± 15	± 75	
電源 (V_+) に対する依存性	$V_+ = 7.5\text{V} \sim 36\text{V}$	CSO: SHE		± 10	± 25	ppm/V
		CSO: TID		± 2	± 15	
マッチング	XTR105P、XTR105U			± 0.02	± 0.1	%
	XTR105PA、XTR105UA			± 0.02	± 0.2	
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$	XTR105P、XTR105U		± 3	± 15	$\text{ppm}/^\circ\text{C}$
		XTR105PA、XTR105UA		± 3	± 30	
電源 (V_+) に対する依存性	$V_+ = 7.5\text{V} \sim 36\text{V}$			1	10	ppm/V
コンプライアンス電圧	Positive		$(V_+) - 3$	$(V_+) - 2.5$		V
	負 ⁽²⁾		0	-0.2		
出力インピーダンス				150		$\text{M}\Omega$
ノイズ	$f = 0.1\text{Hz} \sim 10\text{Hz}$			0.003		μA_{PP}
V_{REG} ⁽²⁾				5.1		V
精度				± 0.02	± 0.1	V
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			± 0.5		$\text{mV}/^\circ\text{C}$
電源電圧 (V_+) に対する依存性				1		mV/V
出力電流				± 1		mA
出力インピーダンス				75		Ω
線形化						
R_{LIN} (内部)				1		$\text{k}\Omega$
精度	XTR105P、XTR105U			± 0.2	± 0.5	%
	XTR105PA、XTR105UA			± 0.2	± 1	
温度依存性	$T_A = -40^\circ\text{C} \sim +85^\circ\text{C}$			± 25	± 100	$\text{ppm}/^\circ\text{C}$

(1) 4mA の低スケールオフセット電流の精度を示します。入力アンプの影響は含まれていません。ゼロにトリミングできます。

(2) I_{RET} ピンに関して測定された電圧。

(3) 初期誤差またはゲイン設定抵抗 R_G の TCR は含まれていません。

(4) フルスケール入力範囲を大きくすると、非直線性が改善されます。

(5) ゼロ出力の初期誤差は含まれていません。

(6) I_{RET} ピンを基準にした電流源出力電圧 $V_O = 2\text{V}$

5.5 代表的特性

$T_A = +25^\circ\text{C}$, $V_+ = 24\text{V}$ 。すべてのチップ原産拠点 (CSO)。(特に記述のない限り)

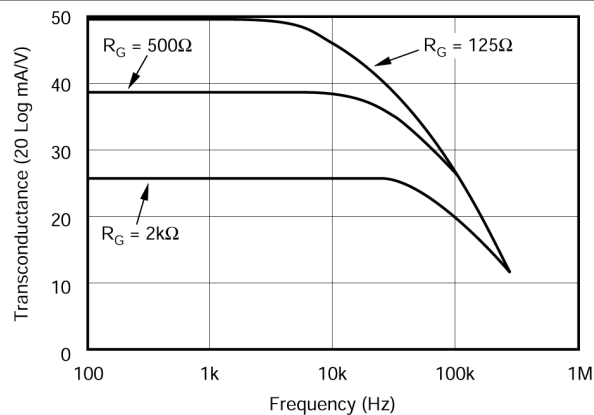
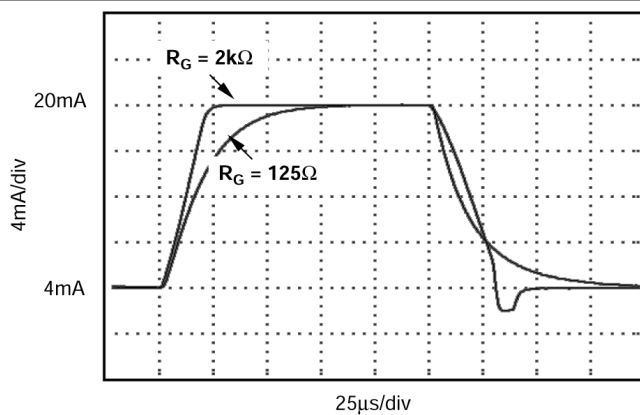
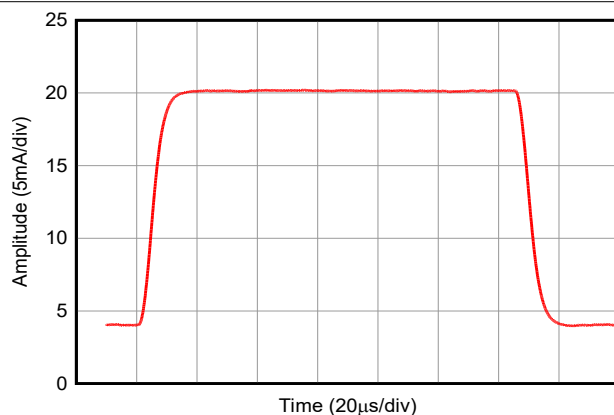


図 5-1. 相互コンダクタンスと周波数との関係



CSO: SHE

図 5-2. ステップ応答



CSO: TID

図 5-3. ステップ応答、 $R_G = 125\Omega$ 、 $2k\Omega$

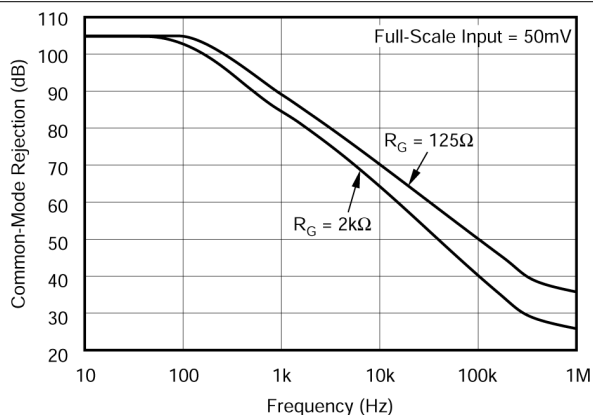


図 5-4. 同相除去比と周波数との関係

5.5 代表的特性 (続き)

$T_A = +25^\circ\text{C}$, $V_+ = 24\text{V}$ 。すべてのチップ原産拠点 (CSO)。(特に記述のない限り)

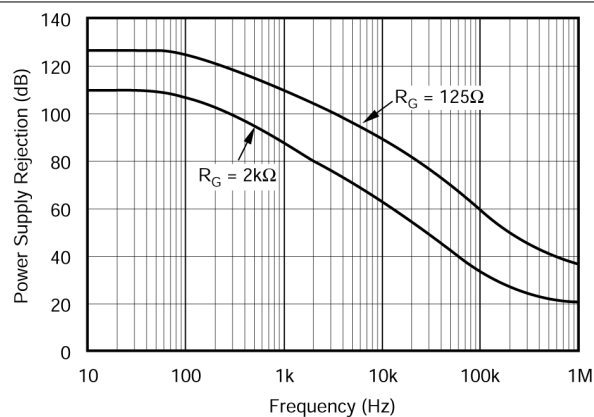
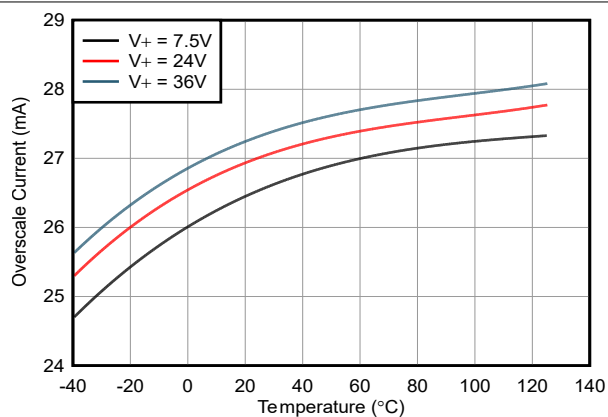


図 5-5. 電源除去特性と周波数との関係



外部トランジスタと組み合わせて使用

図 5-6. オーバースケール電流と温度との関係

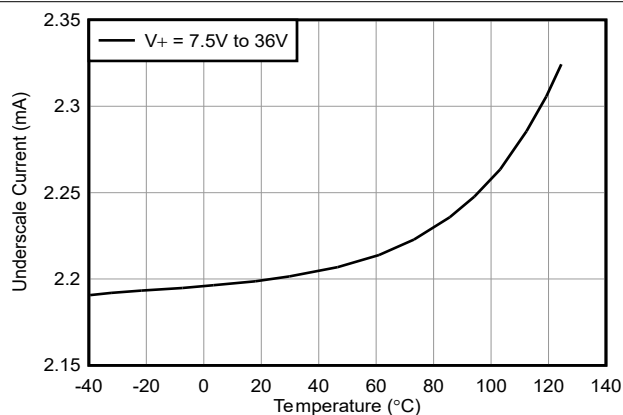


図 5-7. アンダースケール電流と温度との関係

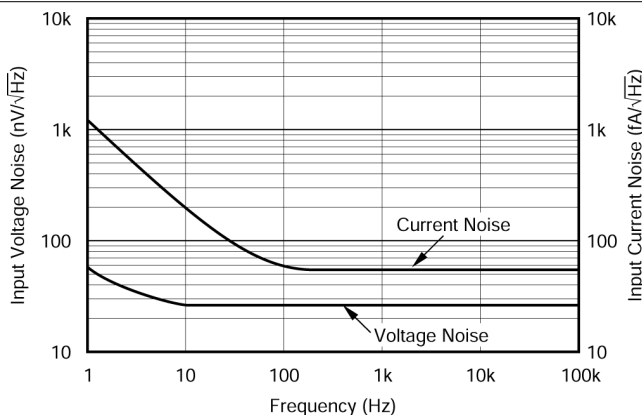


図 5-8. 入力の電圧および電流ノイズの密度と周波数との関係

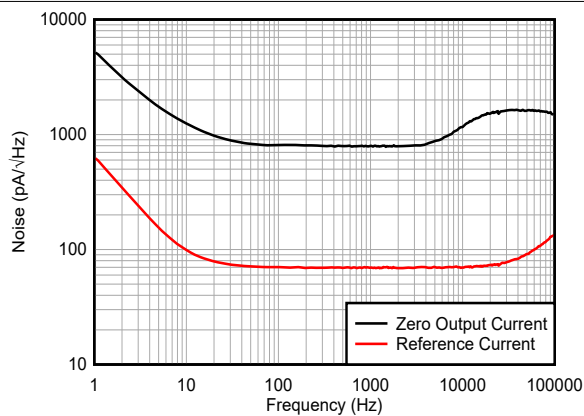
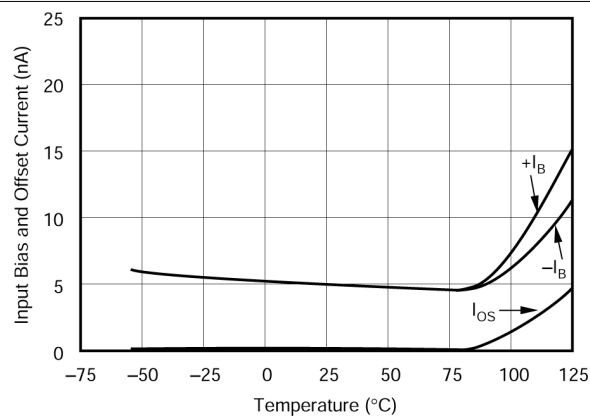


図 5-9. ゼロ出力およびリファレンス電流ノイズと周波数との関係

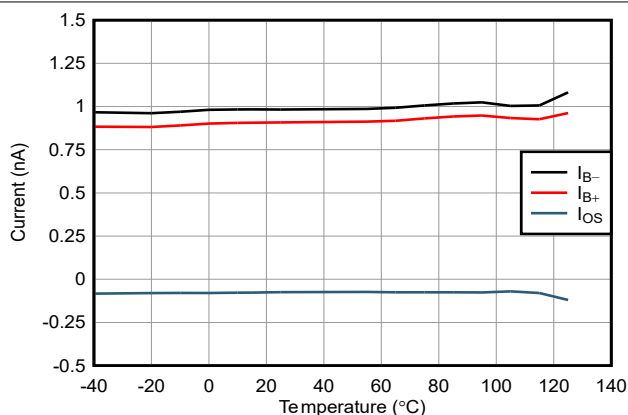


CSO: SHE

図 5-10. 入力バイアスおよびオフセット電流と温度との関係

5.5 代表的特性 (続き)

$T_A = +25^\circ\text{C}$, $V_+ = 24\text{V}$ 。すべてのチップ原産拠点 (CSO)。(特に記述のない限り)



CSO: TID

図 5-11. 入力バイアスおよびオフセット電流と温度との関係

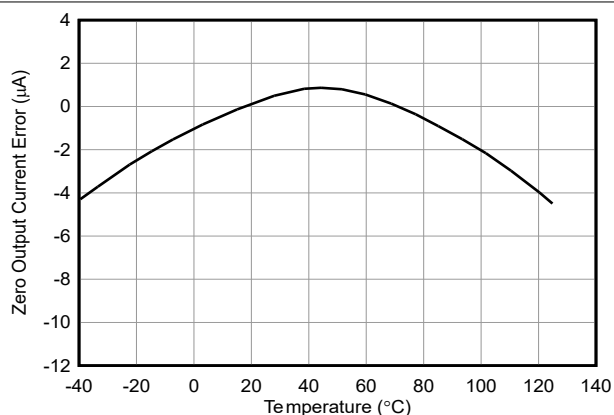
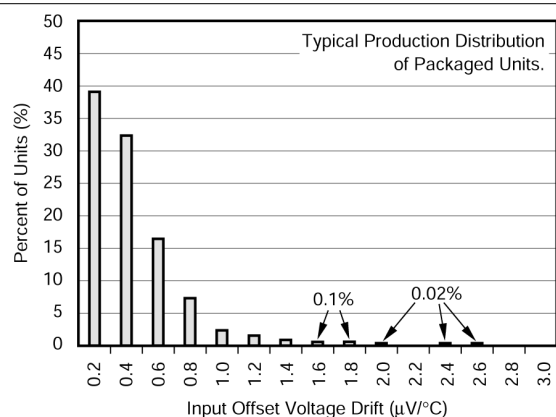
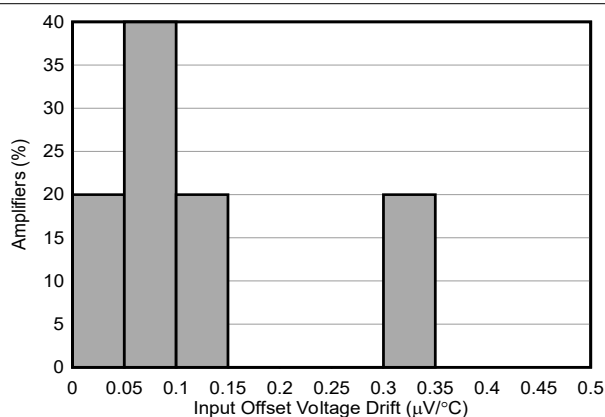


図 5-12. ゼロ出力電流誤差と温度との関係



CSO: SHE

図 5-13. 入力オフセット電圧ドリフトの製品分布



CSO: TID

図 5-14. 入力オフセット電圧ドリフトの製品分布

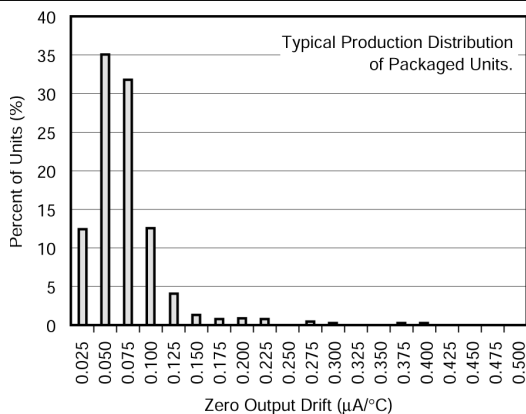


図 5-15. ゼロ出力ドリフトの製品分布

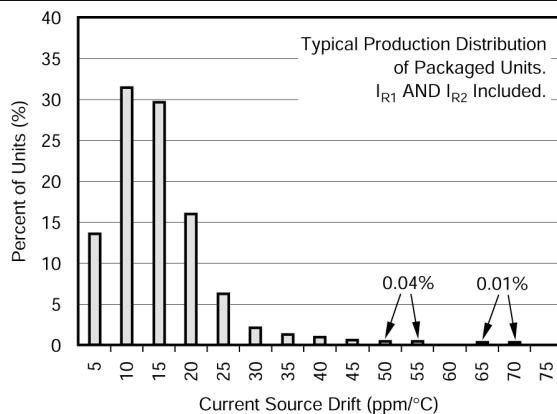


図 5-16. 電流源ドリフトの製品分布

5.5 代表的特性 (続き)

$T_A = +25^\circ\text{C}$, $V_+ = 24\text{V}$ 。すべてのチップ原産拠点 (CSO)。(特に記述のない限り)

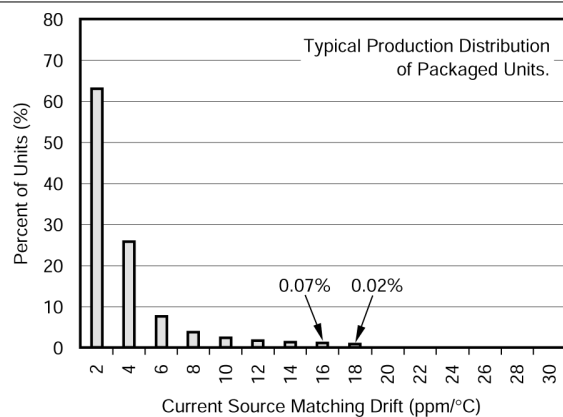
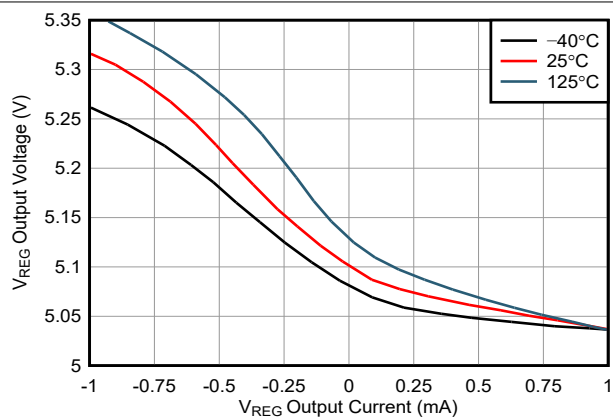


図 5-17. 電流源マッチング ドリフトの製品分布



1mAを超えると、ゼロ出力は低下します

図 5-18. V_{REG} 出力電圧と V_{REG} 出力電流との関係

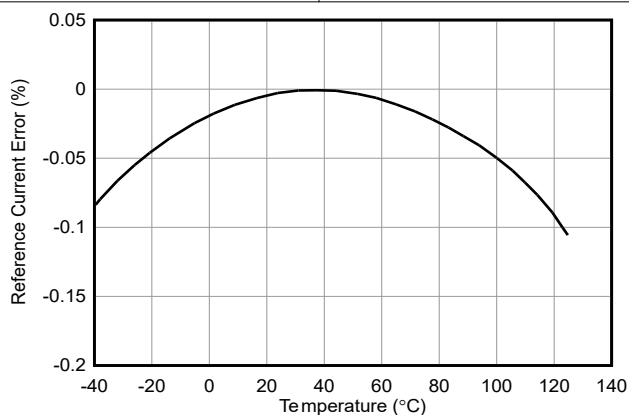


図 5-19. リファレンス電流誤差と温度との関係

6 詳細説明

6.1 概要

XTR105 は、差動電圧入力を備えたモノリシックの 4mA ~ 20mA、2 線式電流トランスミッタです。図 6-1 に、XTR105 の簡略化された回路図を示します。ループ電源 V_+ は、すべての回路に電力を供給します。出力ループ電流は XTR105 によって変調され、通常は直列負荷抵抗 (R_L) の両端の電圧として測定されます。

XTR105 の計測アンプ入力は、非反転入力と反転入力の電圧差を測定します。この差は、 R_G の値に応じて増幅され、レギュレーションされた電流出力として表されます。

2 つのマッチングされた 0.8mA 電流源は通常、RTD とゼロ設定抵抗 (R_Z) を駆動するために使用されます。 R_Z は、電流出力の静的オフセットを決定し、オフセット誤差を補正するように調整できます。RTD の応答性をさらに向上させるため、直線性補正機能が搭載されています。追加の 5.1V 電圧レギュレータ出力によって、バッファアンプなどの外部回路に電力を供給できます。

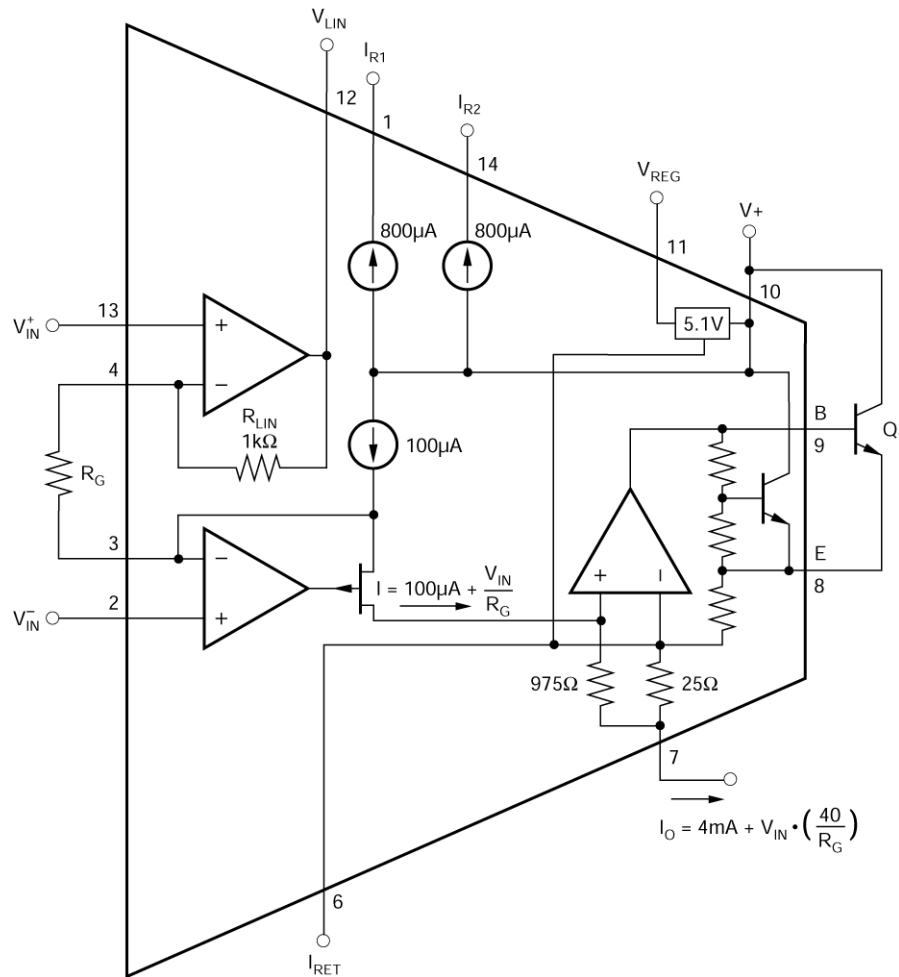
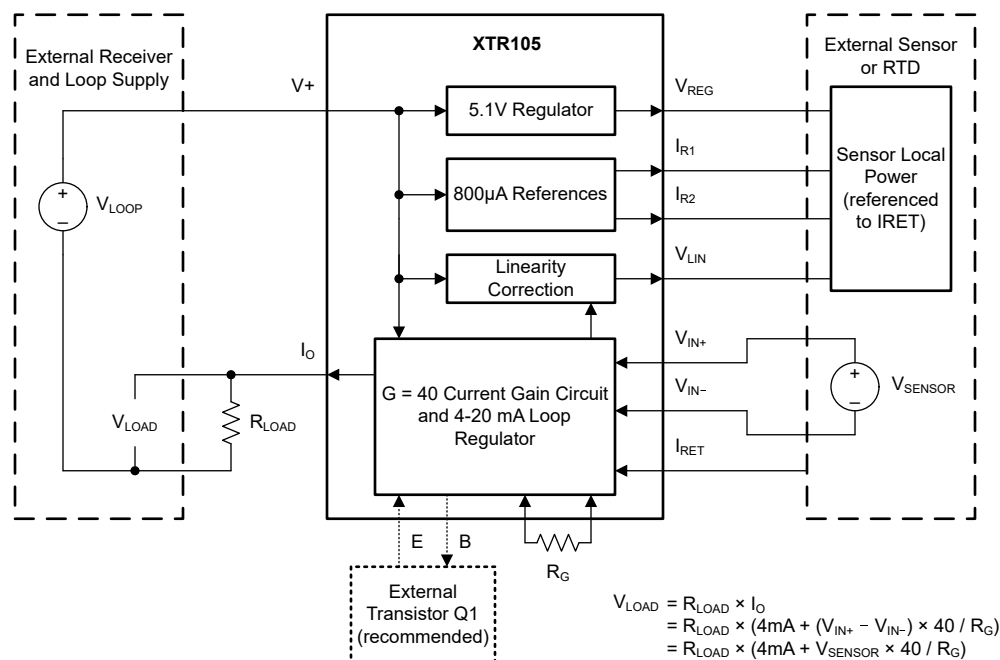


図 6-1. 概略回路図

6.2 機能ブロック図



6.3 機能説明

6.3.1 直線性

RTD 温度センサは、本質的に (ただし予測可能な限り) 非線形です。1 つまたは 2 つの外部抵抗 R_{LIN1} と R_{LIN2} を追加することで、XTR105 の V_{LIN} 直線性補正機能を使用して、この非直線性のほとんどを補償できます。その結果、補償されていない出力と比較して 40:1 で直線性が向上します。

線形化機能を備えた代表的な 2 線式 RTD アプリケーションについては、[図 7-1](#) を参照してください。抵抗 R_{LIN1} は、正の帰還を行い、直線性補正を制御します。 R_{LIN1} は、目的の温度範囲に応じて選択します。[図 7-1](#) に式を示します。

3 線式 RTD 接続では、追加の抵抗 R_{LIN2} が必要です。2 線式 RTD アプリケーションと同様に、 R_{LIN1} は線形化のための正の帰還を行います。 R_{LIN2} は、リモート配置された RTD で発生する配線抵抗を補償するため、オフセット キャンセル電流を提供します。電流が等しくなるように R_{LIN1} と R_{LIN2} を選択します。これにより、RTD への配線抵抗による電圧降下は同相モード信号になり、XTR105 によって除去されます。 R_{LIN1} と R_{LIN2} に対して最も近い標準の 1% 抵抗値は、ほとんどのアプリケーションで十分な値です。[表 7-1](#) に、3 線式 Pt100 RTD 接続の 1% 抵抗値を示します。

直線性補正が必要ない場合は、 V_{LIN} ピンをオープンのままにします。線形化なし、 $R_G = 2500\text{m} \times V_{FS}$ (V_{FS} = フルスケール入力範囲)。

6.3.1.1 高抵抗 RTD

これまでの説明と図では、Pt100 RTD を想定していました。抵抗の大きい RTD を使用すると、温度範囲と入力電圧の変動を評価し、入力の適切な同相モード バイアスを維持することができます。すでに説明したように、 R_{CM} を調整して追加の電圧降下を供給し、XTR105 の入力を同相モード入力範囲内でバイアスすることができます。

6.3.2 電圧レギュレータ

V_{REG} ピンは、約 5.1V のオンチップ電圧源を提供し、外部入力回路に電力を供給するように設計されています (図 6-2 を参照)。この電力源は中程度の精度を持つ電圧リファレンスで、800 μ A 電流リファレンスの設定に使用される電圧リファレンスとは異なります。 V_{REG} は、ほぼ 1mA の電流を供給できます。1mA を超えると、4mA ゼロ出力に影響を及ぼす可能性があります。

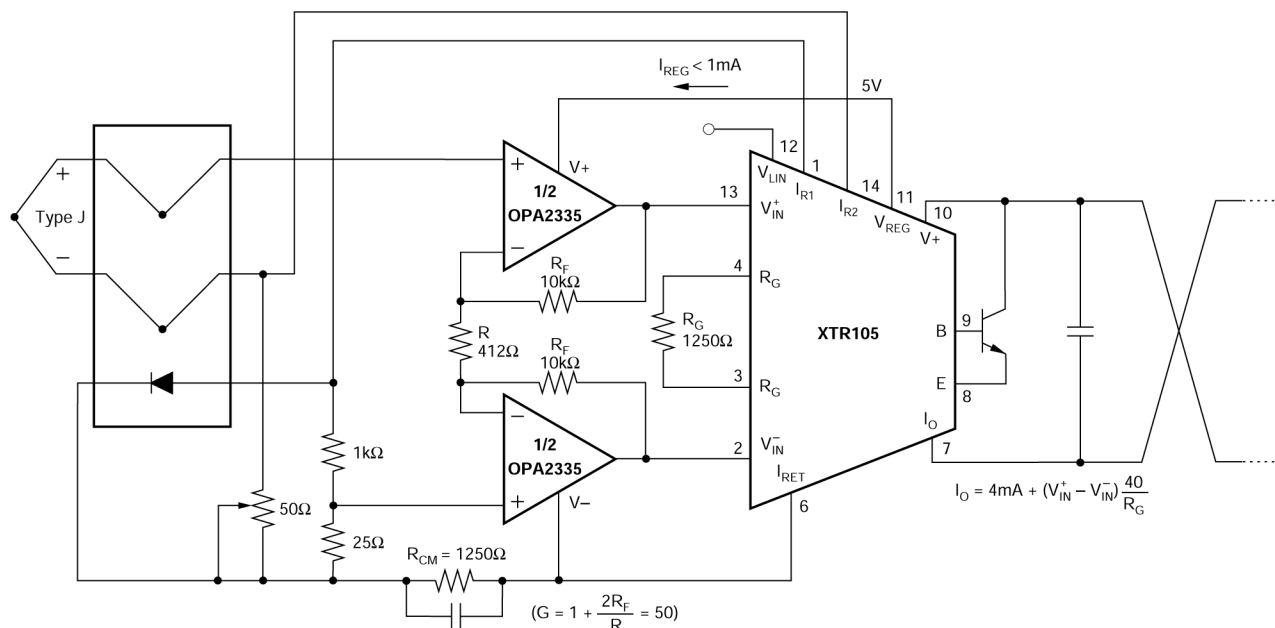


図 6-2. ダイオードの冷接点補償を使用した熱電対の低オフセット、低ドリフト ループ測定

6.3.3 開路保護

図 6-3 に示すオプションのトランジスタ Q_2 は、開路 RTD 接続で予測可能な動作を実現します。3 つの RTD 接続のいずれかが失われた場合、XTR105 の出力電流は大電流制限値 ($\approx 27\text{mA}$) または小電流制限値 ($\approx 2.2\text{mA}$) になります。この状態は、範囲外の条件として簡単に検出できます。

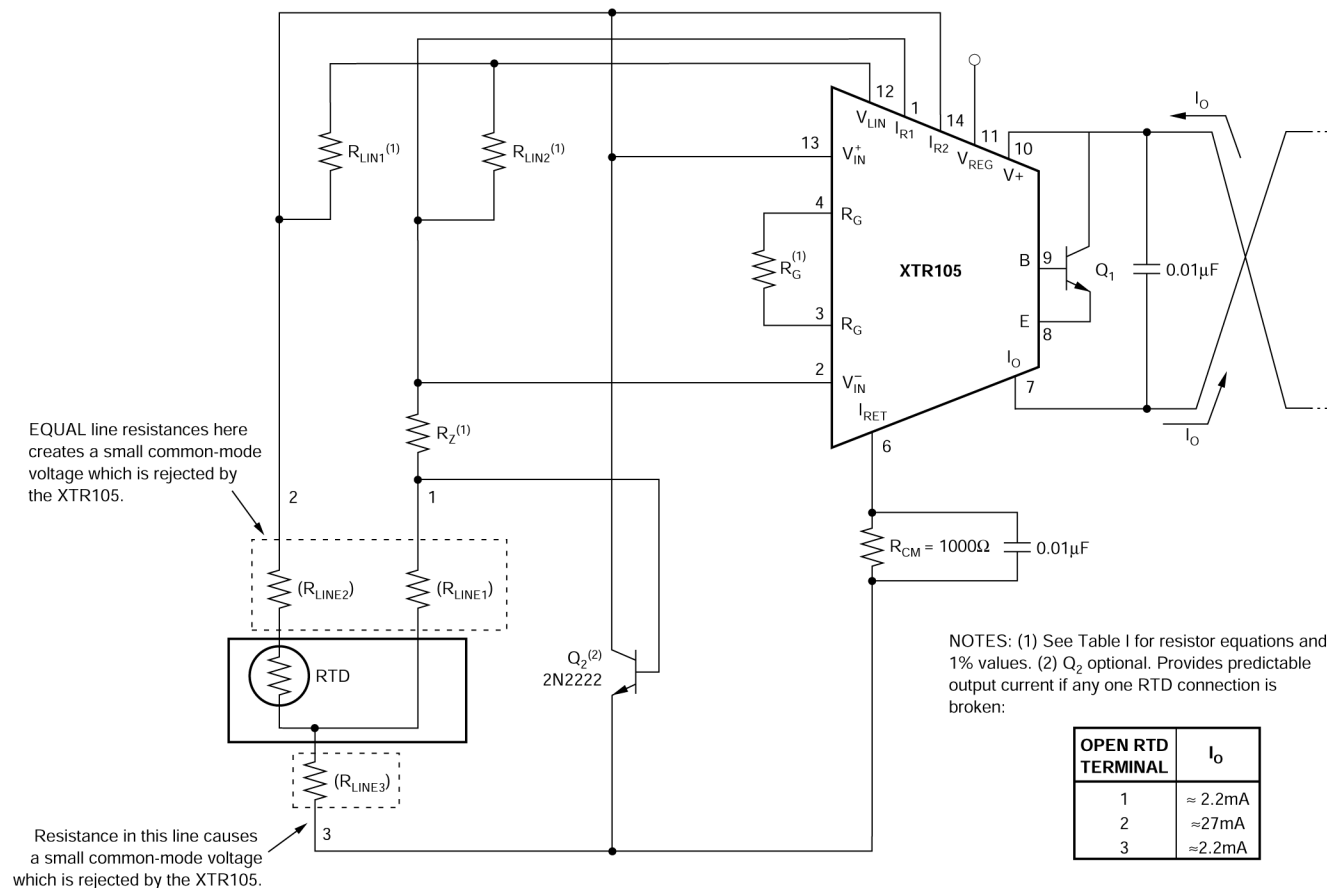


図 6-3. 3 線式接続を持つ離れた場所に配置された RTD

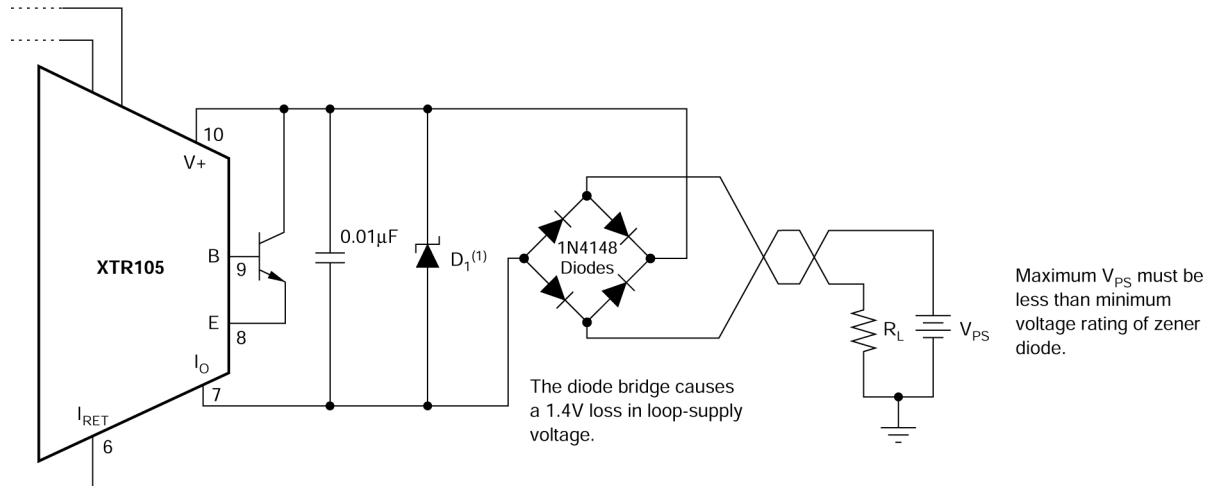
6.3.4 逆電圧保護

XTR105 のコンプライアンス定格が低い (7.5V) ため、動作範囲を損なうことなく、さまざまな電圧保護方式を使用できます。図 6-4 に、電圧接続ラインが逆になっても通常動作が可能なダイオードブリッジ回路を示します。このブリッジは、ループ電源電圧で 2 つのダイオードの電圧降下 (約 1.4V) を発生させます。これにより、コンプライアンス電圧は、ほとんどのアプリケーションで十分な約 9V になります。ループ電源の 1.4V の電圧降下が大きすぎる場合は、ループ電源電圧および $V+$ ピンと直列にダイオードを挿入できます。これにより、ループ電源電圧がわずか 0.7V の損失で、出力の逆接続ラインから保護できます。

6.3.5 サージ保護

電流トランスミッタへのリモート接続が電圧サージにさらされる場合があります。**XTR105** に印加される最大サージ電圧は、実用的な最小値に制限します。各種ツェナー ダイオードとサージ クランプ ダイオードが、この目的のために特別に設計されています。最適な保護を実現するため、可能な限り低い電圧定格のクランプ ダイオードを選択してください。たとえば、**36V** の保護ダイオードは、通常のループ電圧で適切なトランスミッタ動作を可能にしながら、電圧サージに対して適切なレベルの保護を実現します。**XTR105** は、絶対最大ループ電圧 **40V** に規定されています。

ほとんどのサージ保護ツェナー ダイオードは、順方向において過剰な電流を導通するダイオード特性を持つため、ループ接続が逆になった場合は受信側回路に損傷を与える可能性があります。サージ保護ダイオードを使用する場合は、直列ダイオードまたはダイオード ブリッジを使用して、逆接続から保護してください。



(1) 1N4753A や P6KE39A などの **36V** ツェナーダイオード。保護を強化するため、ループ電源電圧が **30V** 未満の低電圧のツェナー ダイオードを使用してください。

図 6-4. 逆電圧動作と過電圧サージ保護

6.4 デバイスの機能モード

このデバイスには、推奨動作条件内で動作した場合に適用される 1 つの動作モードがあります。

7 アプリケーションと実装

注

以下のアプリケーション情報は、TI の製品仕様に含まれるものではなく、TI ではその正確性または完全性を保証いたしません。個々の目的に対する製品の適合性については、お客様の責任で判断していただくことになります。お客様は自身の設計実装を検証しテストすることで、システムの機能を確認する必要があります。

7.1 アプリケーション情報

図 7-1 に、XTR105 の基本的なピン配置を示します。ループ電源 V_{PS} は、すべての回路に電力を供給します。出力ループ電流は、直列負荷抵抗 R_L の両端の電圧として測定されます。

2 つのマッチングされた 0.8mA 電流源は、RTD とゼロ設定抵抗 R_Z を駆動します。XTR105 の計測アンプ入力、RTD と R_Z の電圧差を測定します。 R_Z の値は、低スケール (最小) 測定温度における RTD の抵抗と等しくなるように選択します。 R_Z は、最小測定温度で 4mA の出力が得られるように調整し、XTR105 の入力オフセット電圧とリファレンス電流のミスマッチを補正できます。

R_{CM} は、XTR105 の入力を同相モード入力範囲内でバイアスするための追加の電圧降下を提供します。同相モードのノイズを最小限に抑えるため、0.01 μ F コンデンサを使用して R_{CM} をバイパスしてください。抵抗 R_G は、目的の温度範囲に応じて計測アンプのゲインを設定します。 R_{LIN1} により RTD に対して線形化の 2 次補正が行われ、通常 40:1 で直線性が向上します。3 線式 RTD 接続には、追加の抵抗が必要です (図 6-3 を参照)。

完全な計測アンプと電圧から電流へのコンバータを介した伝達関数は次のとおりです。

$$I_O = 4mA + V_{IN} \times (40 / R_G)$$

$$(V_{IN}:V, R_G:\Omega)$$

ここで、 V_{IN} は差動入力電圧です。

負の入力電圧 V_{IN} の場合、出力電流は 4mA よりも低くなります。 V_{IN} が負の方向に増加すると、出力電流が約 2.2mA で制限されます。代表的特性の「アンダースケール電流と温度との関係」も参照してください。

入力電圧が正の方向に向かう (フルスケール入力より高い) と、出力電流制限 (約 27mA) まで、伝達関数に応じて出力電流が増加します。代表的特性の「オーバースケール電流と温度との関係」も参照してください。

伝達関数からわかるように、 R_G を使用しない場合、ゲインはゼロになり、出力は単純に XTR105 のゼロ電流になります。 R_G の値は、線形化を使用した 2 線式 RTD 接続および 3 線式 RTD 接続に対してわずかに変化します。 R_G は、図 7-1 (2 線式 RTD 接続) および 表 7-1 (3 線式 RTD 接続) に示す式から計算できます。

I_{RET} ピンは、電流源と V_{REG} からのすべての電流の帰路です。 I_{RET} ピンを使用すると、外部回路で使用された電流を XTR105 で検出し、誤差を発生させずに出力電流に含めることができます。

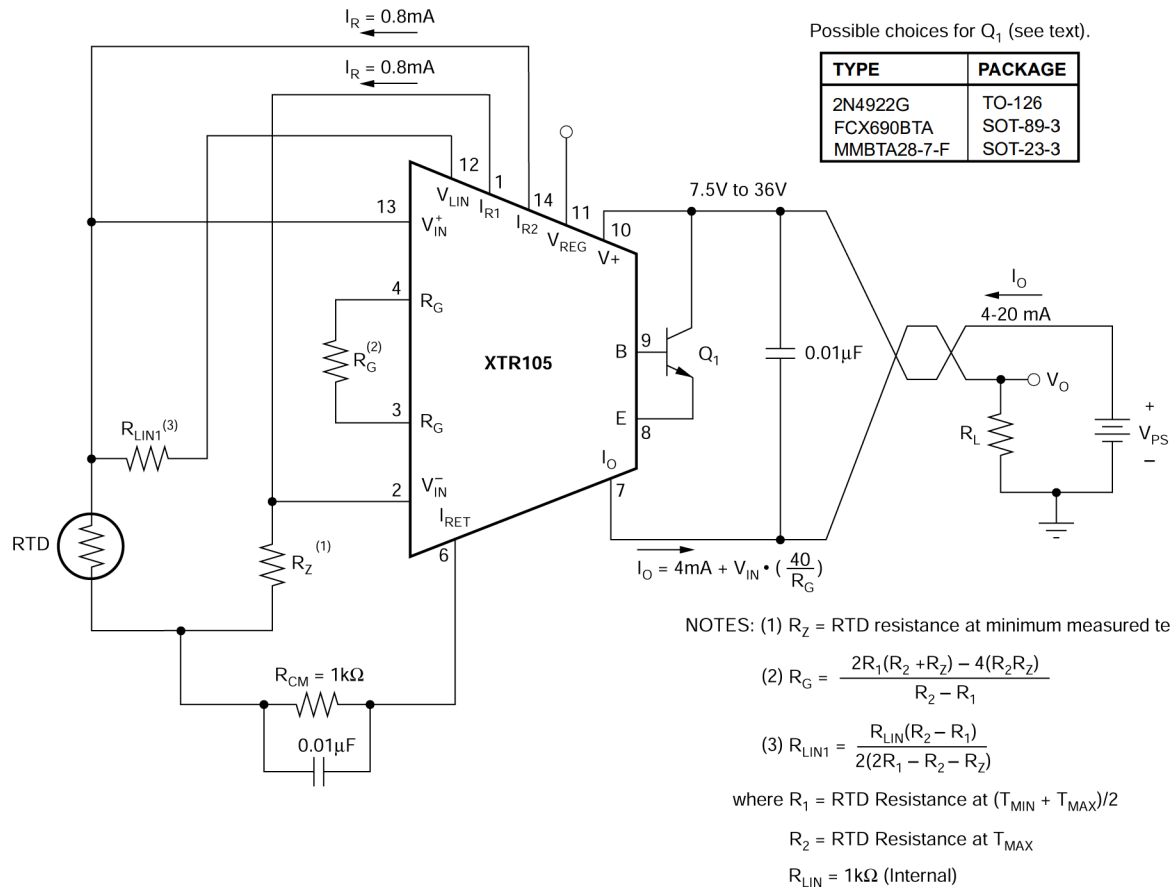


図 7-1. 線形化を使用した基本的な 2 線式 RTD 温度測定回路

表 7-1. 線形化を使用した 3 線式 Pt100 RTD 接続の R_Z 、 R_G 、 R_{LIN1} 、 R_{LIN2} の標準の 1% 抵抗値

MEASUREMENT TEMPERATURE SPAN ΔT (°C)										
T_{MIN}	100°C	200°C	300°C	400°C	500°C	600°C	700°C	800°C	900°C	1000°C
–200°C	18.7/86.6 15000 16500	18.7/169 9760 11500	18.7/255 8060 10000	18.7/340 6650 8870	18.7/422 5620 7870	18.7/511 4750 7150	18.7/590 4020 6420	18.7/665 3480 5900	18.7/750 3090 5360	18.7/845 2740 4990
–100°C	60.4/80.6 27400 29400	60.4/162 15400 17800	60.4/243 10500 13000	60.4/324 7870 10200	60.4/402 6040 8660	60.4/487 4990 7500	60.4/562 4220 6490	60.4/649 3570 5900	60.4/732 3090 5360	
0°C	100/78.7 33200 35700	100/158 16200 18700	100/237 10500 13000	100/316 7680 10000	100/392 6040 8250	100/475 4870 7150	100/549 4020 6340	100/634 3480 5620		
100°C	137/75 31600 34000	137/150 15400 17800	137/226 10200 12400	137/301 7500 9760	137/383 5760 8060	137/453 4750 6810	137/536 3920 6040			
200°C	174/73.2 30900 33200	174/147 15000 17400	174/221 9760 12100	174/294 7150 9310	174/365 5620 7680	174/442 4530 6490				
300°C	210/71.5 30100 32400	210/143 14700 16500	210/215 9530 11500	210/287 6980 8870	210/357 5360 7320					
400°C	249/68.1 28700 30900	249/137 14000 16200	249/205 9090 11000	249/274 6650 8450						
500°C	280/66.5 28000 30100	280/133 13700 15400	280/200 8870 10500							
600°C	316/64.9 26700 28700	313/130 13000 14700								
700°C	348/61.9 26100 27400									
800°C	374/60.4 24900 26700									

$$\begin{bmatrix} R_Z/R_G \\ R_{LIN1} \\ R_{LIN2} \end{bmatrix}$$

NOTE: The values listed in this table are 1% resistors (in Ω). Exact values may be calculated from the following equations:

R_Z = RTD resistance at minimum measured temperature.

$$R_G = \frac{2(R_Z - R_1)(R_1 - R_2)}{(R_2 - R_1)}$$

$$R_{LIN1} = \frac{R_{LIN}(R_2 - R_1)}{2(2R_1 - R_2 - R_Z)}$$

$$R_{LIN2} = \frac{(R_{LIN} + R_G)(R_2 - R_1)}{2(2R_1 - R_2 - R_Z)}$$

where: R_1 = RTD resistance at $(T_{MIN} + T_{MAX})/2$

R_2 = RTD resistance at T_{MAX}

R_{LIN} = 1k Ω (Internal)

EXAMPLE:

The measurement range is –100°C to +200°C for a 3-wire Pt100 RTD connection. Determine the values for R_Z , R_G , R_{LIN1} , and R_{LIN2} . Look up the values from the chart or calculate the values according to the equations provided.

METHOD 1: TABLE LOOK UP

For T_{MIN} = –100°C and ΔT = –300°C, the 1% values are:

$$\begin{aligned} R_Z &= 60.4\Omega & R_{LIN1} &= 10.5k\Omega \\ R_G &= 243\Omega & R_{LIN2} &= 13k\Omega \end{aligned}$$

METHOD 2: CALCULATION

Step 1: Determine R_Z , R_1 , and R_2 .

R_Z is the RTD resistance at the minimum measured temperature, T_{MIN} = –100°C. Using Equation 1 at right gives R_Z = 60.25 Ω (1% value is 60.4 Ω).

R_2 is the RTD resistance at the maximum measured temperature, T_{MAX} = 200°C. Using Equation 2 at right gives R_2 = 175.84 Ω .

R_1 is the RTD resistance at the midpoint measured temperature, T_{MID} = $(T_{MIN} + T_{MAX})/2$ = 50°C. R_1 is NOT the average of R_Z and R_2 . Using Equation 2 at right gives R_1 = 119.40 Ω .

Step 2: Calculate R_G , R_{LIN1} , and R_{LIN2} using equations above.

$$\begin{aligned} R_G &= 242.3\Omega \text{ (1% value is 243}\Omega\text{)} \\ R_{LIN1} &= 10.413k\Omega \text{ (1% value is 10.5k}\Omega\text{)} \\ R_{LIN2} &= 12.936k\Omega \text{ (1% value is 13k}\Omega\text{)} \end{aligned}$$

Calculation of Pt100 Resistance Values

(according to DIN IEC 751)

(Equation 1) Temperature range from –200°C to 0°C:

$$R(T) = 100 [1 + 3.90802 \cdot 10^{-3} \cdot T - 0.5802 \cdot 10^{-6} \cdot T^2 - 4.27350 \cdot 10^{-12} (T - 100)^3]$$

(Equation 2) Temperature range from 0°C to +850°C:

$$R(T) = 100 (1 + 3.90802 \cdot 10^{-3} \cdot T - 0.5802 \cdot 10^{-6} \cdot T^2)$$

where: $R(T)$ is the resistance in Ω at temperature T .
 T is the temperature in °C.

NOTE: Most RTD manufacturers provide reference tables for resistance values at various temperatures.

7.1.1 外部トランジスタ

トランジスタ Q_1 は、信号依存の 4 ~ 20mA のループ電流の大部分を導通します。外部トランジスタを使用すると、消費電力の大部分を XTR105 の高精度入力とリファレンス回路から分離し、優れた精度を維持することができます。

外部トランジスタは帰還ループ内にあるため、トランジスタの特性は重要ではありません。要件は次のとおりです。 V_{CEO} = 最小 45V、 β = 最小 40、 P_D = 800mW。ループ電源電圧が 36V 未満の場合、消費電力要件を低くすることができます。

図 7-1 に、 Q_1 の選択肢を示します。

XTR105 はこの外部トランジスタなしで動作しますが、内部消費電力と自己発熱により、精度が多少低下します。拡張温度範囲では、 Q_1 を使わない動作は推奨されません。 Q_1 を使用せず、特に $V+$ が 7.5V 付近の場合に、フルスケール出力 20mA を確実にサポートした状態で 0°C 未満で動作させるためには、 I_{RET} ピンと E (エミッタ) ピンの間に抵抗 ($R = 3.3k\Omega$) を接続することを推奨します。

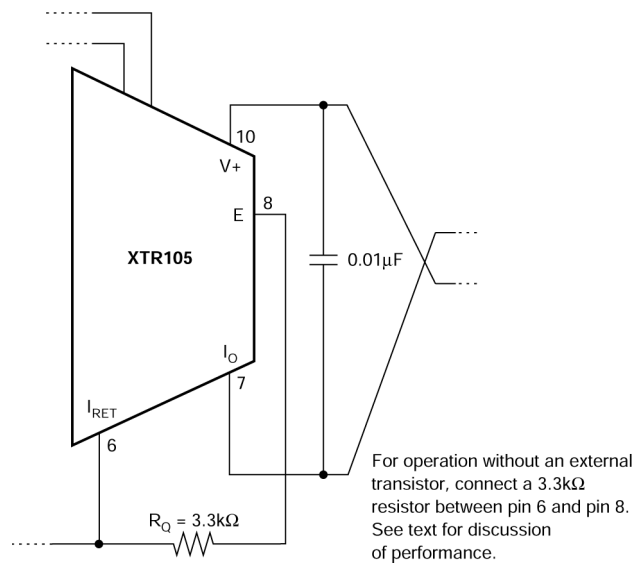


図 7-2. 外部トランジスタなしで動作

7.1.2 ループ電源

XTR105 に印加される電圧、 $V+$ は、 I_O 接続、ピン 7 に対して測定されます。 $V+$ の範囲は 7.5V ~ 36V です。ループ電源電圧 V_{PS} は、電流センス抵抗 R_L の電圧降下 (およびライン内の他の電圧降下) によって、XTR105 に印加される電圧とは異なります。

低いループ電源電圧を使用する場合、20mA の最大ループ電流に対して $V+$ が 7.5V 以上に保たれるように、 R_L (ループ配線抵抗を含む) を比較的小さい値にする必要があります。

$$R_L \max = \left(\frac{(V+) - 7.5V}{20mA} \right) - R_{WIRING}$$

30mA までのループ電流については、入力条件範囲外に対応できるように、 $V+$ が 7.5V 以上になるように設計します。

XTR105 の動作電圧が低い (7.5V)、パーソナル コンピュータの電源から直接動作できます (12V \pm 5%)。RCV420 電流ループ レシーバと組み合わせて使用する場合 (図 7-3 を参照)、負荷抵抗の電圧降下は 3V に制限されます。

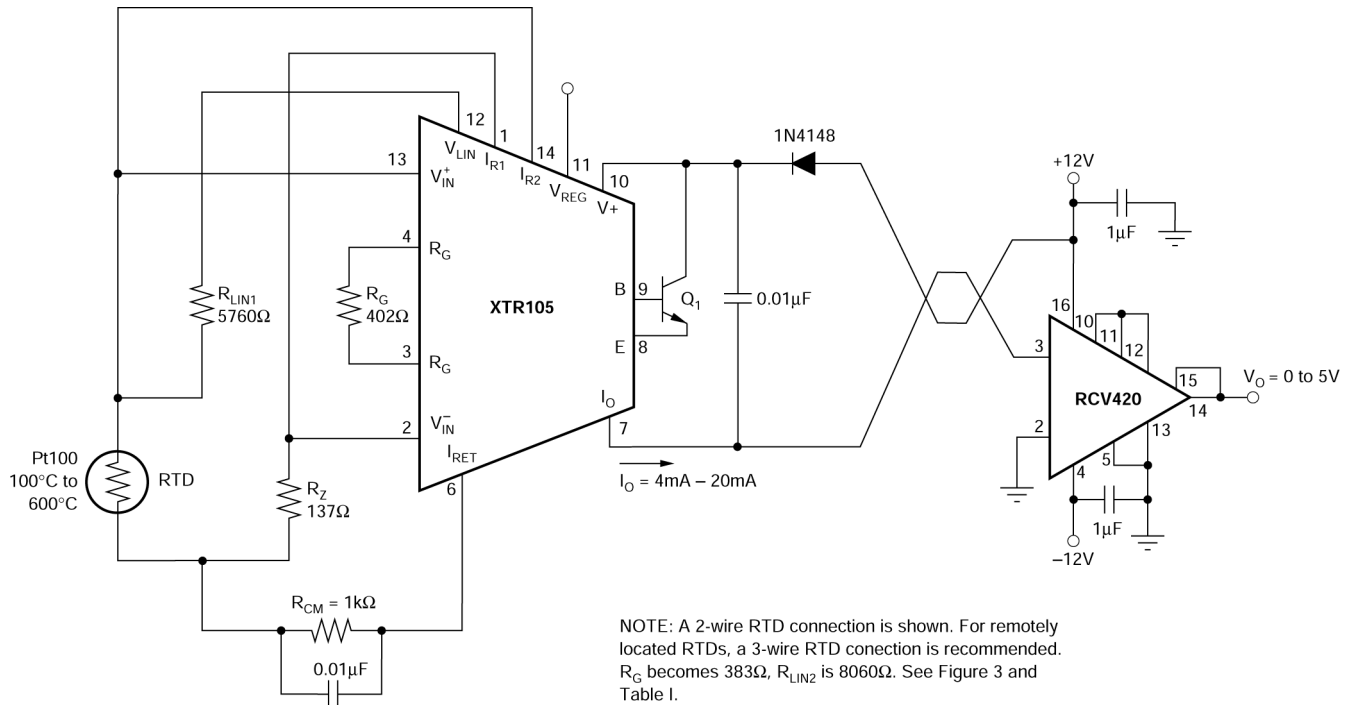


図 7-3. ±12V 電源トランスミッタ - レシーバ ループ

7.1.3 2 線式または 3 線式 RTD 接続

図 7-1 では、RTD への 2 つの接続を拡張するだけで、RTD を離れた場所に配置できます。この RTD へのリモート 2 線式接続により、ライン抵抗は誤差を引き起こします。この誤差は、 R_Z 、 R_G 、 R_{LIN1} の値を調整することで部分的に補正できます。

リモート配置された RTD のより良い方法は、3 線式 RTD 接続です (図 6-3 を参照)。この回路は精度を向上させます。 R_Z の電流は、3 番目の配線を経由して RTD にルーティングされます。ライン抵抗が RTD ライン 1 および 2 で等しいと仮定すると、小さな同相電圧が生成され、XTR105 によって除去されます。線形化には、2 番目の抵抗 R_{LIN2} が必要です。

2 線式および 3 線式の RTD 接続回路は非常に類似していますが、ゲイン設定抵抗 R_G の式はわずかに異なることに注意してください。

$$\text{2-wire: } R_G = \frac{2R_1(R_2 + R_Z) - 4(R_2R_Z)}{R_2 - R_1}$$

$$\text{3-wire: } R_G = \frac{2(R_2 - R_Z)(R_1 - R_Z)}{R_2 - R_1}$$

ここで、

- $R_Z = T_{MIN}$ での RTD 抵抗
- $R_1 = (T_{MIN} + T_{MAX}) / 2$ での RTD 抵抗
- $R_2 = T_{MAX}$ での RTD 抵抗

良好な精度を維持するため、 R_G には 1% 以下の抵抗を使用します。表 7-1 は、線形化を用いた 3 線式 Pt100 RTD 接続向けの標準的な 1% の R_G 抵抗値を示します。

7.1.4 無線周波数干渉

電流ループの配線が長いと、無線周波数 (RF) 干渉を招きます。RF は、XTR105 の敏感な入力回路によって整流されるため、誤差の原因となります。これは一般に、ループ電源や入力配線の位置によって変化する不安定な出力電流として現れます。

RTD センサが離れた場所にある場合は、入力端子で干渉が発生する可能性があります。センサへの接続が短い内蔵トランスミッタアセンブリの場合、干渉は電流ループ接続によって発生する可能性が高くなります。

入力のバイパス コンデンサは、この入力干渉を低減または除去します。これらのバイパス コンデンサは I_{RET} 端子に接続します (図 7-4 を参照)。 I_{RET} 端子の DC 電圧は 0V (ループ電源 V_{PS}) と等しくありませんが、この回路点はトランスミッタのグラウンドと見なすことができます。 $V+$ と I_O の間に $0.01\mu\text{F}$ コンデンサを接続すると、出力干渉を最小限に抑えるのに役立ちます。

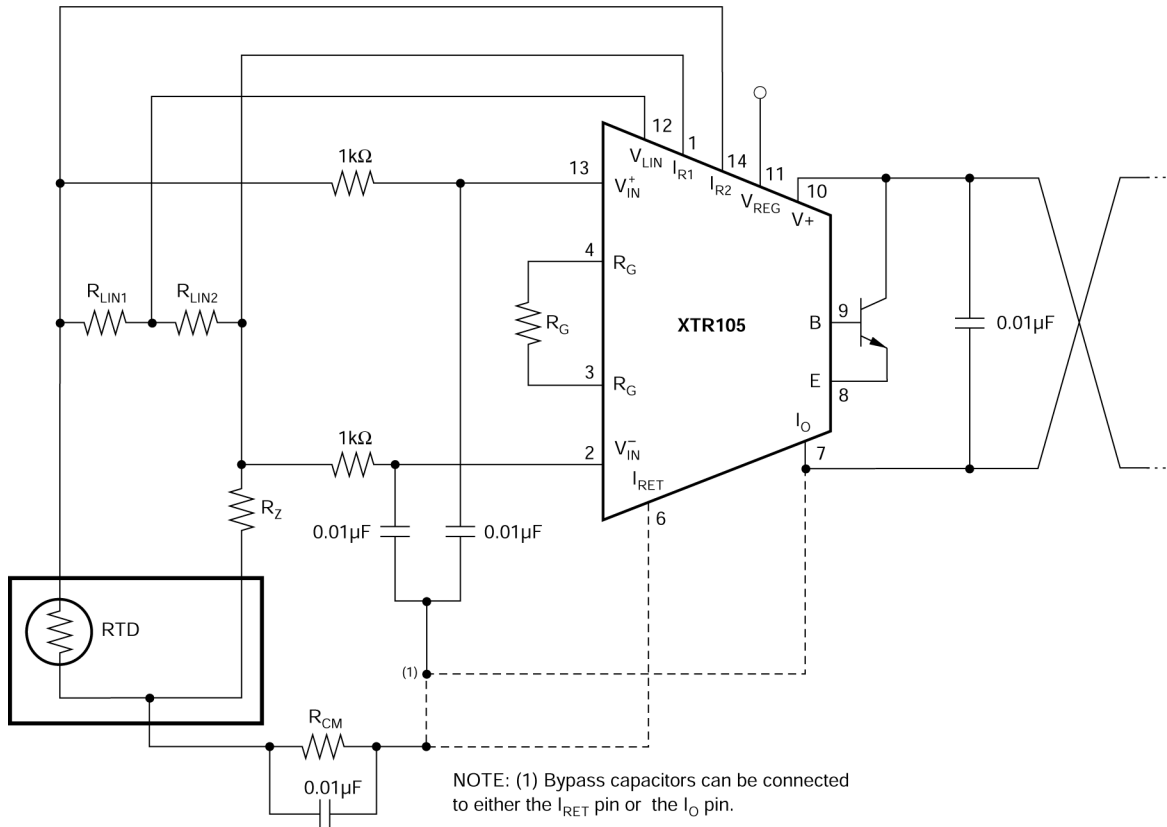


図 7-4. 線形化による入力バイパス手法

7.1.5 誤差解析

多くのアプリケーションでは初期誤差の調整が必要です。入力オフセットとリファレンス電流のミスマッチ誤差は、ゼロ抵抗 R_Z を調整することで補正できます。ゲイン設定抵抗 R_G を調整すると、ゲインに関連する誤差を補正できます。

表 7-2 に、さまざまな誤差発生源が回路の精度に及ぼす影響を計算する方法を示します。代表的な RTD 測定回路 (Pt100 RTD、200°C 測定スパン) の誤差計算のサンプルが用意されています。この結果から、XTR105 の優れた精度が明らかになっています。この場合、未調整で 1.1% の精度です。ゲイン誤差およびオフセット誤差に合わせて抵抗 R_G および R_Z を調整すると、回路の精度が 0.32% に向上します。これらは最悪の場合の誤差です。計算では最大値が使用され、すべての誤差が正 (加算的) であると想定されています。XTR105 は、ディスクリート回路では実現が困難で、より少ないスペースで動作する性能を実現します。

表 7-2. 誤差の計算

誤差の計算例				
4mA 出力での RTD 値 (R _{RTD MIN}):100 Ω				
RTD 測定範囲:200°C				
周囲温度範囲、(ΔT _A):20°C				
電源電圧変化 (ΔV+):5V				
同相電圧変化 (ΔCM):0.1V				
誤差発生源	誤差式	誤差の計算例 ⁽¹⁾	誤差 (フルスケールに対する ppm)	
			未調整	調整
入力				
入力オフセット電圧	V _{OS} / (V _{IN MAX}) × 10 ⁶	100μV / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	1645	0
同相モード依存性	CMRR・ΔCM/(V _{IN MAX}) × 10 ⁶	50μV/V × 0.1V / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	82	82
入力バイアス電流	I _B / I _{REF} × 10 ⁶	0.025μA / 800μA × 10 ⁶	31	0
入力オフセット電流	I _{OS} × R _{RTD MIN} / (V _{IN MAX}) × 10 ⁶	3nA × 100Ω / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	5	0
総入力誤差:			1763	82
EXCITATION				
電流リファレンスの精度	I _{REF} の精度 (%) / 100% × 10 ⁶	0.2% / 100% × 10 ⁶	2000	0
電源依存性	(I _{REF} の V+ 依存性) × ΔV+	25ppm/V × 5V	125	125
電流リファレンスのマッチング	I _{REF} マッチング (%) / 100% × 800μA × R _{RTD MIN} / (V _{IN MAX}) × 10 ⁶	0.1% / 100% × 800μA × 100Ω / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	1316	0
電源依存性	(I _{REF} マッチングの V+ 依存性) × ΔV+ × R _{RTD MIN} / (V _{IN MAX})	10ppm/V × 5V × 800μA × 100Ω / (800μA × 0.38Ω/°C × 200°C)	66	66
総励起誤差:			3507	191
ゲイン				
スパン	スパン誤差 (%) / 100% × 10 ⁶	0.2% / 100% × 10 ⁶	2000	0
非直線性	非直線性 (%) / 100% × 10 ⁶	0.01% / 100% × 10 ⁶	100	100
総ゲイン誤差:			2100	100
出力				
ゼロ出力	(I _{ZERO} – 4mA) / 16000μA × 10 ⁶	25μA / 16000μA × 10 ⁶	1563	0
電源依存性	(I _{ZERO} の V+ 依存性) × ΔV+ / 16000μA × 10 ⁶	0.2μA/V × 5V / 16000μA × 10 ⁶	63	63
総出力誤差:			1626	63
ドリフト (ΔT _A = 20°C)				
入力オフセット電圧	ドリフト × ΔT _A / (V _{IN MAX}) × 10 ⁶	1.5μV/°C × 20°C / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	493	493
入力バイアス電流 (標準値)	ドリフト × ΔT _A / 800μA × 10 ⁶	20pA/°C × 20°C / 800μA × 10 ⁶	0.5	0.5
入力オフセット電流 (標準値)	ドリフト × ΔT _A × R _{RTD MIN} / (V _{IN MAX}) × 10 ⁶	5pA/°C × 20°C × 100W / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	0.2	0.2
電流リファレンスの精度	ドリフト・ΔT _A	35ppm/°C × 20°C	700	700
電流リファレンスのマッチング	ドリフト × ΔT _A × 800μA × R _{RTD MIN} / (V _{IN MAX})	15ppm/°C × 20°C × 800μA × 100Ω / (800μA × 0.38Ω/°C × 200°C)	395	395
スパン	ドリフト × ΔT _A	25ppm/°C × 20°C	500	500
ゼロ出力	ドリフト × ΔT _A / 16000μA × 10 ⁶	0.5μA/°C × 20°C / 16000μA × 10 ⁶	626	626
総ドリフト誤差:			2715	2715
ノイズ (0.1Hz ~ 10Hz、標準値)				
入力オフセット電圧	v _n / (V _{IN MAX}) × 10 ⁶	0.6μV / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	10	10
電流リファレンス	I _{REF} ノイズ × R _{RTD MIN} / (V _{IN MAX}) × 10 ⁶	3nA × 100Ω / (800μA × 0.38Ω/°C × 200°C) × 10 ⁶	5	5
ゼロ出力	I _{ZERO} ノイズ / 16000μA × 10 ⁶	0.03μA / 16000μA × 10 ⁶	2	2
総ノイズ誤差:			17	17

表 7-2. 誤差の計算 (続き)

誤差の計算例				
4mA 出力での RTD 値 (R _{RTD MIN}):100 Ω				
RTD 測定範囲:200°C				
周囲温度範囲、(ΔT _A):20°C				
電源電圧変化 (ΔV+):5V				
同相電圧変化 (ΔCM):0.1V				
誤差発生源	誤差式	誤差の計算例 ⁽¹⁾	誤差 (フルスケールに対する ppm)	
			未調整	調整
合計誤差:			11728 (1.17%)	3168 (0.32%)

(1) 特に記述のない限り、すべての誤差は最小値および最大値であり、入力を基準としています。

7.2 代表的なアプリケーション

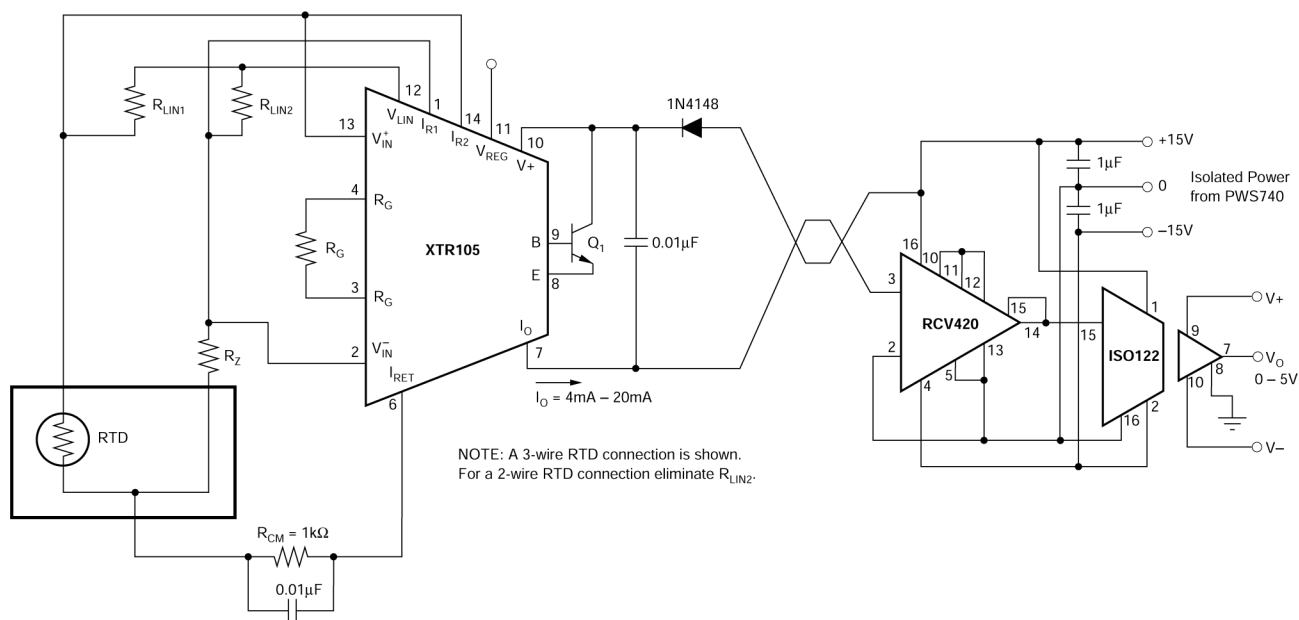


図 7-5. 絶縁型トランスミッタ - レシーバループ

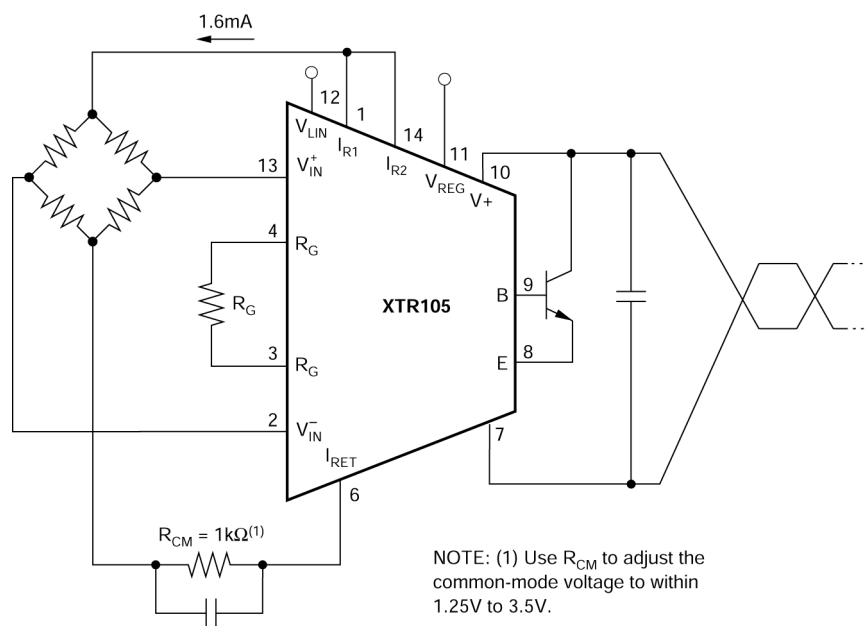


図 7-6. ブリッジ入力、電流励起

7.3 レイアウト

7.3.1 レイアウトのガイドライン

XTR105 は通常、外部トランジスタ (Q_1) とともに使用され、4 ~ 20mA ループの消費電力を制御します。そのため、結果として生じる局所的な自己発熱を XTR105 の高精度回路から遠ざけることができ、過熱ドリフトの誤差が低減されます。

アプリケーションの要件がデバイスの最大接合部温度などの **絶対最大要件** に違反しない場合は、 Q_1 トランジスタなしで XTR105 を使用できます。ピーク消費電力を計算して、熱抵抗を乗算し、関連する接合部温度の上昇を決定します。過熱条件を最小限に抑え、信頼性の高い長期的動作を実現できます。

電源バイパス コンデンサはパッケージの近くに配置し、低インピーダンスの導体と接続します。結合環境ノイズを最小限に抑えるため、 R_G のパターン長を短くします。ループ電源に電氣的にノイズが多い場合は、デカップリング コンデンサと、 $V+$ と直列に接続した小型抵抗またはダンピング インダクタを用いてフィルタリングを行ってください。

8 デバイスおよびドキュメントのサポート

テキサス・インスツルメンツでは、幅広い開発ツールを提供しています。デバイスの性能の評価、コードの生成、ソリューションの開発を行うためのツールとソフトウェアを以下で紹介します。

8.1 ドキュメントのサポート

8.1.1 デバイス サポート

8.1.1.1 デバイスの命名規則

表 8-1. デバイスの命名規則

部品番号	定義
XTR105UA/2K5	ダイは CSO:SHE または CSO:TID で製造されています。
XTR105P XTR105PA XTR105U XTR105UA	ダイは CSO:SHE で製造されています。

8.1.2 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、『電流ループトランスミッタに関する [スペシャル ファンクション アンプレジション ラボ](#)』ビデオ シリーズ
- テキサス インスツルメンツ、『[アナログ リニアライズ 3 線式 PT100 RTD から 2 線式 4-20mA 電流ループトランスミッタ リファレンス デザイン](#)』(XTR105 搭載)
- テキサス インスツルメンツ、『[測温抵抗体のアナログ線形化](#)』テクニカル記事
- テキサス インスツルメンツ、『[RTD 測定に関する基本的なガイド](#)』アプリケーション ノート。

8.2 ドキュメントの更新通知を受け取る方法

ドキュメントの更新についての通知を受け取るには、www.tij.co.jp のデバイス製品フォルダを開いてください。[通知] をクリックして登録すると、変更されたすべての製品情報に関するダイジェストを毎週受け取ることができます。変更の詳細については、改訂されたドキュメントに含まれている改訂履歴をご覧ください。

8.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

8.4 商標

テキサス・インスツルメンツ E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

8.5 静電気放電に関する注意事項



この IC は、ESD によって破損する可能性があります。テキサス・インスツルメンツは、IC を取り扱う際には常に適切な注意を払うことを推奨します。正しい取り扱いおよび設置手順に従わない場合、デバイスを破損するおそれがあります。

ESD による破損は、わずかな性能低下からデバイスの完全な故障まで多岐にわたります。精密な IC の場合、パラメータがわずかに変化するだけで公表されている仕様から外れる可能性があるため、破損が発生しやすくなっています。

8.6 用語集

テキサス・インスツルメンツ用語集

この用語集には、用語や略語の一覧および定義が記載されています。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (October 2024) to Revision D (December 2025)	Page
• 「アプリケーション」の最終機器のリンクを更新.....	1
• デバイス フロー情報の説明を「仕様」に追加.....	4
• 「電気的特性」の標準的なテスト条件に、すべてのチップの原産拠点 (CSO) を追加.....	5
• 「電気的特性」の表に、入力バイアス電流および入力バイアス電流と温度との関係について、製造プロセスの仕様を追加.....	5
• 「電気的特性」の表に、入力オフセット電流と温度との関係について、追加の製造プロセス仕様を追加.....	5
• 「電気的特性」の表に、オフセット電圧およびオフセット電圧と温度との関係について、製造プロセス仕様を追加.....	5
• 「電気的特性」の表に、電流源の精度と電源 V+ との関係について、製造プロセス仕様を追加.....	5
• 「代表的特性」の標準的なテスト条件にすべてのチップの原産拠点 (CSO) を追加.....	7
• 「代表的特性」で、ステップ応答、入力バイアスとオフセット電流と温度との関係、および入力オフセット電圧ドリフトに製造プロセス曲線を追加.....	7
• 「代表的特性」の絶対最大温度定格に合うように、オーバースケール電流と温度との関係、ゼロ出力電流誤差と温度との関係、V _{REG} 出力電圧と V _{REG} 出力電流との関係、およびリファレンス電流誤差と温度との関係を更新.....	7
• 「デバイス サポート」に型番製造プロセス情報の表を追加.....	26

Changes from Revision B (August 2004) to Revision C (October 2024)	Page
• 「ピン構成および機能」、「仕様」、「ESD 定格」、「推奨動作条件」、「熱に関する情報」、「詳細説明」、「概要」、「機能ブロック図」、「機能説明」、「デバイスの機能モード」、「アプリケーションと実装」、「代表的なアプリケーション」、「レイアウト」、「レイアウトのガイドライン」、「デバイスおよびドキュメントのサポート」、「メカニカル、パッケージ、および注文情報」セクションを追加.....	1
• 「アプリケーション」セクションに最終機器のリンクを追加	1
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新.....	1
• 「ピンの機能」の表を追加.....	3
• 動作および保存温度のパラメータを「電気的特性」から「絶対最大定格」に移動.....	4
• 「絶対最大定格」で最小動作温度を -55°C から -40°C に変更.....	4
• 指定の温度パラメータと電源パラメータを「電気的特性」から「推奨動作条件」に移動.....	4
• 「電気的特性」の熱抵抗、 θ_{JA} パラメータを削除し、「熱に関する情報」の詳細な熱モデルのパラメータに置き換え....	4
• 「電気的特性」の表のフォーマットを更新.....	5
• 「電気的特性」で、電圧精度と温度との関係の標準仕様を $\pm 0.2\text{mV}/^\circ\text{C}$ から $\pm 0.5\text{mV}/^\circ\text{C}$ に変更.....	5
• 図 5-2 ステップ応答を更新.....	7
• 図 5-8 ゼロ出力およびリファレンス電流ノイズと周波数との関係を更新.....	7
• 「サージ保護」で、最大ループ電源電圧の説明を、規定の絶対最大定格に変更.....	15
• 図 6-4 「逆電圧動作と過電圧サージ保護」で推奨されるツェナー ダイオードの型番を更新.....	15
• 図 7-1 「線形化を使用した基本的な 2 線式 RTD 温度測定回路」で、推奨されるトランジスタの型番を更新.....	16
• 「初期エラーの調整」を「エラー解析」セクションに移動.....	21

10 メカニカル、パッケージ、および注文情報

以降のページには、メカニカル、パッケージ、および注文に関する情報が記載されています。この情報は、指定のデバイスに使用できる最新のデータです。このデータは、予告なく、このドキュメントを改訂せずに変更される場合があります。本データシートのブラウザ版を使用されている場合は、画面左側の説明をご覧ください。

PACKAGING INFORMATION

Orderable part number	Status (1)	Material type (2)	Package Pins	Package qty Carrier	RoHS (3)	Lead finish/ Ball material (4)	MSL rating/ Peak reflow (5)	Op temp (°C)	Part marking (6)
XTR105P	Active	Production	PDIP (N) 14	25 TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	XTR105P A
XTR105P.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	XTR105P A
XTR105PA	Active	Production	PDIP (N) 14	25 TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	XTR105P A
XTR105PA.A	Active	Production	PDIP (N) 14	25 TUBE	Yes	Call TI	N/A for Pkg Type	-40 to 85	XTR105P A
XTR105U	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	XTR105U
XTR105UA	Obsolete	Production	SOIC (D) 14	-	-	Call TI	Call TI	-40 to 85	XTR105U A
XTR105UA/2K5	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	(XTR105U, XTR105UA) A
XTR105UA/2K5.B	Active	Production	SOIC (D) 14	2500 LARGE T&R	Yes	NIPDAU	Level-3-260C-168 HR	-40 to 85	(XTR105U, XTR105UA) A

(1) **Status:** For more details on status, see our [product life cycle](#).

(2) **Material type:** When designated, preproduction parts are prototypes/experimental devices, and are not yet approved or released for full production. Testing and final process, including without limitation quality assurance, reliability performance testing, and/or process qualification, may not yet be complete, and this item is subject to further changes or possible discontinuation. If available for ordering, purchases will be subject to an additional waiver at checkout, and are intended for early internal evaluation purposes only. These items are sold without warranties of any kind.

(3) **RoHS values:** Yes, No, RoHS Exempt. See the [TI RoHS Statement](#) for additional information and value definition.

(4) **Lead finish/Ball material:** Parts may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead finish/Ball material values may wrap to two lines if the finish value exceeds the maximum column width.

(5) **MSL rating/Peak reflow:** The moisture sensitivity level ratings and peak solder (reflow) temperatures. In the event that a part has multiple moisture sensitivity ratings, only the lowest level per JEDEC standards is shown. Refer to the shipping label for the actual reflow temperature that will be used to mount the part to the printed circuit board.

(6) **Part marking:** There may be an additional marking, which relates to the logo, the lot trace code information, or the environmental category of the part.

Multiple part markings will be inside parentheses. Only one part marking contained in parentheses and separated by a "~" will appear on a part. If a line is indented then it is a continuation of the previous line and the two combined represent the entire part marking for that device.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

TAPE AND REEL INFORMATION



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Reel Diameter (mm)	Reel Width W1 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 Quadrant
XTR105UA/2K5	SOIC	D	14	2500	330.0	16.4	6.5	9.0	2.1	8.0	16.0	Q1

TAPE AND REEL BOX DIMENSIONS



*All dimensions are nominal

Device	Package Type	Package Drawing	Pins	SPQ	Length (mm)	Width (mm)	Height (mm)
XTR105UA/2K5	SOIC	D	14	2500	353.0	353.0	32.0

TUBE



*All dimensions are nominal

Device	Package Name	Package Type	Pins	SPQ	L (mm)	W (mm)	T (μm)	B (mm)
XTR105P	N	PDIP	14	25	506	13.97	11230	4.32
XTR105P.A	N	PDIP	14	25	506	13.97	11230	4.32
XTR105PA	N	PDIP	14	25	506	13.97	11230	4.32
XTR105PA.A	N	PDIP	14	25	506	13.97	11230	4.32

D0014A**PACKAGE OUTLINE****SOIC - 1.75 mm max height**

SMALL OUTLINE INTEGRATED CIRCUIT



4220718/A 09/2016

NOTES:

1. All linear dimensions are in millimeters. Dimensions in parenthesis are for reference only. Dimensioning and tolerancing per ASME Y14.5M.
2. This drawing is subject to change without notice.
3. This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.15 mm, per side.
4. This dimension does not include interlead flash. Interlead flash shall not exceed 0.43 mm, per side.
5. Reference JEDEC registration MS-012, variation AB.

EXAMPLE BOARD LAYOUT

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
SCALE:8X



SOLDER MASK DETAILS

4220718/A 09/2016

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0014A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON 0.125 mm THICK STENCIL
SCALE:8X

4220718/A 09/2016

NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

N (R-PDIP-T**)

16 PINS SHOWN

PLASTIC DUAL-IN-LINE PACKAGE



PINS **	14	16	18	20
DIM				
A MAX	0.775 (19,69)	0.775 (19,69)	0.920 (23,37)	1.060 (26,92)
A MIN	0.745 (18,92)	0.745 (18,92)	0.850 (21,59)	0.940 (23,88)
MS-001 VARIATION	AA	BB	AC	AD



14/18 Pin Only
20 Pin vendor option

4040049/E 12/2002

- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - Falls within JEDEC MS-001, except 18 and 20 pin minimum body length (Dim A).
 - The 20 pin end lead shoulder width is a vendor option, either half or full width.

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2025, Texas Instruments Incorporated

最終更新日：2025 年 10 月