



## **WEBENCH<sup>®</sup>オンライン電源設計ツールについて**

## WEBENCH®オンライン電源設計ツールについて

### ◆ WEBENCH オンライン電源設計ツールの特長

#### オンライン設計ツールの利点

日本テキサス・インスツルメンツのウェブサイト(<http://www.tij.co.jp>)にアクセスすれば、特別なソフトウェアをインストールすることなく、ブラウザ(Internet Explorer など)から直接操作できます。設計の結果もすべて web サーバに保存されるので、ローカルの PC が異なっても同じようにアクセス可能です。

ツール本体や各種のデータは、その都度最新のものがダウンロードされます。特に、使用する部品のデータベースは頻繁にアップデートされており、いつでも最新のデータを利用できます。ユーザ側でアップデートの管理を行う必要はありません。操作のステージが変わるところでは、多少のダウンロード待ちは発生しますが、常時接続環境であれば、それほど高速でなくても、ストレスなく利用できると思います。

WEBENCH®ツールには、電気シミュレーションと熱シミュレーションの二つのシミュレーション機能があります。これらは演算量がきわめて多く、実行にはかなりの CPU パワーが必要なので、高速のサーバ側で実行するオンライン・シミュレータを採用しています。

WEBENCH®ツールはすべて無料で利用できますが、初回の利用時にユーザー登録とログインが必要です。これは、自分のデータを保存する個人スペースを web サーバ上に作成するためです。PC の Cookie を有効にしてあれば、2 回目以降は自動でログインされます。

#### 完成度の高いツール

WEBENCH®ツールの良いところは、簡単な操作で「ちゃんと動作する」回路を自動設計してくれて、動作特性などのデータも豊富に提供してくれる点です。自動や手動での最適化も容易で、定数や部品の変更や特性変化の確認も簡単です。設計からシミュレーションによる動作検証までシームレスに実行できます。

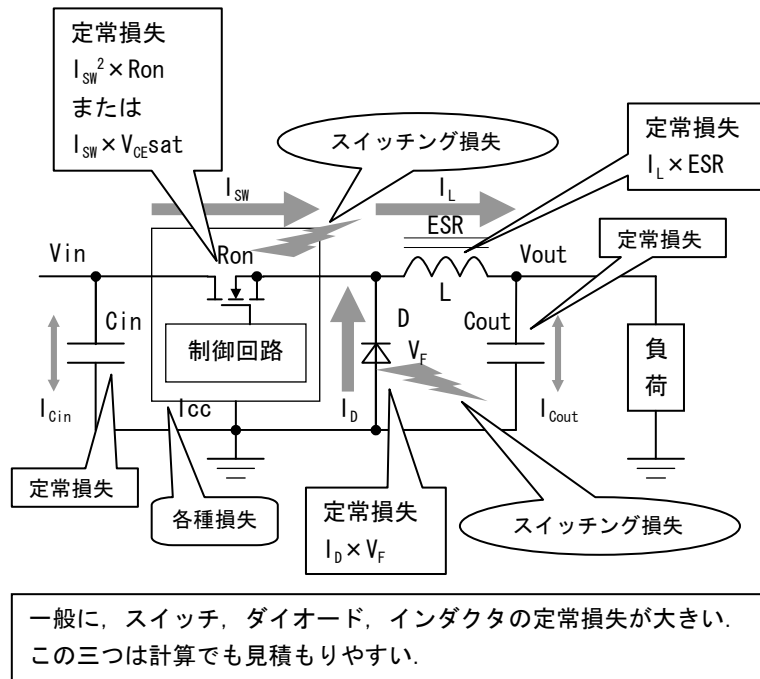
特に、電源 IC から受動部品まで部品のデータベースが豊富で、常にアップデートされているので、「こんな部品がある」「こんなところにはこの部品が使える」という情報源としても役立ちます。

## PART 1 単一負荷の電源回路設計の手順

WEBENCH®ツールでは多数の電源 IC の設計をサポートしていますが、ほとんどは降圧型 DC-DC コンバータです。ここでは、シンプルスイッチャシリーズの LM22676 を用いた降圧型 DC-DC コンバータを中心として、WEBENCH®ツールの利用例を紹介します。

### PART1-1 DC-DC コンバータの損失とサイズのトレードオフ

損失は、各部品の損失の総和であり、定常損失とスイッチング損失があります。定常損失を減らすには抵抗成分(ESR)を減らすことが必要で、部品が大型になる傾向があります。スイッチング損失は主に電源 IC で決まり、それによって使用可能なスイッチング周波数の範囲が決まります。スイッチング周波数を下げればスイッチング損失を減らすことができますが、やはり部品が大型になります。



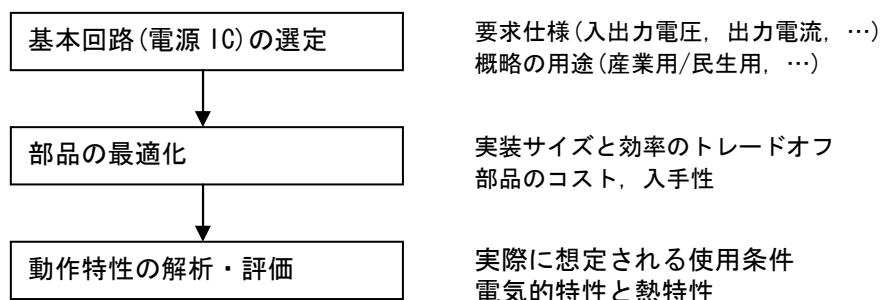
一般的に、サイズと効率はトレードオフの関係にあり、小型化を狙えば効率は低下し、高効率を狙えばサイズは大型になります。また、コストを第一に考えれば、サイズも効率もほどほどのところに落ち着きます。

そこで、WEBENCH®ツールでは5段階のダイヤルを使用して、中央(ダイヤル3)がコスト重視、左に回すと(ダイヤル3→2→1)サイズ重視、右に回すと(ダイヤル3→4→5)効率重視の最適化ができます。



## PART1-2 3 フェーズの電源回路設計

基本回路の選定 → 部品の最適化 → 動作特性の解析・検証、という3フェーズで実行できます。



## STEP 1 WEBENCH® オンライン設計支援ツールに入る。

Web サイトのトップページを開きます。

<http://www.tij.co.jp>

WEBENCH®ツールのウィンドウで、電源回路設計の際には「電源」タブをクリックします。

### 図 トップページ画面



## STEP 2 仕様を入力

電源仕様を入力して、[設計開始]ボタンをクリックします。

ここでは、

入力電圧 14.0V~22.0V      出力電流 2.0A

出力電圧 5.0V                  周囲温度 30℃

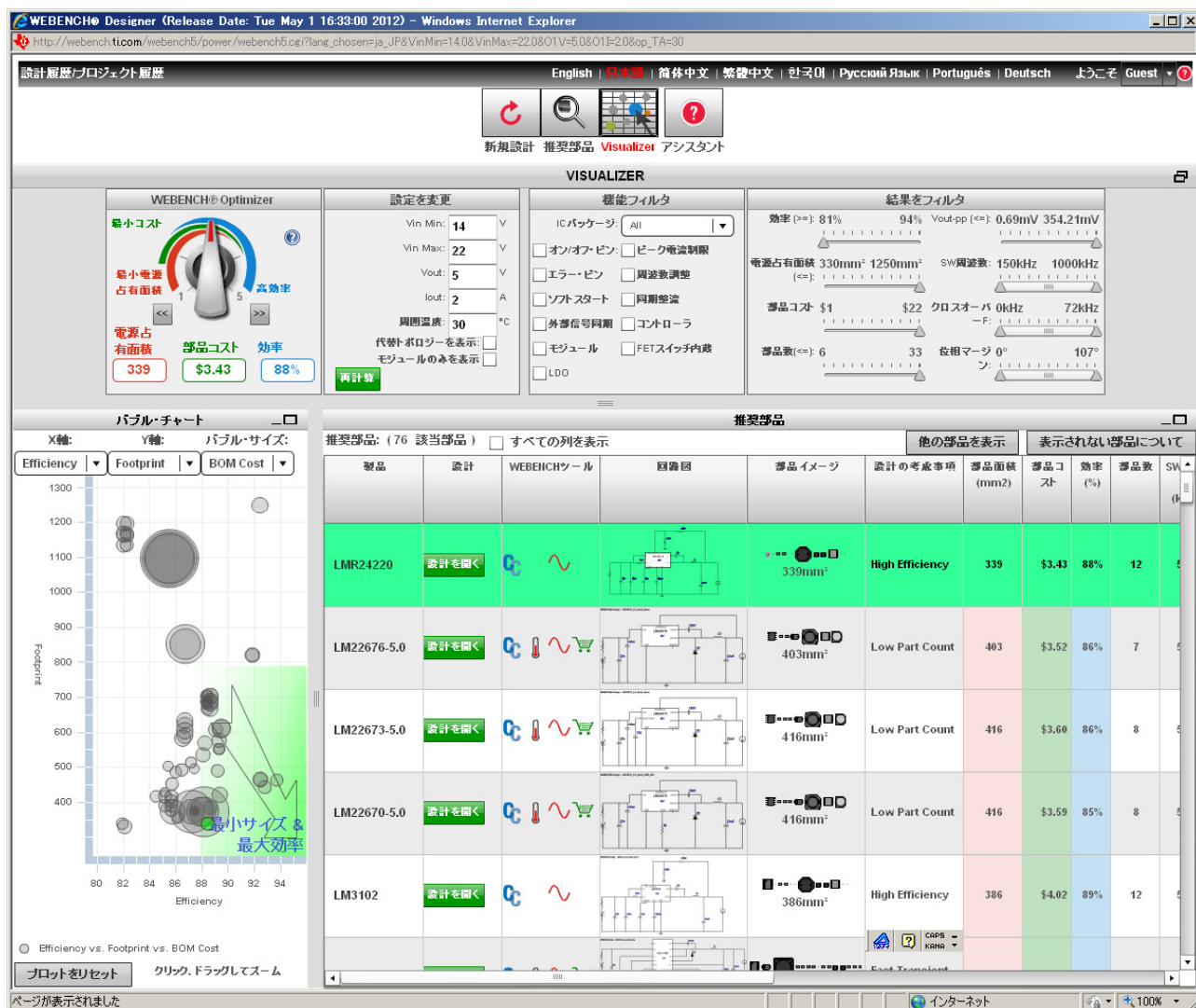
とします。

↓

Visualizer が開きます。



## 図 Visualizer 画面



この Visualizer は、入力した電源仕様を満たすことができる IC の一覧表ですが、ただの一覧表ではなく、グラフィカルに電源 IC を比較・選択できるように工夫されています。Visualizer の詳細は後で見ることにして、ここでは電源 IC として LM22656-5.0(上から 2 番目)を選択して、次のステップに進みます。

### STEP 3 電源 IC を選択して、設計を開く(フェーズ 1)

電源 IC を選択して、[設計を開く]ボタンをクリックします。

ここでは、"LM22676-5.0"を選択します。

初回は、この後にログインを行います。

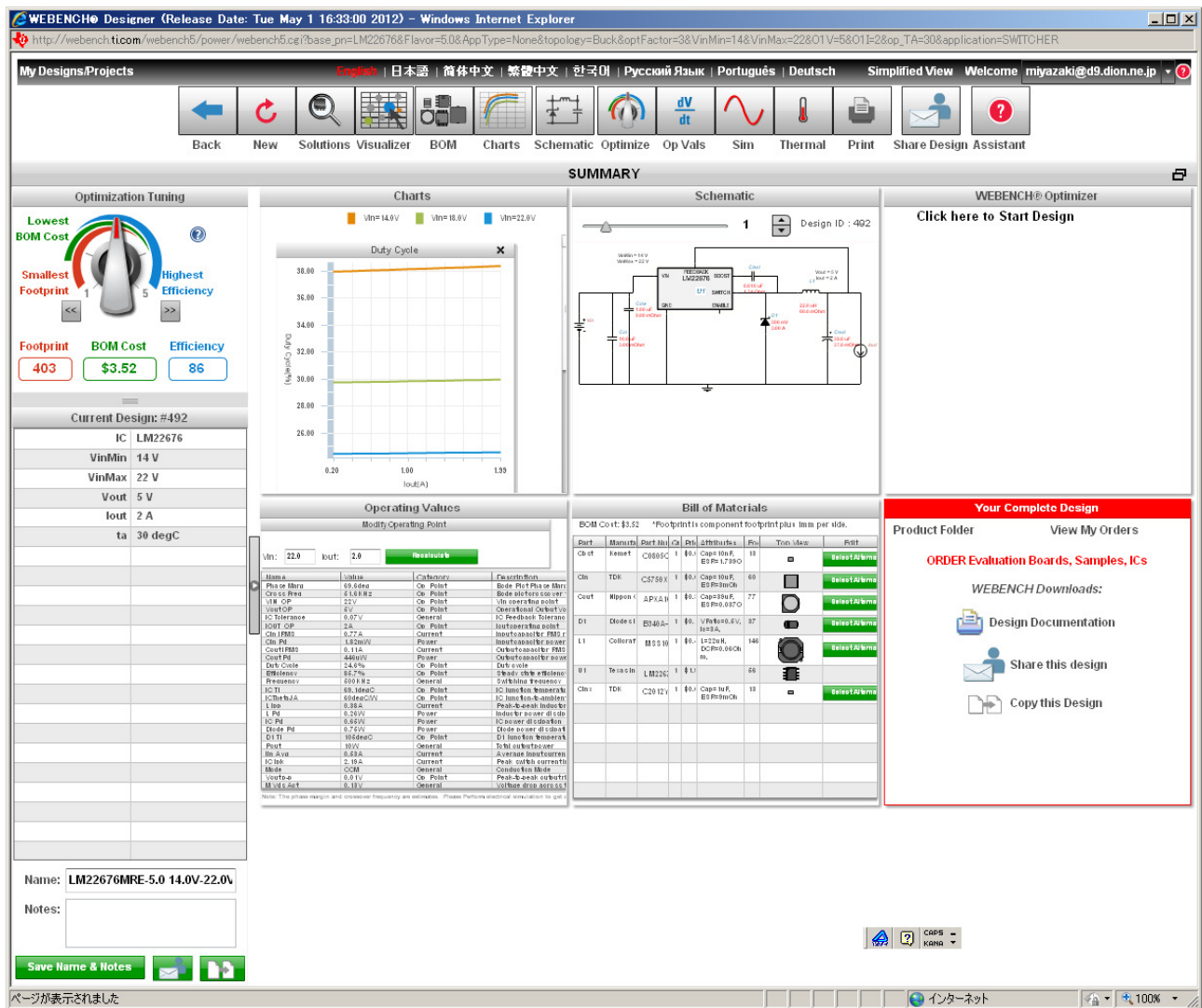
↓

自動設計が実行されて、サマリが開きます。

設計には番号が付き、保存されます。

サマリでは、各種の設計データを概観できます。

## 図 サマリ画面



これで、実用的に使用可能な一つの設計が完了しました。手作業では手間がかかる定数の計算や部品の選択を、WEBENCH®ツールは自動的に実行してくれます。

設計のフェーズ 2 では、複数設計を比較し、部品を最適化します。これも自動的に実行できますが、より良い最適化のためには、詳細な設計データの検討が役に立ちます。

## PART1-3 設計データの参照

### STEP 1 回路図を参照

サマリ画面上部の[回路図]ボタンをクリックします。

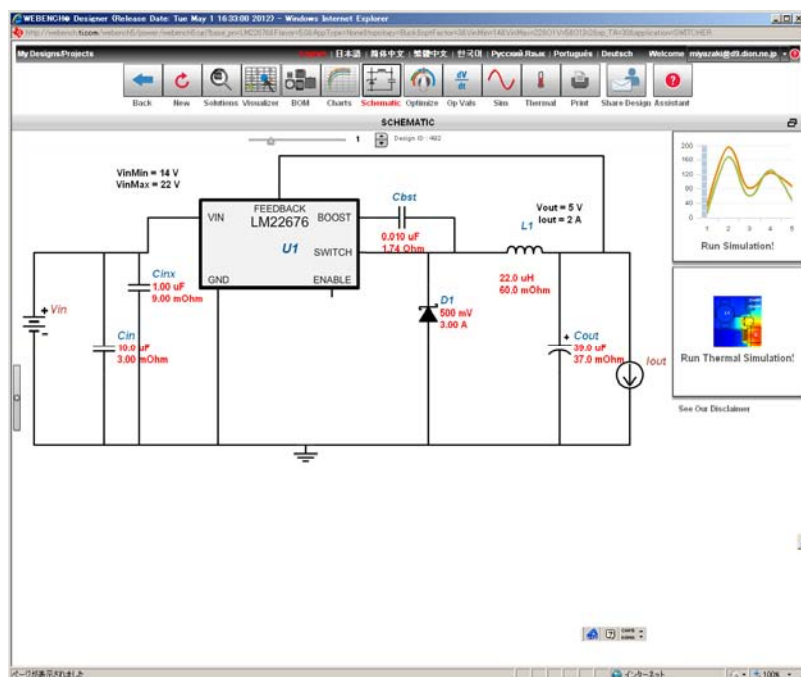
↓

回路図が開きます。

オンマウスで部品の概要が見られ、クリックすると詳細が見られます。

部品を別のものに置き換えることもできます。

### 図 回路図画面



上部の[戻る]ボタンでサマリに戻ることができます。

**STEP 2 回路図で使われている部品の詳細を確認。**

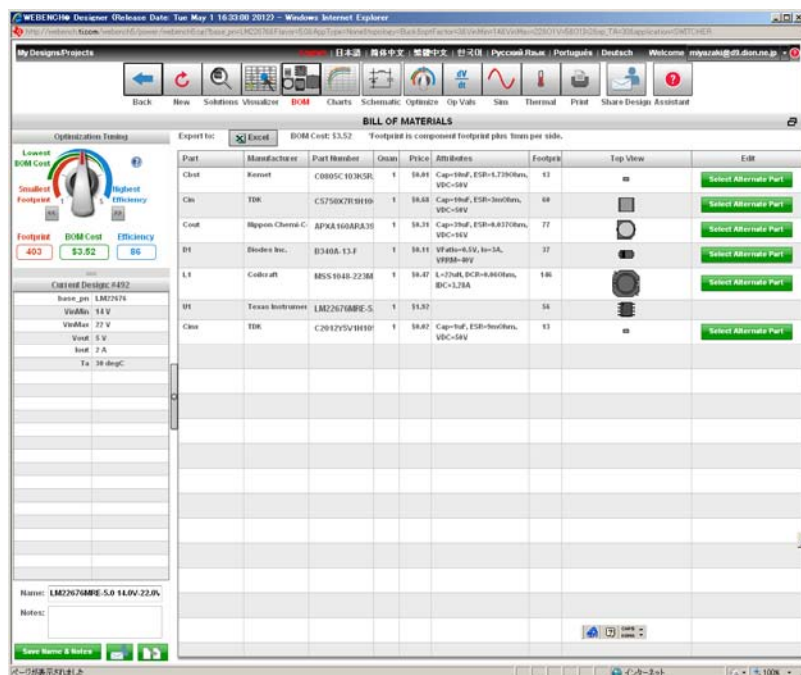
サマリ画面上部の[BOM]ボタンをクリックします。



部品リスト(BOM)が開きます。

部品を別のものに置き換えることもできます。

## 図 部品リスト画面



上部の[戻る]ボタンでサマリに戻ることができます。

WEBENCH®の部品リストには、各部品の基板占有面積が数値と図で示されています。この図から、特に面積が大きい部品を容易に見分けることができるので、面積重視の最適化に役立ちます。また、部品コストも数値で示されており、やはり最適化に役立ちます。各部品の損失の比較は、動作値の計算が必要なので、この部品リストだけではできません。

### STEP 3 動作値を参照

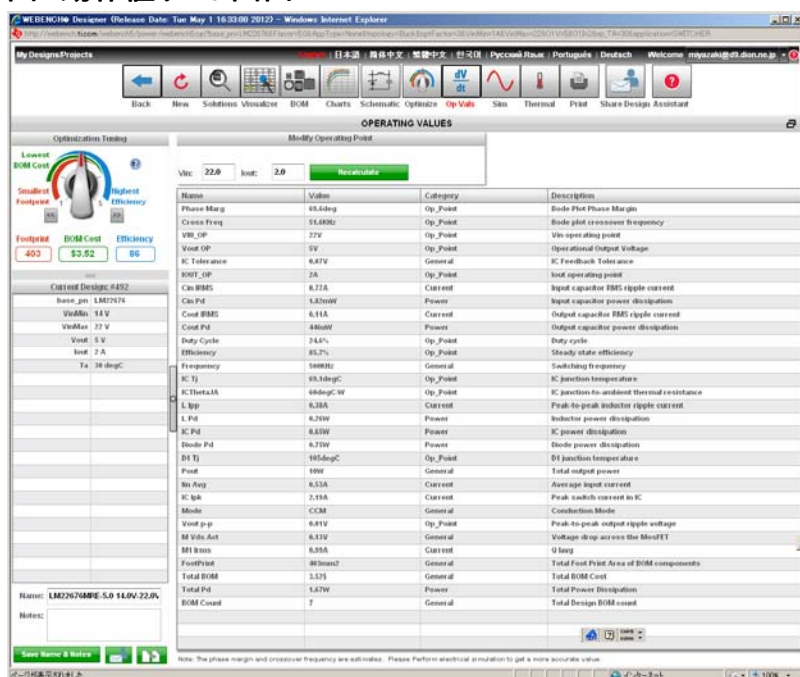
サマリ画面上部の[動作値]ボタンをクリックします。

↓

自動的に計算された動作値の一覧表が開きます。

デフォルトは、最大入力電圧と最大出力電流の場合です。条件を変更して再計算できます。

### 図 動作値リスト画面



上部の[戻る]ボタンでサマリに戻ることができます。

### STEP 4 特性グラフを参照

サマリ画面上部の[チャート]ボタンをクリックします。

上部の[チャート]ボタンをクリックするとグラフが表示されます。

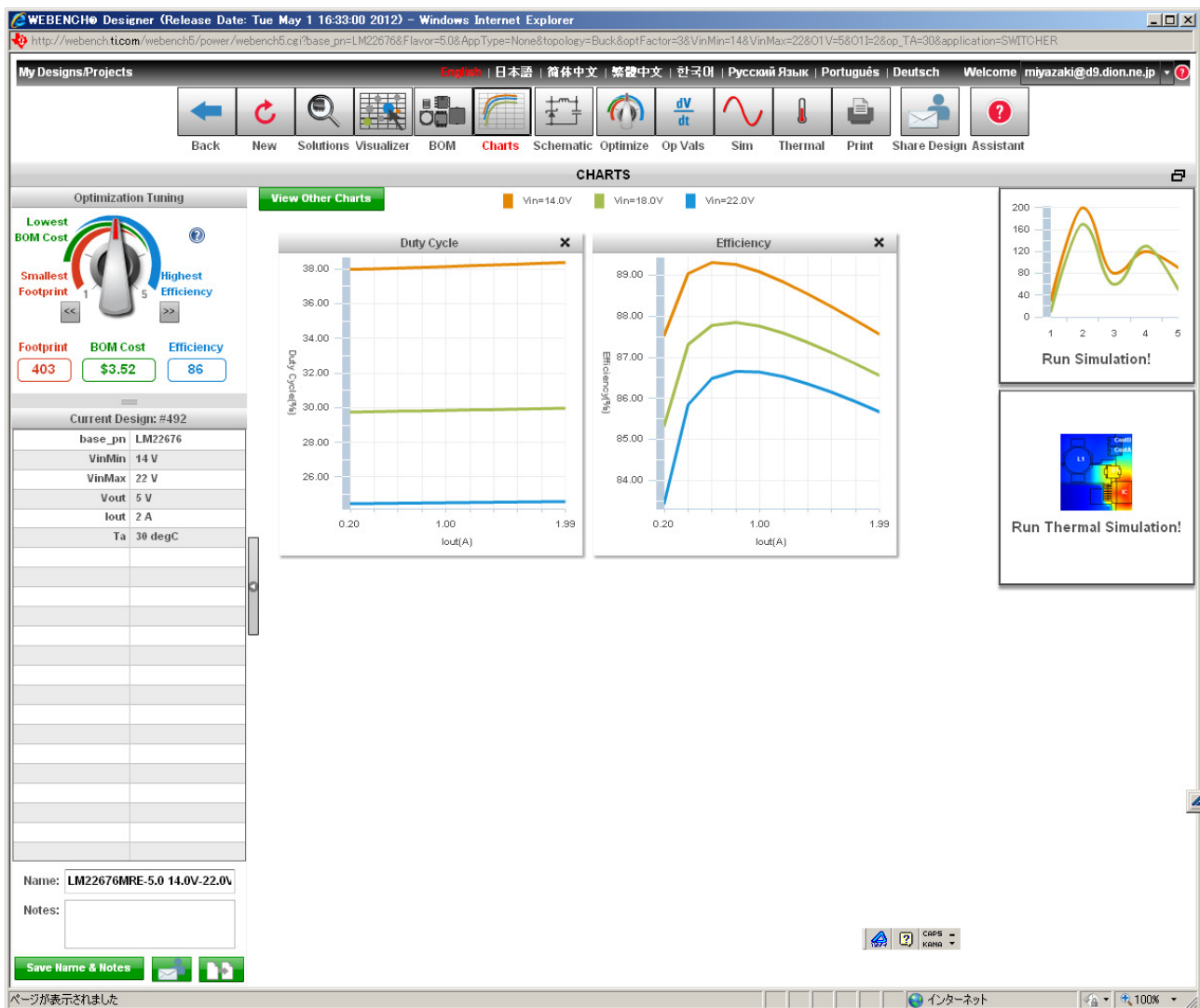
↓

チャート(特性グラフ)が開きます。オンマウスで数値を表示できます。

デフォルトは、デューティサイクルと効率の二つです。

[他のチャートを見る]ボタンで、各種のグラフを選べます。

## 図 チャート画面



上部の[戻る]ボタンでサマリに戻ることができます。

## PART1-4 部品の最適化(フェーズ 2)

WEBENCH®ツールには Optimizer という機能があり、グラフィカルに部品を比較検討できます。

### STEP 1 部品選択を最適化

WEBENCH®では、ダイヤル操作によって最適化を自動的に実行できます。

サマリ画面左側のダイヤルに注目します。ダイヤルは 3(中央)を指しています。

専有面積	403mm <sup>2</sup>
部品コスト	\$3.52
効率	86%

使用しているインダクタは次のものです。

$L = 22 \mu\text{H}$ 、サイズ = 146mm<sup>2</sup>、コスト = \$0.47、ESR = 60m $\Omega$



## STEP 2 面積重視の最適化を実行

ダイヤルを左に回します。(ダイヤル 1)



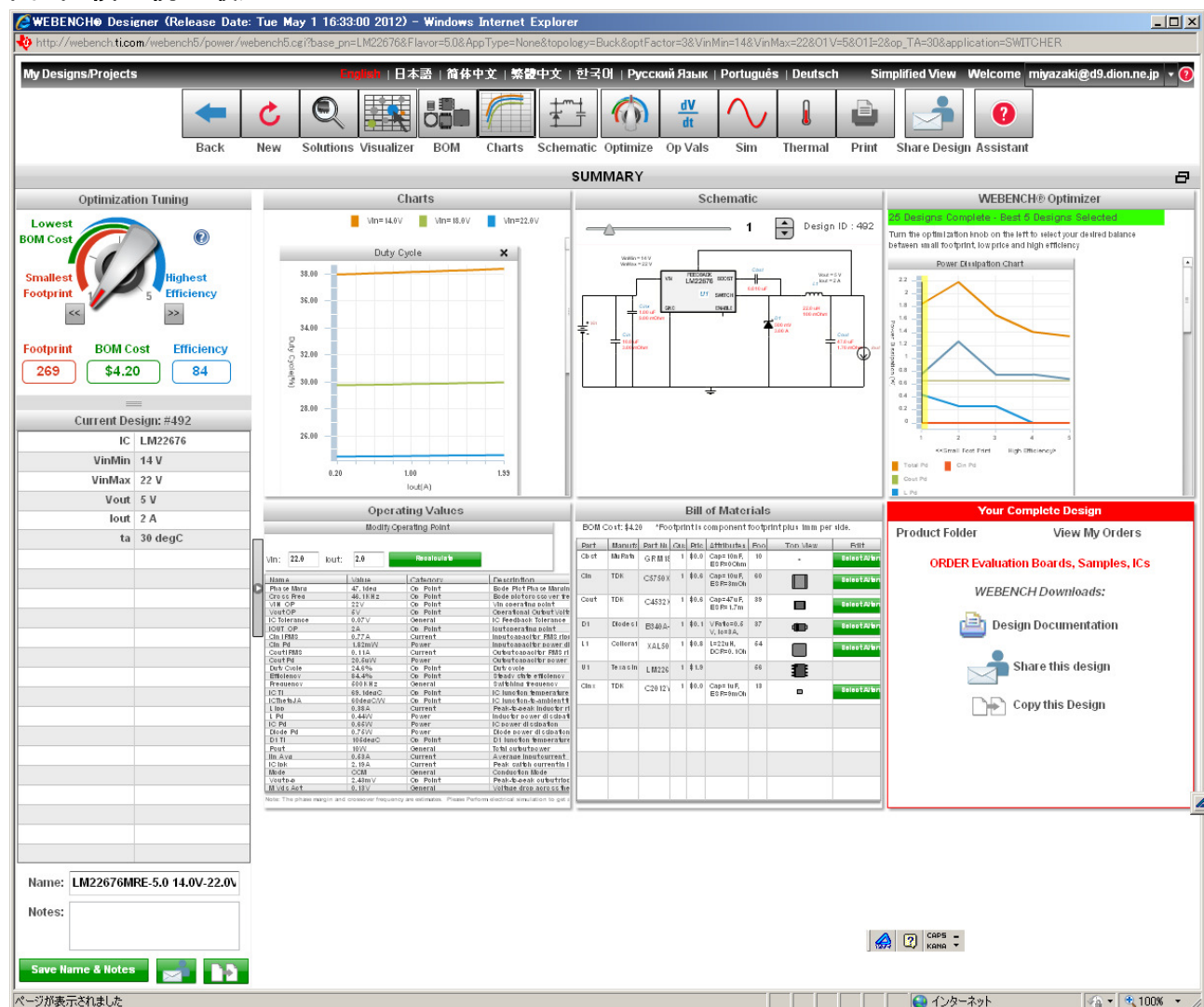
面積重視の設計に変わります。

専有面積	269mm <sup>2</sup>	ダイヤル 3 より減少
部品コスト	\$4.20	ダイヤル 3 より増加
効率	84%	ダイヤル 3 より低下

インダクタが次のように変更されました。

$L = 22 \mu\text{H}$ 、 $\text{サイズ} = 54 \text{ mm}^2$ 、 $\text{コスト} = \$0.83$ 、 $\text{ESR} = 100 \text{ m}\Omega$

## 図 面積重視の最適化



### STEP 3 効率重視の最適化を実行

ダイヤルを右に回します。(ダイヤル 5)



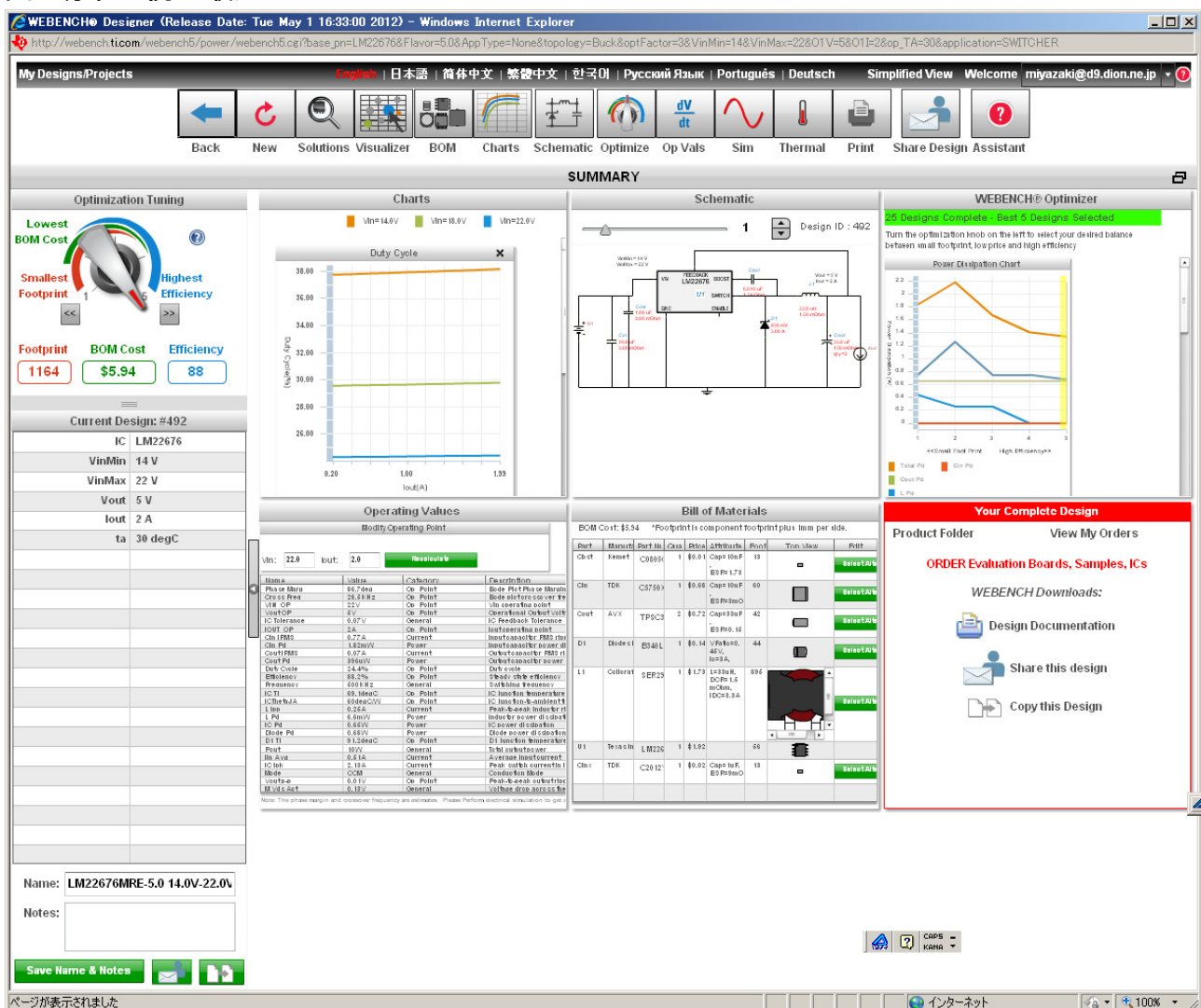
効率重視の設計に変わります。

専有面積	1164mm <sup>2</sup>	ダイヤル 3 より増加
部品コスト	\$5.94	ダイヤル 3 より増加
効率	88%	ダイヤル 3 より向上

インダクタが次のように変更されました。

$L = 33 \mu\text{H}$ 、サイズ = 895 mm<sup>2</sup>、コスト = \$1.73、 $\text{ESR} = 1.5\text{m}\Omega$

### 図 効率重視の最適化





## STEP 4 最適化を比較

サマリ画面上部の[最適化]ボタンをクリックします。

↓

Optimizer データが表示されます。

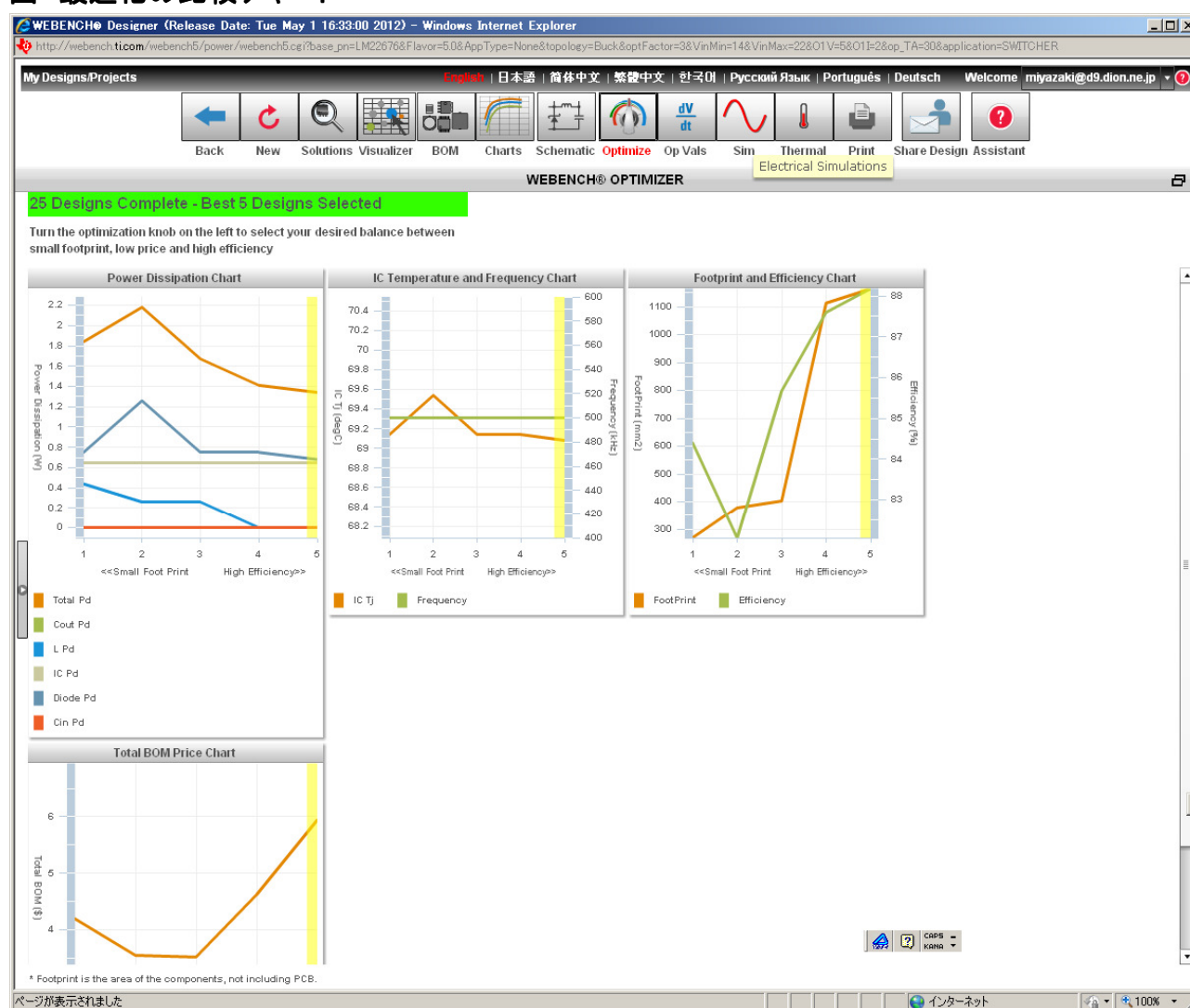
ダイヤル 1~5 の 5 種類の設計をグラフで比較できます。オンマウスで数値を表示できます。

電力損失、IC 温度・周波数、専有面積・効率、部品コストの 4 つのグラフが表示されます。

各部品の損失を比較したグラフは、特に効率重視の最適化に役立ちます。専有面積・効率と部品コストのグラフをあらかじめ検討すれば、ダイヤルを回さなくても、自動的な最適化の効果を知ることができます。

ダイヤル 3 はサイズと効率は中庸でコストが重視されています。

### 図 最適化の比較チャート



上部の[戻る]ボタンでサマリに戻るができます。

今回の設計例では、インダクタ L1 の影響が比較的大きいため、WEBENCH®はインダクタを取り替えることで面積重視や効率重視の最適化を行っています。

一般に、部品の中で最も影響が大きいのは電源 IC です。次に、電源 IC の最適化を検討してみましょう。

## PART1-5 Visualizer を用いた電源 IC の選択

WEBENCH®ツールには Visualizer という機能があり、視覚的に電源 IC を比較検討できます。

### STEP 1 Visualizer を開く

Part1-2 の STEP2 が Visualizer 画面です。

サマリ画面からは、上部の[VISUALIZER]ボタンで戻ることができます。

バブルチャート拡大ボタンをクリックします。

↓

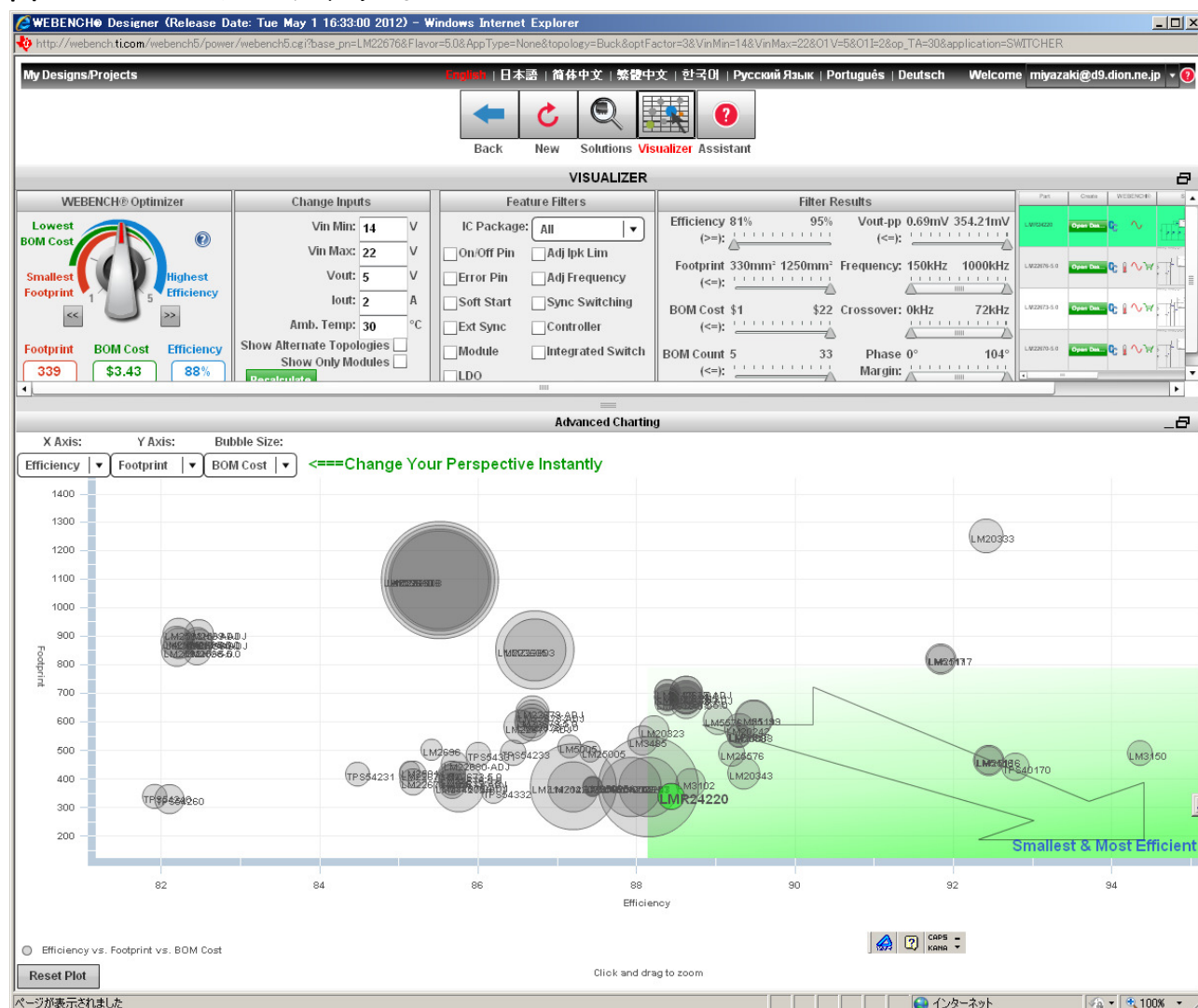
バブルチャートが拡大します。これは、最初に与えた電源仕様を満たすように、各電源 IC で自動設計した結果を比較したものです。いずれも、コスト重視(ダイヤル 3)で設計したものです。

下に行くほど小型、右に行くほど高効率、○が小さいほど低コストです。

"LM24220"が 1 番目の推奨設計として表示されています。

各種のフィルタ条件を設定して、再計算できます。

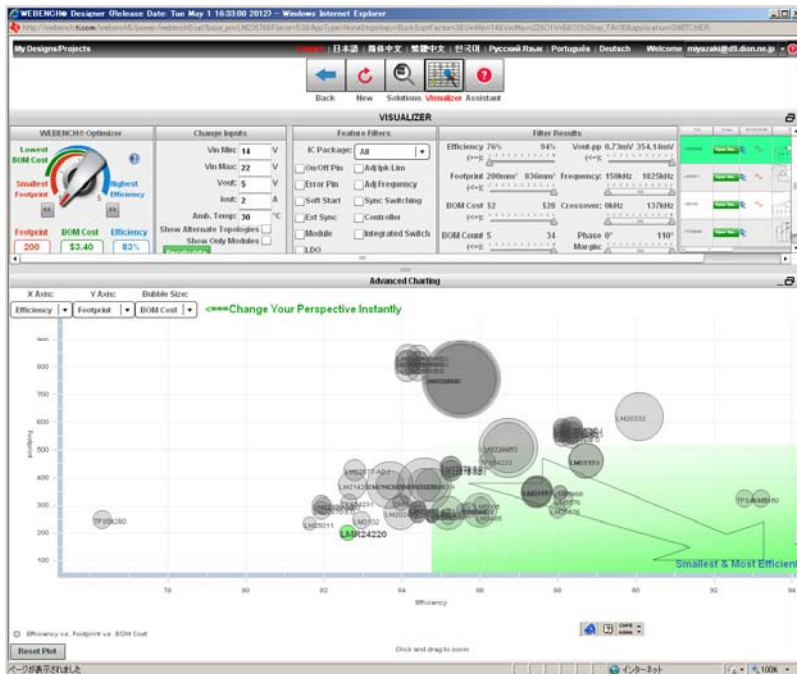
### 図 Visualizer のバブルチャート



## STEP 2 面積重視の比較を実行

ダイヤルを左に回します。(ダイヤル 1) → 面積重視の設計での比較に変わります。

### 図 面積重視のバブルチャート



## STEP 3 効率重視の比較を実行

ダイヤルを右に回します。(ダイヤル 5) → 効率重視の設計での比較に変わります。

### 図 効率重視のバブルチャート



電源 IC を選択したら、[設計を開く]ボタンで再び回路設計に進み、最適化などの作業を行うことができます。

## PART 2 設計の評価・検証(フェーズ 3)

WEBENCH®ツールは、設計をその場でシミュレーションできる機能を備えています。

### PART 2-1 電気的特性の評価・検証

#### STEP 1 電気的シミュレーションをスタート

Part1-2 の STEP3 がサマリ画面です。

サマリ画面上部の[シミュレーション]ボタンをクリックします。

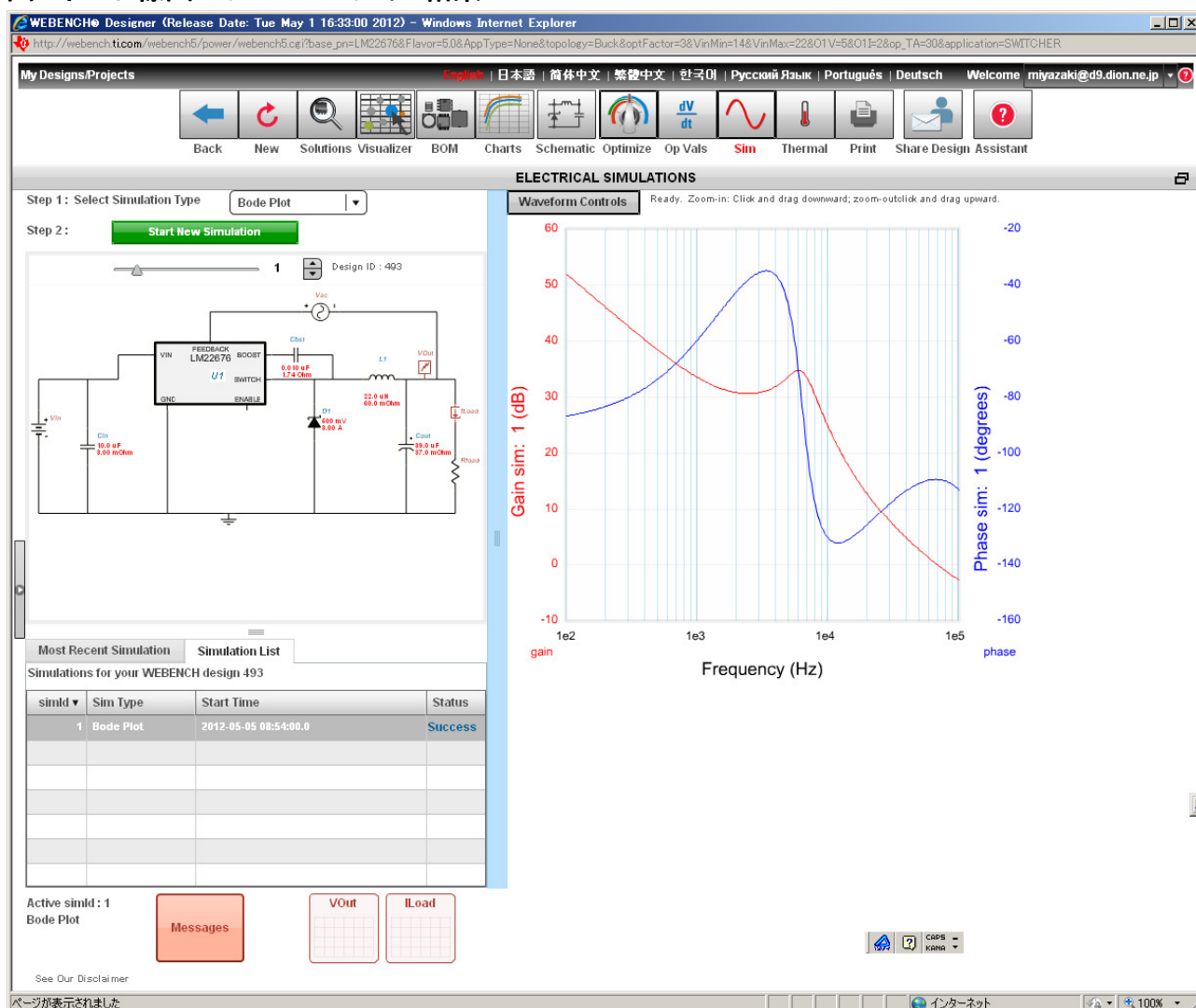
↓

デフォルトのシミュレーション結果(ボード線図)が開きます。

シミュレーションの種類や条件を設定して、シミュレーションを実行できます。

左側の回路図に信号名が表示されています。入力条件の設定、グラフの波形追加/削除も可能です。

図 ボード線図のシミュレーション結果



## STEP 2 実行できるシミュレーションの種類

プルダウンメニューで選択できます。

Bode Plot	ボード線図(周波数応答)
Input Transient	入力過渡応答
Load Transient	負荷過渡応答
Startup	起動特性
Steady State	定常特性

シミュレーションの種類は電源 IC によって異なります。デフォルトで開くのはボード線図だけです。

## STEP 3 入力過渡応答シミュレーション

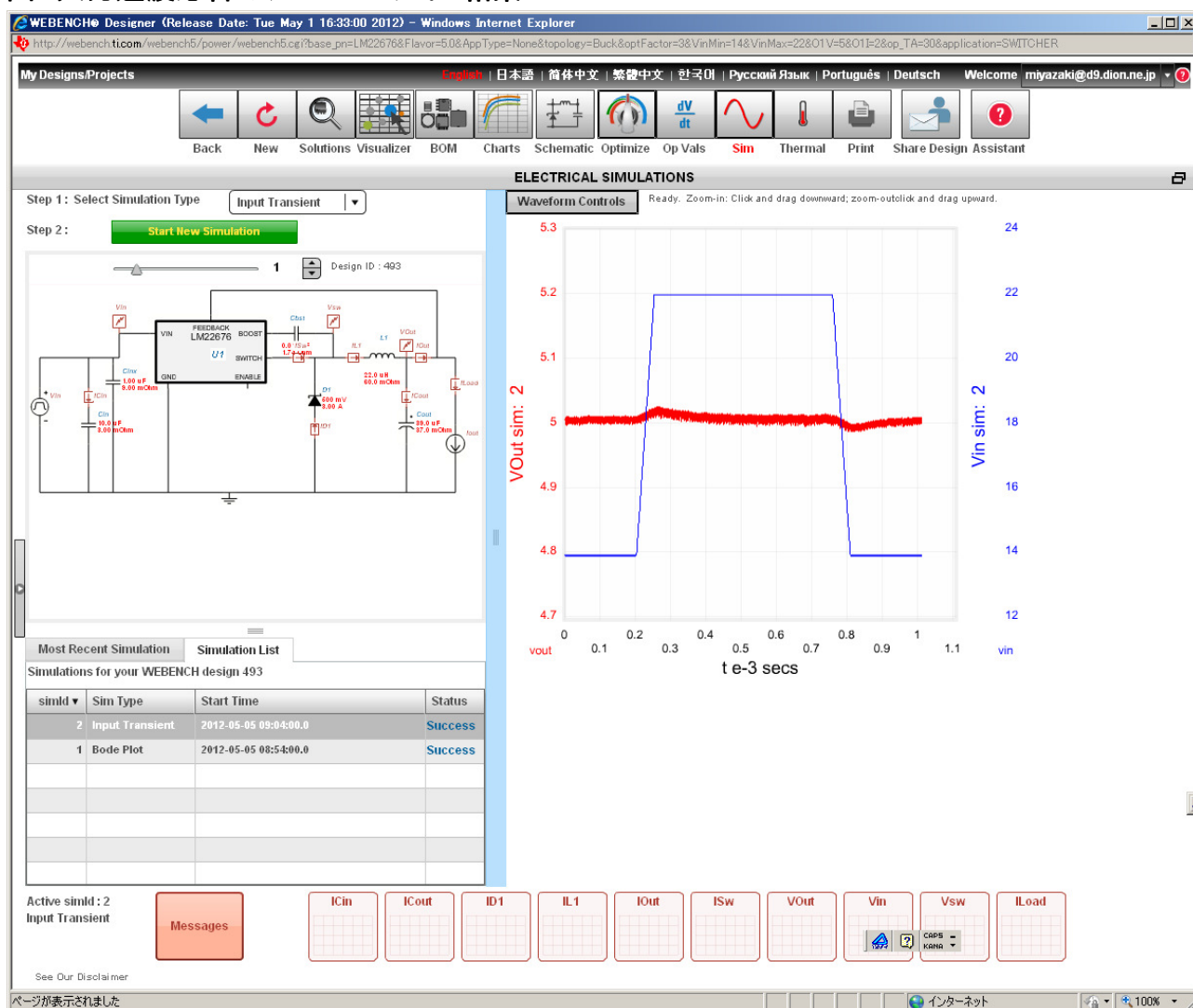
プルダウンメニューで、Input Transient を選択します。

[Start New Simulation]ボタンをクリックします。

↓

Input Transient のシミュレーション結果が開きます。

## 図 入力過渡応答のシミュレーション結果





## STEP 4 負荷過渡応答シミュレーション

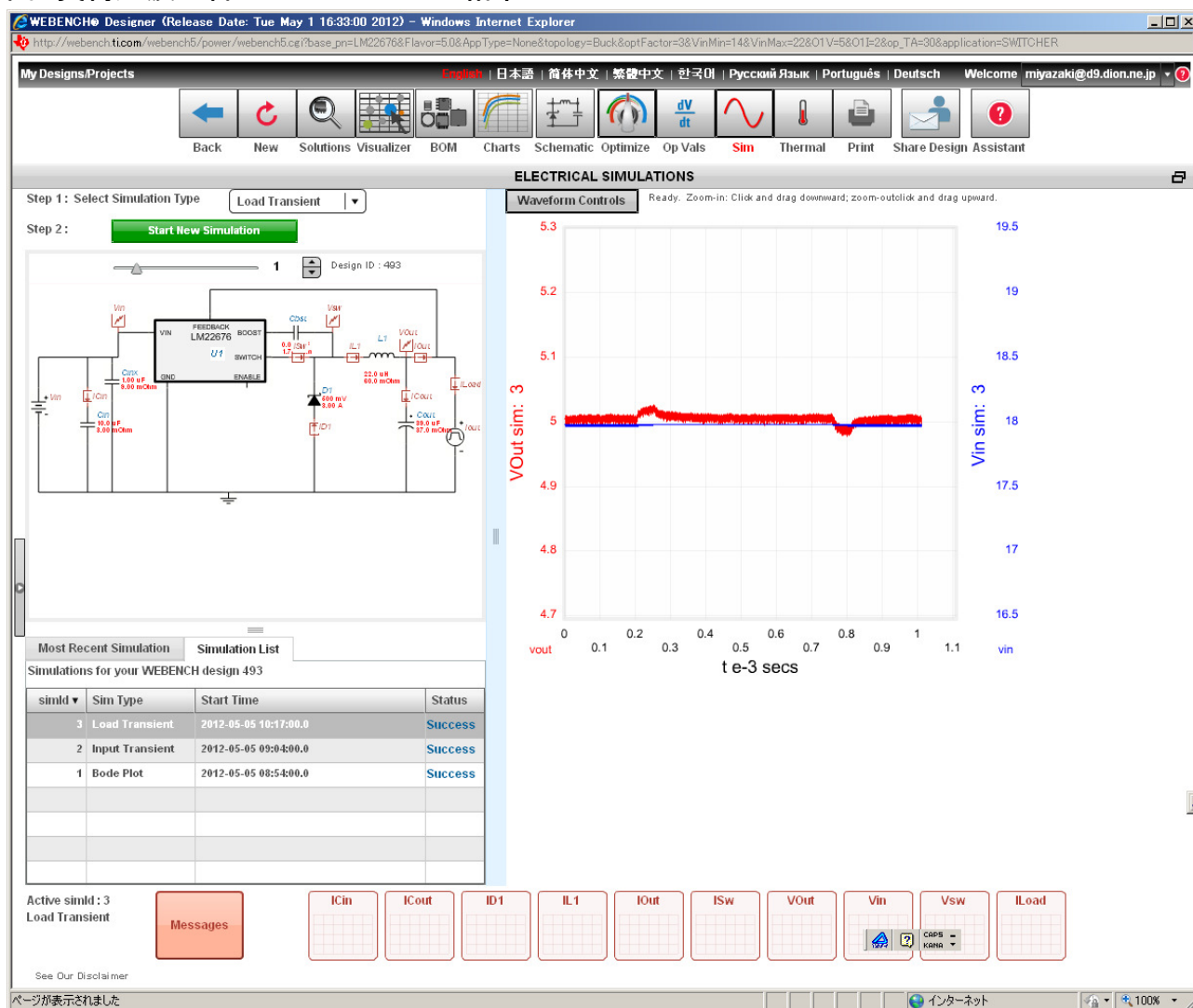
プルダウンメニューで、Load Transient を選択します。

[Start New Simulation]ボタンをクリックします。



Load Transient のシミュレーション結果が開きます。

### 図 負荷過渡応答のシミュレーション結果



ボード線図以外のシミュレーションでは、デフォルトの表示波形は、Vin と Vout です。

下部の波形ボタンをクリックすれば、グラフに表示する波形を簡単に追加できます。詳細な追加/削除や波形の色変更を行うには、[Waveform Controls]ボタンをクリックします。

## STEP 5 表示波形をコントロール

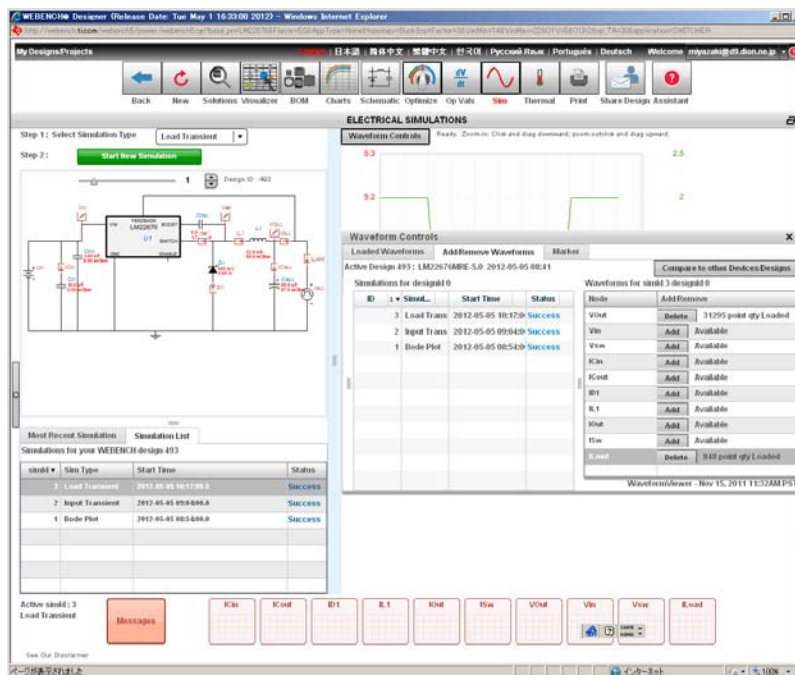
[Waveform Control]ボタンをクリックします。



表示されている波形の設定メニューが開きます。

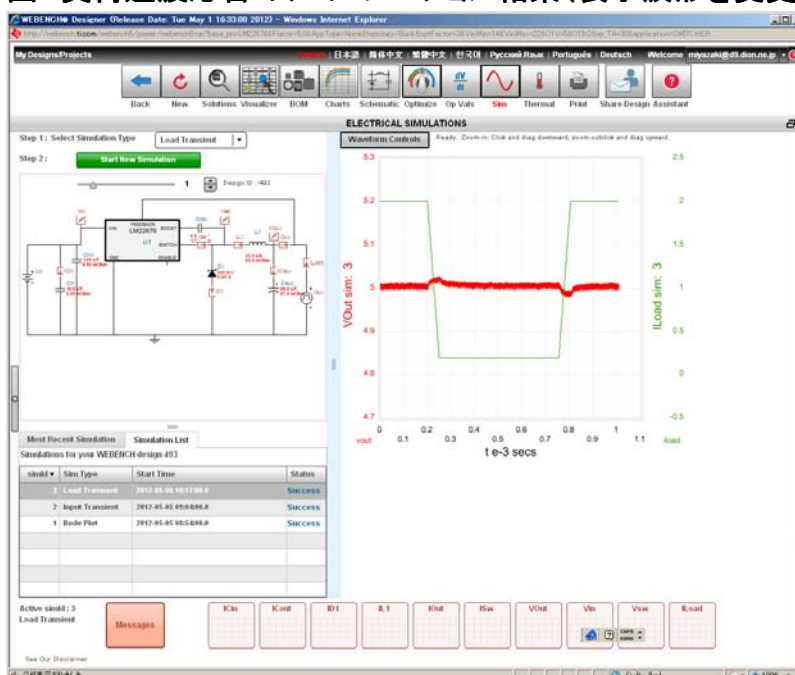
タブ 1 ではプロットの色や太さ、タブ 2 では波形の追加/削除、タブ 3 では数値マーカの表示設定ができます

図 表示波形の追加/削除



ここでは、負荷過渡応答のグラフなので、ILOAD と Vout の表示に変更してみます。

図 負荷過渡応答のシミュレーション結果(表示波形を変更)





## STEP 6 起動応答シミュレーション

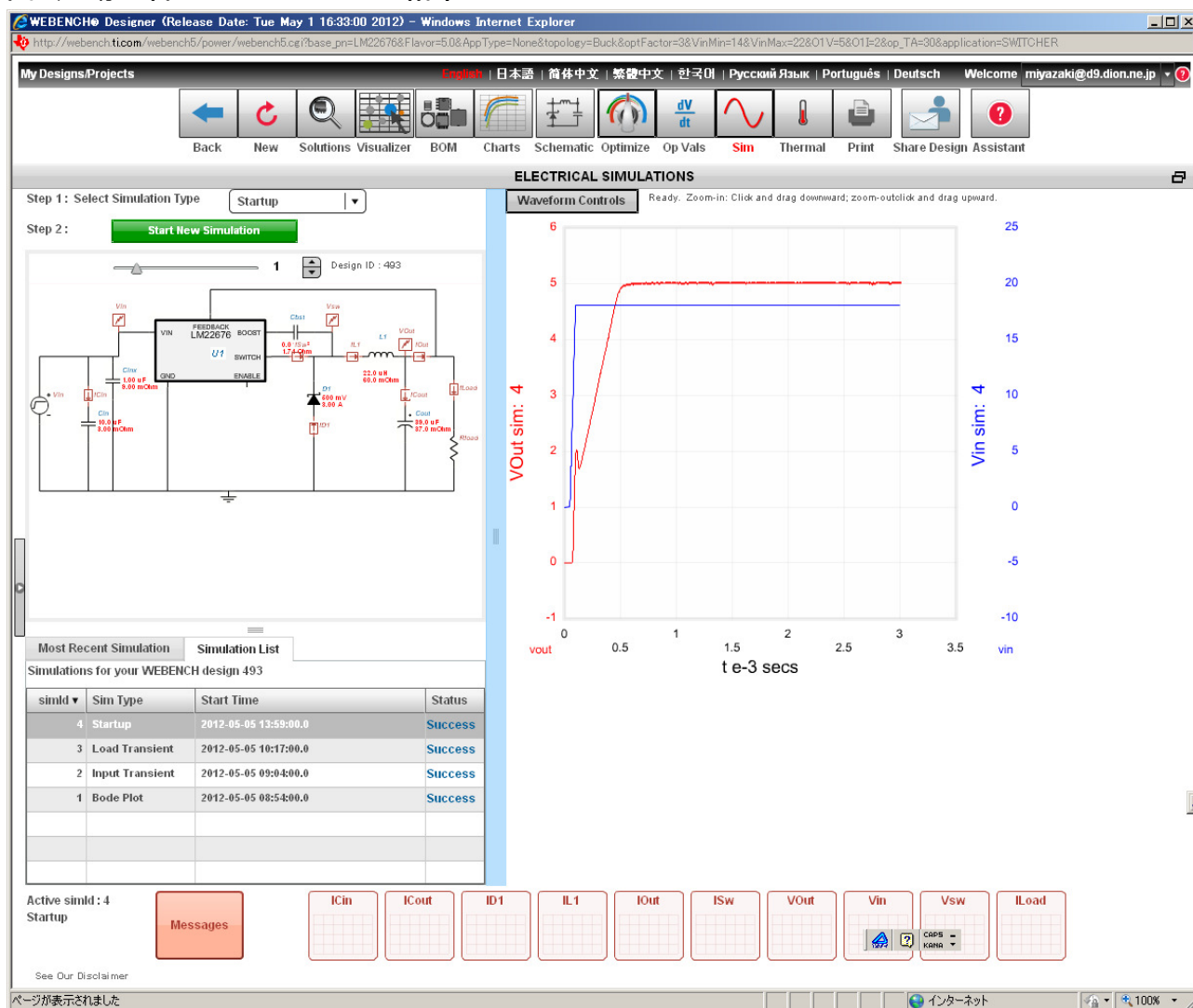
プルダウンメニューで、Startup を選択します。

[Start New Simulation]ボタンをクリックします。



Startup のシミュレーション結果が開きます。

## 図 起動応答のシミュレーション結果



## STEP 7 定常状態シミュレーション

プルダウンメニューで、Stady State を選択します。

[Start New Simulation]ボタンをクリックします。



Stady State のシミュレーション結果が開きます。

デフォルトは Vin と Vout ですが、波形の追加/削除ができます。

図 定常状態のシミュレーション結果

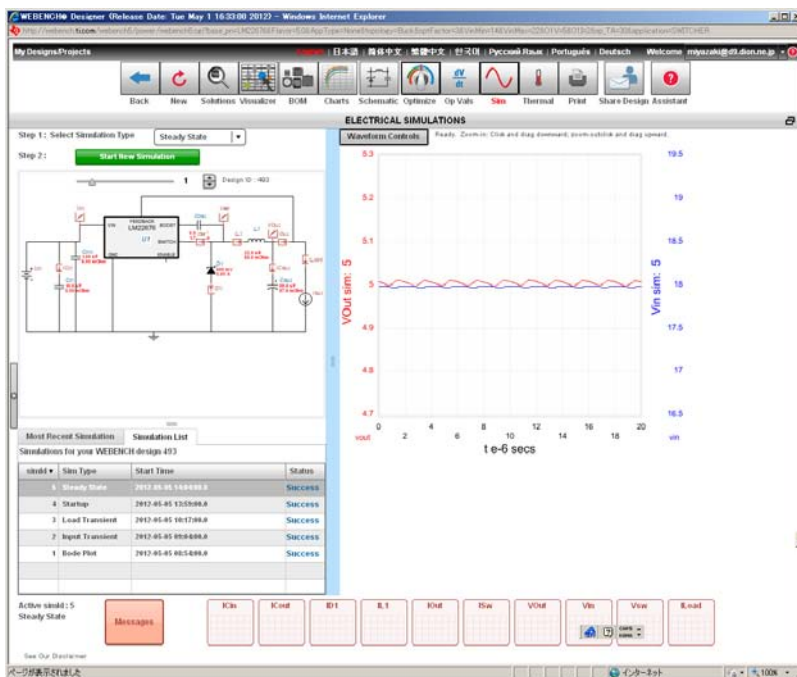
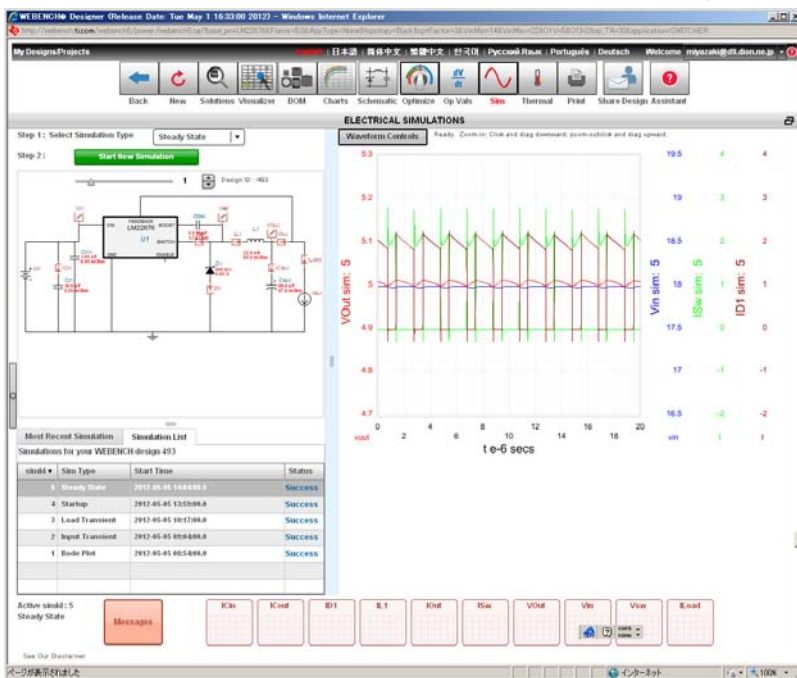


図 定常状態のシミュレーション結果 (ISW と ID1 の表示波形を追加)



上部の[戻る]ボタンでサマリに戻ることができます。

## PART 2-2 熱特性の評価・検証

### STEP 1 熱シミュレーションをスタート

Part1-2 の STEP3 がサマリ画面です。

サマリ画面上部の[サーマル]ボタンをクリックします。

↓

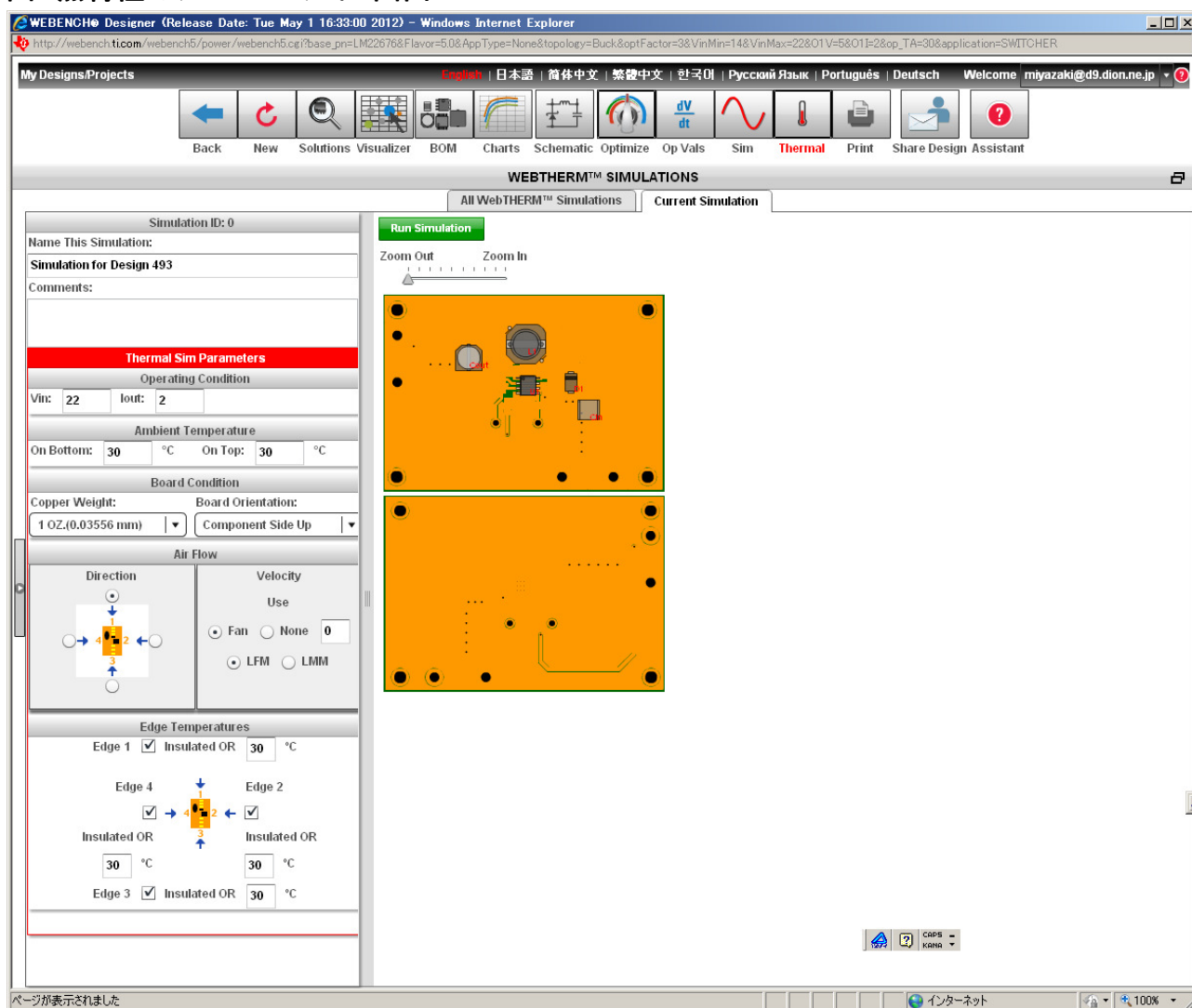
熱特性のシミュレーション画面が開きます。

橙色の部分は電源基板を示しています。

シミュレーション条件を設定できます。

動作条件、周囲温度、ボード条件、エアフロー、エッジ温度

図 熱特性のシミュレーション画面



なお、エアフローの風速表示にバグがあり、0 になっていますが、デフォルト値は約 9 メートル/分(約 30 フィート/分)程度と推定されます。

必要に応じて設定された条件を変更し、[Run Simulation]ボタンをクリックします。

シミュレーション一覧画面に変わります。

シミュレーションのステータスは Submitted→Queued→Running→Completes と変化します。

ステータスが Completed になったら、[見る]ボタンで結果を表示できます。

過去のシミュレーション結果を表示することもできます。

The screenshot displays the WEBENCH Designer web application running in Internet Explorer. The browser's address bar shows the URL: http://webench.ti.com/webench5/power/webench5.cgi?base\_pn=LM22676&Flavor=5.0&AppType=None&topology=Buck&optFactor=3&VinMin=14&VinMax=22&O1V=5&O1F=2&op\_TA=30&application=SWITCHER.

The application header includes "My Designs/Projects" and a language menu with options like English, 日本語, 简体中文, etc. Below this is a toolbar with icons for Back, New, Solutions Visualizer, BOM, Charts, Schematic, Optimize, Op Vals, Sim, Thermal, Print, and Share Design Assistant.

The main section is titled "WEBTHERM™ SIMULATIONS". It contains two tabs: "All WebTHERM™ Simulations" (selected) and "Current Simulation". Under the selected tab, there is a green button labeled "Create a New Simulation".

A table lists simulation results:

ID	Name	Status	Submitted Date	Run Date	Comments	Open
1	Simulation for Design 493	Completed	May 05, 2012 02:26 PM	May 05, 2012 02:26 PM		<a href="#">View</a>

At the bottom right of the table area, there are small icons for help and a user profile icon labeled "CAPS Kenta".

The status bar at the very bottom indicates "ページが表示されました" (Page displayed) and shows the Windows taskbar with the Internet Explorer icon and a zoom level of 100%.

### STEP 3 シミュレーション結果を表示

[見る]ボタンをクリックします。



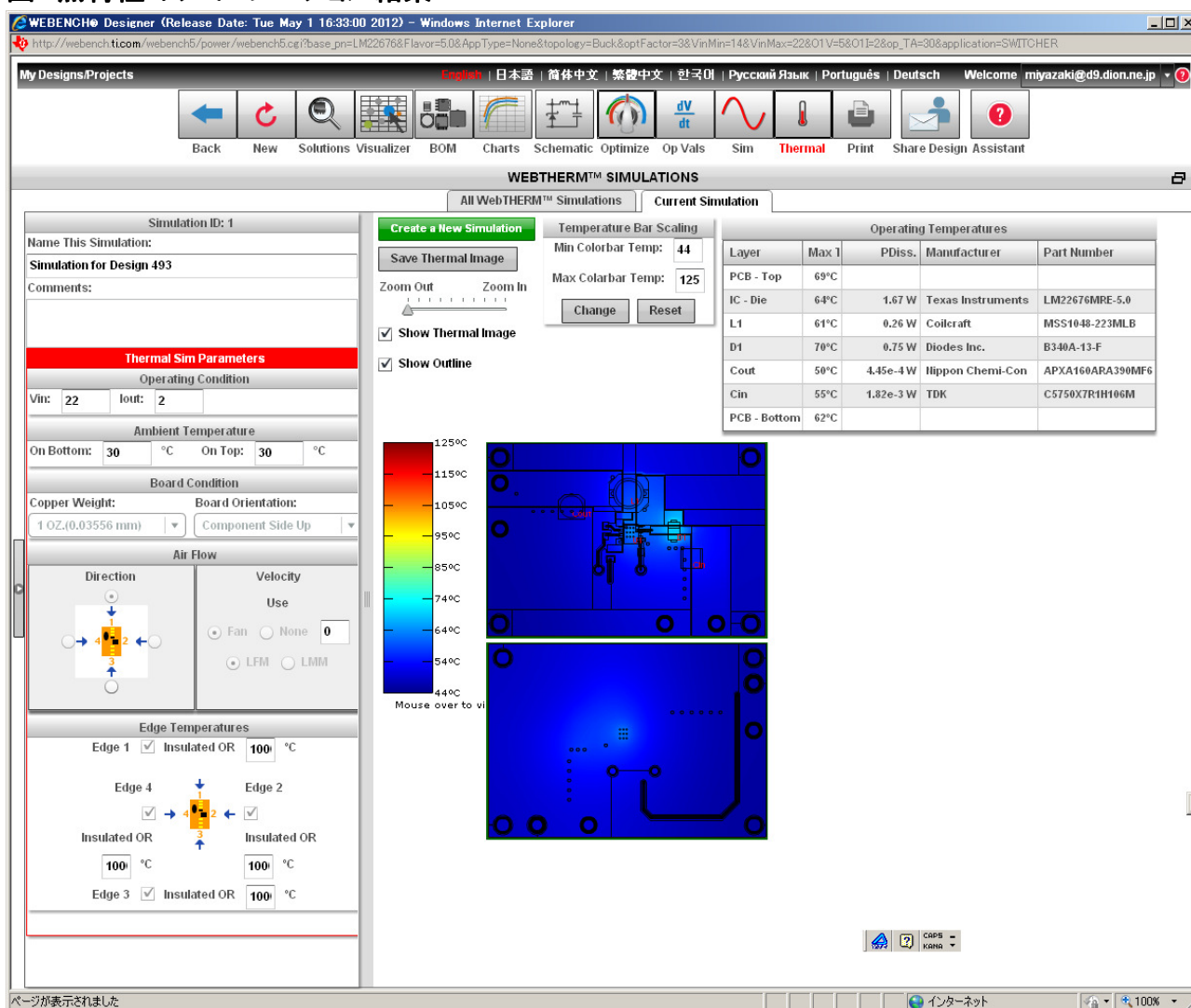
シミュレーション結果が開きます。

部品面、配線面の温度がカラー表示されます。温度と色の関係は可変です。

オンマウスで数値も直読できます。

各部品の温度は、一覧表にも表示されます。

### 図 熱特性のシミュレーション結果



この例では、ダイオード D1 が 70°C で最も高温です。

[Create a New Simulation]ボタンで STEP1 に戻ることができます。

## STEP 4 エアフロー条件を変更してみる

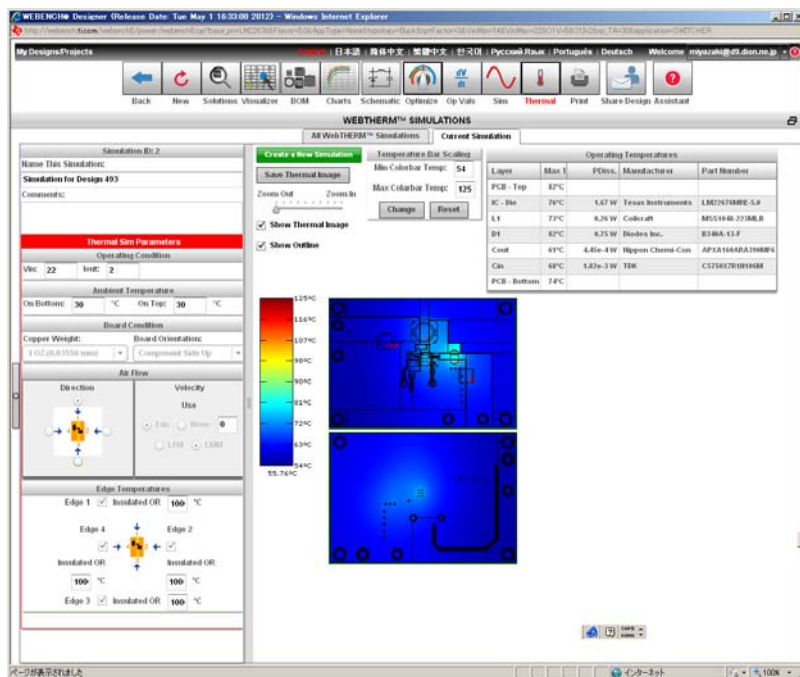
[Create a New Simulation]ボタンでSTEP1に戻ります。

風速を 1、単位を LMM(メートル/分)に変更して、[Run Simulation]ボタンをクリックします。

↓

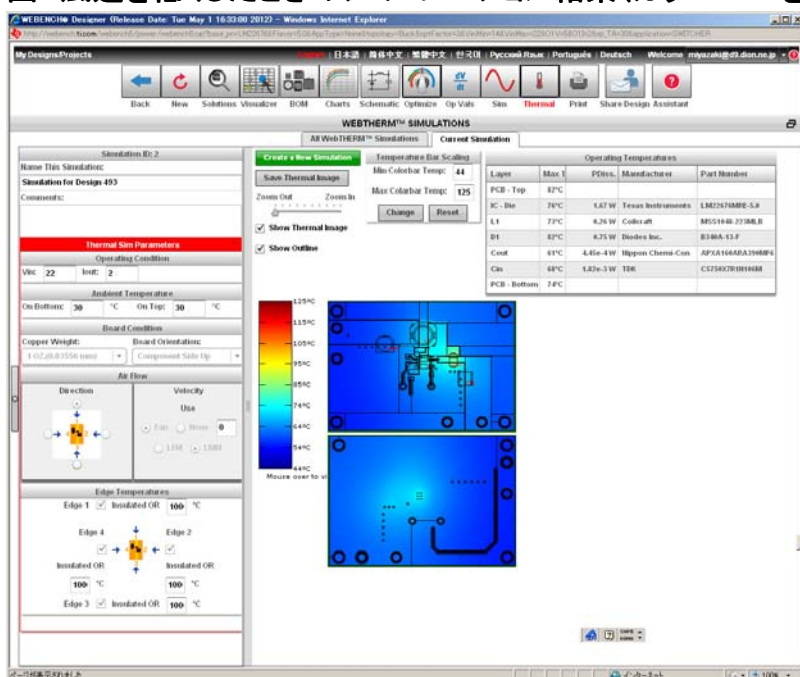
STEP3 より温度が上がっています。ダイオード D1 は 82°Cになりました。

## 図 風速を低くしたときのシミュレーション結果



カラーバーのスケールを STEP3 に合わせると、温度分布を正しく比較できるようになります。

## 図 風速を低くしたときのシミュレーション結果(カラーバーを STEP3 に合わせる)

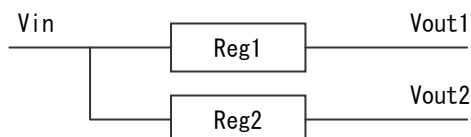




## PART 3 複数負荷の電源回路設計の手順

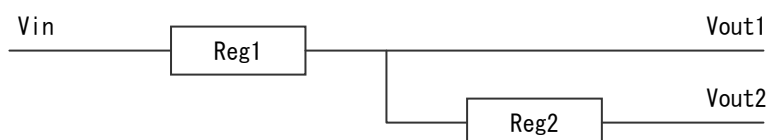
2 出力 ( $V_{in} > V_{out1} \geq V_{out2}$ ) では基本的な 3 つの構成が考えられます。

### 構成 1 中間レールなし



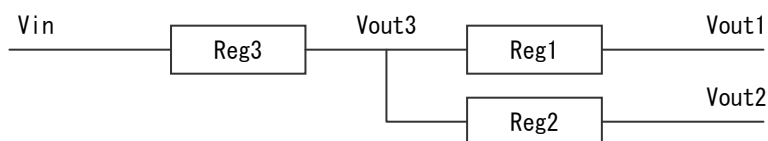
最もシンプルですが、2 つのレギュレータでそれぞれ損失が大きくなりやすい傾向があります。

### 構成 2 中間レール Vout1 (レギュレータ追加なし)



レギュレータ数は増えませんが、Reg1 の負担が大きいののでコスト、サイズが有利とは限りません。

### 構成 3 中間レール Vout3 (レギュレータ追加あり)



中間レール電圧を最適化しやすい利点と、レギュレータ数が増える欠点があります。

3 出力以上では組み合わせが増えて構成はさらに複雑になります。

WEBENCH® Power Architect を用いて電源構成を比較・検討することによって、短時間で最適な電源回路設計ができます。

## PART 3-1 複数負荷の仕様の設定

### STEP 1 WEBENCH® Power Architect に入る

Web サイトのトップページを開きます。

<http://www.tij.co.jp>

↓

WEBENCH®ツールのウィンドウがあります。

複数電源の設計では、ここでは仕様を入力せず、[Power Architect]ボタンをクリックします。



## STEP 2 電源ソースを設定

[Power Architect]のボタンをクリックします。

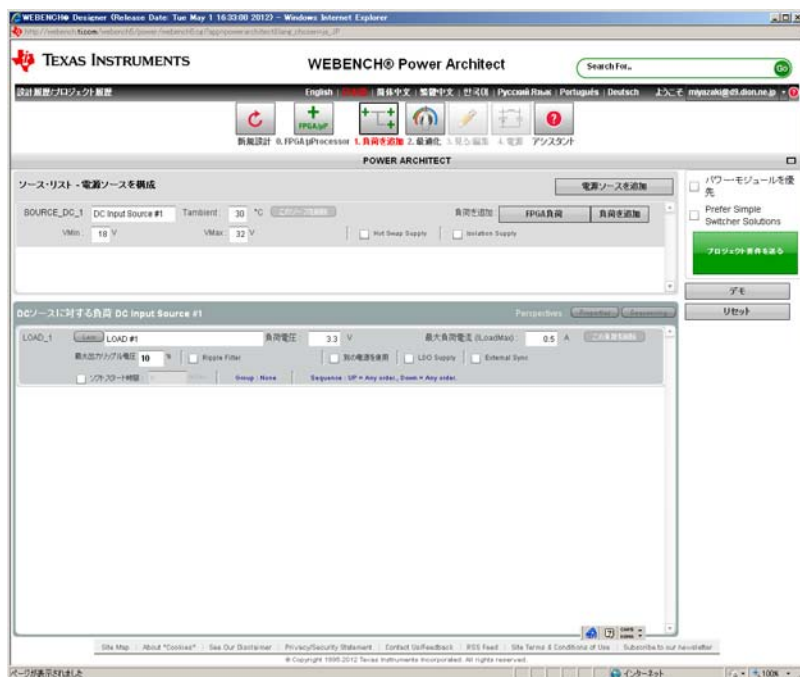
↓

電源仕様設定画面が開きます。

電源ソースを複数設定できます。(STEP2)

ソース別に、電源負荷を複数設定できます。(STEP3~4)

### 図 PowerArchitect の設定画面



ソース・リストで電源ソース(入力電源)の仕様を設定します。

ここでは、

名称 DCIN          周囲温度 30°C

最小電圧 18V      最大電圧 32V

とします。

[電源ソースを追加]ボタンで、電源ソースを追加できます。

## STEP 3 電源負荷 1 を設定

電源ソース 1 の電源負荷 1(LORD\_1)を設定します。

ここでは、

名称 LOGIC    出力電圧 3.3V    負荷電流 1.5A

出力リップル電圧 10%    ソフトスタート時間 0ms

とします。

[負荷を追加]ボタンで、電源負荷を追加できます。

## STEP 4 電源負荷 2 を設定

[負荷を追加]ボタンをクリックします。

↓

電源ソース 1 の電源負荷 2(LORD\_2)を設定します。

ここでは、

名称 CORE      出力電圧 1.5V      負荷電流 2.0A

出力リップル電圧 10%      ソフトスタート時間 0ms

とします。

## 図 PowerArchitect の設定画面(電源負荷を追加)



## PART 3-2 電源回路構成の検討

### STEP 1 構成設計をスタート

[プロジェクト要件を送る]ボタンをクリックします。

↓

構成設計の候補(ここでは 301~305 の 5 種類)が表示されます。

左側は構成最適化のためのダイヤルと、候補比較のためのバブルチャートです。

中央は複数の構成の一覧表。ここで構成を選択できます。

現在は、1 番目の候補(301)が選択されています。

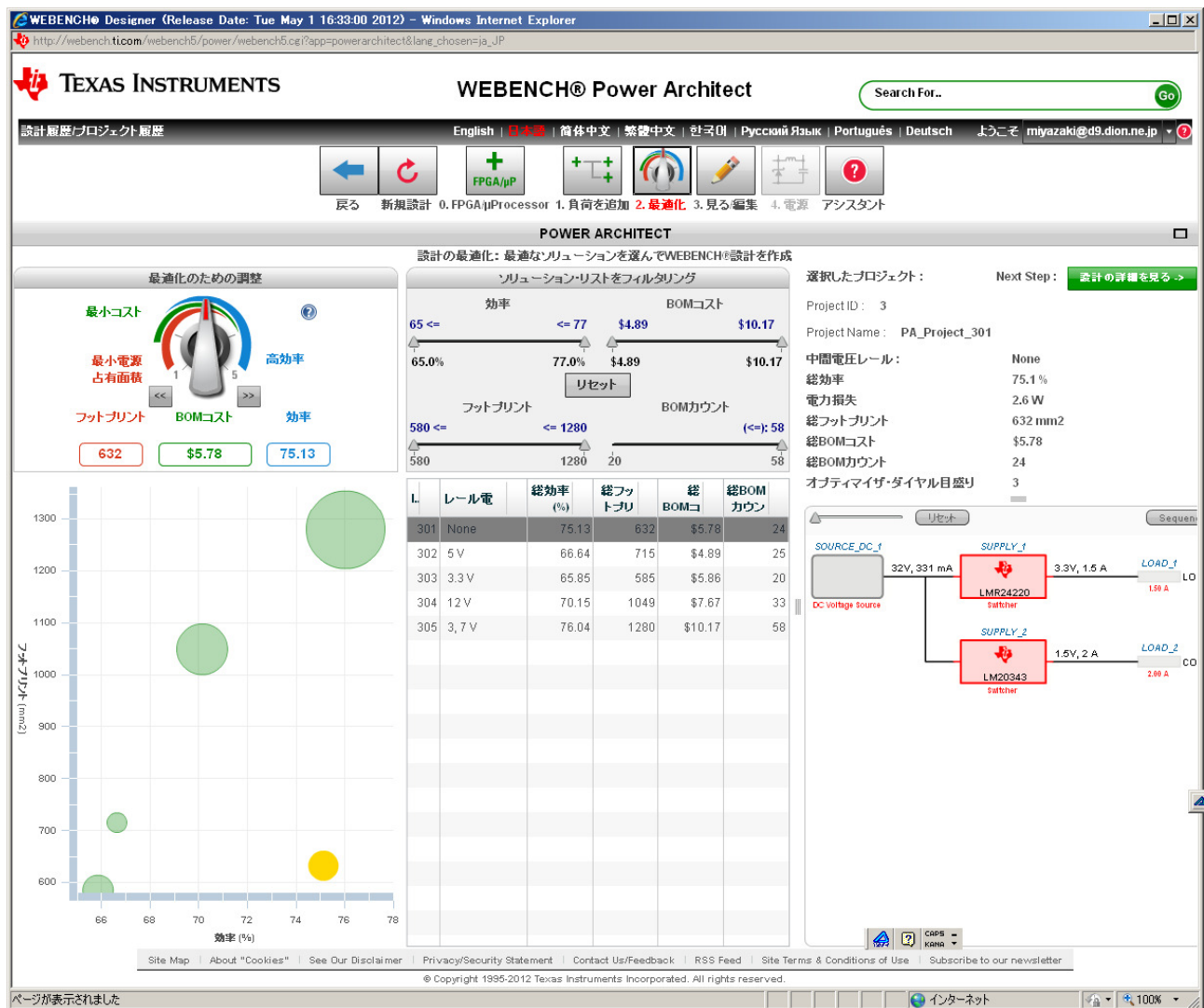
右側は選択した構成の構成図と概要が表示されます。

中間レールなし(NONE)。

SUPPLY\_1 は LMR24220。

SUPPLY\_2 は LM20343。

## 図 PowerArchitect の最適化画面



バブルチャートでは、選択された構成が別の色で表示されています。この 301 の構成は、面積、効率、コストのいずれも 2 番目に位置していることが分かります。

ただし、同じ構成でも電源 IC の選択や、その後の最適化によって面積、効率、コストは変えられるので、この順位が絶対というわけではありません。

### STEP 2 中間レール 5V の候補を参照

一覧表で 2 番目の候補(302)をクリックします。

↓

新しい構成図が表示されます。

2 番目の候補は中間レール 5V。

入力電圧を SUPPLY\_1 で 5V に降圧、SUPPLY\_2、SUPPLY\_3 でそれぞれさらに降圧します。

SUPPLY\_1 は LM22676-5.0。

SUPPLY\_2 は LMR10520Y。

SUPPLY\_2 は LMR10520X。

図 中間レール 5V の候補を参照



### STEP 3 中間レール 3.3V の候補を参照

一覧表で 3 番目の候補(303)をクリックします。

↓

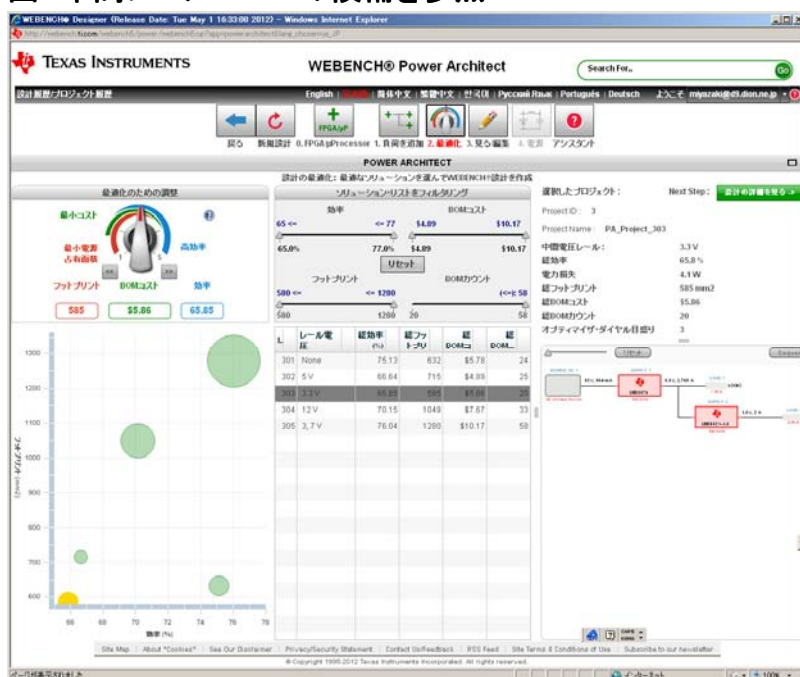
3 番目の候補は中間レール 3.3V。

入力電圧を SUPPLY\_1 で 3.3V に降圧、SUPPLY\_2 でさらに降圧。

SUPPLY\_1 は LM25576-。

SUPPLY\_2 は LM2852X-1.5。

図 中間レール 3.3V の候補を参照



## PART 3-3 電源構成の詳細の検討と、個別の電源回路設計

PART3-2 では、電源構成だけでなく、各構成要素の電源 IC も自動的に決まっていた。WEBENCH® Power Architect の次のステップでは、選択した構成の詳細を検討して、必要に応じて電源 IC を別の代替部品に置き換えることができます。それによって、構成が決まり、使用する電源 IC も決まったら、各電源 IC ごとの個別の電源回路設計に移行します。

ここでは、1 番目の候補(301)に戻って、その後の設計のステップを進めていきましょう。

### STEP 1 電源要素 1 の詳細を表示

1 番目の候補を選択します。

[設計の詳細を見る]ボタンをクリックします。

↓

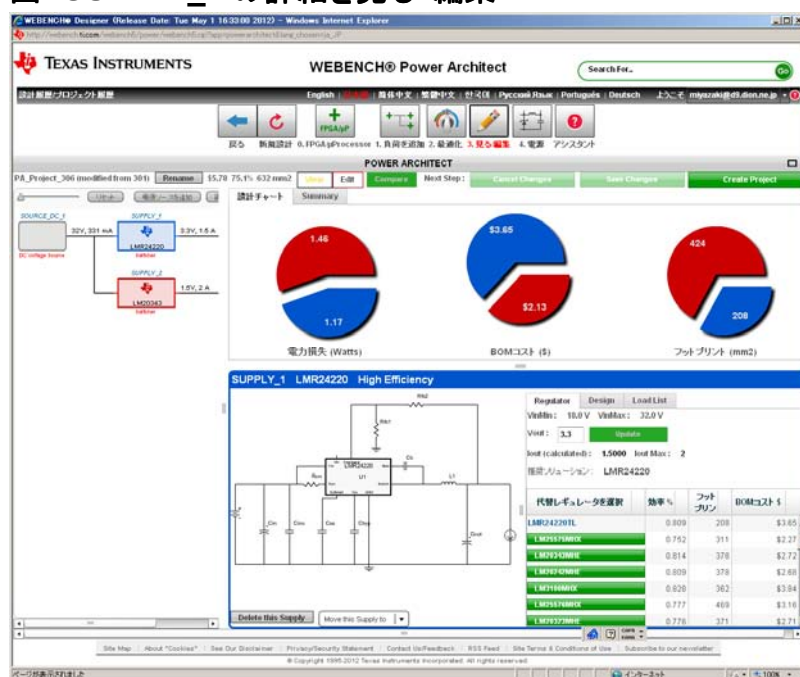
SUPPLY\_1 の詳細が開きます。

左側は構成図です。構成要素(IC)別に色分けされています。

右側のパイチャートには、損失、コスト、面積の各構成要素の比率が表示されます。

SUPPLY\_1 の設計の概要(回路図、代替部品リスト)も表示されます。

### 図 SUPPLY\_1 の詳細を見る・編集



構成図の構成要素をクリックすれば、別の構成要素に切り替えられます。

パイチャートでは、複数の電源要素のうち、損失が大きいもの、コストが高いもの、面積が大きいものが一目で分かります。どれを別の電源 IC に代替すれば改善の効果が大きいかを、あらかじめ知ることができます。

設計の概要では、構成はそのまま、電源 IC を代替部品に置き換えることができます。代替部品リストには代替可能な電源 IC が並んでおり、各電源 IC を用いた場合の面積、効率、コストを比較できます。

## STEP 2 電源要素 2 の詳細を表示

構成図の SUPPLY\_2 をクリックします。

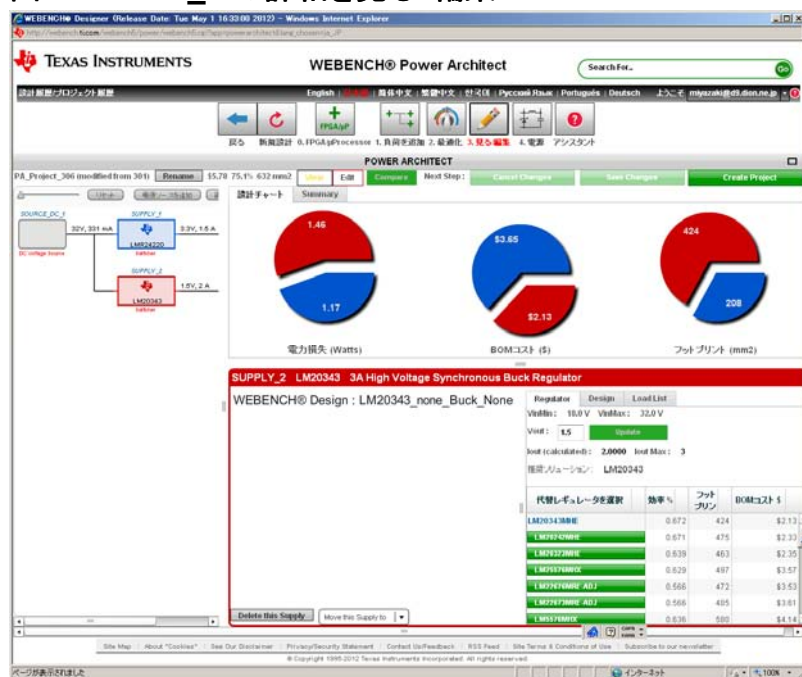


SUPPLY\_2 の詳細が開きます。

構成図および消費電力、コスト、面積の各構成要素の比率は、STEP1 と同様に表示されます。

SUPPLY\_2 の設計の概要が表示されます。

## 図 SUPPLY\_2 の詳細を見る・編集



上部の[最適化]ボタンで構成候補の表示に戻ることができます。

構成が決まり、その構成での各電源要素が決まれば、次に各電源要素の回路設計に進みます。

## STEP 3 プロジェクトをスタート

[Create Project]ボタンをクリックします。



個別の電源回路のサマリが表示されます。

この前にどの電源要素を選択していても、ここでは SUPPLY\_1 のサマリが表示されます。

プロジェクトには番号が付き、保存されます。

左側に構成図が表示されていることを除けば、単一負荷のサマリとほぼ同じです。

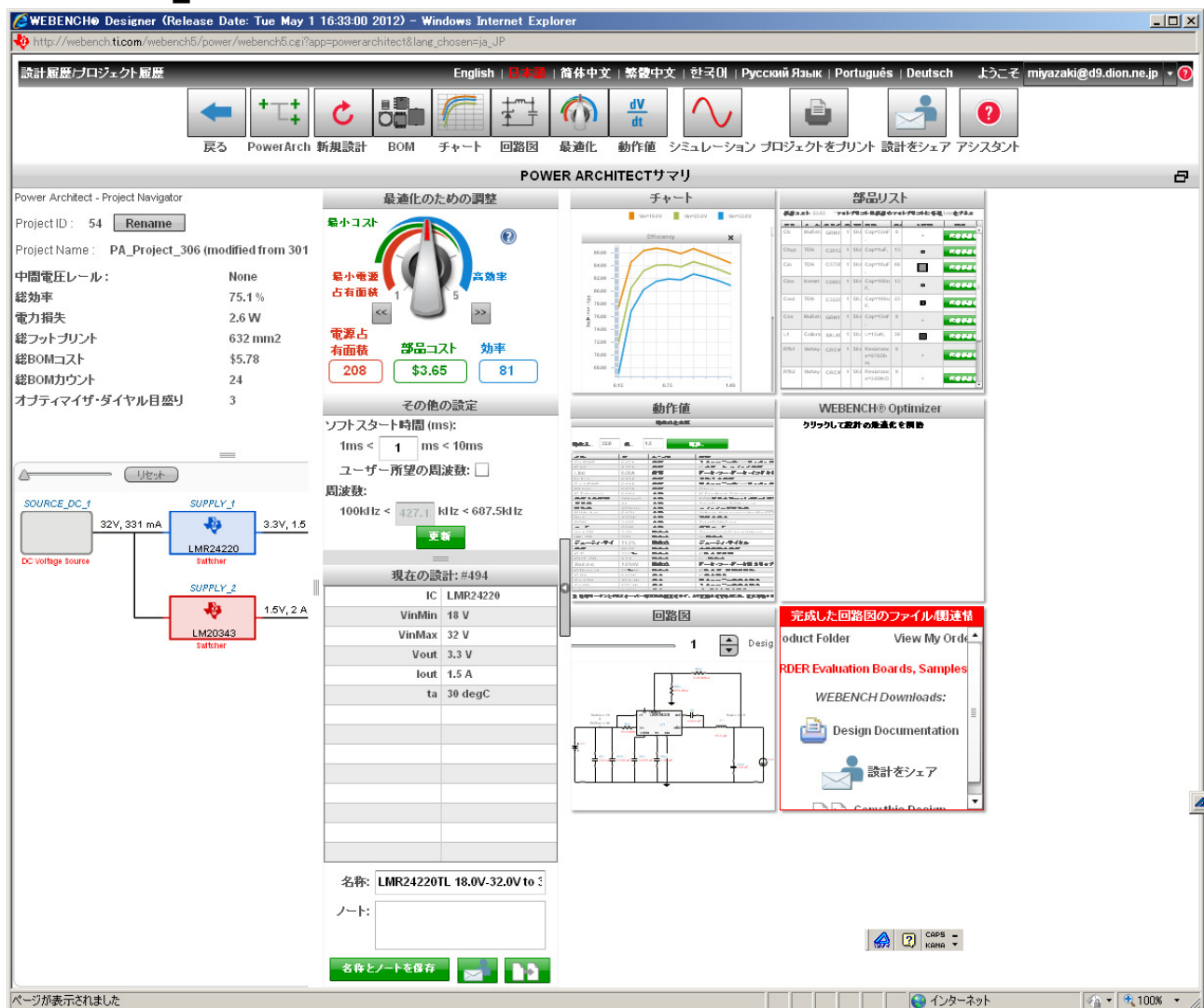
設計データの表示・変更やダイヤルを用いた最適化ができます。

さらに、電氣的シミュレーションや熱シミュレーションによる評価・検証に進むことができます。

構成図の構成要素をクリックすれば、別の構成要素に切り替えられます。



図 SUPPLY\_1 の設計のサマリ画面



上部の[PowerArch]ボタンで、構成の詳細(STEP1)に戻ることができます。

## STEP 4 構成要素を切り替え

構成図の SUPPLY\_2 をクリックします。



SUPPLY\_2 のサマリが表示されます。



## PART 4 Microprocessor/FPGA 電源回路設計の手順

WEBENCH® Microprocessor Architect を使用すると、プロセッサの電源要件の調査や仕様入力、電源構成設計の手間を大幅に削減できます。同様に、FPGA 電源用の WEBENCH® FPGA Architect もあります。

この二つは入り口は別ですが、中に入れば同じツールです。また、これらは WEBENCH® Power Architect の仕様入力のオプション機能であり、仕様の設定から後は Part3-2～Part3-3 と同じになります。

### STEP 1 WEBENCH® Microprocessor Architect の入り口

Web サイトのトップページを開きます。

<http://www.tij.co.jp>

↓

WEBENCH®ツールのウィンドウがあります。

マイクロプロセッサ/FPGA 電源の設計では、ここで[FPGA/uP]のタブを開きます。

#### 図 FPGA/uP 電源設計の入り口

The screenshot shows the Texas Instruments website in a Windows Internet Explorer browser. The page features a navigation bar with links for Products, Applications, Design Support, and Samples & Buy. A search bar is also present. The main content area is divided into four columns: Products, Applications, Design Support, and Tools & Software. The Tools & Software column highlights the WEBENCH® Designer tool, which is used for designing power for various components including FPGA, uP, Sensor, and LED. The tool interface shows tabs for Power, FPGA/uP, Sensor, and LED, with the FPGA/uP tab selected. It includes options for selecting the device (e.g., TI, Atmel, Freescale) and the power source (e.g., AC/DC, DC/DC, Battery). The bottom of the page shows the Texas Instruments logo and contact information.

**製品**

新製品(過去 6ヶ月以内リリース)

**TI/ナショナル セミコンダクター製品:**

- オーディオ
- アナログ
  - アンプ/リニア
  - クロック/タイマ
  - データコンバータ
  - 電源IC
  - 標準リニア
  - スイッチ/マルチプレクサ
  - 温度センサー/制御 IC
- プロセッサ
  - ARM
  - デジタル・シグナル・プロセッサ (DSP)
  - マイコン(MCU)
- ロジック
- インターフェイス
- ワイヤレス・コネクティビティ
- 広帯域 RF/IF とデジタル無線

**アプリケーション**

- エネルギー
- オートモーティブ/交通システム
- コミュニケーションとテレコム
- コンシューマ・エレクトロニクス
- コンピュータと周辺機器
- セキュリティ
- ビデオ/イメージング
- 医療用
- 産業用

**注目のソリューション**

- モータードライブ/制御
- オートメーション/ソリューション
- LED ドライバ、LED 照明とディスプレイのソリューション
- スマート・グリッド/ソリューション
- タッチパネル製品/ソリューション
- AC/DC LED ドライバと LED 電球/ダウナイト・リファレンス・デザイン

**設計サポート**

- ナショナル セミコンダクター製品同い合わせ窓口
- ビデオ
- 技術資料
- 鉛フリー (Pb-Free)に関する取り組み/環境情報
- トレーニング | セミナー
- TI ユニバーシティ・プログラム
- eニュースレター
- Eメールアラート
- 技術サポートへの問い合わせ
- TIのWeb サイトに関するフィードバック

**サンプルおよび購入**

- サンプルおよび注文カード
- 価格と在庫
- 無償サンプル
- TI eStore: EVM、開発キット、ソフトウェアをオンラインで注文
- 販売特約店

**ツールとソフトウェア**

- WEBENCH® デザイン・センター
- デジタル・シグナル・プロセッサ (DSP)
- マイコン(MCU)

**WEBENCH® Designer**

電源 FPGA/uP センサ LED

FPGA Power Processor Power

☒ すべて ☐ すべて

☐ Actel ☐ Atmel

☐ Altera ☐ Freescale

☐ Lattice ☒ TI

☐ Xilinx

負荷が複数時 負荷が複数時

FPGA Architect uP Architect

## STEP 2 WEBENCH® Microprocessor Architect に入る

使用したいプロセッサのメーカ(ここでは TI)を選択して、[uP Architect]ボタンをクリックします。

↓

プロセッサ選択画面が開きます。

左側はプロセッサ一覧表です。

右側は選択されたプロセッサの電源負荷一覧表です。

図 プロセッサ選択画面

The screenshot displays the WEBENCH® Power Architect web application. The top navigation bar includes the Texas Instruments logo and the product name. Below this, a language selection bar is present. The main content area is divided into two steps. Step #1, 'Select Your Processor', features a table with columns for '製品番号' (Product Number), 'メーカー' (Manufacturer), 'シリーズ' (Series), and 'ClockS...'. The first row, 'AM1705BPTP3' by Texas Instruments, is highlighted. Step #2, 'Add Processor Supply Requirements', shows the selected processor's details and a list of power rails to be added. The 'Select Loads to Add' section includes checkboxes for CVDD, DVDD, PLL0\_VDDA, RTC\_CVDD, and RVDD, each with associated voltage and current values. The bottom of the page contains a footer with copyright information and a language selector.

製品番号	メーカー	シリーズ	ClockS...
AM1705BPTP3	Texas Instruments	Sitara ARM	375,000,000
AM1707BZKB3	Texas Instruments	Sitara ARM	375,000,000
AM1707BZKBA3	Texas Instruments	Sitara ARM	375,000,000
AM1808BZCE4	Texas Instruments	SITARA	375,000,000
AM1808BZCE4	Texas Instruments	SITARA	375,000,000
AM1810BZWTA3	Texas Instruments	SITARA	375,000,000
AM3505AZCN	Texas Instruments	SITARA	600,000,000
AM3517AZCN	Texas Instruments	SITARA	600,000,000
AM3703CUS100	Texas Instruments	SITARA	1,000,000,000
AM3715CUS100	Texas Instruments	SITARA	1,000,000,000
AM3894ACYG120	Texas Instruments	SITARA	1,500,000,000
DM3725CUS100	Texas Instruments	DAVINCI	1,000,000,000
DM3730CUS100	Texas Instruments	DAVINCI	1,000,000,000
MSP430BT5190	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5131	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5132	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5151	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5152	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5171	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5172	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5304	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5308	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5309	Texas Instruments	MSP430F5xx	25,000,000.0
MSP430F5310	Texas Instruments	MSP430F5xx	25,000,000.0

Power Rail	Voltage	Current	Sequencing
CVDD	1.20 V	3.75 A	Sequencing is Required UP:2
DVDD	3.30 V	1.15 A	Sequencing is Required UP:5 DOWN:=1
PLL0_VDDA	1.20 V	0.6 A	Sequencing is Required UP:3
RTC_CVDD	1.20 V	0.001 A	Sequencing is Required UP:1
RVDD	1.20 V	0.6 A	Sequencing is Required UP:3

ここでは、TI のプロセッサ一覧表の 1 番目にある"AM1705BPTP3"が選択されています。このプロセッサは Sitara ARM シリーズの 1 品種であり、CVDD、DVDD、PLL0\_VDDA、RTC\_CVDD、RVDD、USB0\_VDD18、USB0\_VDD33、USB1\_VDD18、USB1\_VDD33 の 9 電源を使用します。

このうち、DVDD、USB0\_VDD33、USB1\_VDD33 の 3 つが 3.3V、USB0\_VDD18、USB1\_VDD18 の 2 つが 1.80V、他の 4 つは 1.20V です。それぞれの電源電流および投入シーケンスも表示されています。また、ここには表示されていませんが、許容リプル電圧もデータに含まれています。電圧が同じでも、投入シーケンスや許容リプル電圧の異なる電源は、1 つの電源 IC にまとめることができません。

この中から必要なものをチェックして、[負荷を追加]ボタンをクリックします。

### STEP 3 電源仕様を設定

[負荷を追加]ボタンをクリックします。



電源仕様設定画面が開きます。

Power Architect の仕様設定画面 (Part3-1)と同じです。

ただし、プロセッサに必要な電源 (LOAD\_1~LOAD\_9)はすでに設定されています。

必要に応じて、ユーザ電源を追加できます。

数値の変更や、電源の削除もここでできます。

### 図 PowerArchitect の設定画面



ここでは、9 つの電源 (LOAD\_1~LOAD\_9)のそれぞれについて、電圧、電流、許容リプル電圧、投入シーケンスなどのデータが表示されています。[プロジェクト要件を送る]ボタンをクリックすれば、これらのデータに従って、電源構成の設計が自動的行われます。

[プロジェクト要件を送る]ボタンをクリックします。

構成設計の候補が表示されます。

仕様の 9 つの電源出力が、6 つにまとめられ、7 個の IC で実現されています。

出力電流が小さいものは LDO が割り当てられています。

**TEXAS INSTRUMENTS**

**WEBENCH® Power Architect**

設計履歴プロジェクト履歴

English | 日本語 | 简体中文 | 繁體中文 | 한국어 | Русский язык | Português | Deutsch | ようこそ [miyazaki@d9.dion.ne.jp](#)

戻る    新規設計    0. FPGA/Processor    1. 負荷を追加    **2. 最適化**    3. 見る/編集    4. 電源    アシスタント

**FPGA/PROCESSOR POWER ARCHITECT**

設計の最適化: 最適なソリューションを選んでWEBENCH®設計を作成

**最適化のための調整**

最小コスト
 

最小電源占有面積
 高効率

フットプリント
 BOMコスト
 効率

1975

\$18.32

79.24

**ソリューションリストをフィルタリング**

効率
 BOMコスト
 フットプリント
 BOMカウント

68 <=
 <= 81
 \$18.32
 \$21.68
 68.0%
 81.0%
 リセット

1880 <=
 <= 3100
 72
 <= 102
 1880
 3100
 72
 102

L	レール電	総効率 (%)	総フットプリント	総BOMコスト	総BOMカウント
301	9 V	79.24	1975	\$18.32	78
302	3, 3, 5 V	75.49	1886	\$18.47	72
303	12, 1.9 V	73.48	2393	\$20.17	83
304	10, 1.9 V	71.00	2198	\$18.85	86
305	1.9 V	80.93	2652	\$20.05	94
306	2, 2, 7 V	68.22	3100	\$21.68	102

**選択したプロジェクト:**

Next Step: [設計の詳細を見る >](#)

Project ID: 3  
 Project Name: PA\_Project\_301  
 中間電圧レール: 9 V  
 総効率: 79.2 %  
 電力損失: 5.0 W  
 総フットプリント: 1,975 mm<sup>2</sup>  
 総BOMコスト: \$18.32  
 総BOMカウント: 78  
 オプティマイザ・ダイヤル目盛り: 3

[Site Map](#) | [About "Cookies"](#) | [See Our Disclaimer](#) | [Privacy/Security Statement](#) | [Contact Us/Feedback](#) | [RSS Feed](#) | [Site Terms & Conditions of Use](#) | [Subscribe to our newsletter](#)

© Copyright 1995-2012 Texas Instruments Incorporated. All rights reserved.

ページが表示されました

インターネット

35

## STEP 5 構成の詳細を表示

[設計の詳細を見る]ボタンをクリックします。

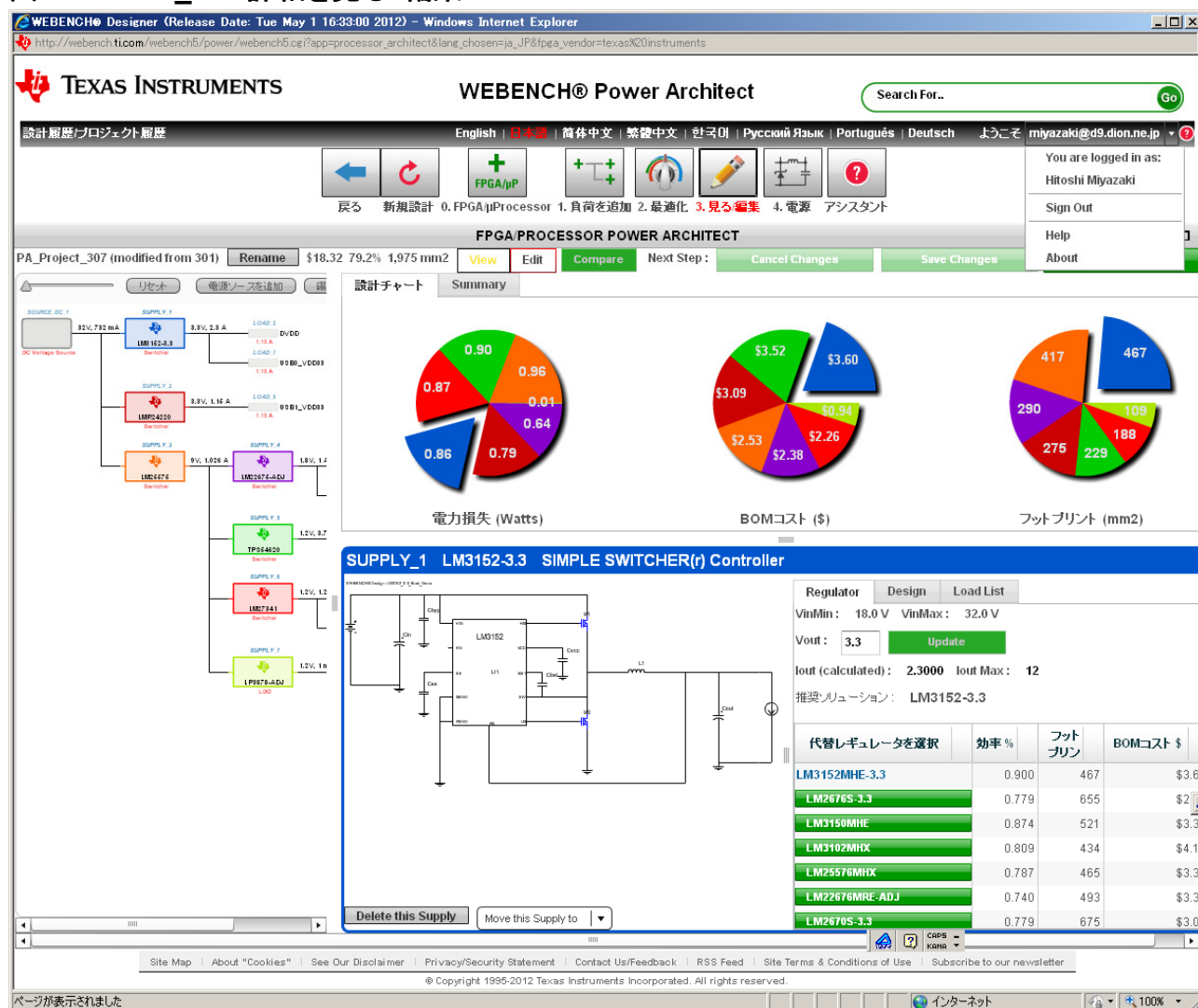


構成の詳細が開きます。

構成図、パイチャート、SUPPLY\_1 の設計の概要が表示されます。

構成図の構成要素をクリックすれば切り替えられます。

## 図 SUPPLY\_1 の詳細を見る・編集



このように、最近のプロセッサや FPGA には、必要な電源の種類がとても多いものがあります。個々の電源要件を調べて仕様を設定するだけでもたいへんな手間がかかります。WEBENCH® FPGA/uP Architect を活用すれば、手間が省けるだけでなく、手作業で発生しがちな作業のミスも防ぐことができるでしょう。



# ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated (TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTI からライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不公正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不公正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されておられません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されておられません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2012, Texas Instruments Incorporated  
日本語版 日本テキサス・インスツルメンツ株式会社

## 弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気
  - 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
  - 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
  - マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
  - 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。
2. 温・湿度環境
  - 温度：0～40℃、相対湿度：40～85％で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光があたる状態で保管・輸送しないこと。
3. 防湿梱包
    - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
  4. 機械的衝撃
    - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
  5. 熱衝撃
    - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
  6. 汚染
    - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
    - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上