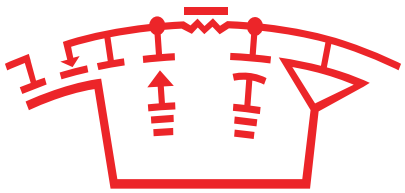
참고 자료



Power Supply Design Seminar

GaN 최적화 전환 모드 역률 보정

Texas Instruments

Reproduced from
2024 Texas Instruments Power Supply Design Seminar
SEM2600
Topic 1
Brent McDonald
Literature Number: KOKP008

Power Supply Design Seminar resources
are available at:
www.ti.com/psds

이 주제에서는 고성능, 고밀도 및 비용 효과적인 PFC를 위한 질화 갈륨(GaN)에 최적화된 PFC(역률 보정) 및 토폴로지 및 제어 방법론을 소개합니다. 새로운 제로 전압 감지(ZVD) 회로 및 알고리즘을 사용하면 전체 라인 사이클 및 부하 범위에서 제로 전압 스위칭(ZVS)과 총 고조파 왜곡(THD)을 개선할 수 있습니다. 전력 밀도가 120 W/in³ 이고 THD가 <6% 미만인 5kW 프로토타입은 시동, 과도 응답 및 AC 드롭아웃을 위한 최적의 제어 방법을 입증하기 위한 개념 증명 역할을 합니다.

머리말

PFC 회로는 의도적으로 입력 전류를 순간 라인 전압과 동일한 위상으로 형성하여 총 피상 전력 소비를 최소화합니다. 데이터 센터를 예로 들면(그림 1참조), 작고 안정적이며 효율적인 전원 공급 장치가 왜 그렇게 중요한지 그 이유를 알 수 있습니다. 그림 1에 나와 있는 일반적인 데이터 센터 서버 랙의 예를 보면 전원 공급 장치(PSU)가 7개로, 각 PSU에는 자체 PFC가 있습니다.

각 PFC는 개별 서버의 기능 요구 사항을 충족하기 위해 수 킬로와트를 공급해야 합니다. 데이터 센터 수준에서 일반적인 설치는 약 50MW에 대한 지원이 필요합니다. 데이터 센터 업계는 전 세계적으로 약 8,000개의 데이터 센터가 있다고 추산하고 있습니다. 수치가 이렇다 보니 작고, 안정적이며 효율적인 전원 공급 장치가 그렇게 중요한 이유를 쉽게 알 수 있습니다.

이 백서에서는 이러한 종류의 시스템과 매우 관련이 있는 몇 가지 흥미로운 새로운 PFC 기술에 대해 설명합니다.

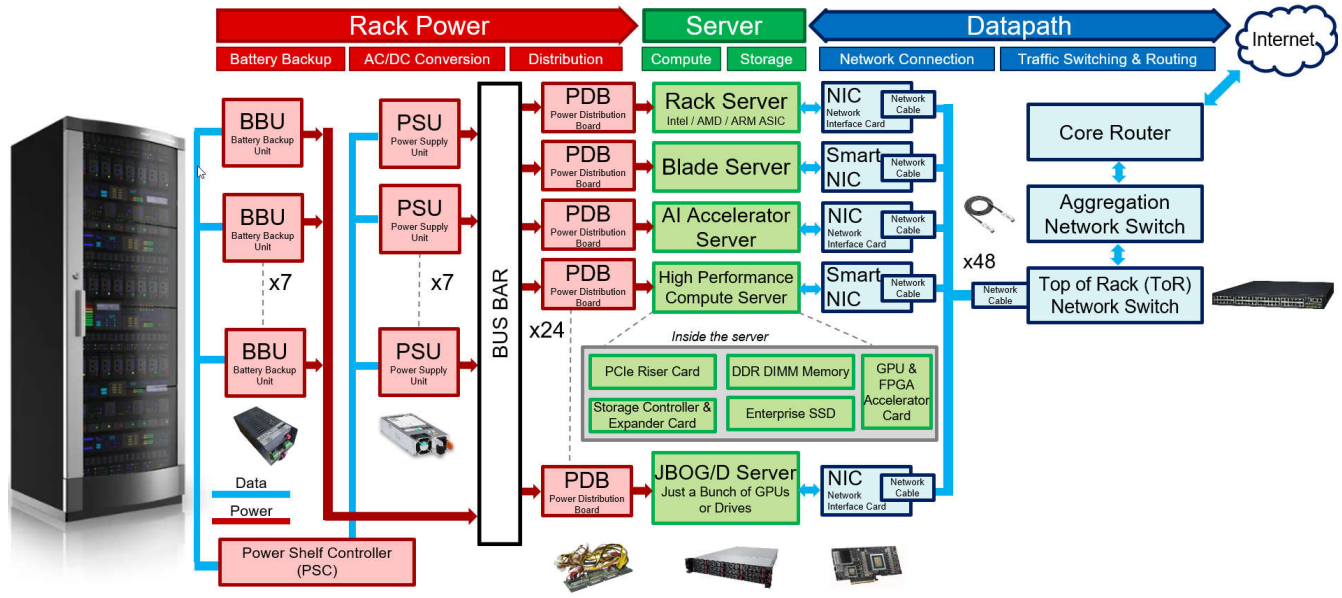


그림 1. *일반적인 엔터프라이즈 데이터센터 시스템.*

부스트 컨버터 토폴로지 검토

먼저 일반적인 PFC 내부의 몇 가지 핵심 기술에 대해 간단히 살펴보겠습니다.

부스트 컨버터는 PFC를 움직이는 역할을 합니다. **그림 2**부터 **그림 5**는 AC 라인 사이클 중에 발생하는 4가지 작동 모드 중 부스트 컨버터 회로도입니다. **그림 2**와 **그림 4**는 컨버터가 어떻게 작동하는지 보여줍니다. **그림 2**와 **그림 3**는 제어 전계 효과 트랜지스터(FET)의 작동 모습을 보여줍니다. 이 FET는 일반적으로 "D" 전도 시간이라고 하는 것을 담당합니다. **그림 4**와 **그림 5**는 정류 기간 동안의 작동을 보여줍니다. 여기서는 다이오드를 사용하고 있지만 동기 정류기(SR)도 사용할 수 있습니다. 컬러 선은 각 전도 기간 동안의 전류 흐름 경로를 표시합니다. 예를 들어, 양의 1/2 사이클 제어 FET 간격 동안 전류는 입력 인덕터, FET 및 AC 소스를 통해 흐릅니다. **그림 2**에서 보면 양극 1/2 사이클 중 전류 흐름이 항상 입력 소스의 양극 단자를 벗어나는 것을 볼 수 있습니다. 음의 1/2 사이클 동안 전류 흐름은 항상 입력 소스의 음극 단자를 벗어나는 경향을 보입니다.

그림 6부터 **그림 9**는 **그림 2**부터 **그림 5**와 같은 정보를 나타내며, 단, 이번에는 토폴로지를 토템 폴 PFC 부스트 컨버터로 교체했다는 점이 다릅니다. 그 중심에는 여전히 부스트 컨버터가 있지만, 일부 추가 스위치가 다양한 작동 모드 간 자동 전환을 용이하게 합니다.

FET 구간 하나는 고주파 구간으로 지정되며, 스위치 S_1과 S_2로 구성됩니다. 이 구간의 경우 스위칭 손실, 전도 손실 및 역복구는 장치 특성이 매우 중요합니다. 다른 구간은 스위치 S_3과 S_4로 구성됩니다. 이는 저주파 구간이며, 경우에 따라 다이오드로 대체할 수 있습니다. 저주파 구간의 기능은 AC 라인 주파수에서 전환하여 부스트 컨버터의 전도 경로를 완성하는 것입니다.

토템 폴 PFC는 최고의 효율과 가장 작은 폼 팩터가 필요한 모든 애플리케이션에 적합합니다. 최근 몇 년간 GaN 및 SiC(실리콘 카바이드) 같은 넓은 밴드갭 장치의 확산되면서 이 토폴로지의 적합성과 관련성이 더높아졌습니다. 크기를 작게 유지하면서 효율성을 높이는 데 필요한 제어 복잡성이 바로 실제 이 백서의 작성 이유입니다.

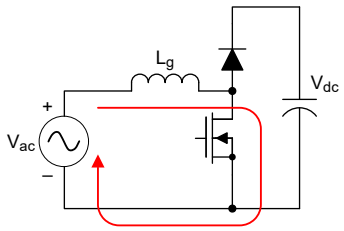
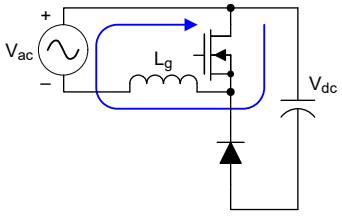
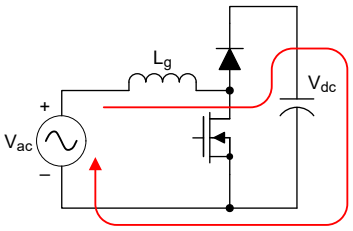
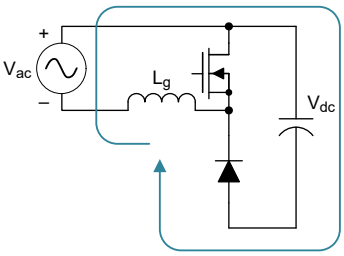
	양의 1/2 주기	음의 1/2 주기
제어 FET	 ***그림 2.*** *제어 FET 전도, 양의 ½.*	 ***그림 3.*** *제어 FET 전도, 음의 ½.*
정류기	 ***그림 4.*** *정류기 전도, 양의 ½.*	 ***그림 5.*** *정류기 전도, 음의 ½.*

표 1. *PFC 부스트 컨버터 토폴로지.*

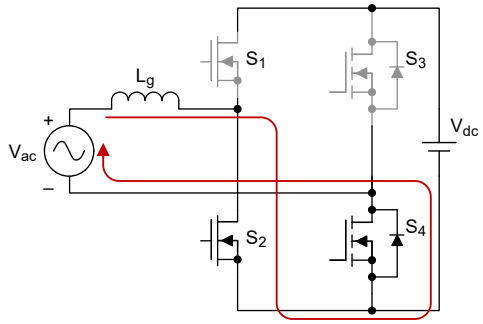
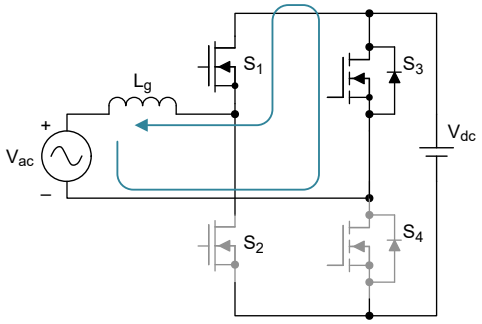
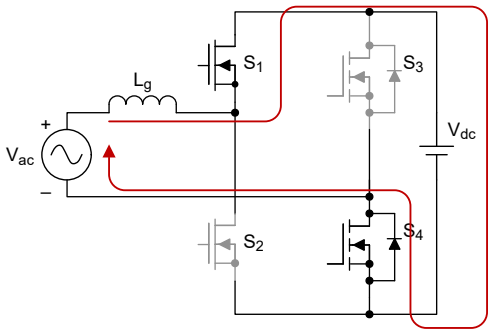
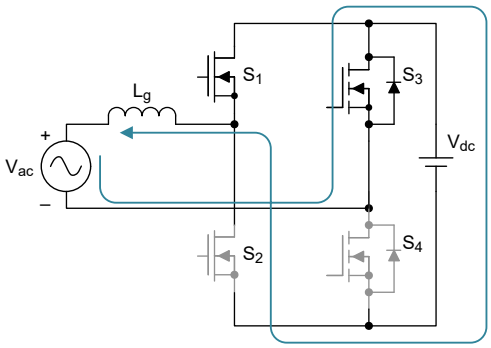
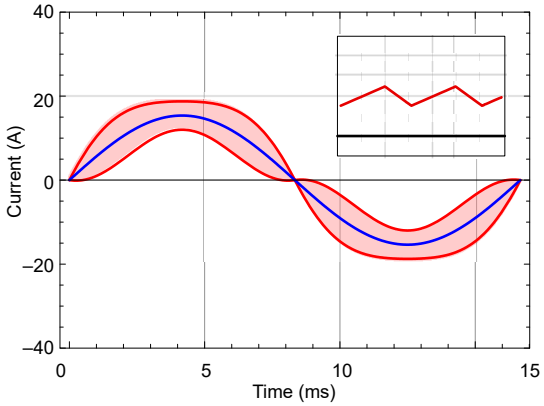
	양극 1/2 주기	음의 1/2 주기
제어 FET	 ***그림 6.*** *제어 FET 전도, 양의 ½.*	 ***그림 7.*** *제어 FET 전도, 음의 ½.*
정류기	 ***그림 8.*** *정류기 전도, 양의 ½.*	 ***그림 9.*** *정류기 전도, 음.*

표 2. *토템 폴 PFC 부스트 컨버터 토폴로지*

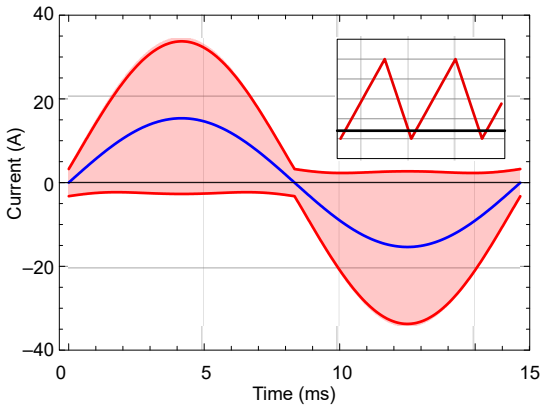
전도 모드

앞서 언급했듯이, 토템 폴 PFC 컨버터는 기본적으로 부스트 컨버터입니다. 따라서 설계 및 제어를 통해 인덕터 전류를 관리하여 여러 다른 리플 전류 동작을 달성할 수 있습니다. **그림 10**부터 **그림 12**는 빨간색으로 표시된 인덕터 전류의 리플 전류 포락선과 파란색으로 표시된 사이클 평균 인덕터 전류를 보여줍니다.



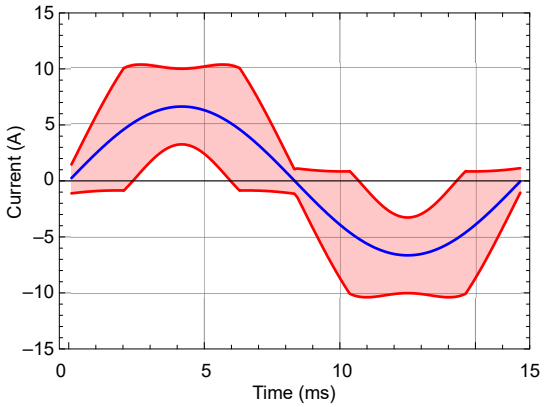
- 하드 스위칭 및 역복구.
- 더 낮은 전도 손실.
- 작은 전류 리플.
- 간단한 제어.

그림 10. *연속 전도 모드(CCM).*



- ZVS.
- 더 높은 전도 손실.
- 큰 리플.
- 복잡한 제어.

그림 11. *전환 전도 모드(TCM).*



- CCM/TCM의 조합.
- 각각의 이점을 이용하려는 시도.
- 복잡한 제어.

그림 12. *다중 모드.*

첫 번째 가장 흔한 모드는 CCM으로, 이 모드에서 인덕터는 항상 양의1/2 사이클에 대해 양이고, 음의 1/2 사이클에 대해 음입니다. CCM의 가장 큰 단점은 하드 스위칭에서 발생합니다. 또한 FET의 바디 다이오드를 역복구해야 하기 때문에 이 모드에 대해서는 실리콘 금속 산화막 반도체 FET를 사용할 수 없습니다. 대신, 낮음에서 제로로 역복구를 감안해 SiC 또는 GaN과 같은 광대역 갭 디바이스를 사용해야 합니다.

이것 외에도 CCM에는 작은 리플, 낮은 RMS(루트 평균 제곱) 전류로 인한 전도 손실 감소, 잘 알려져 있고 비교적 간단한 제어 방법 등 여러 가지 이점이 있습니다.

두 번째 모드는 TCM으로, 여기서는 인덕터 전류 리플의 크기가 조정되어 전류가 모든 스위칭 사이클(실제로는 0도 이하로 떨어질 수 있음)이 되도록 합니다. 제어 장치는 항상 전류가 0에 이를 때까지 기다렸다가 다음 스위칭 사이클을 시작해야 하기 때문에 TCM은 가변 주파수로 작동합니다. TCM을 사용하는 가장 큰 이유 중 하나는 모든 입력 및 부하 조건에서 ZVS를 달성할 수 있다는 사실입니다. 하지만 리플 전류가 높을수록 RMS 전류가 커지기 때문에 전도 손실도 더 커집니다. 모든 작동 조건에서 높은 역량과 ZVS를 얻으려면 필요한 제어가 상당히 복잡해질 수 있습니다.

다중 모드 PFC는 CCM과 TCM의 이점을 모두 활용하며 단일 컨버터에 그러한 이점을 포착합니다. 더 작은 인덕터를 사용하지만, 리플이 완전한 TCM에서 만큼 높아질 정도로

작지는 않습니다. 결과적으로, RMS 전류가 더 낮아지기 때문에 전도 손실도 낮아집니다. 다중 모드는 특정한 라인 및 부하 조건에서 ZVS를 캡처할 수 있지만 모든 곳에서 캡처되지는 않습니다. 결과적으로 CCM과 TCM 케이스 사이의 전도 손실 수준이 올라가게 됩니다.

다중 모드의 한 가지 단점은 제어가 매우 복잡해진다는 것입니다. 기본적으로, ZVS 및 역률에 대한 제어를 관리하고 CCM에서 TCM으로 모드 전환이 충분히 매끄러워서 역률에 큰 왜곡이 일어지지 않도록 해야 합니다.

데이터 센터 랙 서버 애플리케이션으로 돌아가는 가장 큰 목표는 작은 공간에서 효율을 극대화하는 것입니다. 최상의 토폴로지는 스위칭 주파수를 높이는 데 따른 크기 감소의 이점을 얻을 수 있을 정도로 빠르게 전환할 수 있는 토폴로지입니다. 이런 점에서 TCM 및 다중 모드 옵션이 더 자세히 살펴볼 만 합니다.

그림 13부터 **그림 16**는 다중 모드 설계와 TCM 설계에 대한 GaN 스위치의 FET 손실을 비교한 것입니다. 이 설계는 230V_{AC}, 60Hz 입력 및 400V 출력을 사용하여 실행됩니다. **그림 13**와 **그림 15**는 다중 모드 설계 성능을 보여줍니다. **그림 13**는 절반의 라인 사이클에 걸쳐 주기별로 주파수가 어떻게 변하는지 보여줍니다. 다양한 색의 선은 다양한 부하 조건을 나타냅니다. 다중 모드의 경우 주파수가 낮은 쪽에서 60kHz로 클램핑됩니다. 컨버터가 60kHz 주파수로 실행될 때마다 CCM에 있게 됩니다. 60kHz를 넘는 주파수는 TCM입니다. 주파수 변동 범위는 대략 60kHz~250kHz 사이입니다. **그림 15**는 시동 손실, 턴오프 손실 및 전도 손실을 나타냅니다. 다중 모드 케이스의 경우 시동 및 전도 손실이 상당히 큽니다.

그림 14와 **그림 16**는 TCM 설계에 대한 유사한 데이터를 보여줍니다. 이 경우 주파수 변동 범위는 75kHz~750kHz 사이입니다. 이는 다중 모드 케이스에 비해 훨씬 더 넓습니다. 손실을 보면, TCM 케이스에 대해 **그림 16**에서의 $R_{DS(on)}$ 관련 손실이 높지만 시동 손실은 훨씬 더 낮습니다. 결과적으로 TCM 케이스가 FET 관련 손실이 훨씬 낮습니다.

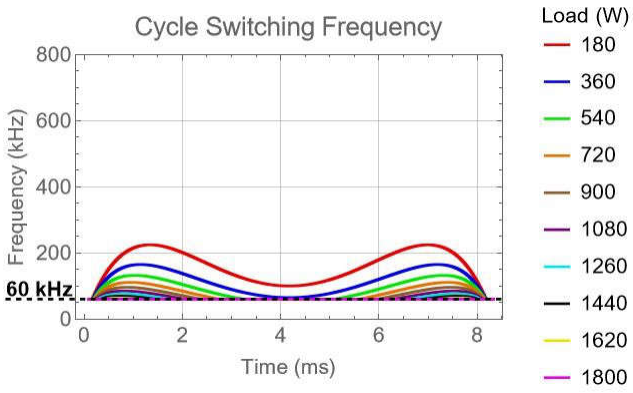


***그림 13.** CCM/TCM 다중 모드 주파수 범위.*

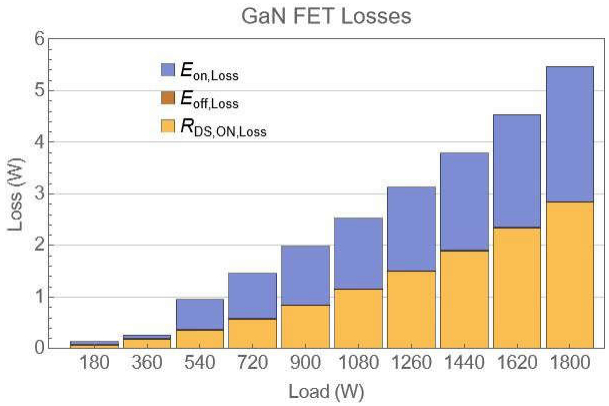


***그림 14.** CCM/TCM 다중 모드 FET 손실.*

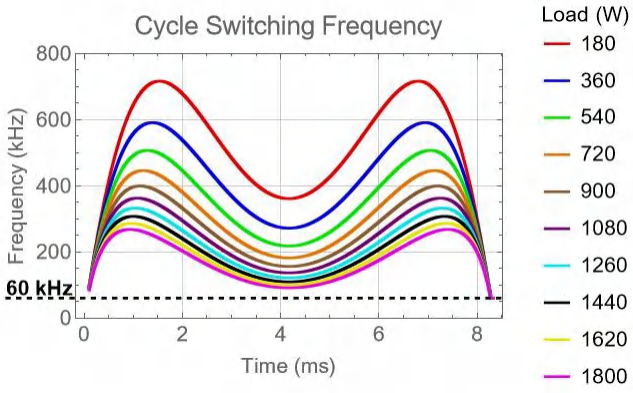


***그림 15.** TCM 주파수 범위.*

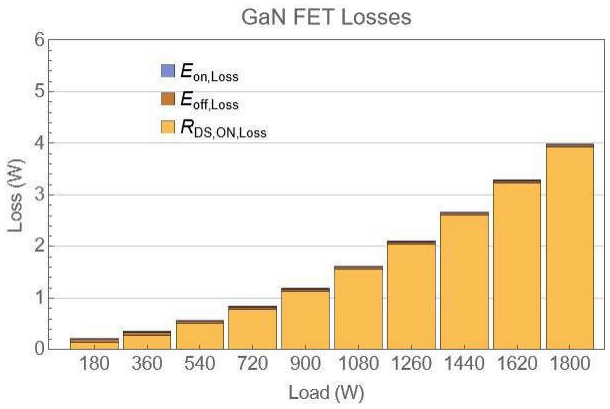


***그림 16.** TCM FET 손실.*

표 3에는 몇 가지 주요 시스템 문제가 요약되어 있습니다. TCM 설계는 더 낮은 인덕턴스 요구 사항을 감안했을 때 인덕터가 물리적으로 더 작습니다. TCM에서는 리플 전류가 클수록 더 큰 전자기 간섭(EMI) 필터가 필요합니다. TCM 토폴로지에서 FET 손실이 더 낮기 때문에 높은 밀도와 높은 효율을 요구하는 데이터 센터 전력 변환 시스템에 매우 적합합니다.

토폴로지	다중 모드 CCM과 TCM	TCM
인덕터	150µH	25µH
f_S 범위	60 kHz~250 kHz	75 kHz~750 kHz
FET 손실	높음	**낮음**
인덕터 크기	대	**소**
EMI 필터 크기	**소**	대

***표 3.** 전도 모드가 FET 손실에 미치는 영향.*

제어 방법 및 제약 조건

TCM 작동의 잠재적 효율성 이점을 포착하려면 적절한 제어 방법이 필요합니다. 안타깝게도 이 방법은 지금까지 달성하기가 어려웠습니다. 이 문제를 보다 잘 이해하려면 제어 장치가 실제로 수행해야 하는 작업을 자세히 살펴보아야 합니다. **그림 17**은 TCM 컨버터의 단순화된 회로도입니다. ZVS를 가져오려면 이러한 기생적 구성 요소를 반드시 고려해야 하기 때문에 GaN FET C_{OSS}를 추가로 넣었습니다.

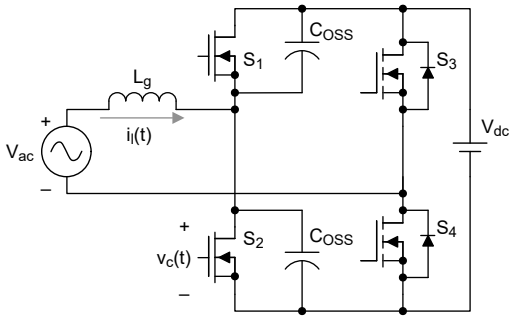


***그림 17.** 관련 기생 요소를 사용한 간소화된 토템 폴 PFC.*

그림 18는 데드 타임 관련 회로 요소가 포함된 ZVS 등가 회로를 보여줍니다.

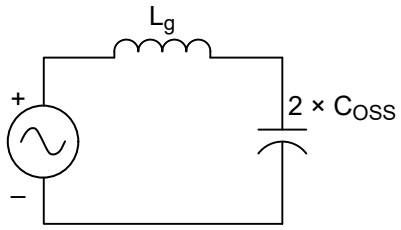


***그림 18.** ZVS 등가 회로.*

방정식 1부터 **방정식 3**는 관련 미분 방정식입니다.

$$i_l(t) = 2 \times C_{oss} \times \frac{dv_c(t)}{dt} \quad (1)$$

$$v_{ac}(t) - v_c(t) = L_g \frac{di_l(t)}{dt} \quad (2)$$

$$Z_0 = \sqrt{\frac{L_g}{2 \times C_{oss}}} \quad (3)$$

이 컨버터에 대한 제어는 두 가지 기본적인 요구 사항까지 간소화할 수 있습니다.

- 모든 작동 지점에서 ZVS를 달성해야 합니다.
- 0의 THD를 타겟으로 해야 합니다.

이러한 요구 사항은 시동 전에 $V_C(t) = V_{OUT}$이면 S_1이 ZVS를 달성하고, 시동전에 $V_C(t) = 0$이면 S_2가 ZVS를 달성한다는 것을 의미합니다.

한 스위칭 사이클에서 인덕터의 전류의 평균을 내고 이 평균을 AC 입력 전압이 저항에 전원을 공급하는 것처럼 보이는 전류 값과 동일하도록 하면 두 번째 목표를 달성할 수 있습니다. 이 등가 저항에서 소모되는 전력은 출력에서 소모되는 전력과 동일합니다. **표 4**는 이 개념을 수학적으로 정의합니다.

AC 라인 전압	$v_{ac}(t) = \sqrt{2} \times v_{ac,rms} \times \sin(\omega \times t + \varphi)$
사이클 평균 인덕터 전류	$\langle I_{Lg}(t) \rangle_{T_S}$를 위한 직렬 전압 레퍼런스 $= \frac{v_{ac}(t)}{R_e}$
PFC 등가 저항	$R_e = \frac{v_{ac,rms}^2}{P_{out}}$
$\langle I_{Lg}(t) \rangle_{T_S}$를 위한 직렬 전압 레퍼런스 – 각 스위칭 사이클에 대해 평균화된 L_g의 전류를 나타냅니다	

표 4. *수학적 THD 설명.*

남은 일은 마이크로컨트롤러가 모든 입력 및 출력 조건에서 진실되도록 타이밍 매개 변수를 풀도록 하는 것 뿐입니다. 다음 섹션에서 볼 수 있듯이 이 작업은 간단한 일이 아닙니다.

타이밍 정의

이제 마이크로컨트롤러가 관리해야 하는 타이밍 매개 변수에 대해 간단히 알아보겠습니다. 시스템 회로도를 복제하고 **그림 19**와 **그림 20**에 몇 가지 주요 파형을 추가했습니다.

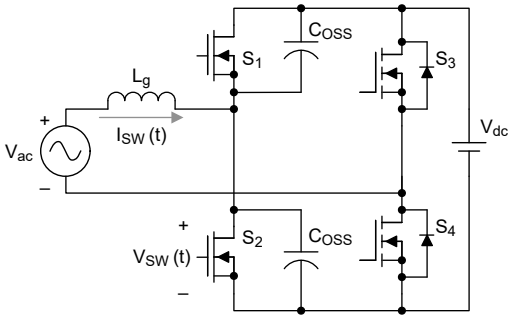


그림 19. *간소화한 TCM 컨버터.*

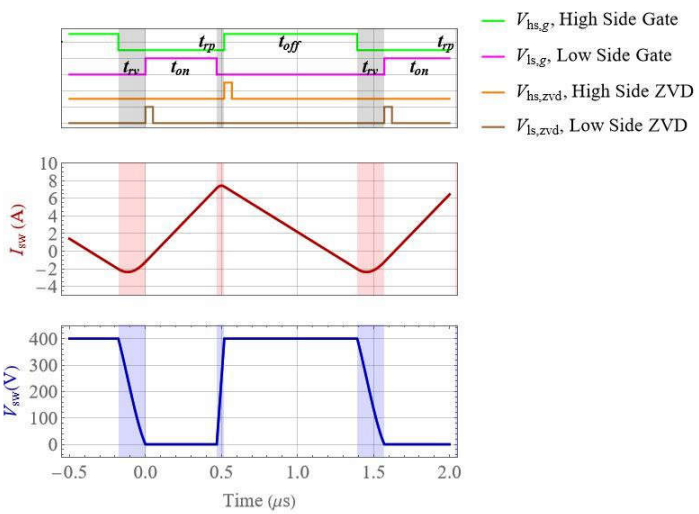


그림 20. *TCM 컨버터 주요 파형 및 타이밍.*

그림 20 위에는 S_1 및 S_2에 대한 게이트 드라이브신호가 있습니다. 바로 그 아래에는 빨간색으로 L_g의 전류, 파란색으로 S_1/S_2의 드레인 소스 연결부 전압이 표시되어 있습니다. 중요한 타이밍 매개 변수는 4가지가 있습니다. 이러한 타이밍 매개 변수는 FET가 회로에서 수행하는 역할을 기준으로 정의됩니다. 양의 1/2 사이클 동안 S_2는 제어 FET이고 S_1은 동기 정류기입니다. 음의 1/2 사이클 동안은 각 FET의 역할이 서로 바뀝니다.

이러한 정의를 사용하면 t_{ON}은 제어 FET의 온타임이 되고 t_{OFF}는 동기 정류기의 온타임이 됩니다. t_{RP}는 제어 FET 턴오프와 동기 정류기 시동 시점 사이의 데드 타임입니다. t_{RP}의 "p"는 이 데드 타임이 인덕터 전류의 피크에서 발생한다는 사실을 나타냅니다. t_{RV}는 동기 전류기 턴오프와 제어 FET 시동 시점 사이의 데드 타임입니다. t_{RV}의 "v"는 이 데드 타임이 인덕터 전류의 밸리에서 발생한다는 사실을 나타냅니다.

가장 일반적인 의미에서 마이크로컨트롤러는 FET와 단위 역률 양쪽 모두에 대해 ZVS의 이중 목표를 달성할 수 있도록 스위칭 사이클마다 이 타이밍 매개 변수를 4개를 계산해야 합니다.

COT(Constant On Time)

먼저 전환 모드 제어를 위한 가장 간단한 제어 방법부터 살펴보겠습니다. **방정식 4**은(는) 각 스위칭 사이클에 대해 평균화된 L_g의 전류를 나타냅니다. t_{ON}이 상수이면 사이클 평균 입력 전류 $\langle I_{Lg}(t) \rangle_{T_S}$를 위한 직렬 전압 레퍼런스 $\rangle_{T_S}$는 항상 $V_{ac}(t)$에 비례하는 것을 알 수 있습니다.

$$\langle I_{Lg}(t) \rangle_{T_S} = \frac{V_{ac}(t)}{2\ L_g} t_{ON} \qquad (4)$$

이는 COT 제어입니다. 이 제어는 단순히 지정된 전력 레벨에 대한 제어 FET에 COT를 사용하면 작동합니다. 온타임은 전체 입력 전압 범위에서 일정하게 유지됩니다. 일종의 제로 전류 센서를 사용해 신호를 제공함으로써 인덕터 전류가 0A에 도달하면 컨버터가 켜지도록 합니다.

그림 21부터 **그림 26**는 COT 작동 중 작동 파형을 보여줍니다. **그림 21**부터 **그림 25**는 V_{OUT} 및 1/2 V_{OUT}에 대한 AC 라인 전압과 수평 마커를 보여줍니다. **그림 22**부터 **그림 26**는 인덕터 전류와 스위치 노드 전압의 스위칭 사이클 활

동을 확대해 보여줍니다. 또한 AC 입력, V_{OUT} 및 1/2 V_{OUT}도 볼 수 있습니다. 라인 사이클에서 서로 다른 3개 지점이 나와 있습니다. 첫 번째는 입력 전압이 매우 낮을 때 COT가 어떻게 작동하는지 보여줍니다. 두 번째는 1/2 V_{OUT}보다 약간 아래에서 작동을 보여주며 , 세 번째는 1/2 V_{OUT} 위에서 작동을 보여줍니다.

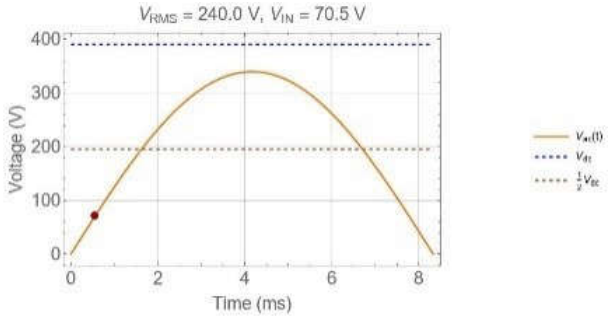


그림 21. *COT, V_{IN} << 1/2 V_{OUT}, AC 라인 타이밍.*

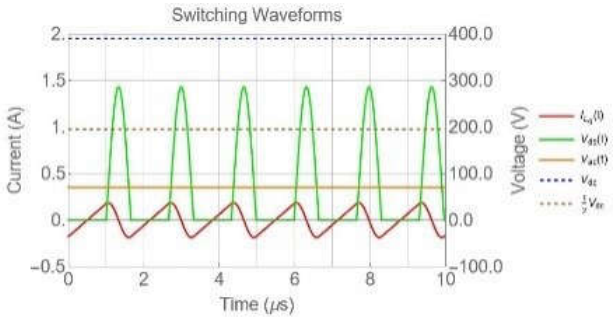


그림 22. *COT, V_{IN} << 1/2 V_{OUT}, 파형.*

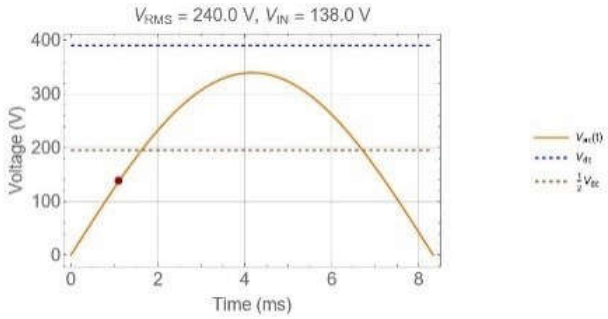


그림 23. *COT, V_{IN} < 1/2 V_{OUT}, AC 라인 타이밍.*

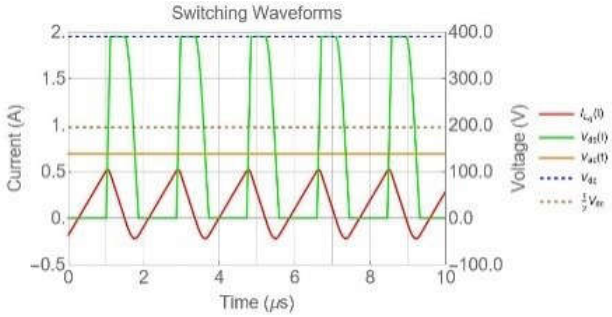


그림 24. *COT, V_{IN} < 1/2 V_{OUT}, 파형.*

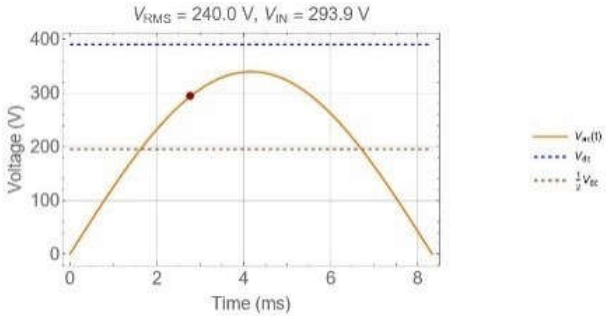


그림 25. *COT, V_{IN} > 1/2 V_{OUT}, AC 라인 타이밍.*

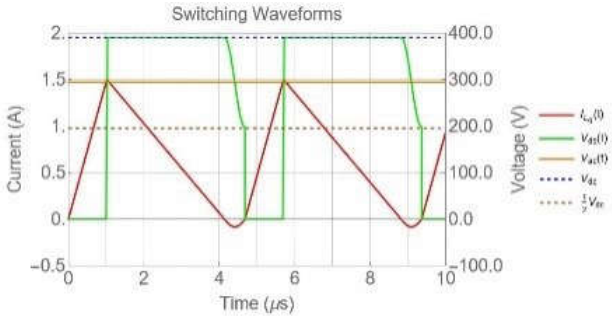


그림 26. *COT, V_{IN} > 1/2 V_{OUT}, 파형.*

그림 21부터 **그림 26**에 대한 몇 가지 관찰 사항:

- 시스템이 COT로 실행되고 불연속 전도 모드(DCM) 및 CCM 경계에서 지속적으로 작동한다는 것은 매우 확실합니다.
- 스위칭 주파수는 큰 폭으로 변동합니다.
- V_{IN} > ½ V_{OUT}이면 ZVS가 상실됩니다.
- 인덕터 전류는 모든 스위칭 사이클마다 음으로 전환합니다.
- 제로 크로싱 근처에는 전원이 공급되지 않습니다.

세 번째, 네 번째 및 다섯 번째 글머리 기호에서 설명한 문제는 각 스위칭 사이클마다 음의 전류가 생성되는 이유를

설명하지 않기 때문에 일정 온타임이 지나치게 대략적인 근사치인 데 따른 결과입니다.

다음 섹션에서는 이러한 문제를 어떻게 해결할 수 있는지 설명합니다.

ZCD

적어도 이론적으로는 제로 크로싱에서 ZVS 손실과 고조파 왜곡을 모두 해결할 방법이 있습니다. 이 방법에는 정밀한 제로 전류 감지(ZCD) 알고리즘과 적절한 타이밍을 결정할 수 있는 신뢰도 높은 알고리즘이 필요합니다. **그림 27**은 이 컨버터의모습입니다.

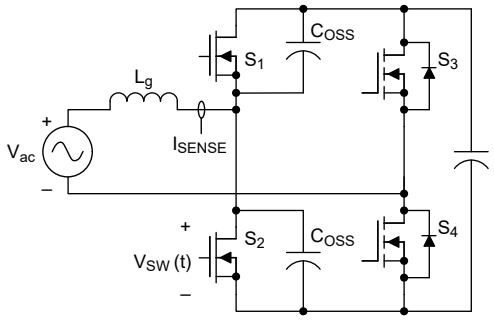


***그림 27.** ZCD 회로도.*

그림 28부터 **그림 36**는 3개의 작동 지점에서 컨버터 파형을 보여줍니다. **그림 28**, **그림 31** 및 **그림 34**은 각각 AC 입력 전압, V_{OUT}과 1/2 V_{OUT}을 보여줍니다. **그림 29**, **그림 30**, **그림 32**, **그림 33**, **그림 35** 및 **그림 36**는 스위치 노드 전압 $V_C(t)$와 인덕터 전류 $I_L(t)$를 보여줍니다. 각 타이밍 간격을 음영 표시했습니다.

그림 28부터 **그림 30**는 V_{IN}이 1/2 V_{OUT} 미만일 때의 작동을 나타냅니다. 이 영역에서는 인덕터 전류가 정확히 0이 되면 동기 정류기가 항상 꺼지는 것을 볼 수 있습니다. COT(Constant On Time) 케이스와 유사합니다. 하지만 입력이 1/2 V_{OUT} 위로 올라가는 경우 동기 정류기는 더 오래 지속되어야 합니다. **그림 31**부터 **그림 33**에서 보다시피 동기 정류기 시간이 더 길수록 음극 전류를 축적하여 하드 스위칭 없이 스위치 노드를 전환하기에 충분한 에너지가 확보되게 합니다.

또 다른 관찰은 **그림 34**부터 **그림 36**에서 보다시피 부하로 에너지를 지속적으로 전달한다는 것입니다. 스위치 노드를 V_{OUT}으로 공진-전환하고 일부 전류를 출력으로 전송하는 데 필요한 인덕터 전류가 항상 충분하다는 것을 알 수 있습니다. 컨버터는 더 이상 COT(Constant On Time)로 작동하지 않습니다. 실제로 이 제어 방법에서는 타이밍 매개변수 4개가 모두 가변적입니다.

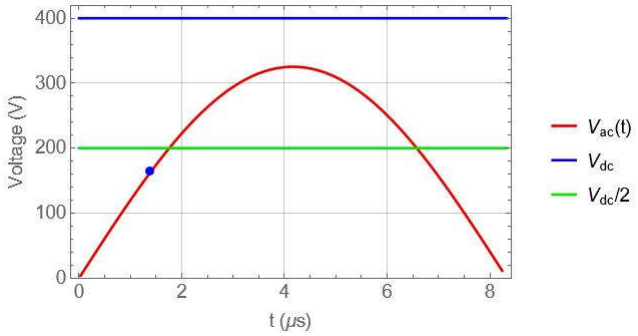


***그림 28.** V_{IN}<1/2 V_{OUT}, ZCD AC 라인 사이클 위치.*

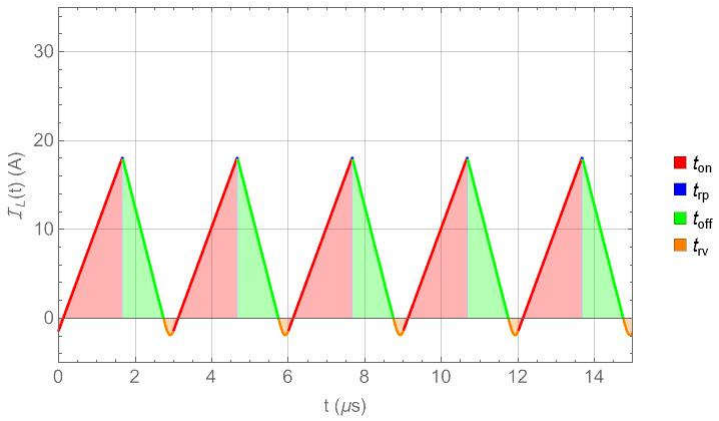


***그림 29.** V_{IN}<1/2 V_{OUT}, ZCD 인덕터 전류.*

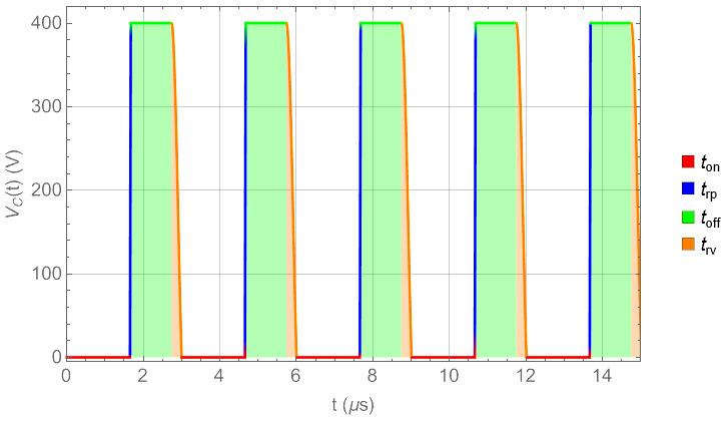


***그림 30.** V_{IN}<1/2 V_{OUT}, ZCD FET V_{DS}.*

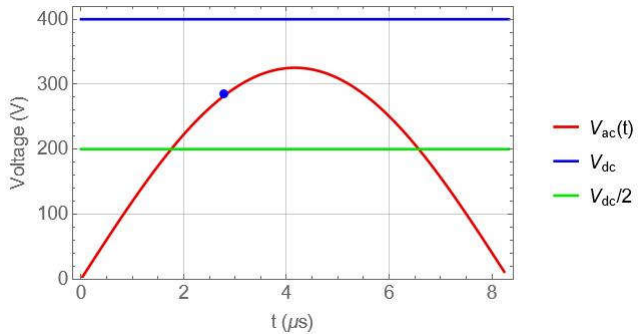


그림 31. *V_{IN}>1/2 V_{OUT}, ZCD AC 라인 사이클 위치.*

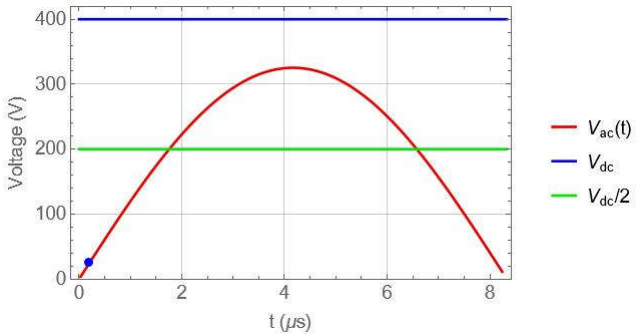


그림 34. *V_{IN}<<1/2 V_{OUT}, ZCD AC 라인 사이클 위치.*

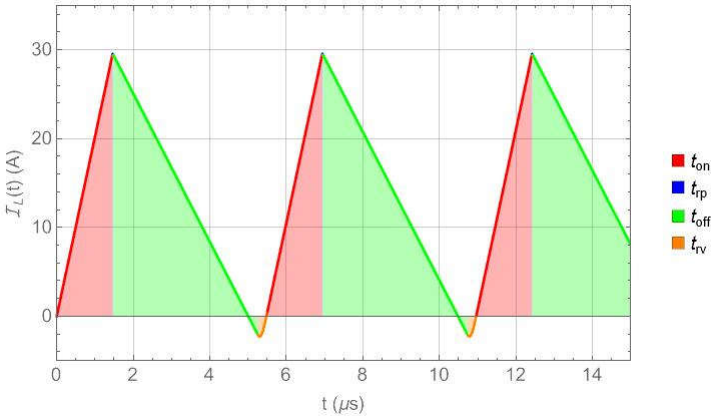


그림 32. *V_{IN}>1/2 V_{OUT}, ZCD 인덕터 전류.*

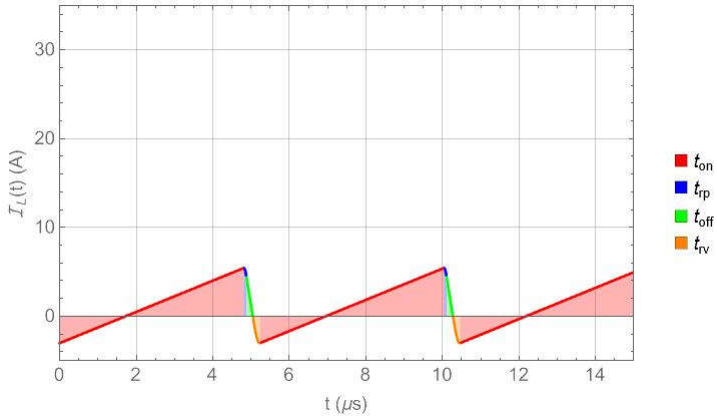


그림 35. *V_{IN}<<1/2 V_{OUT}, ZCD 인덕터 전류.*

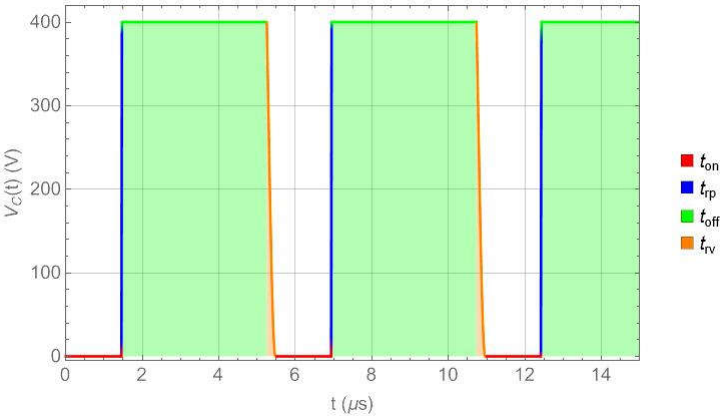


그림 33. *V_{IN}>1/2 V_{OUT}, ZCD FET V_{DS}.*

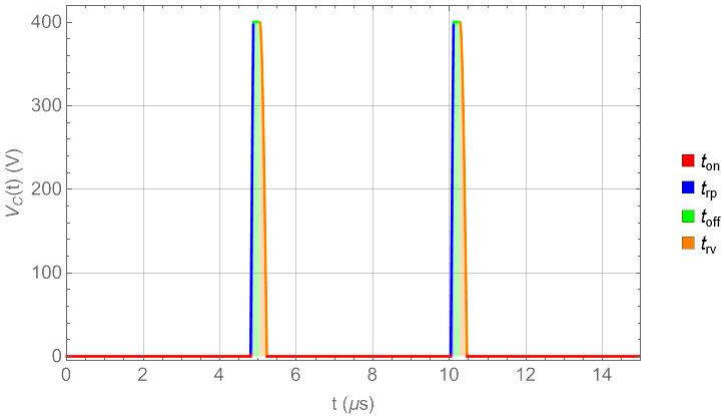


그림 36. *V_{IN}<<1/2 V_{OUT}, ZCD FET V_{DS}.*

그림 37부터 **그림 41**는 **그림 19**와 **그림 20**의 타이밍 매개 변수 4개(t_{ON}, t_{OFF}, t_{RP}, t_{RV})가 라인 사이클에 걸쳐 어떻게 달라지는지 여줍니다. 이러한 타이밍 매개 변수 외에도 AC 입력 전압, 사이클 단위 스위칭 주파수, 평균 인덕터 전류 및 리플 전류 포락선 그래프를을 포함시켰습니다.

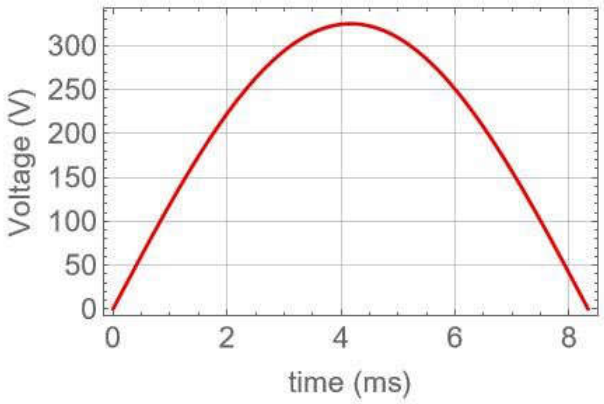


그림 37. *ZCD 제어 매개 변수: V_{IN}.*

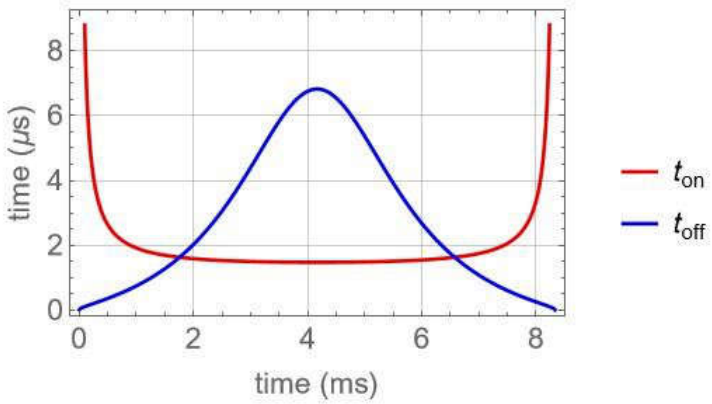


그림 38. *ZCD 제어 매개 변수: f_s.*

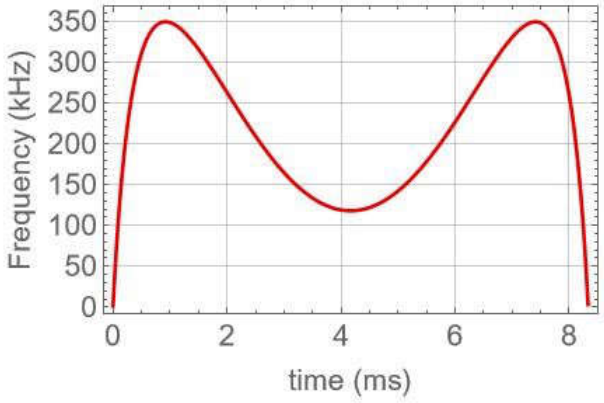


그림 39. *ZCD 제어 매개 변수: t_{ON}, t_{OFF}.*

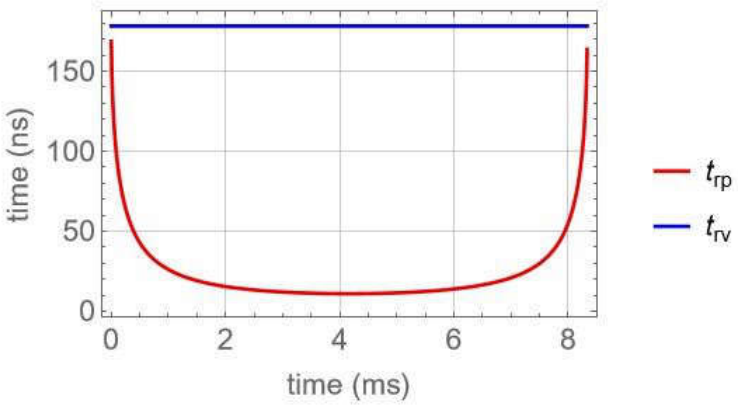


그림 40. *ZCD 제어 매개 변수: 데드 타임.*

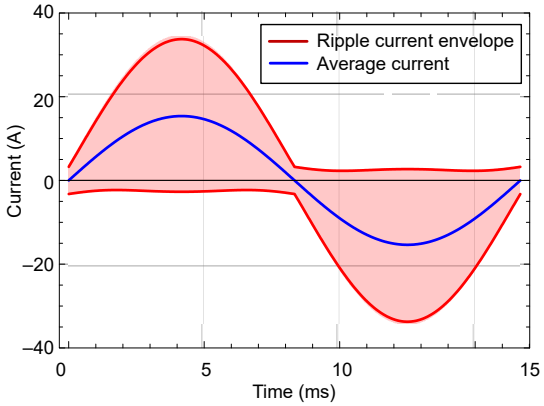


그림 41. *ZCD 제어 전류 포락선.*

그림 28부터 **그림 36**까지 시뮬레이션 결과에서 보면 ZVS는 어디에나 있는 것이 분명합니다. **그림 41**의 평균 전류는 분명히 양호한 전력 역률을 보여줍니다. COT 제어에 대한 앞에서 논의한 내용을 바탕으로, 저는 온타임 행동이 어느 정도 타당하다고 생각합니다. 상당히 넓은 입력 전압 범위에 대해 대략적으로 일정하지만, 제로 크로싱 왜곡 문제를 해결하기 위해 제로 크로싱에서 더 길어집니다.

하지만 몇 가지 문제가 있습니다. 가장 먼저, 타이밍 매개변수 4개(t_{ON}, t_{OFF}, t_{RP}, t_{RV})에 대해 이 시스템을 해결하는 것이 불가능합니다. 제어 방정식은 실시간으로 풀기에는 너무 복잡합니다. 따라서 근사치를 잡아야 하는데, 이는 어쩔 수 없이 ZVS나 THD, 또는 양쪽을 모두를 훼손하게 됩니다.

이 접근 방식에는 한 가지 문제가 더 있습니다. 효과적인 제로 전류 감지기는 어떻게 설계하고 구현해야 할까요?

그림 42부터 **그림 45**는 타이밍 문제를 보여줍니다. 그림 39는 시스템의 회로도입니다. **그림 43**는 ZVS와 왼쪽에 있

는 이상적인 전력 역률에 대한 이상적인 타이밍을 보여줍니다. ZCD 기반 제어를 위해서는 동기 정류기의 전류가 0에 도달하는 시점을 정확하게 측정해야 합니다. 문제는 측정, 감지 및 펄스 생성에 지연이 발생하여 기본적으로 동기 정류기가 더 오래 홀드된다는 것입니다. 이는 ZVS에는 문제가 아니지만 역률에 문제가 되어 더 높은 RMS 전류에서 추가적인 손실을 초래합니다. 마이크로컨트롤러에서 고대역폭, 저지연 센서 및 추가 계산을 추가하면 전류 파형에 도입된 오류를 보상할 수 있습니다. **그림 44**와 **그림 45**의 그래프는 이 오류를 보여줍니다.

요점은, 전류 감지 문제는 이미 복잡한 제어를 받고 있는데 이를 더 복잡하게 만든다는 것입니다.

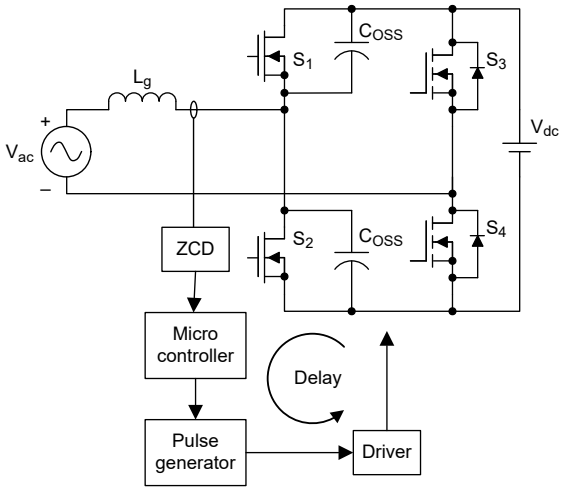


그림 42. *ZCD 타이밍 과제.*

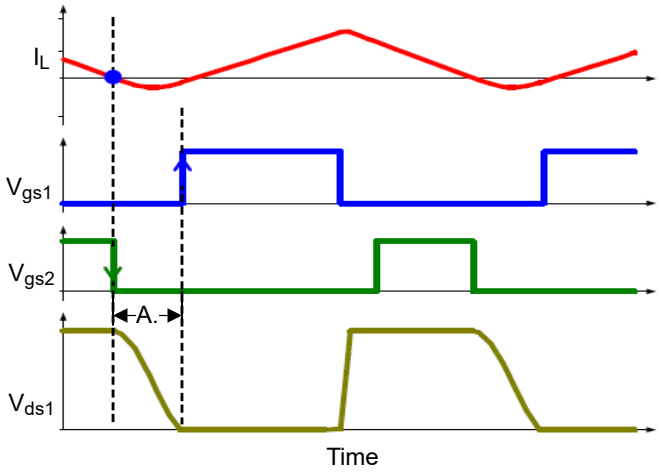


그림 43. *이상적인 ZCD 타이밍 파형.*

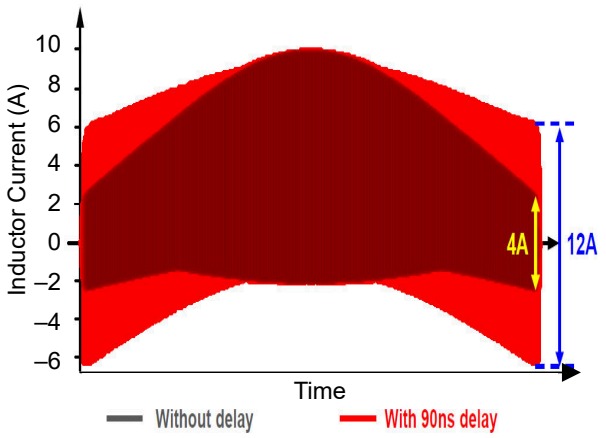


그림 44. *타이밍 오류로 인한 ZCD 리플 전류 왜곡.*

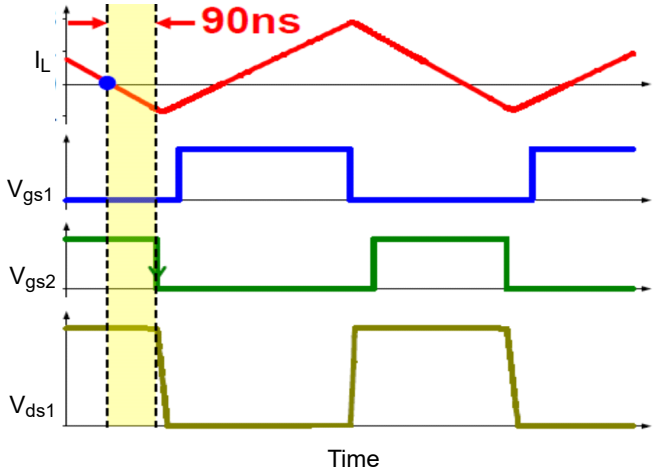


그림 45. *실제 ZCD 타이밍 파형.*

ZVD

제어를 간소화하는 경로의 첫 번째 단계는 4가지 타이밍 매개 변수 중 하나 이상을 가져가 상수로 만드는 것입니다. 시뮬레이션에서 보았듯이 온타임과 오프타임에 이 작업을 수행할 수 있는 옵션은 아니지만 데드 타임에 작업을 수행할 수 있습니다. 공진 밸리의 데드 타임을 보면 매우 복잡하고 비직관적이라는 것을 알 수 있습니다. 기본적으로 데드 타임을 ZCD 제어 프로필의 끝점과 동일한 값으로 설정해 이 데드 타임을 강제로 상수와 같게 만드는 것은 어떨까요? 이는 **방정식 5**에서 보다시피 공명 기간의 4분의 1에 해당합니다.

$$\frac{1}{4} \times f_r = \left(\frac{1}{4} \times \frac{1}{2\pi \times \sqrt{L_g \times 2 \times C_{OSS}}} \right) \quad (5)$$

자세한 사항은 다음 **그림 46**를 참조하세요.

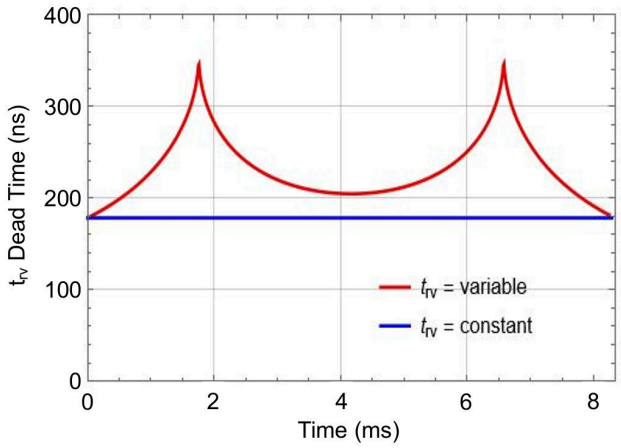


그림 46. *t_{RV} 타이밍 간소화.*

그림 47부터 **그림 50**에서 이 단순화 과정을 통한 시스템의 성능을 살펴보면 원래의 ZCD 제어와 간소화된 제어의 주파수 편차가 매우 유사하다는 것을 알 수 있습니다. 뿐만 아니라, 리플 전류 포락선도 유사합니다. 양쪽 모두 이론적인 역률을 1을 달성합니다. 이러한 간소화는 성능에는 영향을 미치지 않고 알고리즘을 간소화하기 때문에 매우 합리적입니다.

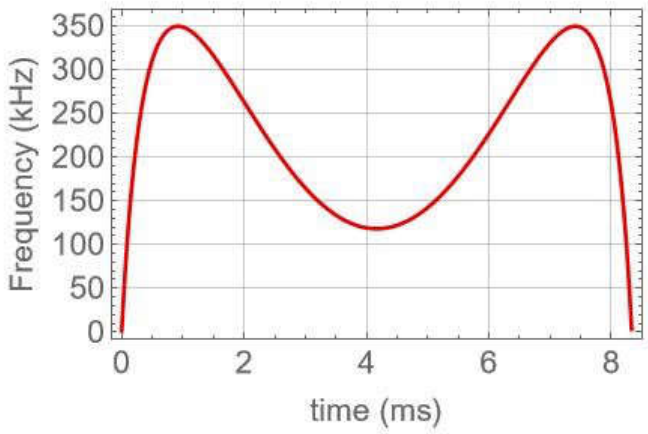


그림 47. *상수 t_{RV}, 주파수 변동.*

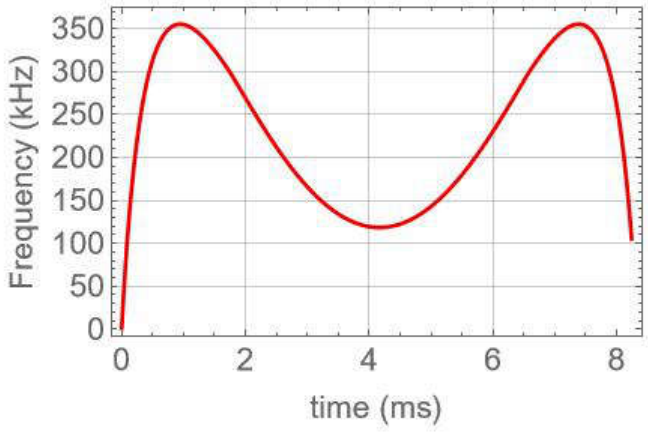


그림 48. *가변 t_{RV}, 주파수 변동.*

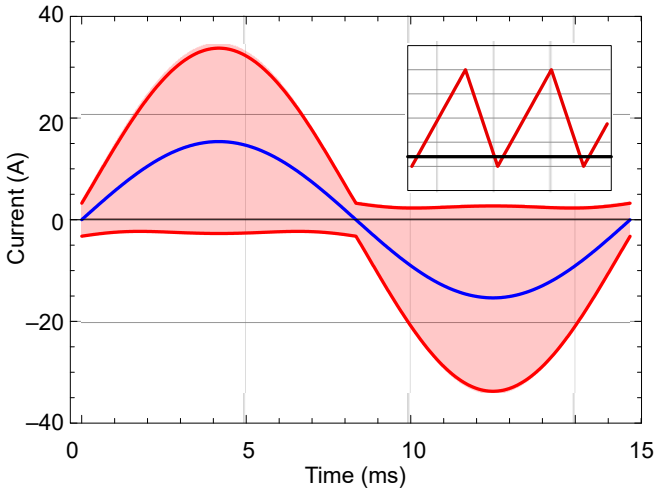


그림 49. *상수 t_{RV}, 리플 전류 포락선.*

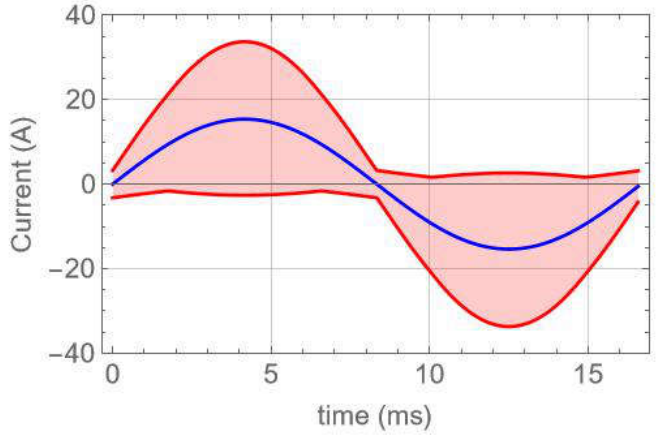


그림 50. *가변 t_{RV}, 리플 전류 포락선.*

그림 51부터 **그림 59**는 이 새로운 제어 방법을 사용하여 주기별로 파형이 어떻게 작동하는지 보여줍니다. 이 수치와 **그림 28**부터 **그림 36**까지의 차이점은 t_{RV}가 일정하고 t_{ON}, t_{OFF} 및 t_{RP} 제어 시간이 상수 t_{RV} 데드 타임을 고려하여 다시 계산된다는 것입니다. 파형은 상당히 합리적인 모양입니다. ZVS에는 스위칭 사이클마다 존재합니다. 그리고 **그림 47**부터 **그림 50**에서 보았다시피 역률도 탁월합니다.

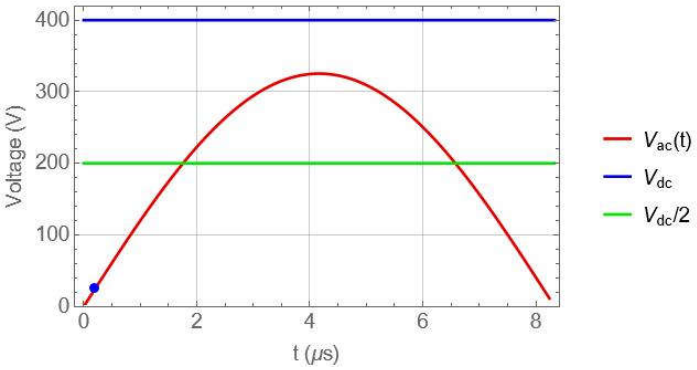


그림 51. *V_{IN}<<1/2 V_{OUT}, ZVD AC 라인 사이클 위치.*

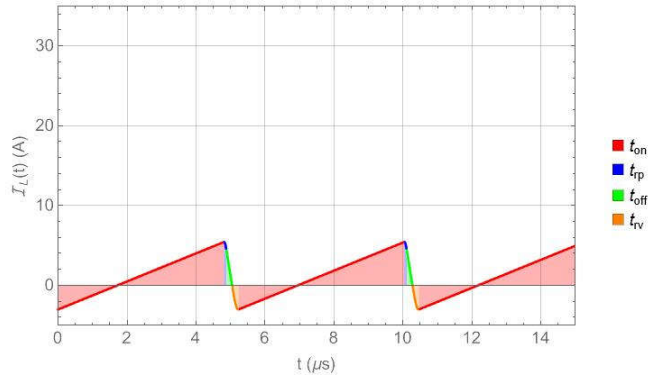


그림 52. *V_{IN}<<1/2 V_{OUT}, ZVD 인덕터 전류.*

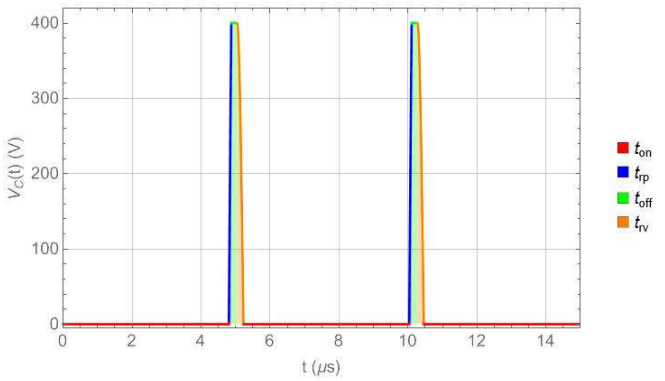


그림 53. *V_{IN} << 1/2 V_{OUT}, ZVD FET V_{DS}.*

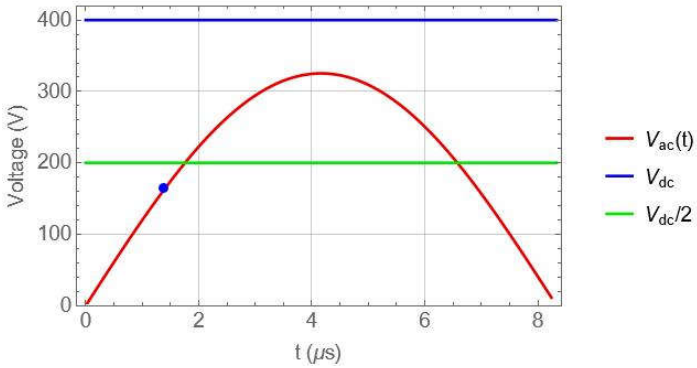


그림 54. *V_{IN} < 1/2 V_{OUT}, ZVD AC 라인 사이클 위치.*

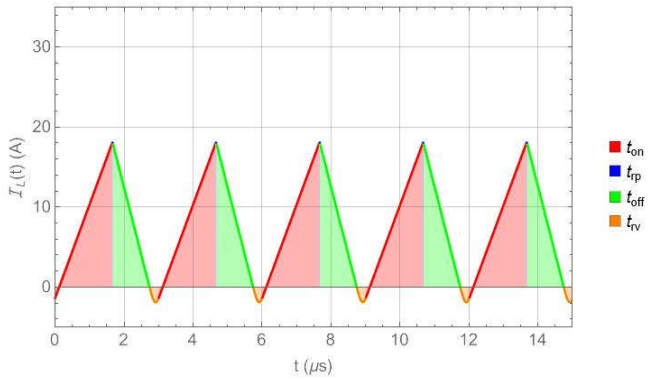


그림 55. *V_{IN} < 1/2 V_{OUT}, ZVD 인덕터 전류.*

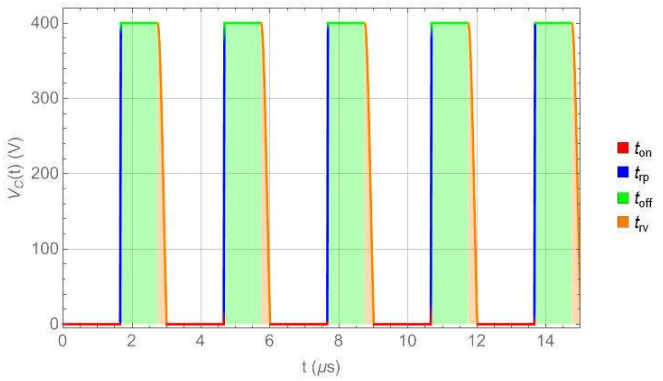


그림 56. *V_{IN} < 1/2 V_{OUT}, ZVD FET V_{DS}.*

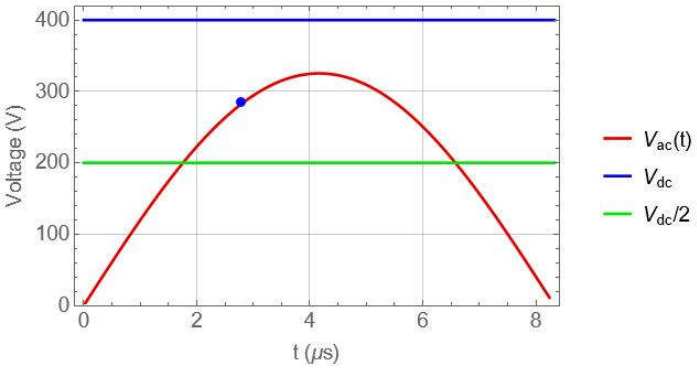


그림 57. *V_{IN} > 1/2 V_{OUT}, ZVD AC 라인 사이클 위치.*

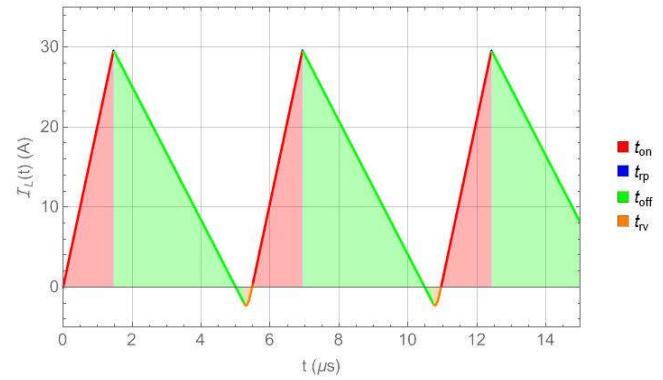


그림 58. *V_{IN} > 1/2V_{OUT}, ZVD 인덕터 전류.*

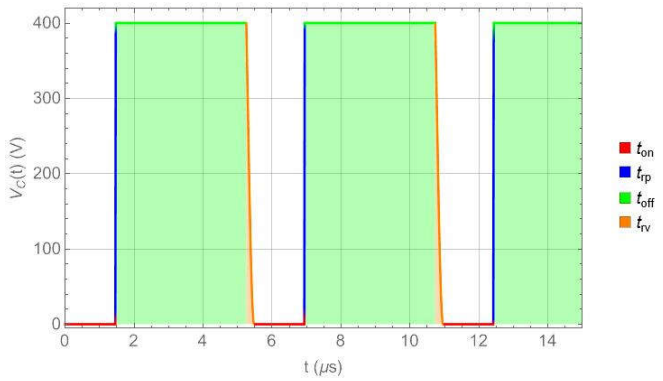


그림 59. *V_{IN} > 1/2 V_{OUT}, ZVD FET V_{DS}.*

안타깝게도, 여전히 문제가 있습니다. 이 시스템에는 정확한 해결책이 없습니다. 이 간소화 후 남은 방정식은 여전히 너무 복잡해서 실시간으로 해결할 수가 없습니다.

다행히도 모두 헛일은 아니며, 시도해 볼 만한 다른 것이 있습니다.

TCM 제어를 위한 실용적인 솔루션으로 가는 경로의 마지막 단계는 ZVD 기반 피드백 루프를 구현하는 것입니다. **그림 60**부터 **그림 62**는 ZVD 피드백으로 제가 의미하는 바를 보여줍니다. 기본적으로, 저는 ZVS로 스위치가 켜질 때마다 마이크로컨트롤러로 다시 보고하는 상태 비트를 추가하려고합니다. 예를 들어, **그림 61**와 **그림 62**를 살펴보세요. **그림 61**는 인덕터 전류, 스위치 노드 전압, 저압측 ZVD 플래그를 보여줍니다. ZVS로 모든 스위칭 사이클에서 시스템이 켜지는 것이 확실하기 때문에 ZVD 플래그가 어설션됩니다. **그림 62**는 동일한 파형을 보지만 주파수를 조정하면 ZVS가 상실됩니다. 따라서 ZVD 플래그가 없습니다.

ZVD 플래그는 ZVS로 스위치가 켜질 경우 높은 신호를 어설션하여 작동하며, 그렇지 않을 경우 아무것도 어설션하지 않습니다. 이 신호에 관해 관찰되는 하나의 중요한 사실은 ZVS가 정확히 언제 발생했는지 알 필요가 없다는 것입니다. 발생했다는 사실만 알면 됩니다. 따라서 이 기능의 타이밍 요구 사항에는 어느 정도 유연성이 있습니다.

실제로, TI GaN 스위치 내부에 이 ZVD 신호를 구현하게 될 겁니다. 이는 이 방법이 효과가 있으려면 반드시 필요한 요건은 아니지만, 구현을 정말 간단하게 만들어 줍니다.

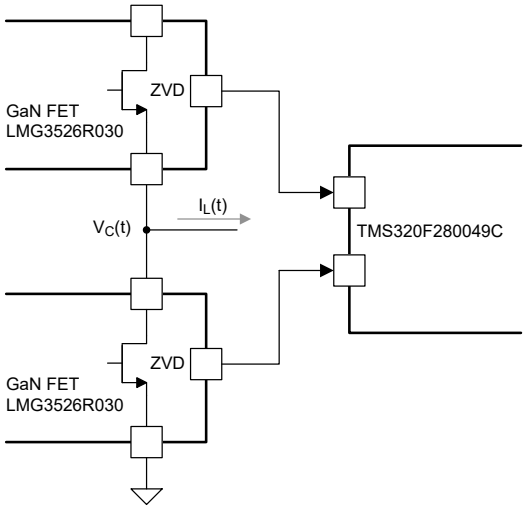


그림 60. *GaN 스위치 ZVD 피드 백.*

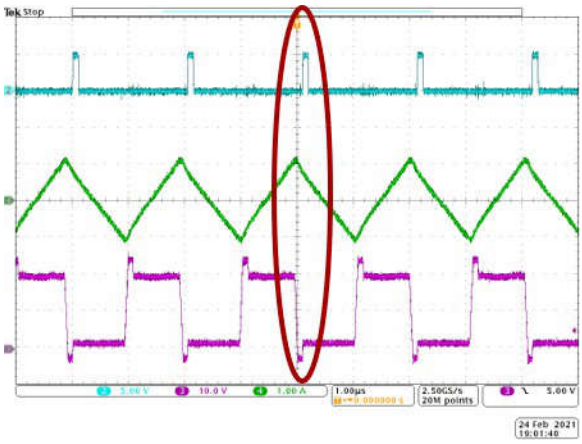


그림 61. *ZVS를 보여주는 ZVD 감지.*

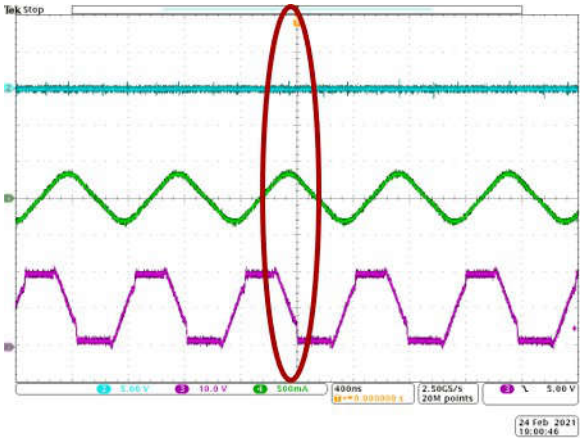


그림 62. *ZVS 손실을 보여주는 ZVD 감지.*

ZVD 신호가 실제로 다른 제어 변수 계산을 제거하는 데 어떻게 도움이 되는지 명확히 알아보려면 **그림 63**부터 **그림 67**를 참조하세요.

그림 63의 블록 다이어그램은 새로운 시스템을 보여 주며, **그림 65**부터 **그림 67**에 보면 파형이 레이블로 표시되어 있고 컬러 코드가 부여되어 있습니다. **그림 65**부터 **그림 67**에 있는 그래프 위에 보면 각 FET에 대한 2개의 게이트 드라이브 신호 및 관련 ZVD 신호가 나와 있습니다. 다음은 스위치 노드 전류와 스위치 노드 전압입니다. 저는 또한 시스템이 역률 1에 상응하는 평균 전류를 제공할 때의 모습을 보다 효과적으로 시각화하기 위해 레퍼런스 파형을 삽입했습니다.

그림 65부터 **그림 67**는 3가지 작동 지점을 보여줍니다. **그림 65**는 이상적인 것보다 낮게 실행되고 있는 작동 주파수입니다. **그림 67**는 이상적인 주파수에서 실행되고있으며, **그림 68**는 이상적인 주파수보다 더 빠른 속도로실행되고 있습니다. ZVD 신호가 모두 존재하는 유일한 시점은 변조된 파형이 타겟 파형과 동기화되는 시점입니다. 사실, 각 1/2 사이클에서 ZVD 신호 중 하나만 보면됩니다. 예를 들어, 양의 1/2 사이클 동안 저압측 FET가 항상 ZVS를 얻거나 손실되는 임계값에 도달하도록 기간을 조정하면 제어 목표를 달성할 수 있습니다.

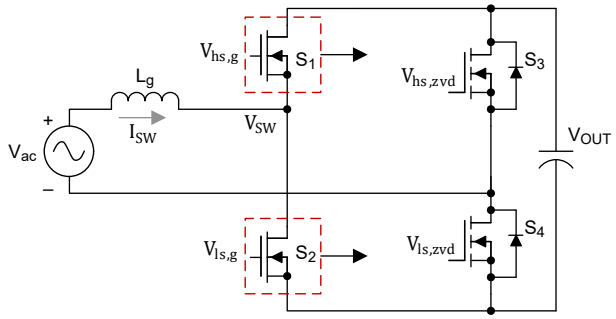


그림 63. *ZVD 피드 백 회로도.*

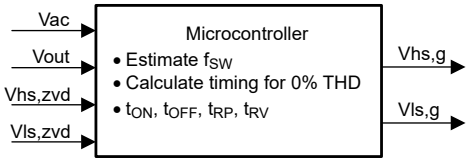


그림 64. *마이크로컨트롤러 신호.*

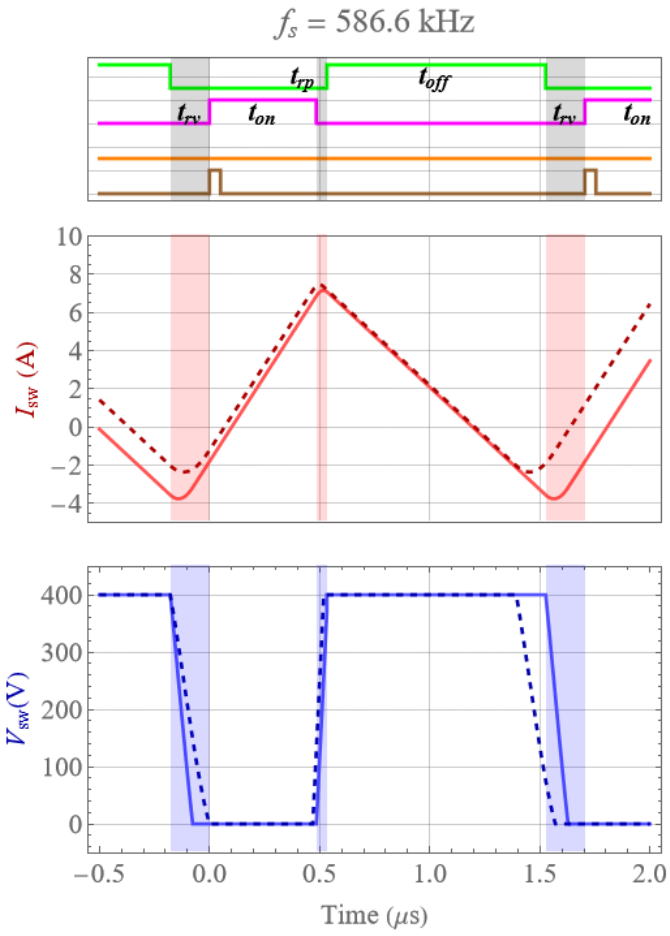


그림 65. *고압측에서 ZVS의 ZVD 피드 백 손실.*

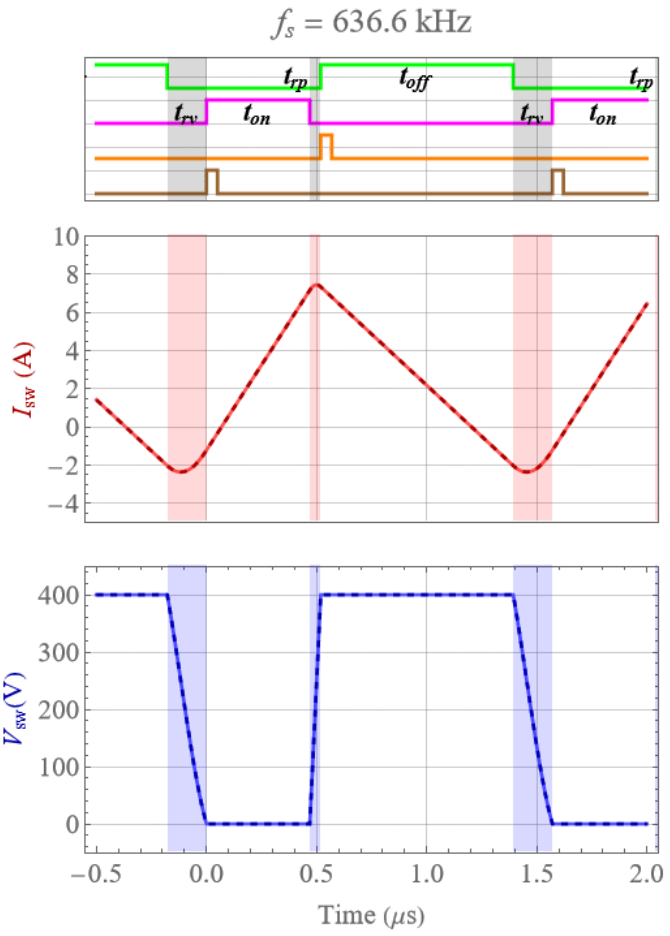


그림 66. *ZVD 피드 백 손실 전체 ZVS.*

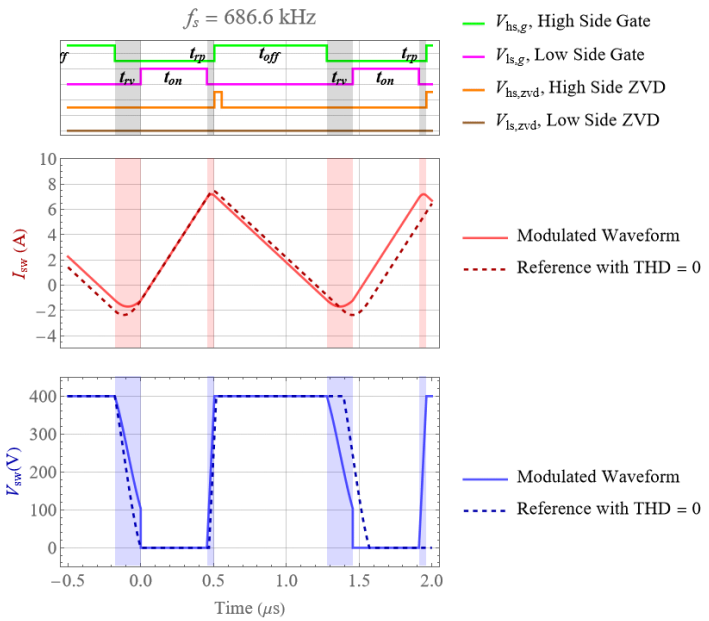


그림 67. *저압측에서 ZVS의 ZVD 피드 백 손실.*

제어 요약

이 주제를 마치기 전에 ZVD 기반 제어와 몇 가지 다른 ZCD 구현의 차이점을 개략적으로 살펴보겠습니다. **표 5**을 참조하십시오. 왼쪽에 보이는 것이 ZVD 제어입니다. 오른쪽에는 션트 저항 기반의 전류 감지를 추가했습니다. 그 옆에는 전류 변압기가 있습니다.

구현 측면에서 보면 ZVD 기반 제어는 매우 단순할 수 있습니다. 기존 절연기에 채널만 하나 추가하면 됩니다. 이와는 달리, 저항 방법의 경우 저항, 연산 증폭기, 및 콤퍼레이터가 필요합니다. 전류 변압기 방식에는 여러 개의 전류 변압기, 콤퍼레이터, 그리고 일부 추가 스너버 회로가 필요합니다. 저항기와 전류 변압기 방법 모두 더 비용이 많이 듭니다.

또한 저항이나 스너버와 같은 손실 유도 부품을 추가할 필요가 없기 때문에 ZVD 감지가 더 효율적입니다.

마지막으로, 제어가 훨씬 간단하기 때문에 ZVD 기반 제어에 대해 더 정확합니다.

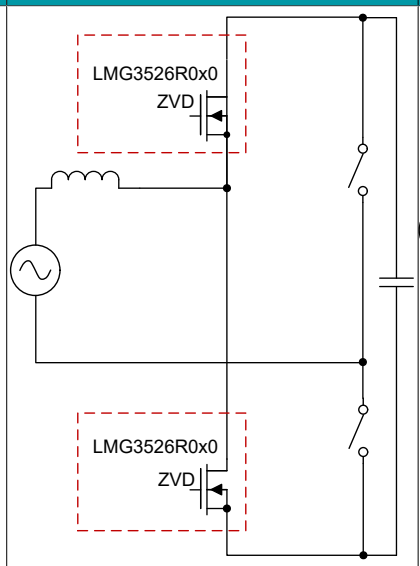
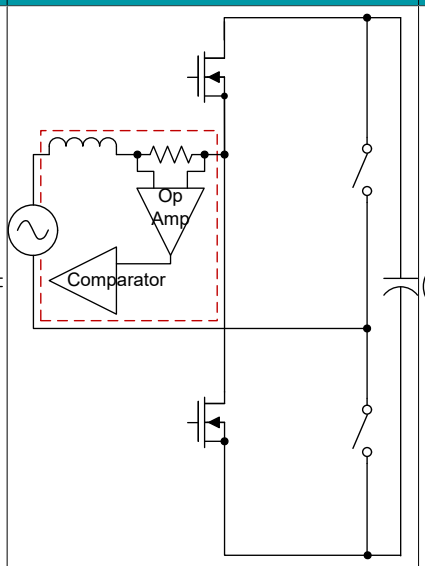
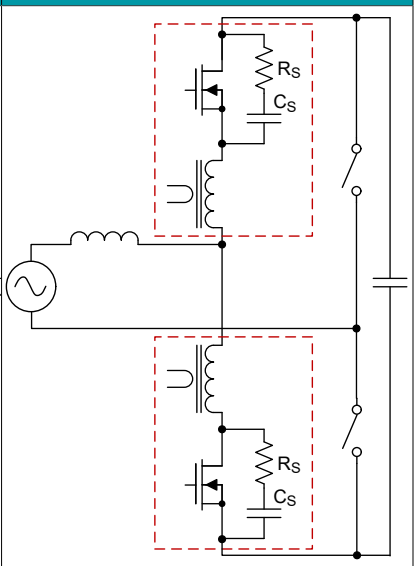
	LMG3526R030의 TI GaN ZVD 기능	션트 저항 방법	전류 변압기 방법
회로 다이어그램			
주변장치 회로	**절연기에 추가된 채널 1개.**	• 션트 저항기 1개. • 고대역폭 연산 증폭기 1개. • 고속 콤퍼레이터 1개.	• 전류 변압기 2개. • 콤퍼레이터 2개. • 클램핑 회로: 고전압 커패시터 2개, 저항기 2개.
주변 회로 비용	**$**	$$$	$
효율 영향	**영향 없음**	션트 손실로 인한 효율 감소	변류기 및 스너버 회로 손실로 인한 효율 감소
풋프린트 크기	**추가 풋프린트가 거의 없음**	대	대
제어 복잡성	**간단**	복잡	복잡

***표 5.** ZVD의 장점 및 다른 솔루션과의 비교.*

설계 예

그림 68는 새로운 제어 알고리즘을 보여주기 위해 개발된 하드웨어 프로토타입의 회로도입니다. **그림 69**는 설계의 사진으로, **표 6**에 사양이 열거되어 있습니다.

이 설계의 토폴로지에서는 2상 일체형 TCM(iTCM) 전력계 설계를 사용합니다. 컨버터는 400V의 출력 전압으로 230V 입력에서 작동하도록 설계되었습니다. 저주파 인덕터는 140µH 이며 고주파 인덕터는 14µH로, 약 14 µH의 등가 TCM 인덕턴스를 제공합니다. 작동 주파수의 변동 범위는 75kHz~1.2MHz입니다. 마이크로컨트롤러는 TMS320F280049C이며, GaN 스위치는 일체형 ZVD 보고

기능을 사용합니다. 전체적으로 이 설계는 약 120W/in^{3}입니다.

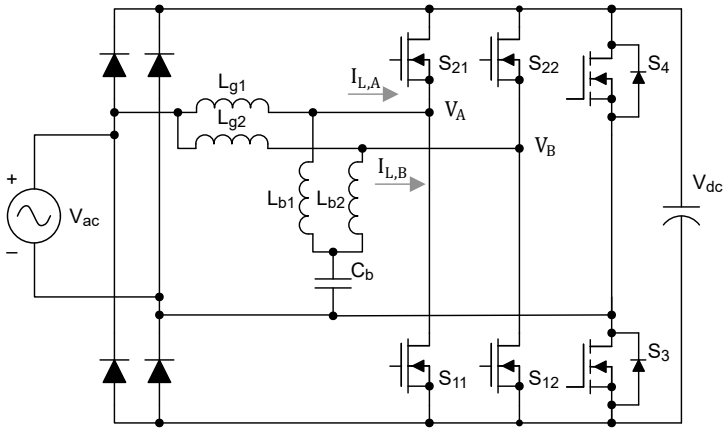


그림 68. 설계 예시 하드웨어 회로도.

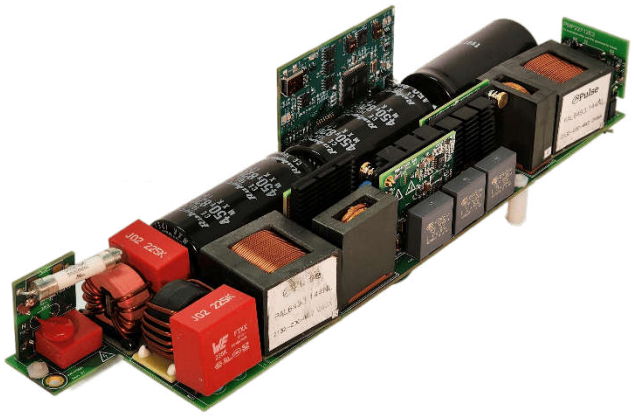


그림 69. 설계 예시 보드 사진.

매개 변수	값
AC 입력	208 V~264V
라인 주파수	50~60Hz
DC 출력	400 V
최대 전력	5 kW
최대 부하 시 대기 시간	20 ms
저주파 인덕터(L_g)	140µH
고주파 인덕터(L_b)	14µH
고주파 차단 커패시터(C_b)	1.5µF
THD	<5%
EMI	유럽 표준(EN) 55022 클래스 A
작동 주파수	가변, 75kHz~1.2MHz

매개 변수	값
마이크로컨트롤러	TI: TMS320F280049C
고주파 GaN FET(S_{11}, S_{12}, S_{22}, S_{21})	TI: LMG3526R030
내부 치수	38 mm × 65 mm × 263 mm
전력 밀도	120 W/in^3

표 6. 설계 예시 사양.

그림 70부터 **그림 72**는 단상 TCM과 iTCM 토폴로지의 회로도를 비교한 것입니다. iTCM 토폴로지는 TCM 인덕터를 저주파 인덕터 L_g와 고주파 인덕터 L_b라는 2개의 인덕터로 분할합니다. **방정식 6**는 이러한 인덕터 2개를 TCM 인덕터와 수학적으로 연관 짓습니다.

$$L_{g,TCM} = L_{g,\,iTCM} = \| L_b \quad (6)$$

iTCM 컨버터에 C_b를 추가하면 고주파 전류만 L_b분기를 통과하도록 할 수 있습니다. C_b에 걸친 차동 전압은 입력 전압 V_{ac}와 동일하게 됩니다.

이 컨버터가 **그림 70**부터 **그림 72**까지 어떻게 작동하는지 보다 잘 이해하기 위해 TCM과 iTCM 컨버터 모두에서 가장 중요한 전류 분기 중 리플 전류 포락선을 추가했습니다. **그림 70**에서 TCM 컨버터를 보면 리플 전류 포락선을 확인할 수 있습니다. **그림 71**에서 iTCM 컨버터는 이 빨간색 파형을 가져와 파란색으로 표시된 저주파 구성 요소와 주황색으로 표시된 고주파 구성 요소 등 두 부분으로 분할합니다. 이러한 구성 요소 분할을 통해 iTCM 컨버터에 있는 인덕터 2개를 개별적으로 최적화할 수 있습니다. TCM 인덕터에 존재하는 다량의 DC 바이어스 전류를 운반하는 부담 없이 고주파 전류에 맞게 고주파 인덕터를 최적화할 수 있습니다. 또한, 낮은 리플 전류와 높은 DC 바이어스에 맞게 저주파 iTCM 인덕터를 최적화할 수 있으며 파워드 아이언 같은 저렴한 코어 물질을 활용할 수도 있지만, TCM 인덕터는 페라이트여야 합니다.

이 토폴로지의 추가적인 잠재적 이점은 고주파 전류가 모두 컨버터 내에 들어 있다는 것입니다. 이렇게 하면 EMI에 훨씬 더 적은 영향을 미치고 EMI 필터에서 필요한 차동 모드 인덕턴스를 줄일 수 있습니다.

마지막으로, 빨간색 전류 포락선은 컨버터 2곳에서 모두 동일하므로 TCM 인덕터를 iTCM 컨버터에 있는 인덕터 2개의 병렬 조합으로 생각할 수 있습니다.

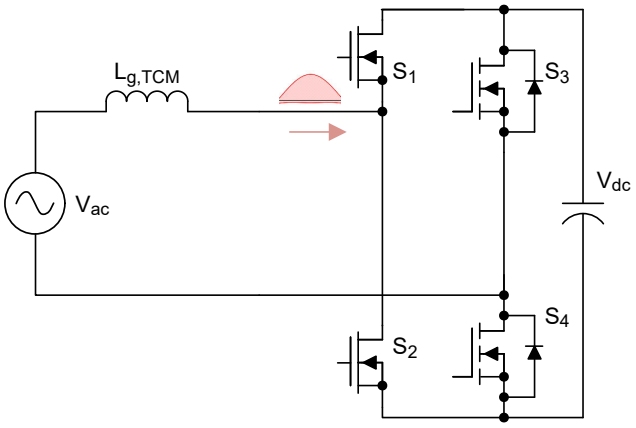


그림 70. TCM 리플 전류 포락선.

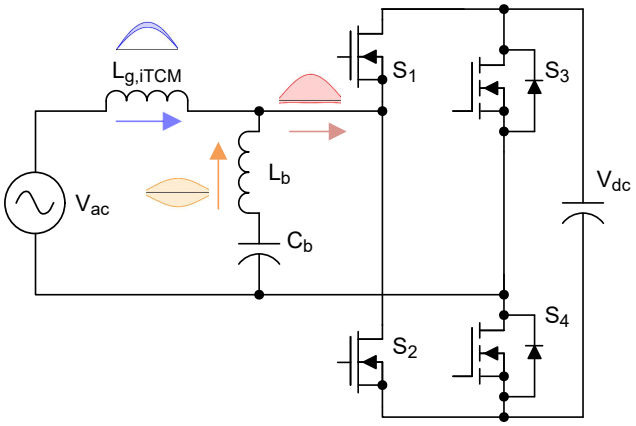


그림 71. iTCM 리플 전류 포락선.

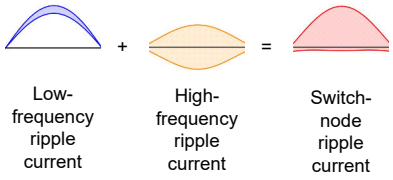


그림 72. TCM과 iTCM 리플 전류 관계 비교.

그림 73부터 그림 78는 세 가지 입력 전압의 실제 스위칭 파형을 보여줍니다. 그림 73부터 그림 75는 입력 전압 파형을 나타내며, 아래 그림에 사용된 입력 전압을 강조 표시한 파란색 점이 있습니다. 그림 76부터 그림 78의 그래프에서 L_g와 L_b를 통과하는 전류와 이러한 전류의 합계(I_{sw}로 표시됨)를 그래프로 표시합니다.

V_{IN} = 25

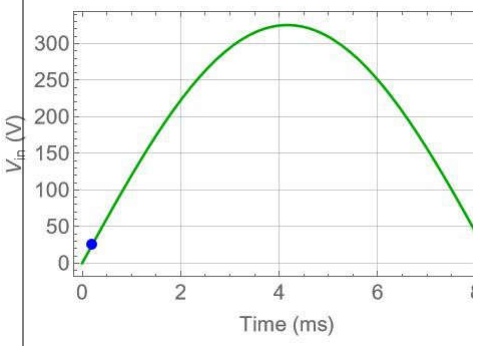


그림 73. iTCM/TCM V_{IN} = 25.

V_{IN} = 150

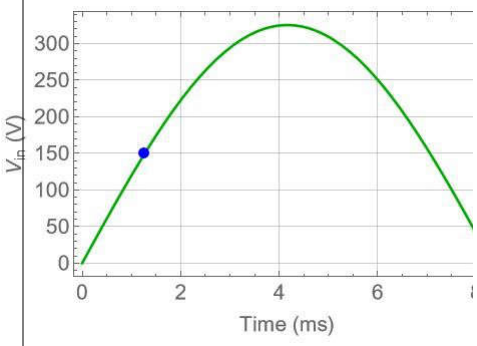


그림 74. iTCM/TCM V_{IN} = 150.

V_{IN} = 300 V

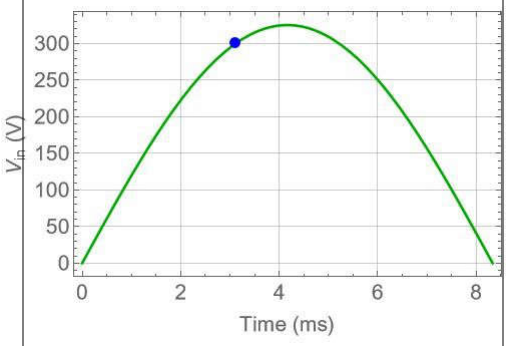


그림 75. iTCM/TCM V_{IN} = 300.

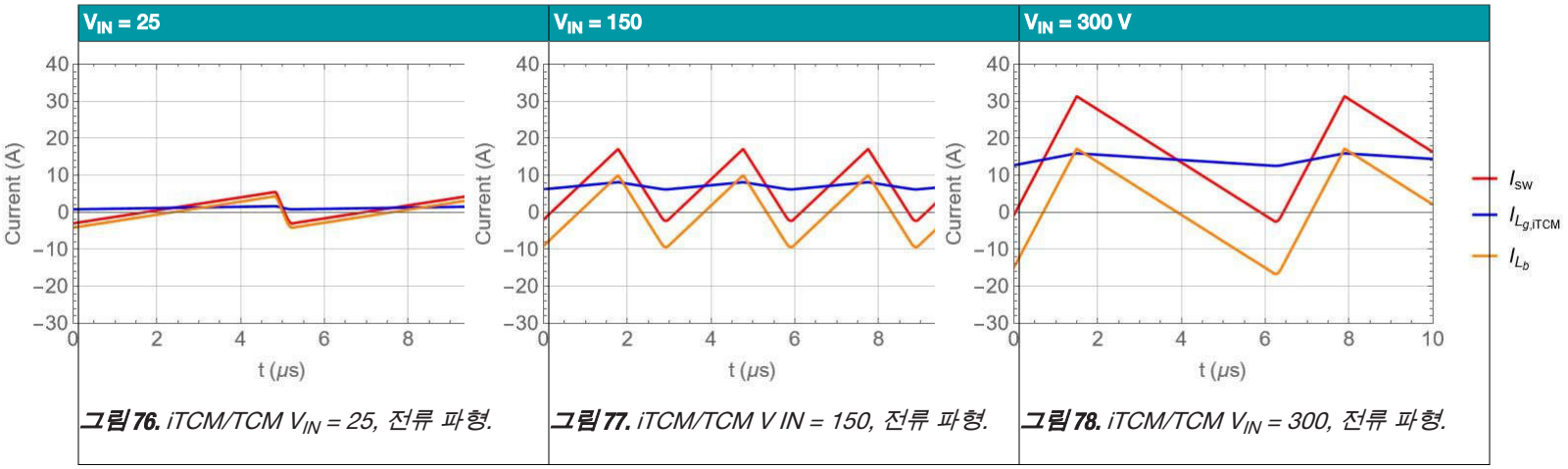


그림 76. *iTCM/TCM V_{IN} = 25, 전류 파형.*

그림 77. *iTCM/TCM V IN = 150, 전류 파형.*

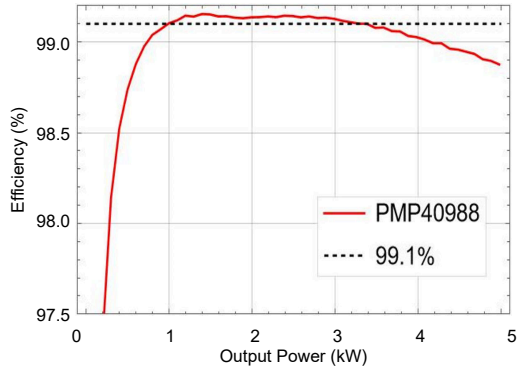
그림 78. *iTCM/TCM V_{IN} = 300, 전류 파형.*

실험 결과

그림 79 및 **그림 80**는 효율성(자동 위상 쉐딩 지원) 및 THD 성능을 보여줍니다. 최고 효율이 99.1%를 초과하며, 대부분의 부하 범위에서 99%를 초과합니다. 위상 쉐딩 또는 추가는 2kW 주변에서 발생합니다.

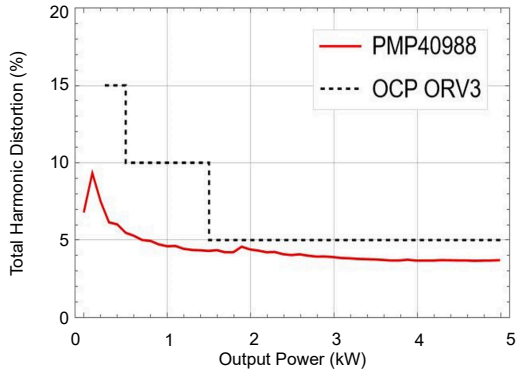
THD는 놀랍습니다. 전류 피드백이 없는 점을 감안할 때 특히 더 놀랍습니다. THD는 어디서나 10% 미만이며, 대부분 부하 범위에서 5% 미만입니다.

실제로 무부하 조건에서 THD를 측정하는 경우 컨버터가 1MHz 스위칭 주파수 주변에서 구동되고 출력을 쉽게 조정할 수 있습니다. 약 5W 정도의 손실이 있고, 이 상태에서도 제어 장치는 THD를 9% 미만으로 유지할 수 있습니다. 이 제어 장치는 5kW 컨버터에서 5W 부하로 전류를 9% THD로 파형 형성할 수 있습니다. 개인적으로, 저는 이렇게 성능이 뛰어난 장치는 듣도보도 못했습니다.



V_{IN} = 230V 위상 쉐딩/추가: 1.8 kW

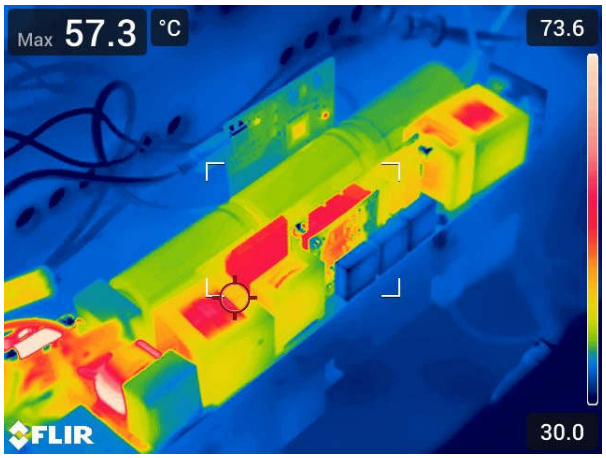
그림 79. *측정된 효율.*



V_{IN} = 230 V 위상 쉐딩/추가: 1.8 kW

그림 80. *측정된 THD.*

그림 81 및 **그림 82**는 공기 흐름이 적용된 상태에서 최대 전력으로 작동하는 장치의 열 스캔 모습입니다. 전체적으로, 장치는 상당히 온도가 낮은 상태로 구동됩니다. 모든 FET와 인덕터는 약 60°C 미만으로 보입니다. 이는 높은 효율과 낮은 전력 손실을 감안할 때 예상 가능한 온도입니다.



V_{IN} = 230V	$V_{IN} - V_{OUT}$ = 400V
I_{OUT} = 12.5A	공기 흐름 = 38 CFM

***그림 81.** 열 스캔, 보기 1.*

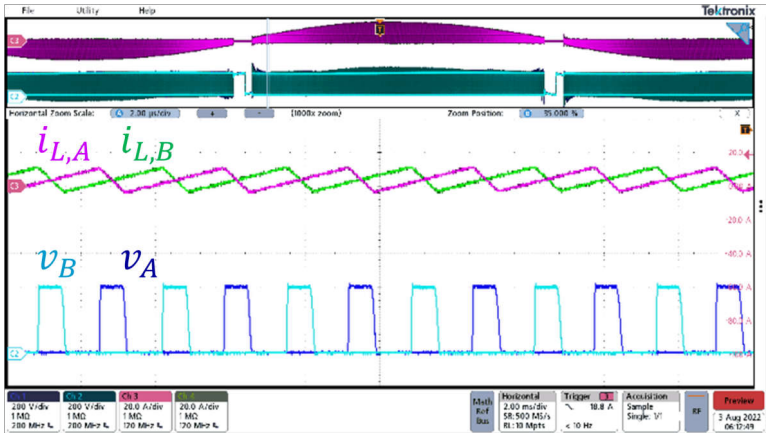
V_{IN} = 230 V	$V_{IN} - V_{OUT}$ = 400V
I_{OUT} = 12.5 A	공기 흐름 = 38 CFM

***그림 82.** 열 스캔, 보기 2.*

그림 83부터 **그림 85**는 230V_{AC} 입력 및 400V_{DC} 출력으로 전부하 작동 조건에서 구동 중인 새로운 제어 장치 시스템의 파형입니다. 회로도는 **그림 68**를 참조하십시오. 각 그림에서 각 위상에 대한 토템 폴 하프 브리지 스위치 전류와 스위치 노드 전압을 볼 수 있습니다. 그림에서는 설계자가 일반적으로 ZVS를 달성하기 위해 특별히 고려해야 하는 세 가지 다른 영역에 상응하는 세 가지 조건을 보여줍니다. 이 세 가지 영역은 V_{IN} <½ V_{OUT}, V_{IN} = ½ V_{OUT}, 그리고 V_{IN} >½ V_{OUT}일 때입니다.

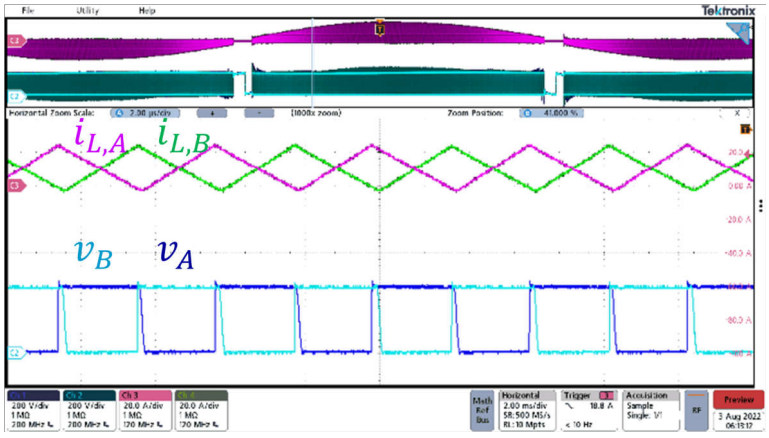
그림 83부터 **그림 85**는 몇 가지를 설명합니다.

- 모든 입력 전압 조건에서 양쪽 FET에 대해 ZVS 달성.
- 가변 주파수 작동을 지원하는 완벽하게 인터리빙된 시스템.
- 매우 정현파 형태를 띠는 전류 포락선.



V_{IN} <½ V_{OUT}	V_{IN} = 230
V_{RMS} = V_{OUT} = 400V	P = 5kW
v_A = v_B = 200V/div	$i_{L,A}$ = $i_{L,B}$ = 20A/div
시간 = 2 µs/div	

***그림 83.** 최대 전력 파형*



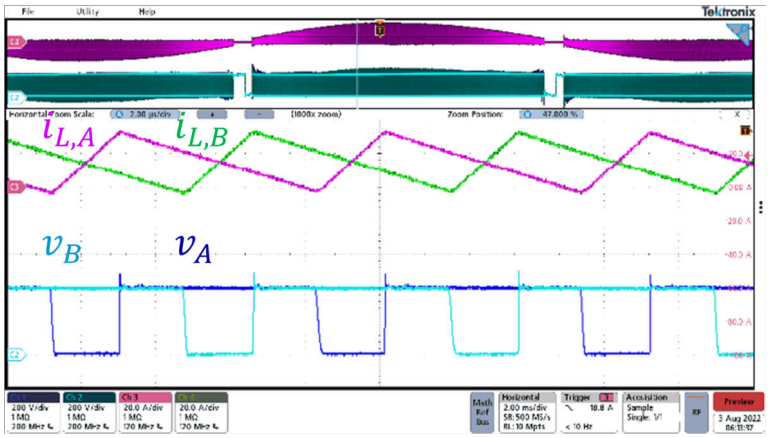
V_{IN} = ½ V_{OUT}	V_{IN} = 230

$V_{RMS} = V_{OUT} = 400V$ $P = 5kW$

$v_A = v_B = 200V/div$ $i_{L,A} = i_{L,B} = 20A/div$

시간 = 2 µs/div

그림 84. *최대 전력 파형.*



$V_{IN} >> ½ V_{OUT}$ $V_{IN} = 230$

$V_{RMS} = V_{OUT} = 400V$ $P = 5kW$

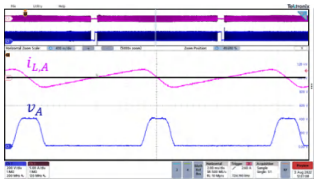
$v_A = v_B = 200V/div$ $i_{L,A} = i_{L,B} = 20A/div$

시간 = 2 µs/div

그림 85. *최대 전력 파형.*

그림 86부터 **그림 88**는 무부하 작동 조건에서 동일한 정보를 보여줍니다. 부하가 너무 작기 때문에 위상 1개로만 작동합니다.

어떤 의미에서 이러한 수치는 진정한 무부하 작동 조건을 고려할 때 훨씬 더 인상적입니다. 새로운 제어 알고리즘이 ZVD 신호를 기반으로 양쪽 데드 타임을 모두 순응적으로 조정하여 양쪽 GaN FET에 대해 거의 이상적인 ZVS를 달성했다는 것을 확실히알볼 수 있습니다. 이는 양쪽 공진 전이가 모두 동일하며, 이는 공진 피크 데드 타임이 공진 밸리 데드 타임과 동일하게 변경되었음을 나타내기 때문에 확실합니다. 물론 후자는 π/2와 같은 상수입니다.



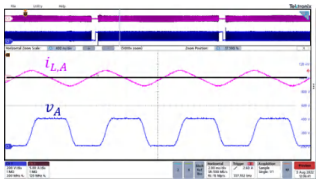
$V_{IN} << ½ V_{OUT}$ $V_{IN} = 230$

$V_{RMS} = V_{OUT} = 400V$ $P = 0kW$

$v_A = 200V/div$ $i_{L,A} = 20A/div$

시간 = 2 µs/div

그림 86. *무부하 파형.*



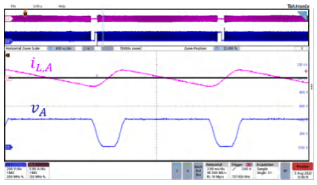
$V_{IN} = ½ V_{OUT}$ $V_{IN} = 230$

$V_{RMS} = V_{OUT} = 400V$ $P = 0 kW$

$v_A = 200V/div$ $i_{L,A} = 20A/div$

시간 = 2 µs/div

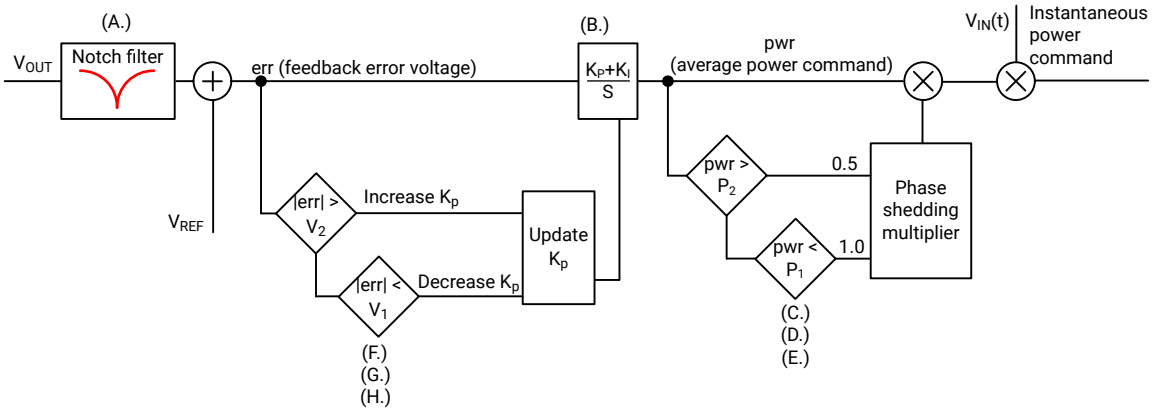
그림 87. *무부하 파형.*



V_{IN} >> ½ V_{OUT}	V_{IN} = 230
V_{RMS} = V_{OUT} = 400V	P = 0 kW
v_A = 200V/div	$i_{L,A}$ = 20A/div
시간 = 2 µs/div	

그림 88. *무부하 파형.*

그림 89은 PFC 전압 보상기의 제어 루프를 나타냅니다. 왼쪽부터 보면 120Hz 노치 필터가 있습니다. 제어 루프가 120Hz 콘텐츠를 제거하려고 하는 것을 노치 필터가 막기 때문에 이 필터는 평소보다 더 빠른 전압 루프 대역폭을 제공합니다. 다음은 표준 PI(비례 적분) 컨트롤러의 K_p 값을 동적으로 조정하는 비선형 제어 루프입니다. PI 컨트롤러의 출력은 시스템의 전력 수요에 비례하며, 이 값은 작동해야 할 위상 개수를 결정하는 데 사용됩니다. 위상이 2개 작동 중인 경우 각 위상에 전달된 전력 명령을 2로 나눕니다. 마지막으로, 위상 셰딩 단계의 출력에 측정된 입력 전압을 곱하면 제어 알고리즘에 대한 사이클별 전력 명령이 생성됩니다.



A. 노치 필터가 120Hz 리플 제거

B. 0이 추가된 적분기에 상응하는 표준 PI 컨트롤러

C. P2 = 위상 추가 임계값

D. P1 = 위상 셰딩 임계값

E. 피드포워드는 실행 중인 위상 개수에 따라 각 위상에 대한 전력 명령을 조정합니다

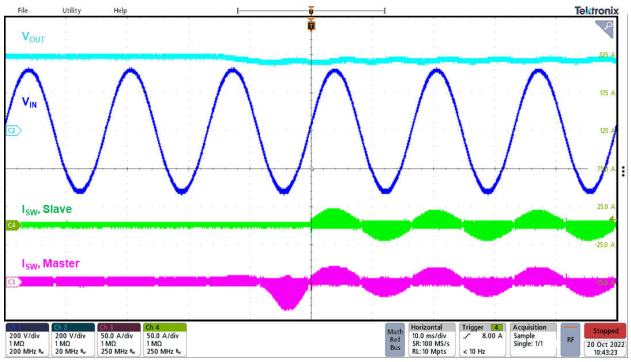
F. V2 = 상한 오류 임계값

G. V1 = 하한 오류 임계값

H. 출력이 타겟에서 멀리 떨어져 있을 때 더 빠른 과도 응답을 위해 K_p를 동적으로 변경합니다

그림 89. *전압 루프 제어 루프.*

그림 90은 대략적인 무부하 상태에서 50%까지 부하 과도 현상을 보여주며, V_{IN}, V_{OUT} 및 2상 스위치 노드 전류를 보여줍니다. 이 그림은 시스템이 출력 전압에 대한 방해를 최소화하면서 1상 작동에서 2상 작동으로 원활하게 전환되는 것을 명확하게 보여줍니다.

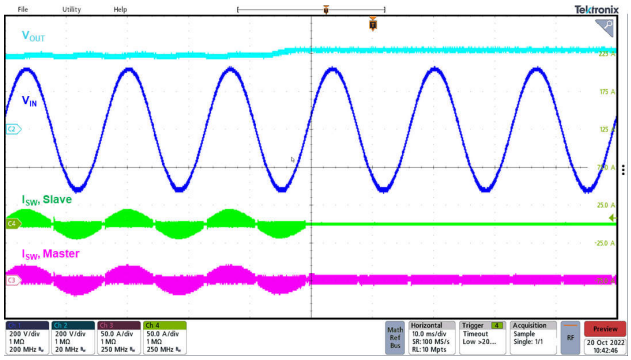


V_{IN} = 230 $V_{IN} - V_{OUT}$ = 400V

I_{OUT} from 0.1 A ~ 6.25 A

그림 90. *부하 과도.*

그림 91은 50% 부하에서 대략적인 무부하 상태로 부하 해제되는 것을 보여줍니다. 시스템은 출력 전압에 대한 간섭을 최소화하면서 2상에서 1상으로 원활하게 전환됩니다.

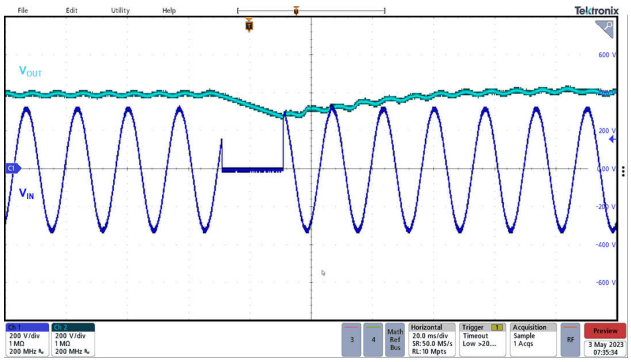


V_{IN} = 230 $V_{IN} - V_{OUT}$ = 400V

I_{OUT} from 6.25A ~ 0.1 A

그림 91. *부하 과도/*

그림 92는 AC 전압이 반환될 때 가장 높은 값에 도달하도록 손실 이벤트의 위상 변이가 조정되는 완전 부하 20ms AC 드롭아웃 이벤트를 보여줍니다. 이 조건은 돌입 후 최악의 경우 전류 서지를 생성합니다. 출력 전압은 이벤트에서 매끄럽고 신속하게 복구됩니다.



V_{IN} = 230 $V_{IN} - V_{OUT}$ = 400V

I_{OUT} = 12.5 A 드롭아웃 시간 = 20ms

위상 = 30°

그림 92. *AC 드롭아웃*

결론

제어를 위해 전류 센서가 필요 없어 탁월한 THD와 비용 절감의 이점을갖추고 모든 작동 조건에서 ZVS를 달성하면서 계산적으로 단순한 전환 모드 제어 PFC를 설계할 수 있습니다. 또한 이 솔루션은 거의 이상적인 인터리빙과 함께 2상 iTCM 컨버터를 사용합니다. 전체적으로 이 컨버터는 99.1% 이상의 효율과 THD <6%를 달성했습니다.

추가 리소스

1. Fernandes, Ryan 및 Olivier Trescases. “디지털 피크 전류 변조 기능을 갖춘 멀티모드 1MHz PFC 프론트 엔드.” 출간: IEEE Transactions on Power Electronics 31, no. 8 (2016년 8월): pp. 5694-5708. doi: 10.1109/TPEL.2015.2499194.
2. Lim, Shu Fan 및 Ashwin M. Khambadkone. “경부하에서 더 높은 효율과 역률을 제공하는 부스트 PFC를 위한 멀티모드 디지털 제어 방식.” 출간: 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC), Feb. 5-9, 2012, pp. 291-298. doi: 10.1109/APEC.2012.6165833.

3. Rothmund, Daniel, Dominik Bortis, Jonas Huber, Davide Biadene 및 Johann W. Kolar. “중전압 솔리드 스테이트 변압기를 위한 10kV SiC 기반 양방향 소프트 스위칭 단상 AC/DC 컨버터 개념.” 출간: 2017 IEEE 8th International Symposium on Power Electronics for Distributed Generation Systems (PEDG), 2017년 4월 17-20, pp. 1-8. doi: 10.1109/PEDG.2017.7972488.
4. Liu, Zhengyang. 2017. "**고주파 전력 변환을 위한 광대역갭 장치의 특성화 및 적용**." Ph.D. dissertation, Virginia Polytechnic Institute and State University.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES “AS IS” AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

TI’s products are provided subject to TI’s Terms of Sale or other applicable terms available either on ti.com or provided in conjunction with such TI products. TI’s provision of these resources does not expand or otherwise alter TI’s applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265