

Application Note

バッテリー駆動の最終製品で出荷モードを実装する方法



Jeff Falin, Kristina Gundal

概要

このアプリケーション ノートでは、TI の各種バッテリー チャージャやそのシステム負荷からバッテリーを包括的に接続または接続解除可能な出荷モードの実装方法を説明します。回路の動作原理、MOSFET 選択時の重要な基準、内蔵バッテリー FET 構成、外付けバッテリー FET 構成、バッテリー FET を使用しない構成のいずれにも適用できる設計方法について説明します。

目次

1 概要.....	2
2 詳細説明.....	2
2.1 回路の動作.....	2
2.2 MOSFET の選択に関する検討事項.....	3
2.3 テスト結果.....	3
3 まとめ.....	4
4 参考資料.....	4

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

出荷モード (または輸送モード) は、多くの電子機器で採用されている設定で、主に輸送時、保管時、および長期間使用しない場合に使用されます。出荷モードの目的は、バッテリー ドレインを最小限に抑え、アイドル状態でバッテリーの損傷を防止することです。これを実現するには、バッテリーをバッテリー チャージャとシステム負荷から電氣的に切断する必要があります。このプロセスにより、バッテリー チャージャと下流回路への静止電流が最小限に抑えられ、デバイスの使用開始までバッテリー容量を保持できます。

2 詳細説明

2.1 回路の動作

図 2-1 のブロック図は、出荷モードの実装を示しています。

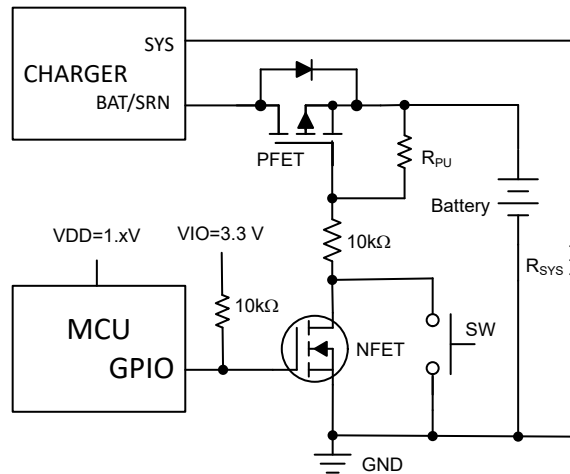


図 2-1. ディスクリット構成における出荷モード回路のブロック図

この回路では、低オン抵抗 ($R_{DS(ON)}$) の P チャネル MOSFET (PFET) と、マイコンまたはプロセッサ (MCU) の汎用入出力 (GPIO) に接続された低コストの N チャネル MOSFET (NFET) を使用して、PFET のゲート電圧を制御します。この図の MCU には、3.3V のプルアップ電圧を必要とするオープン ドレイン GPIO が搭載されているものとしています。MCU の VDD ピンと GPIO ピン用の電力は、バッテリーに直接接続されている低静止電流リニアレギュレータ (TPS7A02 など) から供給されます。

この PFET は、メイン バッテリーの切り離しスイッチとして機能します。PFET がオンのとき、電流はバッテリーからチャージャの BAT または SRN ピンとシステム負荷に流れ、デバイスは通常どおり動作します。この時点では出荷モードになっていません。PFET がオフの場合、バッテリーはバッテリー チャージャおよびシステムから電氣的に絶縁され、デバイスが出荷モードに移行できるようになります。GPIO にバッテリーの全電圧が印加されるのを防ぐため、GPIO ピンを PFET ゲート ピンに直接接続することはできません。そのため、レベル (およびロジック) シフトを実現するには、低コストの NFET (たとえば 2N7002) が必要です。GPIO は、NFET のゲートソース間電圧 (V_{GS}) を制御します。GPIO ピンが NFET のゲートを High にプルして NFET をオンにすると、PFET のゲート ピンがグラウンドにプルダウンされ、PFET はオンになります。PFET のゲートが Low にプルされることで、バッテリーから充電器およびシステムに電流が流れます。PFET のゲートを Low にすると、電流はバッテリーからチャージャとシステムに流れます。GPIO ピンによって NFET が GND にプルされると、NFET はオフになります。PFET のゲート ピン電圧は、PFET ソース ピンと同電位であるバッテリー電圧にプルアップされ、バッテリーがチャージャおよびシステムから切断され、最終製品が出荷モードになります。NFET ドレイン ピンと PFET ゲート ピンの間に 10k 抵抗を配置する目的は、PFET ターン オンを低速化して、チャージャの BAT または SRN ピンの電圧リンギングを低減することにあります。オプションとして、GPIO で制御する NFET システムの代わりに、またはこれに追加して、機械式スイッチを使用できます。

出荷モード回路はバッテリーとバッテリー チャージャ IC の間に配置されるため、内蔵 BATFET または外付け BATFET (すなわち NVDC チャージャ) を備えたバッテリー チャージャや、BATFET のないバッテリー チャージャでも使用できます。

2.2 MOSFET の選択に関する検討事項

信頼性の高い出荷モード動作、バッテリーのリーケージの最小化と保護を実現するには、適切な MOSFET を選択することが不可欠です。MOSFET は、システム電圧、負荷電流、ゲート駆動電圧、オン抵抗、リーク電流、および熱要件に基づいて選択する必要があります。PFET の主な考慮事項を以下に示します。

1. ドレイン ソース間電圧 V_{DS} 定格は、最大バッテリー電圧よりも高くなること。
2. 連続ドレイン電流の I_{DS} 定格は、最大充電電流と最大システム負荷電流の和よりも大きいこと。
3. 充電効率への影響を最小限に抑えるため、低いオン抵抗 ($R_{DS(ON)}$) を備えていること。チャージャに BATFET がある場合は、その値よりも低い値 (通常 $20m\Omega$ 未満) であること。
4. ゲート リーク電流 (I_{GSS}) が小さく、 $I_{GSS} \times R_{PU}$ によって高抵抗値のプルアップ抵抗 (R_{PU}) に生じる電圧降下が、PFET のターンオン電圧 (V_{GS-TH}) を下回ること。

PFET の I_{GSS} が小さい場合は、バッテリーの放電電流を最小限に抑えるため、 R_{PU} を $M\Omega$ オーダーの抵抗値に設定できます。PFET のターンオン時の電圧リンギングを抑えるため、NFET のドレインには $10k\Omega$ の抵抗が接続されています。このため、 R_{PU} も十分大きい抵抗値とし、 $10k\Omega$ 抵抗と R_{PU} で構成される分圧器によって PFET のゲート電圧が、バッテリー電圧から PFET の V_{GS-TH} を差し引いた値を十分下回るようにする必要があります。

2.3 テスト結果

図 2-2 は、システムが出荷モードに移行し、出荷モードから復帰する様子を示しています。

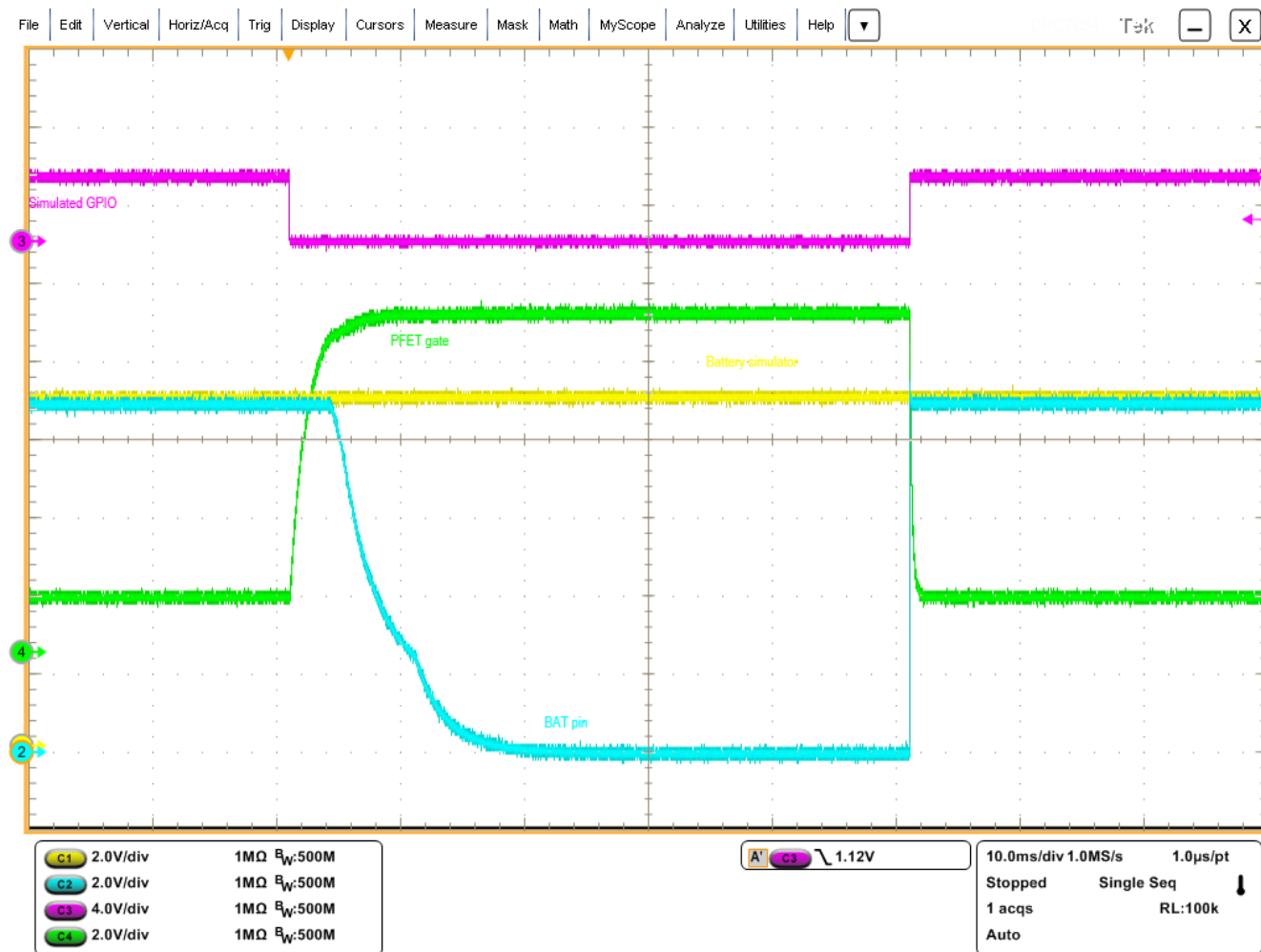


図 2-2. PFET における出荷モードの開始と終了

PFET には TI の CSD25404Q3 を使用しました。 R_{PU} は $5M\Omega$ 、 R_{SYS} は 500Ω です。チャンネル 1 (黄) は、バッテリー出力電圧のシミュレーション結果を示しています。チャンネル 2 (青) は、BQ25790EVM の BAT ピンに印加され

る電圧を示しています。チャンネル 3 (ピンク) は、関数ジェネレータでシミュレートした MCU の GPIO です。チャンネル 4 (緑) は PFET ゲート電圧を示しています。シミュレートした GPIO 出力が 0V に低下すると、PFET のゲート電圧がプルアップされ、出荷モードがアクティブになることがこの図から分かります。チャンネル 2 を見てもこのことが確認できます。PFET のゲート電圧が上昇するのに伴い、BQ25790 の BAT ピン電圧が低下していることが分かります。最後に、GPIO が元の High レベルに戻ると、PFET が再びオンになり、シミュレーション上のバッテリーがチャージャの BAT ピンに再接続されることが確認できます。

3 まとめ

このアプリケーション ノートでは、保管や輸送中にバッテリーの容量を維持するために、バッテリー チャージャとシステム負荷から電氣的に絶縁する出荷モードの設計について解説します。この設計は、内蔵 BATFET や外付け BATFET だけでなく、BATFET を使用しないシステムにも適しています。最後に、適切な P チャネル MOSFET を慎重に選定することが重要です。これは、電子回路の性能、効率、信頼性に直接影響するためです。

4 参考資料

1. 『BQ25790 デュアル入力、I2C 制御、1 ~ 4 セル、5A 昇降圧バッテリー チャージャ』データシート
2. 『BQ25690 スタンドアロン/I2C 制御、1 ~ 7 セル リチウムイオン、3A 昇降圧双方向バッテリー チャージャ、バイパス付き』データシート (改訂 A)
3. 『CSD25404Q3 -20V P チャネル NexFET™ パワー MOSFET』データシート

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月