

Application Note

AFE7769D を用いた大規模フェーズド アレイ アンテナ システム向けマルチ AFE 同期

Shaily Jain, Neeraj Kumar Sharma, Srinivas Murthy

概要

ビームフォーミングは高度な信号処理手法であり、大規模なフェーズド アレイ アンテナ システムが電磁波を特定のユーザーに向けた対象のビームに集中させ、干渉を最小化すると同時に、距離と信号対雑音比を向上させることができます。ビームフォーミングは、ビームのステアリングと形状を予測可能な方法で調整するために、一貫した位相整列を必要とします。位相のずれによって、ビームフォーミングの性能が直接低下し、信号強度が低下してビーム幅が拡大し、最終的にはシステムの範囲と容量が低下します。

フェーズド アレイの拡張性は、システム内にあるすべての素子全体で高精度かつ決定論的な位相制御を維持する能力に本質的に結び付いています。この課題は、製造プロセスのバラツキや温度ドリフトのため、多数のデータ コンバータにわたって位相コヒーレンスを維持することがますます困難になる大規模な多素子フェーズド アレイで特に深刻です。

AFE7769D RF トランシーバは、システム基準 (Sysref) 信号により複数のデバイス間で決定論的な位相制御を保証することで、この重要な制約に対処します。Sysref は局部発振器とサンプリング クロックを同期し、アレイ全体に共通のタイミング基準と位相基準を効果的に確立します。

目次

1 概要.....	2
2 アーキテクチャについて理解する.....	3
3 位相変動を解析する.....	5
4 デバイスを構成する.....	7
5 決定論的位相による周波数ホッピング.....	7
6 まとめ.....	8
7 参考資料.....	8

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

AFE7769D は、ゼロ IF サンプリング アーキテクチャに基づいたデジタル プリディストーション (DPD) アルゴリズムにより、信号品質を向上させます。加えて、本デバイスは、次世代の基地局や隣接する通信インフラにおいて実績があり、大規模 MIMO およびビームフォーミング テクノロジーに適した選択肢となっています。

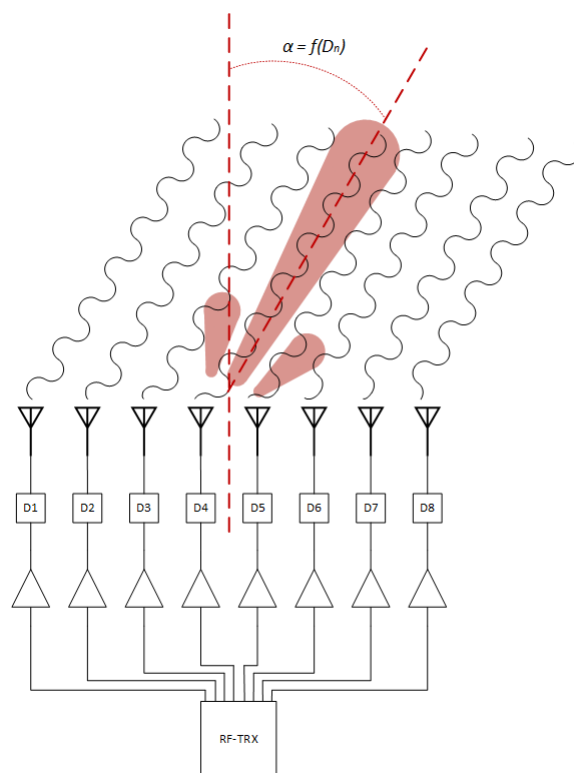


図 1-1. 時間同期アンテナ間の位相を調整して形成されるビーム

AFE7769D は高性能かつマルチチャネル対応でピン互換性のあるトランシーバのファミリであり、4 つのダイレクト アップコンバージョントランスミッタ チェーン、4 つのダイレクト ダウンコンバージョン レシーバ チェーン、2 つの広帯域 RF サンプリング デジタイジング補助チェーン (フィードバック パス)、およびパワー アンプ (PA) 線形化のためのローパワー デジタル プリディストーション (DPD) エンジンと統合しています。内蔵の DPD エンジンは、瞬時帯域幅 300MHz、DPD 拡張帯域幅 730MHz までの信号に対し、PA の非線形性に起因する歪みを補正します。トランスミッタおよびレシーバ チェーンのダイナミックレンジが大きいので、ワイヤレス基地局で 2G、3G、4G、5G 信号を送受信できます。

また、本デバイスは、内蔵の QMC (直交ミスマッチ補償) アルゴリズムを容易にします。このアルゴリズムは、特定の信号の注入やオフライン キャリブレーションを必要とせずに、I と Q の不均衡の不一致を継続的に監視および修正できます。

シンセサイザ セクションは、4 つの異なる RF LO を生成できる 4 つのフラクショナル N RF PLL を内蔵しているため、本デバイスは最大 3 つの異なるバンドをサポートできます。

フェーズド アレイ アプリケーションでは、デバイスは Sysref を使用して決定論的で信頼性の高い位相を検証します。Sysref は複数の AFE の同期に役立つため、地上局、衛星通信、ワイヤレスインフラなどのアプリケーションに活用できます。

2 アーキテクチャについて理解する

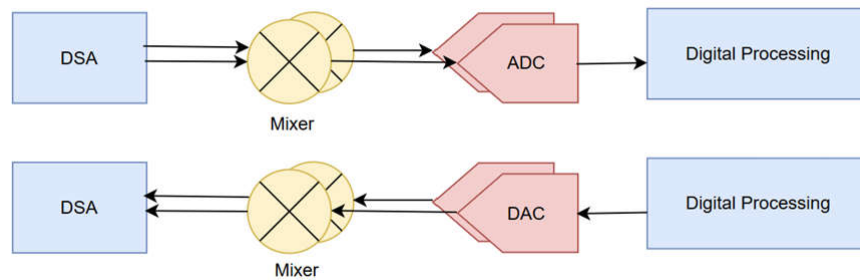


図 2-1. データ パス アーキテクチャ

データパスに沿って、I および Q データストリーム用の 2 つのアナログ ミキサがあり、その後段に各ストリーム向けの 2 つのデータ コンバータがあり、その後段にデジタル処理が行われます (図 2-1 を参照)。デジタル NCO (数値制御発振器) とは異なり、アナログ PLL は毎回ランダムな位相から動作を開始できます。アナログ PLL は連続時間回路 (チャージポンプ、電圧制御発振器、ループ フィルタ) に依存しており、その挙動は本質的に部品のミスマッチ、温度変化、電源電圧変動、アナログ ノイズの影響を受けるため、アナログ特有の欠陥が生じます。これらの欠陥により、毎回まったく同じ位相関係を保証することが困難になります。

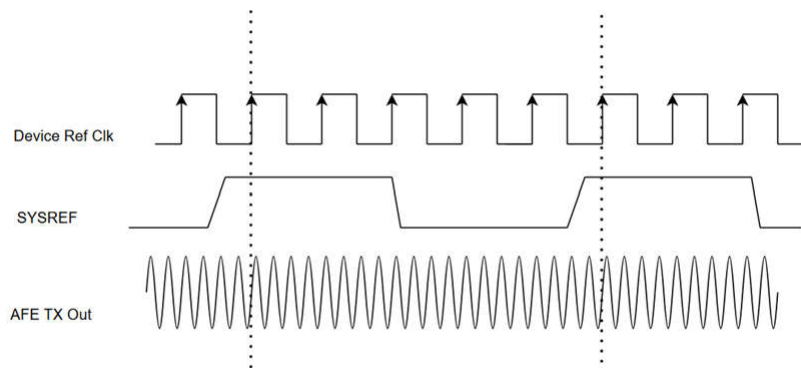


図 2-2. Sysref による位相リセットのタイミング図

AFE7769D は、受信または送信に使用するミキサ周波数が Sysref 周波数の整数倍である場合に、図 2-2 に示す Sysref を使用して決定論的位相を実現できます。Sysref 信号は、RF PLL ミキサ内のすべてのブロックとサブブロックに与えられ、パス内のすべてのデバイダを揃えることで、常に決定論的位相から動作を開始します。Sysref は、RF PLL ブロックがリセットされて整列され、再構成 / パワー サイクルによってデバイス内のすべてのチャンネルで決定論的位相を実現するようにします。

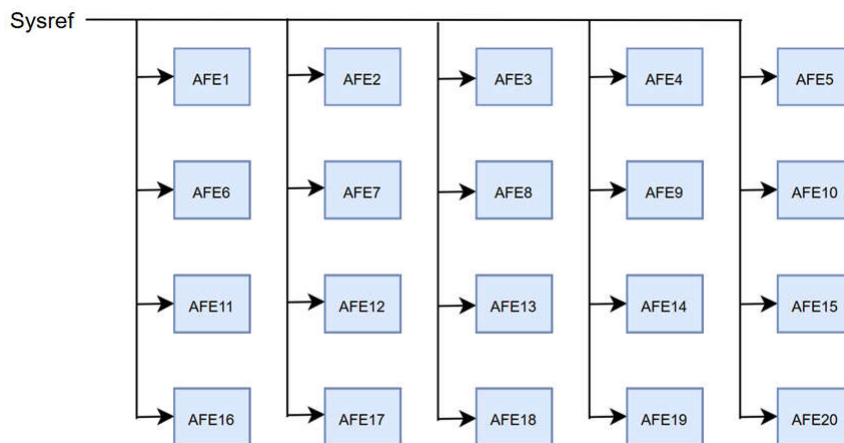


図 2-3. 複数の AFE を使用した大規模フェーズド アレイ セットアップの例

図 2-3 に示すように、複数のデバイスを使用する大規模フェーズド アレイ アプリケーションでは、Sysref 信号はデバイス内およびデバイス間で決定論的な位相整列を提供し、分散システム全体で位相の一貫性を確保します。これにより、Sysref を使用して各デバイスが毎回決定論的な位相で立ち上がるため、パワーアップのたびに行う必要があった位相キャリブレーションの追加作業が不要になります。

3 位相変動を解析する

このセットアップには、2 個の AFE7769D 評価基板 (EVM) が付属しており、複数の再構成と広い温度範囲にわたる位相同期を観察することができます。デバイス基準クロック (Fref) とシステム基準 (Sysref) は、図 3-1 に示すように、両方のデバイスの同じソースから生成されています。

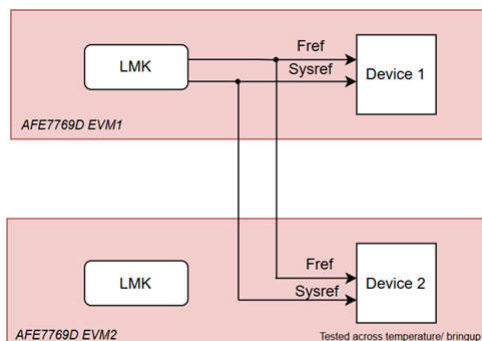


図 3-1. 位相同期のクロック構造

RF PLL 周波数が、Sysref 周波数の整数倍として設定されました。この場合、RF PLL 周波数を 1728MHz に設定した状態で、すべての観測とプロットを取得しました。両方のデバイスを一度構成した後、EVM2 において、複数回の再構成および異なる温度条件下での観測を実施しました。

図 3-2 および 図 3-3 に示すように、本デバイスは、複数回の再構成 / パワー サイクルを行っても、外部リファレンスおよび他のデバイスに対して、すべてのチャンネルで一貫した位相を維持しました。

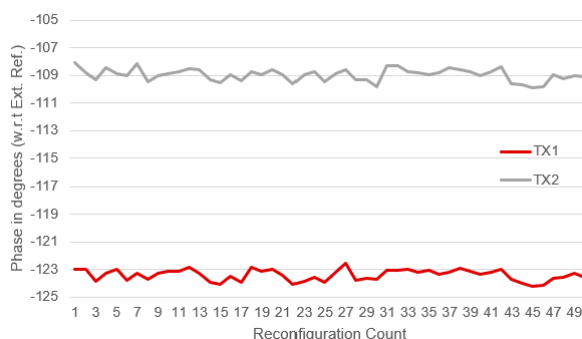


図 3-2. 複数回の再構成によるチャンネル間の位相変動

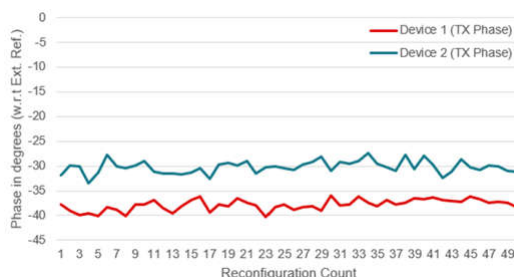


図 3-3. 複数回の再構成によるデバイス間の位相変動

また、 100° の範囲で温度を変化させて、位相が観測されました。TX の位相は約 0.4° 劣化します (図 3-4)。RX の場合、これは 0.208° 増加します (図 3-5)。必要に応じて、温度変化に伴うこの変化をキャリブレーションに考慮することができます。

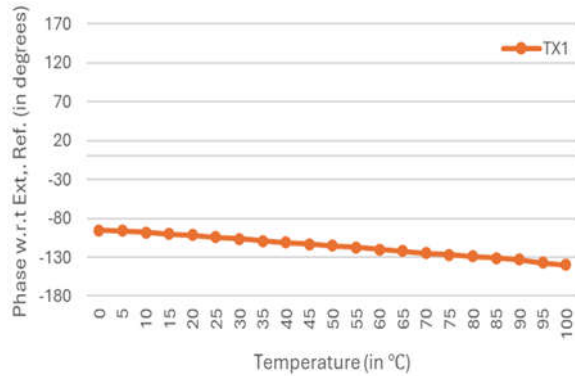


図 3-4. PLL 周波数 1728MHz における温度変化に対する位相ドリフト (TX)

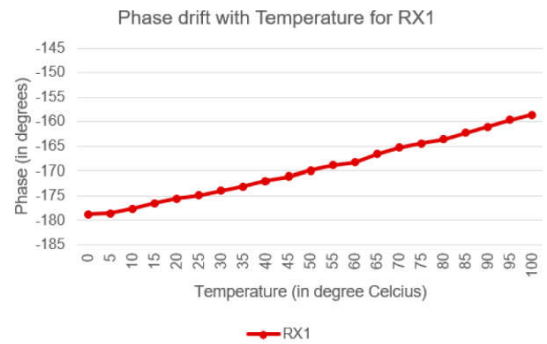


図 3-5. PLL 周波数 1728MHz における温度変化に対する位相ドリフト (RX)

しかし、図 3-6 および図 3-7 に示すように、本デバイスは温度変化に対してチャネル間で一貫した位相を維持します (例えば、チャネル間の相対位相は一定に保たれます)。

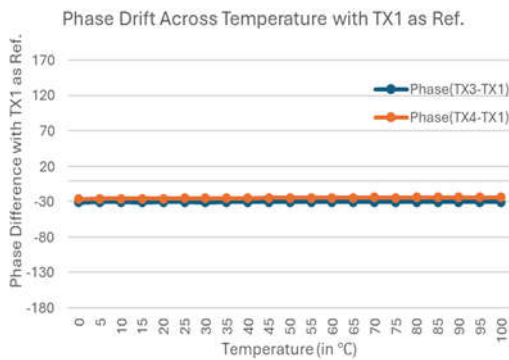


図 3-6. 温度範囲全体での位相変動 (TX)

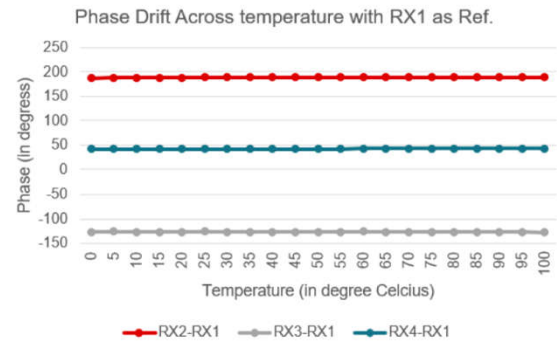


図 3-7. 温度範囲全体での位相変動 (RX)

4 デバイスを構成する

システム設計者がデバイスを構成するときは、PLL 周波数が Sysref 周波数の倍数となるようにする必要があります。以下の手順を参照してください。

1. 使用例に応じて「pllMuxMode」パラメータを設定します。
2. パラメータ「pllLo」を使用して、PLL 周波数を動作周波数に設定します。参考までに、PLL 周波数は Sysref 周波数の整数倍である必要があります。
3. 目的のモードに合わせて、その他の重要な構成パラメータを設定します。正確なパラメータの詳細については、『AFE77xxD 構成ガイド (SBAU405A)』を参照してください。
4. デバイスの立ち上げを完了します。

立ち上げ / 再構成のたびに、本デバイスはチャンネル間およびデバイス間で、Sysref に対して一貫した位相を維持します。AFE77xxD Latte ソフトウェアを使用してデバイスを立ち上げる方法の詳細については、以下の [ビデオ](#) を参照してください。

5 決定論的位相による周波数ホッピング

周波数ホッピングは、さまざまなアプリケーションのために、トランスミッタとレシーバが動作周波数を切り替える手法です。この方法は、干渉を最小限に抑え、輻輳を回避するために通信システムで広く使用されています。周波数間の遷移時には、位相の一貫性を維持することが非常に重要です。位相関係は、ランダムにジャンプするのではなく、予測可能で制御されたままにしておく必要があります。

この位相のコヒーレンスは、複数のデバイスが互いに正確で決定論的な位相関係を維持して正しく機能する必要がある大規模なフェーズド アレイシステムでは、特に重要になります。位相コヒーレンスがなければ、アレイはビームを正確に操縦したり、ターゲットを検出したりする能力を失います。位相コヒーレントな周波数ホッピングにより、各周波数切り替えの後に再キャリブレーションが不要になります。これにより、システムは周波数間を迅速にホップしながら、ビームフォーミング基地局やセキュアな通信などのアプリケーションにとって重要な、連続的で高精度な動作を維持できます。

スイッチングする周波数も Sysref 周波数の整数倍である場合、デバイスの立ち上げ後に、位相の一貫性を損なうことなく PLL 周波数を動的に切り替えることができます。周波数ホッピング中に、PLL は再構成され、位相整列を確保するために以下のシーケンスを実行する必要があります。

```
CAFE.dynamicLOChangewrapper(0, rx12Lo, rx34Lo, tx12Lo, tx34Lo, iqmcDelayArr, dpdDelayArr)1
```

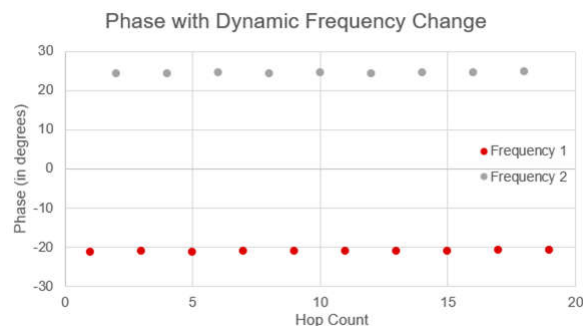


図 5-1. 動的な周波数変更時のデバイス位相

したがって、上の図 5-1 に示すように、異なる周波数間を切り替える場合でも、システムは一貫した位相を維持します。

¹ IqmcDelayArr and DpdDelayArr can both be set to zero when DPD is not triggered. Whenever DPD is triggered, set them to appropriate delay values.

6 まとめ

通信技術の世代が新しくなるたびに、より高いデータ伝送速度とより低いレイテンシに対する需要が大幅に高まっています。5G mMIMO とビームフォーミングを組み合わせると、高スループットで低レイテンシの通信が可能になり、スケーラビリティを保證できます。AFE7769D は、高精度のアンテナ制御と空間フィルタリングにおいて位相の一貫性が重要となる、このような mMIMO アプリケーションで使用できます。AFE7769D は、単一または複数のデバイス間において、決定論的な位相を実現します。AFE7769D は、再構成 / パワー サイクル、周波数ホッピングの各手法を通じて予測可能な位相関係を維持することで、再キャリブレーションの要件を排除し、システムの複雑さを低減するとともに、俊敏なビームフォーミング アプリケーションに対応します。

7 参考資料

1. テキサス インスツルメンツ、『[AFE77xxD CFR/DPD 内蔵デュアル フィードバック パス搭載クワッド / デュアル チャネル RF トランシーバ](#)』、データシート。
2. テキサス インスツルメンツ、『[mMIMO と高精度のビームフォーミング テクノロジーによる 5G ネットワークの可能性の実現](#)』、Analog Design Journal。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月