

Application Note

TPS62A2xx-Q1 の補償設定の選択方法



Moheddin Shaik, Kshitij Garg

概要

このアプリケーション ノートでは、TI の TPS62A2xx-Q1 車載降圧コンバータ ファミリの負荷過渡応答を最適化して補償設定を選択するための、包括的な手法について解説します。まず 2 つの過渡応答位相の概要について説明します。パッシブ位相ではコンデンサが支配的であり、アクティブ フェーズはループによって制御されます。次に、オーバーシュート、アンダーシュート、復帰時間に影響を及ぼすパラメータが特定されます。段階的な設計手順では、ターゲット クロスオーバー周波数の選択、レギュレーション内およびループ飽和条件の両方の最小出力コンデンサの値の計算、非同期過渡モード (TAM) の統合を実行します。最後に、部品表を最小に抑えながら高速で低オーバーシュートの過渡応答を実現するための実践的な推奨事項を説明しており、これは TPS62A2xx-Q1 ファミリーを使用して車載降圧コンバータ設計を開発する電源設計エンジニアがすぐに使用できる参考文献となっています

目次

1 概要.....	2
1.1 負荷過渡応答の基本.....	2
2 負荷過渡応答に影響を及ぼすパラメータ.....	3
2.1 出力段パラメータ.....	3
2.2 制御ループ パラメータ.....	3
3 段階を追った補償選択手順.....	5
4 TPS62A2xx-Q1 の補償設定の選択.....	8
5 まとめ.....	10
6 参考資料.....	10

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

1.1 負荷過渡応答の基本

いかなる電源設計においても、出力電圧は負荷電流の変化に関わらず安定した状態を保ち、指定許容誤差範囲内にすることが期待されます。ただし、車載マイコン、SoC、DSP などの現実の用途では、負荷電流により、マイクロ秒またはナノ秒以内に軽い要求と重い要求が切り替わる場合があります。このような急激な変動が発生する際に安定出力を維持するコンバータの能力を、負荷過渡応答と呼びます。

負荷電流が急増すると、出力電圧に瞬時的なアンダーシュート (安定化値を下回る降下) が発生します。逆に、負荷電流が急激に減少すると、出力電圧には安定化値を上回る (オーバーシュートと呼ばれる) スパイクが発生します。コンバータの制御ループによりこの偏差が検出され、デューティ サイクルが補正され、出力電圧が安定化状態に戻ります。指定の許容範囲内に戻るのにかかる時間をセトリング タイムと呼びます。これらの 3 つの量 (アンダーシュート、オーバーシュート (ΔV)、セトリング タイム (t_s)) は、コンバータの過渡応答の品質を評価するために使用する主な指標です。コンバータを適切に設計すると、ピーク電圧偏差と回復に要する時間の両方を最小限に抑える、ダウンストリームの負荷が常に安全な電圧範囲内で動作することを確認できます。これを視覚化するのに便利な方法の 1 つは、図 1-1 に示す標準的な過渡応答波形を使用することです。

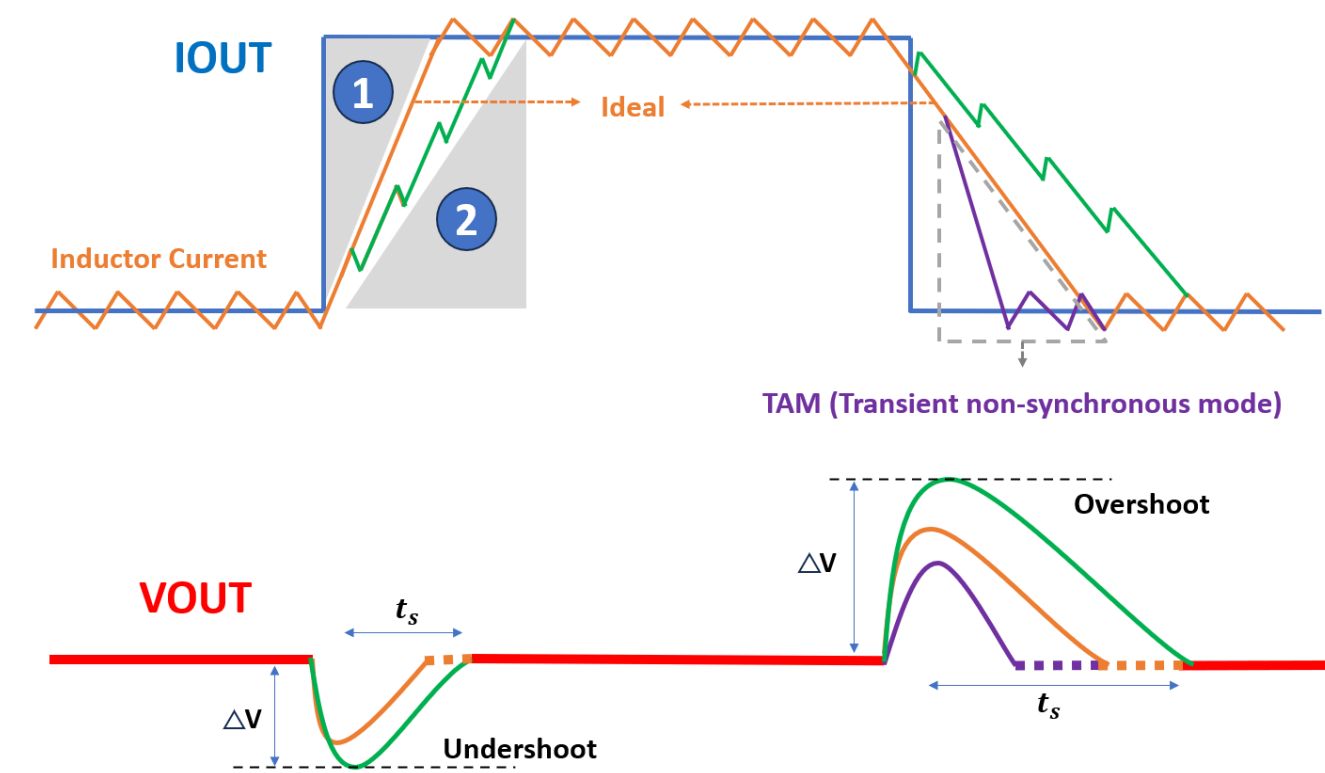


図 1-1. 負荷過渡応答

図 1-1 に示すように、過渡応答は 2 つの異なる位相で展開され、それぞれが電源設計のさまざまな要素によって制御されます。

1.1.1 位相 1: パッシブ応答 (コンデンサが支配的)

制御ループが応答する前は、出力コンデンサだけで負荷電流の急激な変動の電力を供給または吸収します。この位相中、初期ピーク電圧偏差 (ΔV) は、出力コンデンサの値とその寄生インピーダンス、主に等価直列抵抗 (ESR) と等価直列インダクタンス (ESL) によってすべて決定されます。出力容量が大きくて寄生成分が小さいと初期電圧偏差が制限され、制御ループが応答するまでの時間を稼げます。

1.1.2 位相 2: アクティブ応答 (制御ループ)

制御ループが出力電圧偏差を検出すると、デューティ サイクルが調整され、新しい負荷要求に合わせてインダクタ電流を上昇させて、出力電圧は徐々に安定化値まで回復します。この回復の速度と滑らかさは、制御ループの帯域幅とその補償設定によって決まります。帯域幅が広いとループの反応速度を高速化でき、セトリングタイムが短縮されます。ただし、回復中の過剰なリングングや不安定性を防ぐため、ループを適切に補償する必要もあります。

これら 2 つの位相を理解することは、過渡応答に影響を及ぼすパラメータを分析し、可能な限り最善の性能を実現するように補償回路を最適化する方法の基礎となります。

2 負荷過渡応答に影響を及ぼすパラメータ

降圧コンバータの負荷過渡応答は、2 つの異なるパラメータ グループにより形成されます。初期パッシブ応答を支配する出力段の外部受動部品に属するものと、アクティブな回復を制御する制御グループの小信号の内部特性に属するものです。各グループを詳細に理解することで、試行錯誤に頼らず、ターゲットを絞った情報に基づく意思決定を行うことができます。

2.1 出力段パラメータ

出力段は、インダクタ、出力コンデンサ、その寄生素子で構成されます。これらは過渡事象中のコンバータの最初、かつ即時の防衛線を形成します。制御ループが動作する時間を確保する前は、出力で観測されるピーク電圧偏差はこれらの成分のみで決定されます。

2.1.1 出力容量

セクション 1 で説明したパッシブ応答位相に基づき、インダクタ電流が追いつく前に、その期間中の負荷電流の急激な変化を出力コンデンサが供給または吸収する必要があります。この期間中のピーク電圧偏差は次の以下で抑制されます：

$$\Delta V \approx (\Delta I_{\text{Load}} \times \Delta t) / C_{\text{OUT}}$$

2.1.2 C_{OUT} の ESR と ESL

容量の値自体以外にも、特に過渡が開始した瞬間では、出力コンデンサの寄生インピーダンスが重要な役割を果たします。ESR は直ちに抵抗性電圧ステップを発生させます： $\Delta V_{\text{ESR}} \approx \Delta I_{\text{LOAD}} \times \text{ESR}$

ESL により、高速電流遷移中にさらに誘導性スパイクが追加されます： $\Delta V_{\text{ESL}} = \text{ESL} \times (d\Delta I_{\text{LOAD}}/dt)$

負荷電流のスルーレートが高いアプリケーションでは、ESL が実際に初期電圧スパイクを支配するため、コンデンサの選択には容量値以外の要素も考慮する必要があります。一般的には、低 ESR、低 ESL のセラミック コンデンサ (MLCC) が推奨されます。より大きなバルク容量が必要な場合は、一般的に MLCC とバルク コンデンサを組み合わせ使用し、MLCC を負荷に物理的にできるだけ近づけて配置し、電流パスの寄生インダクタンスを最小限に抑えます。

2.1.3 出カインダクタンス

出力インダクタにより、制御ループの応答が開始したときに、コンバータがその電流をどれだけ迅速に増加できるかが決定されます。オン時間中のインダクタ電流スルーレートは、以下の式で得られます： $dI_L/dt = (V_{\text{IN}} - V_{\text{OUT}})/L$

インダクタンスが小さいほど電流上昇が速くなり、これによりセトリング タイムが短くなり、 C_{OUT} が単独で負荷を維持する必要がある時間が短縮されます。ただし、 L を小さくするとピーク ツー ピークリップル電流が増加して、効率や EMI 特性にも影響を及ぼします。したがって、インダクタンスの選択には、過渡応答速度と定常状態のリップル要件との間のトレードオフを慎重に考慮する必要があります。

2.2 制御ループ パラメータ

出力段が初期過渡を吸収すると、制御ループに引き継がれ、レギュレーションを回復します。このアクティブな回復の品質は、ループの小信号特性、特にループの応答速度と安定性に左右されます。パッシブ出力段のパラメータとは異なり、こ

れらは制御アーキテクチャ固有なもので、デバイス固有の特性と設計者が制御する補償設定の両方によって形成されます。

2.2.1 クロスオーバー周波数、位相マージン

クロスオーバー周波数 (f_c) は、システムの開ループ ゲインが単位元 (0dB) まで降下する周波数です。これは、制御ループが外乱に応答できる速度を示す最も直接的な指標です。 f_c が高いほどループ応答が高速になるため、セトリング時間が短くなり、アクティブな回復位相中の電圧偏差が小さくなります。

TPS62A2xx-Q1 では、 f_c は、エラー アンプの相互コンダクタンス (g_m) と補償抵抗 (R_{comp}) の積によって決定されます。この積が大きくなると中間周波数のループ ゲインが上昇するため、 f_c が高くなり、過渡事象に対するループ応答がより高速になります。ただし、 f_c を無制限に増加させることはできません。クロスオーバー周波数が高くなると、位相マージンが減少します。位相マージンが不十分なシステムでは過渡回復中にリングングまたは振動運動が発生しますが、これも同様に望ましくありません。安定動作のために 45° の位相マージンが広く受け入れられており、ほとんどの実用的な設計では 60° 以上が推奨されます。したがって、 $g_m \times R_{comp}$ の積を選択する際は、以下のバランスを慎重に検討する必要があります：

- 低すぎる → ループ応答が遅く、セトリングタイムが大きく、アクティブな回復中の電圧偏差が過剰
- 高すぎる → 応答は高速だが位相マージンは減少し、リングングまたは不安定性のリスクあり

このバランスこそがセクション 3 が扱う内容で、過渡性能を最適化するため、TPS62A2xx-Q1 の適切な補償設定を選択する構造化されたアプローチを採用しています。

2.2.2 非同期過渡モード

クロスオーバー周波数と位相マージンは、負荷の昇圧イベントに対するループの応答 (ループがアンダーシュートを検出して追加のインダクタ電流を指令しレギュレーションを回復させる速度) を管理します。ただし、負荷降圧イベントが発生すると、小信号ループだけでは完全に対処できない、根本的に異なる課題であるオーバーシュートが生じます。

負荷降圧イベント中、インダクタ電流は新しい低い負荷レベルまで直ちに降下しません。従来の同期整流降圧コンバータでは、ローサイド FET はアクティブ状態を維持し、インダクタ電流は以下の速度で減少します： $dl_L/dt = V_{OUT}/L_{OUT}$

この比較的低速のランプ ダウンにより、負荷が減少した後も過剰なインダクタ電流が C_{OUT} に流れ続け、余剰電荷を注入して V_{OUT} を基準ターゲットより高く押し上げますが、これがオーバーシュートです。

TAM の仕組み

制御ループが負荷降圧イベントを検出すると、TAM によりローサイド FET が強制的にオフにされ、ローサイド FET のボディ ダイオードを流れるインダクタ電流の方向が再び変更されます。ボディ ダイオードの順方向電圧降下は約 $0.6V$ で、これがインダクタ電流と逆方向に V_{OUT} に加算されます。インダクタ電流を低下させる実効電圧は次のようになります：

$$\Delta V_L = V_{OUT} + V_{diode} \approx V_{OUT} + 0.6V$$

これにより降圧過渡時のインダクタ電流のスルーレートが増大します： $dl_L/dt = (V_{OUT} + 0.6)/L_{OUT}$

オーバーシュートと出力キャパシタンスへの影響

インダクタ電流のスルーレートが速いほど、インダクタ電流が新しい負荷レベルに素早く戻り、 C_{OUT} に注入される過剰な電荷が減少します。オーバーシュート電圧はこの過剰電荷に正比例するため、TAM により実現される電流スルーレートが高速になると、同じ C_{OUT} でのオーバーシュートが低くなるか、同じオーバーシュート仕様を満たすために小さな C_{OUT} を使用できます。これにより、セクション 3 で説明したデバイス固有の設計式が示すように、負荷降圧イベント時の最小出力容量要件が直ちに軽減されます。

3 段階を追った補償選択手順

注

補償値は公称値で、 $\pm 10\%$ の範囲で変化する可能性があります。寄生容量を最小限に抑えるため COMP ピンの抵抗はピンの近くに配置する必要があります、フローティングのままにすることはできません。

ステップ 1: アプリケーション要件を定義

計算を開始する前に、次のアプリケーション パラメータを設定する必要があります：

パラメータ	記号	説明
ターゲット出力電圧アンダーシュート	ΔV_{OUT}	負荷ステップ中の最大許容電圧降下
負荷ステップの大きさ	I_{step}	ピーク負荷電流ステップ
出力インダクタンス	L_{OUT}	選択したインダクタ値
出力電圧	V_{OUT}	FB_{Ratio} と V_{OUT} の範囲を決定
スイッチング周波数	F_{SW}	CONF ピンを使用して設定 (1.5、2.25、2.5、または 4MHz)

ステップ 2: FB_{Ratio} を決定

FB_{Ratio} は 4 つの出力電圧範囲全体にわたる内部帰還スケーリングの差を表します。これは CONF ピンを使用して構成される V_{OUT} 範囲によって指定されます。

表 3-1. FB_{Ratio} の値

V_{OUT} 範囲	V_{OUT} (V)	FB_{Ratio}
範囲 1	0.4 – 0.5875	1
範囲 2	0.5 および 0.6 ~ 0.775	1
範囲 3	0.8 – 1.55	2
範囲 4	1.6 – 3.3	4

ステップ 3: ターゲット補償値を計算

式 1 を使用して推奨値を計算します ($g_M \times R_C$):

$$g_M \times R_C \left(\frac{V}{V} \right) = 78571.43 \times \left(\frac{I_{step}}{\Delta V_{out}} \right) \times FB_{Ratio} \times L_{out} \quad (1)$$

ここで:

- ΔV_{OUT} = ターゲット V_{OUT} アンダーシュート (V)
- I_{step} = 負荷ステップ (A)
- L_{OUT} = 出力インダクタ (H)
- FB_{Ratio} = 上記の表 1 から

ステップ 4: 補償設定を選択

指定の表から、計算結果に最も近い $g_M \times R_C$ の値と一致する COMP 設定を選択します：

表 3-2. 補償設定

補償設定	$g_M \times R_C$
COMP 15	8.5
COMP 14	6.8
COMP 13	5.75
COMP 12	4.6
COMP 11	3.75
COMP 10	3.0
COMP 9	2.5

表 3-2. 補償設定 (続き)

補償設定	$g_m \times R_c$
COMP 8	2.0
COMP 7	1.75
COMP 6	1.4
COMP 5	1.125
COMP 4	0.9
COMP 3	0.75
COMP 2	0.6
COMP 1	0.5
COMP 0	0.4

計算値が 2 つの設定の間にある場合、高いほうの設定を選択するとループゲインが大きくなり、過渡レギュレーションが厳密なものになります。低いほうの設定を選択すると、デレーティングのために出力容量が最小になる際に不安定になるリスクが軽減されます。

ステップ 5: COMP ピン抵抗を設定

指定された表の対応する抵抗を使用して COMP ピンを構成し、E96 系列値を使用し COMP ピンと GND 間に配置します:

表 3-3. COMP ピンによる TPS62A2xx-Q1 の構成オプション

COMP ピン構成	補償設定
V _{IN} に接続	COMP 15
GND ～ 100kΩ	COMP 14
GND ～ 33.2kΩ	COMP 13
GND ～ 16.9kΩ	COMP 12
GND ～ 10kΩ	COMP 11
GND ～ 6.3kΩ	COMP 10
GND ～ 4.2kΩ	COMP 9
GND ～ 2.8kΩ	COMP 8
GND ～ 1.9kΩ	COMP 7
1.3kΩ から GND	COMP 6
887Ω から GND	COMP 5
576Ω から GND	COMP 4
365Ω から GND	COMP 3
210Ω から GND	COMP 2
100Ω から GND	COMP 1
GND に接続	COMP 0

重要: COMP 抵抗はデバイス起動時に読み取られます。動作中に抵抗値を変更しても効果がありません。固定 OTP デバイスでは、COMP ピンを AGND に接続します。

ステップ 6: ループ帯域幅と最小出力キャパシタンスを確認

コンバータの過渡応答は、制御ループがどの動作領域にあるかによって異なります:

- レギュレーション内: 応答はループ帯域幅で決定されます
- ループ飽和: 応答はインダクタ電流の最大スルーレートで制限されます

TI は、両方の基準で最小出力容量を計算して、大きいほうの値を選択することを推奨しています。

6a: ループ帯域幅の制約

ループ帯域幅は、該当するすべてのディレーティング係数を含め、すべての動作条件において以下の条件を満たす必要があります：

$$100\text{kHz} \leq \text{BW} \leq \text{Minimum}\left(600\text{kHz}, \frac{f_{\text{sw}}}{5}\right) \quad (2)$$

6b: 最小キャパシタンス: レギュレーション内の基準

コンバータがレギュレーションを維持している場合、必要となる最小出力容量は次のとおりです：

$$C_{\text{out(min)}}(\text{reg}) = 1.59 \times 10^{-6} \times \frac{g_m \times R_c}{L_{\text{out}} \times \text{BW} \times \text{FB_Ratio}} \quad (3)$$

6c: 最小キャパシタンス: TAM がディスエーブルの場合のループ飽和

TPS62A2xx-Q1 ファミリーは周波数安定化コンスタント オンタイム (F-COT) 制御アーキテクチャを採用しており、COT 制御の高速過渡応答特性を保ちながら、ほぼ一定のスイッチング周波数を維持します。制御ループは **COMP** ピンに接続する 1 つの外付け抵抗により構成され、16 の個別の内部補償設定 (**COMP 0** ~ **COMP 15**) のいずれかを選択します。各設定は内部補償の積 $g_m \times R_c$ の特定の値 (0.4 ~ 8.5 の範囲) に対応しています。これによってクロスオーバー周波数が決定され、負荷過渡に対するコンバータの応答速度が調整されます。

アプリケーションの過渡要件から必要な $g_m \times R_c$ を計算し、利用可能な最も近い設定を選択し、最小出力キャパシタンスが満たされていることを確認する設計タスクが少なくなります。

負荷ステップが制御ループを飽和させるのに十分な大きさであり、TAM 機能がディスエーブルの場合、最小出力キャパシタンスは次のようになります：

$$C_{\text{out(min)}}(\text{sat}) = \frac{1}{\Delta V_{\text{out}}} \times \left(\left(\frac{I_{\text{pk}}^2 \times L_{\text{out}}}{2 \times \Delta V_L} \right) + \left(I_{\text{Step}} \left[T_{\text{on}} - \frac{T_t}{2} \right] \right) \right) \quad (4)$$

ここで：

$$I_{\text{pk}} = I_{\text{DC}} + \frac{I_L(\text{PP})}{2} \quad (5)$$

$$I_L(\text{PP}) = \text{Inductor current ripple} \quad (6)$$

$$\Delta V_L = \text{Voltage across the Inductor} = \text{Minimum} (V_{\text{in}} - V_{\text{out}}, V_{\text{out}}) \quad (7)$$

$$T_t = \text{Transition time of the Load Step} \quad (8)$$

$$T_{\text{on}} = \frac{V_{\text{out}}}{\eta \times V_{\text{in}}} \times \frac{1}{f_{\text{sw}}} \quad (9)$$

6d: 最小キャパシタンス: TAM がイネーブルの場合のループ飽和

負荷ステップが制御ループを飽和させ、TAM 機能がイネーブルの場合、最小出力キャパシタンスは次のようになります：

$$C_{\text{out(min)}}(\text{sat_TAM}) = \frac{1}{\Delta V_{\text{out}}} \times \left((I_{\text{pk}} \times (T_{\text{sw}} - T_{\text{on}})) - \left(\frac{(T_{\text{sw}} - T_{\text{on}})^2}{2} \times \frac{V_{\text{out}}}{L_{\text{out}}} \right) + \left(\frac{I_{\text{val}}^2 \times L_{\text{out}}}{2 \times (V_{\text{out}} + 0.6)} \right) + \left(I_{\text{Step}} \left[T_{\text{on}} - \frac{T_t}{2} \right] \right) \right) \quad (10)$$

ここで：

$$T_{\text{sw}} = \frac{1}{f_{\text{sw}}} \quad (11)$$

$$I_{val} = I_{DC} - \frac{I_L(PP)}{2} \quad (12)$$

注: TAM は V_{OUT} の範囲 1、2、3 でのみ使用できます。 V_{OUT} の範囲 4 では使用できません。

6e: 最終的な C_{OUT} の選択

設計に適用可能な飽和基準に基づいて最小出力キャパシタンスを選択します:

V_{OUT} 範囲	TAM のステータス	$C_{OUT}(\min)$ の選択
範囲 1、2、または 3	TAM イネーブル	最大値 (方程式 4、方程式 10)
範囲 1、2、または 3	TAM ディセーブル	最大値 (方程式 3、方程式 4)
範囲 4	TAM は利用できません	最大値 (方程式 3、方程式 4)

DC バイアス電圧係数と温度の影響を考慮して、選択したコンデンサに適切なディレーティングを常に適用します。

4 TPS62A2xx-Q1 の補償設定の選択

動作例

以下の例は、TPS62A212-Q1 データシートの「代表的なアプリケーション」セクションから直接抜粋したものです。

表 4-1. アプリケーションのパラメータ

パラメータ	値
出力電圧 (V_{OUT})	0.75V (V_{OUT} の範囲 2)
入力電圧 (V_{IN})	3.3V
負荷ステップ (I_{step})	7.9A (0.1A ~ 8A)
負荷ステップの立ち上がり/立ち下がり時間 (t_r/t_f)	1 μ s
ターゲット アンダーシュート (ΔV_{OUT})	26.25mV
出力インダクタンス (L_{OUT})	100nH
スイッチング周波数 (f_{SW})	2.5MHz
効率 (η)	90%

導出された値

- I_{DC} (最大負荷電流) = 8A
- I_{step} = 7.9A
- FB_{Ratio} (V_{OUT} の範囲 2 の場合) = 1
- ステップ 1~2: $V_{OUT} = 0.75V \rightarrow$ 範囲 2。 $FB_{Ratio} = 1$
- ステップ 3: (式 13) を使用して $g_M \times R_C$ を計算:

$$- \quad g_M \times R_C (V/V) = 78571.43 \times \left(\frac{7.9}{26.25 \times 10^{-3}} \right) \times 1 \times 100 \times 10^{-9} = 2.36 \quad (13)$$

- ステップ 4: 補償設定を選択:
 - 利用可能な最も近いもの $\rightarrow$ COMP 9 ($g_M \times R_C = 2.5$)
- ステップ 5: COMP ピン抵抗を設定:
 - COMP 9 $\rightarrow$ 4.2k Ω から GND
- ステップ 6a: ループ帯域幅を確認:
 - $BW_{max} = f_{SW}/5 = 2.5MHz/5 = 500kHz$ ($100kHz \leq BW \leq 600kHz$ を満たす)
- ステップ 6b: C_{OUT} 入力レギュレーション (式 3):
 - $C_{OUT}(\min)(reg) = 75.04\mu F$
- ステップ 6c: C_{OUT} 飽和、TAM 無効 (式 4):

中間値を計算:

- $I_{L(PP)} = 2.58A$
- $I_{(pk)} = 9.29A$
- $\Delta V_L = 0.75V$
- $T_{on} = 101.01ns$
- $C_{OUT(min)}(sat) = 99.008\mu F$

- ステップ 6d: COUT 飽和、TAM 有効 (式 5):

中間値を計算:

- $T_{sw} = 400ns$
- $I_{val} = 6.71A$
- $C_{OUT(min)}(sat_TAM) = 36.508\mu F$

- ステップ 6e: 最終的な COUT の選択:

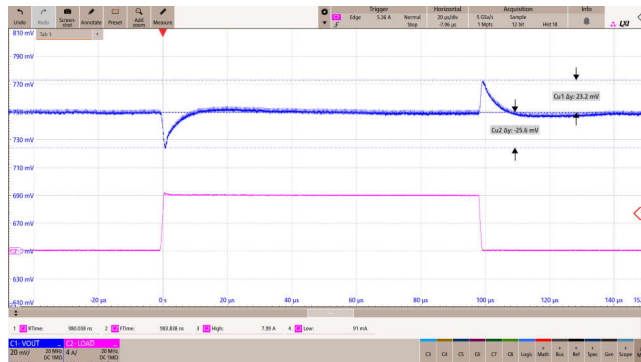
条件	COUT (最小)
入力レギュレーション (式 15)	75.04 μF
飽和、TAM 無効 (式 18)	99.008 μF ← 大きい、TAM がオフの場合に制御
飽和、TAM 有効 (式 25)	36.508 μF
最終的に TAM がディスエーブル	99.008 μF
最終的に TAM がイネーブル	$\max(75.04, 36.508) = 75.04\mu F$

TAM を有効にすると、(この例では) 必要な出力容量が約 99 μF から約 75 μF に減少します。このような有意な減少により、コンパクトな設計が可能になります。

実験室での最適化の結果

実験室での測定に基づき、4 つの 22 μF 出力コンデンサ (Murata GCM31CR71A226KE02L) を搭載した COMP 12 ($g_M \times R_c = 4.6$) は、最適化された負荷過渡特性を実現します。これは次の重要な原理を示しています: 方程式に基づく計算はしっかりした開始点がありますが、実際のコンデンサ ディレーティング、PCB 寄生インダクタンス、PDN インピーダンスの影響は、実際の基板の PDN モデルと選択したコンデンサ スタックアップを使用して研究所で検証またはシミュレーションすることにより、最適な補償設定を確認する必要があります。

ベンチ測定



$V_{OUT} = 0.75V$

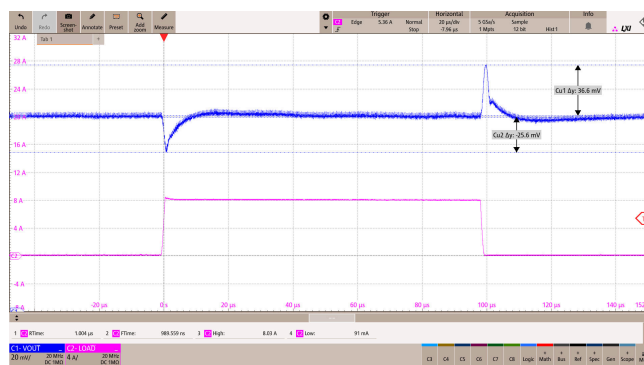
PWM、COMP = 12、TAM 有効

$T_A = 25^\circ C$

$V_{IN} = 3.3V$

$I_{OUT} = 0.1A \sim 8A \sim 0.1A (1\mu s)$

図 4-1. 負荷過渡応答



$$V_{OUT} = 0.75V$$

PWM、COMP = 12、TAM 無効

$$T_A = 25^\circ C$$

$$V_{IN} = 3.3V$$

$$I_{OUT} = 0.1A \sim 8A \sim 0.1A (1\mu s)$$

図 4-2. 負荷過渡応答

5 まとめ

大電流の車載降圧コンバータの負荷過渡応答を最適化するには、パッシブ出力段と制御ループの両方のダイナミクスを体系的に理解する必要があります。位相 1 (コンデンサが支配的) と位相 2 (制御ループ) の応答メカニズムを調べると、設計者は部品の選択と補償設定について、十分な情報を得たうえで決定することができます。

TPS62A2xx-Q1 ファミリーでは、16 の個別の内部補償設定によりこのプロセスを簡素化しており、外部補償ネットワークなしで、アプリケーション固有の過渡要件に合わせてループ応答をカスタマイズできます。このアプリケーション ノートに含まれる設計方程式は実用例を通じて検証済みであり、適切な補償設定と最小出力容量を選択する際の信頼性の高い出発点として活用できます。

重要なポイント:

- 位相 1 の応答は C_{OUT} 、ESR、ESL、インダクタンスによって支配されます。寄生容量を最小限に抑えて低 ESR の MLCC を選択します
- 位相 2 の応答はクロスオーバー周波数によって制御され、内部誤差アンプ ゲインと外部 R_{COMP} の選択によって形成されます
- TAM により、 V_{OUT} 範囲 1 ~ 3 のオーバーシュートおよび最小キャパシタンス要件が大幅に低減されます
- レギュレーション内および飽和の両方の基準の最小 C_{OUT} を常に計算し、より大きな値を選択します
- 数式ベースのアプローチは確かな基盤となりますが、最終的な最適化には研究所での検証または PDN シミュレーションを推奨します

セクション 3 の構造化された設計手順に従うと、あらゆる動作条件下で高速過渡応答と堅牢な安定性のバランスを取る補償設定を自信をもって選択できます。

6 参考資料

テキサス インスツルメンツ、『TPS62A2xx-Q1 2.7V ~ 6V 入力、8A、10A、12A 車載用高速過渡同期整流降圧コンバータ』、データシート

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月