

Application Note

AM64x USB3.1 Gen 1 ホスト TX 電氣的準拠:スポット チェック
アプローチ

Luis Parga

Sitara MPU

概要

USB 3.1 Gen 1 トランスミッタ (TX) の準拠試験は、ジッタビット エラー率テスト (J-BERT) などの複雑な機器を使用し、TX 準拠に必要な各種テスト モードに入る必要がある場合、困難なタスクになる可能性があります。幸いなことに、前述のテスト モードへの移行は、必要なコンプライアンス レジスタを手動で変更することにより、J-BERT を使用せずに行うこともできます。AM64x USB3.0 サブシステムをホスト モードに設定して使用し、本書では、J-BERT を使用せずに、ホスト モードで USB SuperSpeed 5Gbps TX コンプライアンス試験に必要な各種コンプライアンス テスト パターンを手動で有効にする手順について説明します。この手法は、J-BERT を用いた公式試験手順に代わるものではありません。この方法の目的は、エンジニアが IP のスポット チェックを行うことを目指しています。

SuperSpeed USB インターフェイスは 5Gbps という高いデータ・レートで動作し、また、シールドが不十分またはシールドされていない外部ケーブルが使用される可能性があるため、電磁干渉 (EMI) を最小限に抑える目的で、無線周波数 (RF) エネルギーをより広い周波数範囲に分散させるスペクトラム拡散クロッキング (SSC) の使用が必須です。この資料では、USB3.0 コントローラのシリアライザ / デシリアライザ (SERDES) ブロックのフェーズ ロック ループ (PLL) の SSC を有効化する方法も紹介しています。

目次

1 概要.....	2
2 SERDES PLL SSC - Linux SDK 構成.....	3
2.1 SSC のための DTS 構成.....	3
2.2 DTS コンパイル.....	4
2.3 デバイス ツリ ープロブ (DTB) の SK 評価基板起動用 SD カードへのコピー.....	4
3 低周波数周期信号 (LFPS).....	5
4 CP0 - CP1 転送パターンのセットアップ.....	6
5 まとめ.....	7
6 参考資料.....	8

図の一覧

図 1-1. USB SS テスト装置および位相整合済み SMA ケーブル ペアを介してオシロスコープに接続した AM64B SK 評価基板.....	2
図 2-1. SSC 変調を用いた 5Gbps の搬送波周波数.....	3
図 2-2. USBSS 向け SERDES PLL の SSC を有効にするための DTS 変更.....	4
図 3-1. LFPS オシロスコープ波形.....	5
図 4-1. CP0 コンプライアンス パターン - オシロスコープの波形.....	6
図 4-2. CP1 コンプライアンス パターン - オシロスコープの波形.....	7

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

本書の主な目的は、外部試験装置を使用して AM64x の USB3.0 レシーバ (RX) ラインに Ping.LFPS を入力し、必要なコンプライアンス パターンを切り替えることなく、必要なパターンを手動で送信する方法を説明することです。本書で説明する方法は、AM64B スタータキット評価基板 (SK 評価基板) ボードによる USB3.0 TX コンプライアンス テストに特化していて、Linux SDK (バージョン: 12.00.00.07.04) (SD ブート モード時) が使用する方法です。

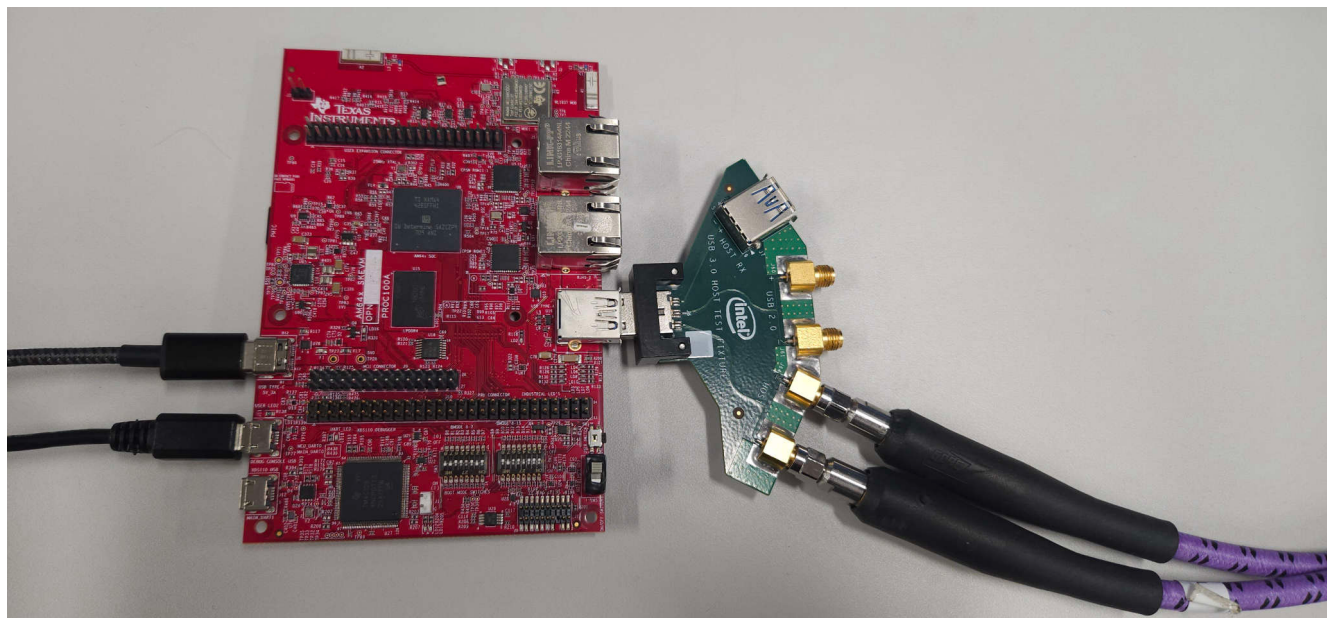


図 1-1. USB SS テスト装置および位相整合済み SMA ケーブル ペアを介してオシロスコープに接続した AM64B SK 評価基板

このドキュメントで説明するアプローチでは、以下の機器を使用します：

- AM64x SoC を実装した AM64B SK 評価基板
- AM64B SK 評価基板向け、5V、3A AC/DC 電源 (USB-PD Type-C 入力経由)
- USB Type-C ケーブル
- 帯域幅 16GHz 以上の 50Ω 終端、位相整合、低損失 SMA ケーブル × 2
- USB3.0 USB-IF 電氣的試験装置: USB ホスト テスト装置 1 (または USB3.2 Gen1 ホスト テスト測定装置)
- 16GHz 以上の帯域幅を持つ高性能オシロスコープ
- USB2.0 Standard-A (オス) - Micro-B (オス) ケーブル

2 SERDES PLL SSC - Linux SDK 構成

2.1 SSC のための DTS 構成

AM64x USB3.0 物理インターフェイスは SSC をネイティブでサポートしていますが、Linux SDK バージョンもサポートしています: 12.00.00.07.04 およびそれ以前のデバイスでは、SSC がデフォルトでイネーブルになっていません。このミスは、シリコンの立ち上げ作業を早期に行うためには、SERDES PLL SSC をバイパスする必要があることが原因と考えられます。プロセッサ Linux SDK では、AM64x USB3.0 サブシステムの統合はデバイス ツリー ソース (DTS) 構成により処理されます。SK-AM64B スタータ キット ボード上の USB3.0 SERDES PLL 用の SSC を有効にするには、以下の場所の k3-am642-sk.dts を変更する必要があります。

```
<SDK_INSTALL_DIR>/board-support/ti-linux-kerne1-<version>/arch/arm64/boot/dts/ti/k3-am642-sk.dts
```

USB3.0 仕様に基づき、USB3.1 Gen 1 の SSC 要件では、下図に示すように、変調周波数が 30 ~ 33kHz、三角波形の変調、およびダウンスプレッド変調深度が 0.4% ~ 0.5% であることが規定されています。

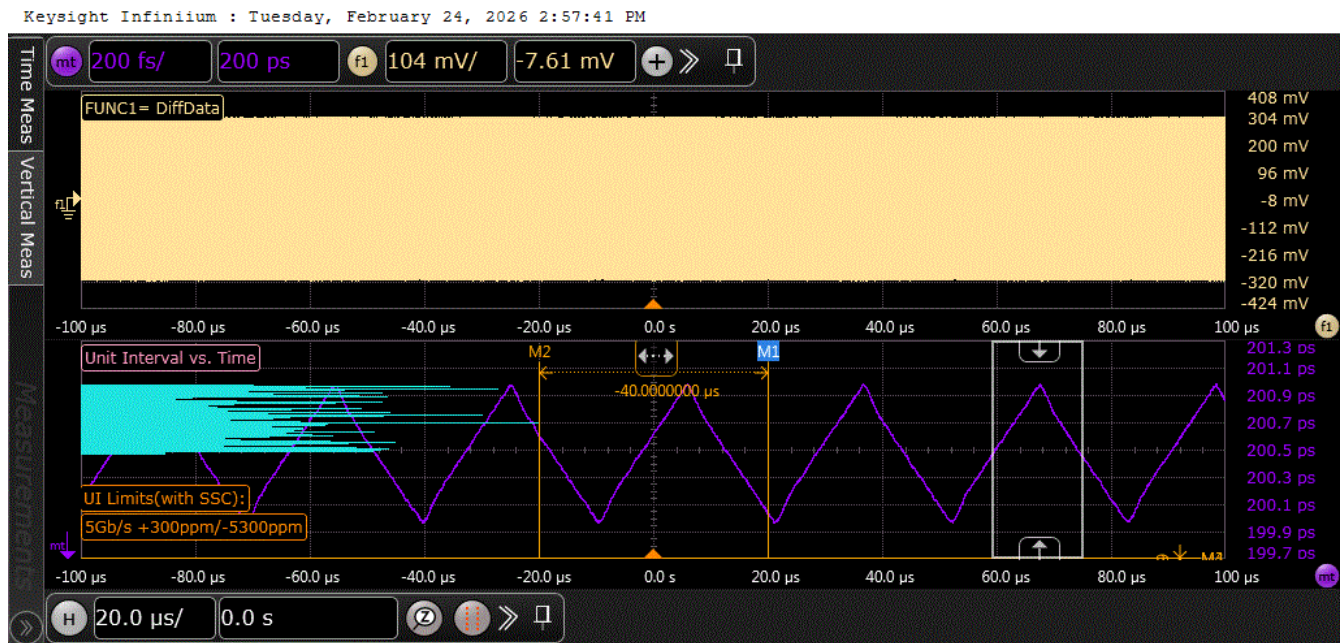


図 2-1. SSC 変調を用いた 5Gbps の搬送波周波数

これらの変更を実装するには、DTS の SERDES ウィザード ラッパー (WIZ) ノードおよび &serdes_wiz0 に次のコードを追加する必要があります。

```
ti,core-clk-sel = <1>; /* Select internal ref clock */
ti,ssc-enable; /* Enable SSC */
ti,ssc-type = <1>; /* 1 for Downspread */
ti,ssc-frequency-hz = <33000>; /* 33kHz fmod */
ti,ssc-depth-per-mil = <5>; /* 0.5% depth */
```

また、serdes0_usb_link:phy@0 ノードには、以下の内容も追加する必要があります。

```
cdns,ssc-mode = <2>; /* 2 for SSC enabled (internal) */
```

下図は、三角波形の SSC 変調プロファイルとダウンスプレッド変調出力を使用して SSC を有効にするための、更新後の設定を示しています。

```

&serdes_wiz0 {
    bootph-all;

    ti,core-clk-sel = <1>; /* Select internal reference clock */
    ti,ssc-enable; /* Enable SSC */
    ti,ssc-type = <1>; /* 1 for Downspread */
    ti,ssc-frequency-hz = <33000>;
    ti,ssc-depth-per-mil = <5>; /* 0.5% depth */
};

&serdes0 {
    bootph-all;
    serdes0_usb_link: phy@0 {
        bootph-all;
        reg = <0>;
        cdns,num-lanes = <1>;
        #phy-cells = <0>;
        cdns,phy-type = <PHY_TYPE_USB3>;
        resets = <&serdes_wiz0 1>;
        cdns,ssc-mode = <2>; /* value of 2 for SSC enabled (internal) */
    };
};

```

図 2-2. USBSS 向け SERDES PLL の SSC を有効にするための DTS 変更

2.2 DTS コンパイル

更新したデバイス ツリー設定を正しくコンパイルするには、Linux カーネルに組み込まれているビルド システムから以下のコマンドを実行し、適切なアーキテクチャとクロス コンパイラを指定してカーネルを設定する必要があります。

```

$ cd <SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/
$ export CROSS_COMPILE=<SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/linux-devkit/
sysroots/x86_64-arago-linux/usr/bin/aarch64-oe-linux/aarch64-oe-linux-
$ export ARCH=arm64
$ make dtbs

```

2.3 デバイス ツリーブロッブ (DTB) の SK 評価基板起動用 SD カードへのコピー

.dts の変更をコンパイルした後、SDK の変更に使用した Linux マシン (Ubuntu など) に AM64B SK 評価基板の起動用 SD カードをマウントし、以下の手順で k3-am642-sk.dtb ファイルを SD カードの /root/boot/dtb/ti/ ディレクトリにコピーする必要があります。

```

$ cd <SDK_INSTALL_DIR>/board-support/ti-linux-kernel-<version>/arch/arm64/boot/dts/ti/
$ sudo cp k3-am642-sk.dtb /media/<your_username>/root/boot/dtb/ti/k3-am642-sk.dtb
$ sudo eject /media/<your_username>/root/

```

3 低周波数周期信号 (LFPS)

LFPS テスト (以下に示す) では、USB-IF ホスト テスト装置 1 経由でオシロスコープに接続した後、USB3.0 レシーバ (RX) が 50Ω の終端を検出するとすぐに USB リンクが開始されます。これにより、ポート ステータスおよび制御 (PORTSC) レジスタ (0x0F410490) のポート リンク状態 (PLS) が、Rx.Detect (0x0A0002A0) からポーリング状態 (0x0E0002E0) に遷移します。その後、TX は LFPS バーストの送信を連続的に開始します。LFPS パターンは、以下のテストに特に使用されます。

1. LFPS ピークツーピーク差動出力電圧
2. LFPS 周期
3. LFPS バースト幅
4. LFPS 繰り返し時間間隔
5. LFPS 立ち上がり時間
6. LFPS 立ち下がり時間
7. LFPS のデューティサイクル
8. LFPS AC 同相モード電圧

約 16.5MHz の超低周波バーストで、バースト間隔がおおよそ 11μ秒であるものは、下図のような波形を示します。

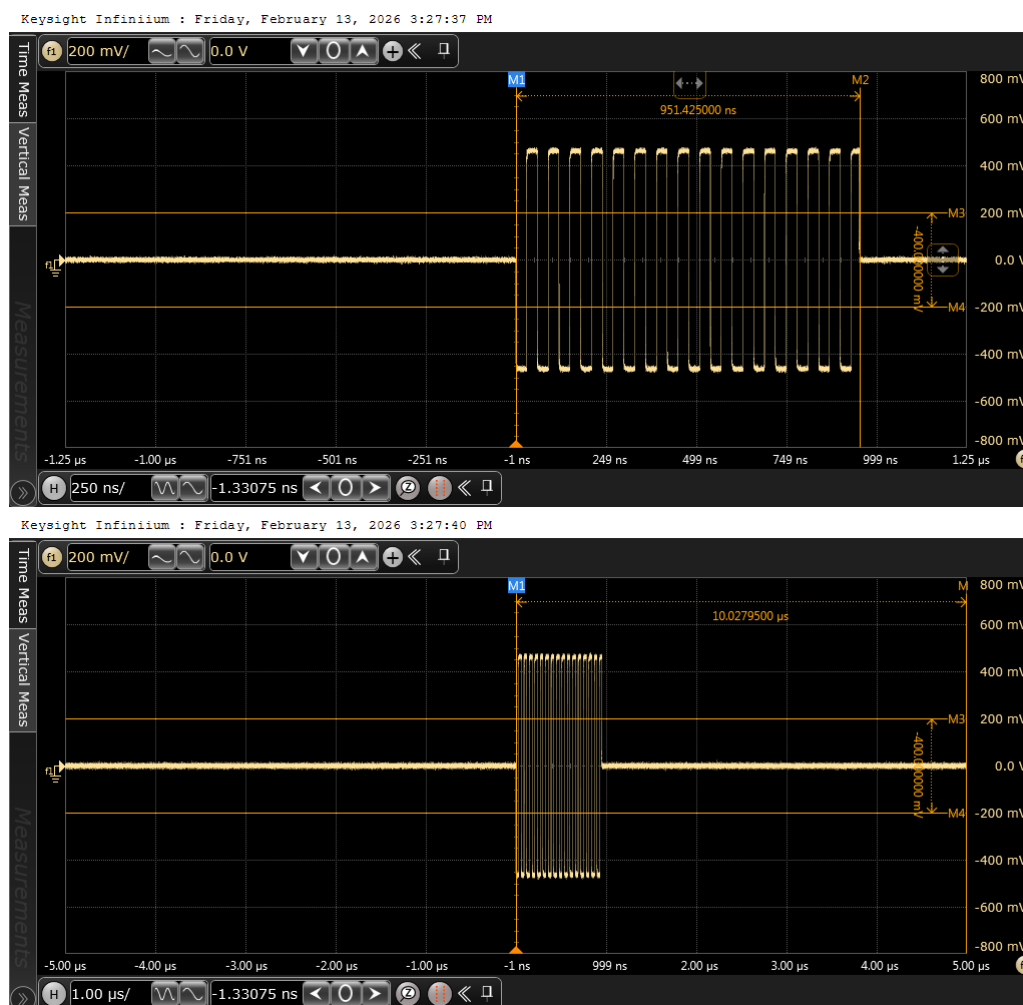


図 3-1. LFPS オシロスコープ波形

4 CP0 - CP1 転送パターンのセットアップ

USB3.0 xHCI コントローラは、以降のすべての非 LFPS 試験においてコンプライアンス モードに設定する必要があります。PORTSC レジスタのポートリンク状態 (PLS) ビット フィールドに書き込むには、まず PORTSC レジスタのポートリンク状態書き込みストローブ (LWS) を 1 に設定する必要があります。PLS ビット フィールドへの書き込み後、AM64x USB3.0 コントローラのレシーバが 50Ω の終端を検出すると、リンク状態を Rx.Detect からコンプライアンス モードへ強制的に遷移させることができます。PLS を強制的にコンプライアンス モードにすると、Link Training and Status State Machine (LTSSM) は自動的に Polling.Compliance にジャンプします。以下のコマンドは、USB テスト治具を接続する前に入力する必要があります、LWS を「1」、PLS を 10 に設定して、リンクをコンプライアンス状態へ遷移できるようにします。

```
~# devmem2 0x0F410490 w 0x0A010340
```

USB3.0 xHCI コントローラがコンプライアンス モードに遷移すると、PHY はデフォルトでコンプライアンス パターン 0 (CP0) を送信し、8b/10b スランブルされた擬似ランダム データ パターン (PRBS-16) です。CP0 パターンは以下のような波形で、アイ ダイアグラム試験やジッタ試験の多くで使用されます。

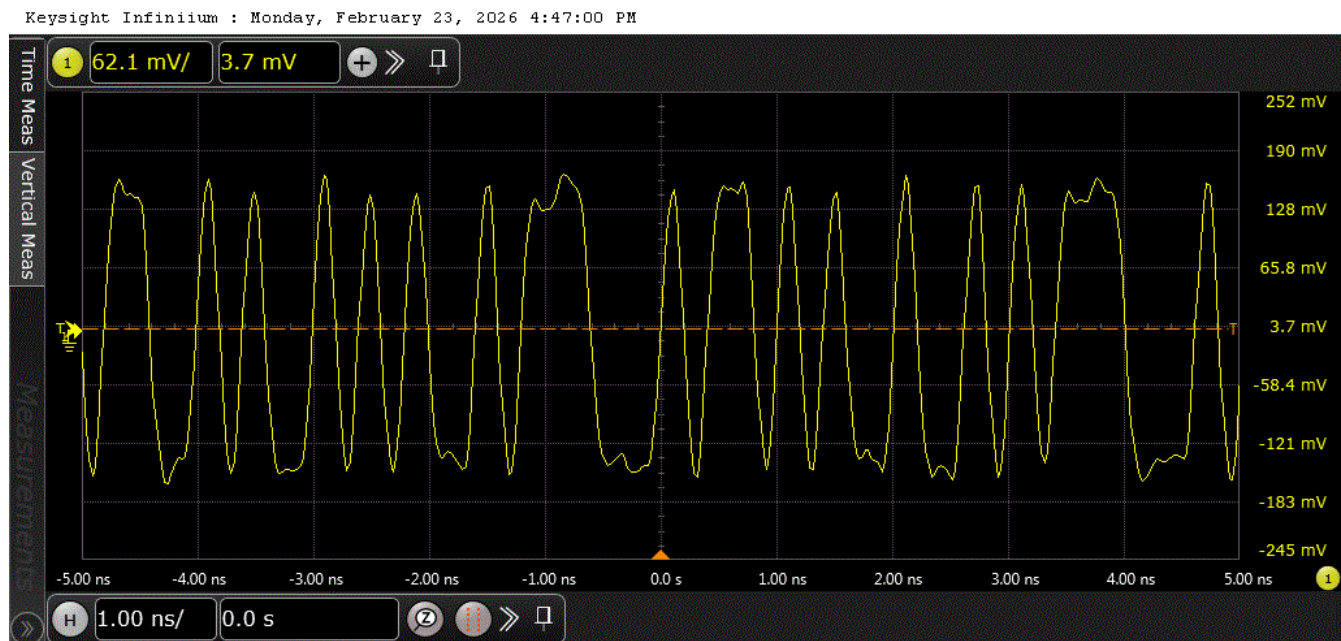


図 4-1. CP0 コンプライアンス パターン - オシロスコープの波形

CP0 パターンは、特に連続時間リニア イコライゼーション (CTLE) の有無にかかわらず以下のテストに使用されます。

1. 5G ショート チャネル最大確定的ジッタ
2. 5G ショート チャネル テンプレート テスト
3. 5G ショート チャネル差動出力電圧

CP1 コンプライアンス パターンは、USB3.1 Gen 1 コントローラの 5Gbps データレートに対応する、連続した 2.5GHz のナイキスト クロック信号です。このパターンは、以下に示す SSC およびランダム ジッタの PHY コンプライアンス試験を実施するうえで特に重要です。

1. 5G TSSC - 最小周波数偏差
2. 5G TSSC - 最大周波数偏差
3. 5G SSC 変調レート
4. 5G SSC スルーレート
5. 5G ショート チャネルのランダム ジッタ (RJ)

USB3.0 xHCI ホスト コントローラは、コンプライアンス モード (Polling.Compliance) に入ると、デフォルトで CP0 を送信します。TX パイプラインが CP0 から CP1 への遷移のために Ping.LFPS パケットを注入する必要なしに CP1 を送信す

るには、xHCI ホストコントローラの SuperSpeed ポートリンク制御レジスタを、24:21 ビットを 4'b0000 から 4'b0001 に変更することで変更する必要があります。以下の 2 つのレジスタ書き込みは、AM64B SK 評価基板で Linux を起動した後、USB SS テスト治具を接続する前に実行する必要があります。二番目のコマンドは、コンプライアンス モードに入るときに CP1 を強制的に使用します。

```
~# devmem2 0x0F410490 w 0x0A010340
~# devmem2 0x0F41812C w 0x18230C10
```

CP1 2.5GHz のクロック信号パターンは、次の図のようになります。



図 4-2. CP1 コンプライアンス パターン - オシロスコープの波形

5 まとめ

本書の主な目的は、ホスト モードの TX コンプライアンス テストに必要な AM64x USB3.0 サブシステムのコンプライアンス パターンを手動で設定するための主要な手順を示すことです。これらの手動設定により、USB SS IP のスポットチェックが可能になり、J-BERT や信号発生器のような扱いにくい外部試験装置を使用する必要がなくなります。コンプライアンス テストに使用する Linux SDK のバージョンで、USB3.0 SERDES PLL の SSC がデフォルトで有効になっていない場合、本書では、SSC を組み込むためにデバイス ツリーを適切に再設定してビルドする方法についても説明します。なお、この方法は、J-BERT または任意波形発生器を使用する正式な TX コンプライアンス テスト方法に代わるものではありません。このアプローチは、単にハイレベル チェックとして使用することを目的としています。

6 参考資料

- テキサス インスツルメンツ、『[AM64x/AM243x プロセッサ シリコン リビジョン 2.0](#) テキサス インスツルメンツ ファミリー製品』、テクニカル リファレンス マニュアル。
- USB、[USB3.1 仕様](#)、Web ページ。
- USB xHCI 仕様 (セクション 6): [Xtensible](#) ユニバーサル シリアル バス (xHCI) 用ホスト コントローラ インターフェイス、仕様書

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月