

Application Note

MSPM0 VCORE 電圧監視に関する推奨事項



Diego Abad Sajamin, Sila Atalar, Larz Lotzenburger

概要
 このアプリケーション ノートでは、MSPM0 の VCORE および VDD ピンの外部電圧監視設計に関する推奨事項を提示します。また、MSPM0 の VCORE の背景と、VCORE 電圧を監視するさまざまな方法について説明します。

目次

1 MSPM0 の機能安全電圧監視要件の概要.....	2
2 機能安全外部電圧監視に関する推奨事項.....	3
2.1 MSPM0 VCORE および VDD の推奨要件.....	3
2.2 電圧モニタのアプローチ.....	4
3 まとめ.....	8
4 参考資料.....	9

図の一覧

図 1-1. MSPM0Gxx PMU のブロック図.....	2
図 2-1. VDD および VCORE 監視用の 2 チャネル電圧スーパーバイザ.....	4
図 2-2. ディスクリット VCORE 監視.....	6

表の一覧

表 1-1. MSPM0 安全マニュアル.....	2
表 2-1. VCORE 電圧要件表.....	3
表 2-2. TPS388R02M01RTERQ1 デバイス設定.....	4
表 2-3. 値に誤差のある抵抗と VREF 電圧.....	7
表 2-4. OV および UV の制限値 (誤差エラーあり).....	8

商標

すべての商標は、それぞれの所有者に帰属します。

1 MSPM0 の機能安全電圧監視要件の概要

VCORE 信号は、MSPM0 の PMU 内のコアレギュレータ / 内部 LDO に接続された出力電圧です。監視により、MSPM0 のコア電圧を正しい動作制限の範囲内に維持されていることを確認し、デバイスの適切な動作を保証することができます。さらに、いずれの VCORE 監視ブロックもマイコンの外部とみなされます。したがって、利用可能な場合は、外部回路の FIT 率は、それぞれの FMEDA ドキュメントから取得する必要があります。

各 MSPM0 のデータシートに記載されているように、PMU モジュールには、デバイスの電力が想定される動作条件内に確実に収まるようにするスレッショルドの内部セットがあります。この一連のスレッショルドによって、デバイスが適切に動作するための電力要件を確実に満たすように、異なる電圧レベルの監視が構成されます。さまざまなスレッショルドを使用して、トリガされたときに特定のアクションを実行するようにデバイスを構成できます。詳細については、アプリケーションで使用する MSPM0 用のテクニカルリファレンスマニュアルの「PMU」のセクション ([MSPM0G ファミリの PMU セクション](#) など) を参照してください。

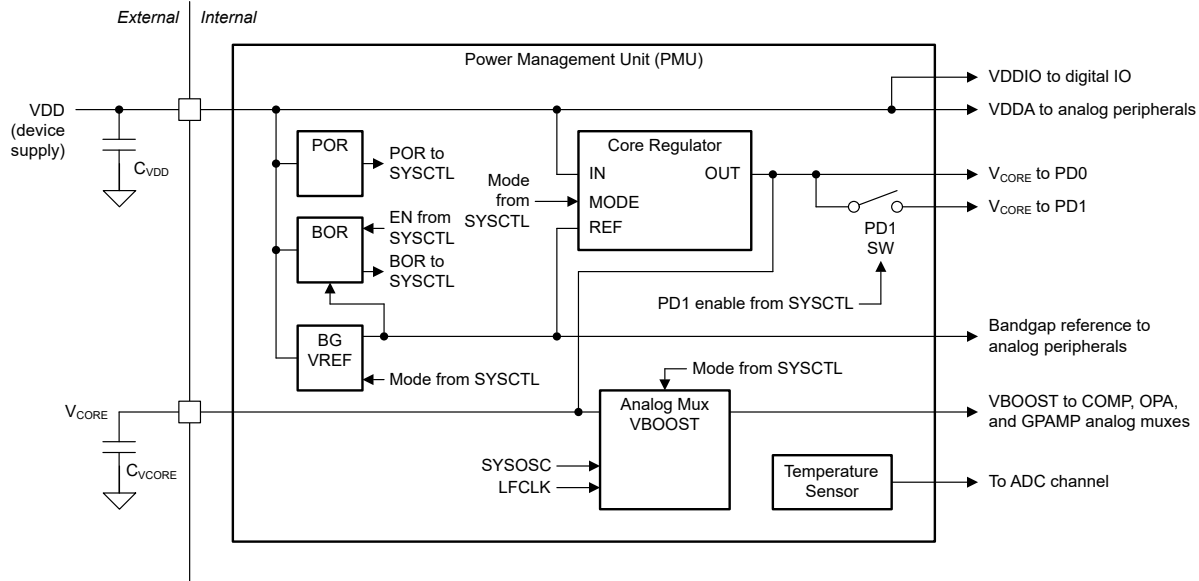


図 1-1. MSPM0Gxx PMU のブロック図

以下のリストに、VCORE ピンを備え、FuSa 準拠の認定を受けている、または今後受ける現在の MSPM0 デバイスを示します。

1. [MSPM0LX22X](#)
2. [MPSM0GX51X](#) & [MSPM0G32XX](#)
3. [MSPM0G150X](#) & [MSPM0G3X0X](#)
4. [MSPM0L2116/7](#) & [MSPM0L1126/7](#)

PMU は MSPM0 の VDD 過電圧を監視していません。VDD 監視は、システムレベルで対処されることが想定されている要件であるため、この安全メカニズムは外部で実装されることが予想されます。MSPM0 が機能安全準拠を達成するために必要な具体的なテストケースと考慮事項の詳細については、各 MSPM0 デバイスの機能安全マニュアル (以下の表を参照) を参照してください。ただし、このアプリケーションノートでは、VDD 監視のための推奨の専用アプローチを紹介しています。

表 1-1. MSPM0 安全マニュアル

デバイス	機能安全マニュアル
MSPM0G3X0X	MSPM0G3x0x-Q1 機能安全マニュアル
MSPM0GX51X	MSPM0Gx51x 機能安全マニュアル
MSPM0LX22X	MSPM0Lx22x-Q1 機能安全マニュアル

2 機能安全外部電圧監視に関する推奨事項

2.1 MSPM0 VCORE および VDD の推奨要件

MSPM0 デバイス (このセクションで使用する特定の値のリファレンスとして MSPM0G3X0X および MSPM0GX51X デバイスを使用) の VCORE 監視に関する安全メカニズムで説明されているように、VCORE ピンについて次の基準を満たす必要があります。

- システムで低電圧 (UV) と過電圧 (OV) 状態の両方が検出されるように、このピンの電圧を継続的に監視する必要があります。一般的に考慮すべき事項は以下の通りです。
 - VCORE ピンは、RUN モードまたは SLEEP モード (デバイスがリセット状態に保持されている間を含む) で動作している場合、最大 100µA の電流を供給できます。STOP モードおよび STANDBY モードでは、VCORE ピンは最大 20µA の電流を供給できます。SHUTDOWN モードでは、デバイスは非アクティブなため、電流を供給できません。
 - VCORE ピンは、MCU 動作中の任意のモードや任意の時点で電流をシンクすることはできません。

次の VCORE 値をリファレンスとして使用できます。

表 2-1. VCORE 電圧要件表

VCORE の推奨制限値	最小値	標準値	最大値	単位	推奨の背景
VCORE LDO 出力の有効制限値	1.3	1.35	1.39	V	この制限値は、VCORE がこれらの制限値内に維持されている限り、OV または UV 状態がトリガされないようにすることを目的としています。
VCORE 絶対	1.27		1.42	V	この制限値は、違反しないことが想定されています。違反した場合、デバイスは仕様から逸脱することになります。
UV スレッシュホールド	1.27	1.285	1.3	V	±1.17% のマージンを確保できます
OV スレッシュホールド	1.39	1.405	1.42	V	±1.07% のマージンを確保できます

注

VCORE ピンは、タンクコンデンサ (内部回路に印加される VCORE 電圧を安定させるために使用される VCORE LDO 回路の一部) にアクセスするために、物理的に配置されています。

システム設計のため、VDD 過電圧に関する MSPM0 の一般的なガイドラインは、電源電圧が、推奨される VDD の最大値 (この場合は 3.6V) を超えないようにすることです。さらに、システム故障の検出と応答に関する FTTI の仕様は、アプリケーションに依存するため、設計者が定義する必要があります。

故障の発生時に実行するアクションは、アプリケーションの要件によって異なります。特定のデバイスの安全マニュアルで説明されているように、故障発生時に実行できるアクションは、エラーをホスト CPU に通知して、システムが適切なアクションを実行できるようにしたり、MSPM0 デバイスをリセットして「安全状態」を確保したりすることです (このコンテキストでは、デバイスをリセットと同様の状態に設定し、ピンおよび特定の動作が特定の既知の状態に設定されるようにすることです)。

VCORE の故障は MSPM0 デバイスのリセット状態に影響を及ぼす可能性があるため、MSPM0 が「リセット」されたときみなされるために実行する必要のあるデフォルトのリセットレベルとして、パワーオンリセット (POR) のみを考慮する必要があります。さらに、デバイスが「パワー オフ」と見なされる電圧レベルは、POR デバイスのスレッシュホールドである 0.9V 以下とする必要があり、この電圧レベルは、100µs 以上持続する必要があります。また、VCORE 故障に起因する潜在的な障害モードの一部には、以下のものがあります。

- 未知の状態のピン
- NRST メカニズムの喪失
- SRAM 内容の喪失
- 進行中のフラッシュ プログラム / 消去動作が不完全

NRST が引き続き有効であれば (つまり、VCORE 故障が発生していない)、デバイスがリセット状態に保持されている間に、指定された VDD レベルの電力がデバイスに供給される場合、以下のベンチ テスト済みの消費電流値をリファレンスとして使用できます。

- VDD < 0.9V で 20µA 未満

- VDD < 1.3V で 30μA 未満
- VDD < 1.6V で 700μA 未満

注

上記の電流は、MSPM0G3519 での空のプロジェクトの実行中に測定されたものです。電流値はアプリケーションによって異なる場合があります。

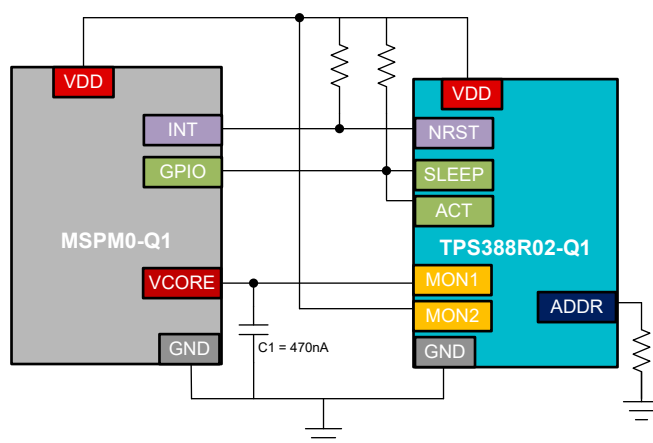
2.2 電圧モニタのアプローチ

2.2.1 電圧スーパーバイザ- マルチチャネル チャネル

電圧スーパーバイザは、システム内の電圧レールを監視または「監督」するデバイスです。監視対象の電圧レール、この場合は VDD と VCore の各レールが、あらかじめ決められたスレッショルド電圧を下回ったか上回った場合、スーパーバイザは、他のデバイスを有効化、無効化、またはリセットする 1 つの信号をアサートします。

次の図に、TPS388RX-Q1 を使用して MSPM0 の VCore ピンを監視するシステムを示します。

図 2-1. VDD および VCore 監視用の 2 チャネル電圧スーパーバイザ



TPS388RX-Q1 は、2 ～ 8 チャネルのウィンドウ スーパーバイザ IC です。この高精度のマルチチャネル電圧スーパーバイザは、低電圧電源レールで動作する、電源誤差の余地が小さいシステム向けに設計されています。

MSPM0 の VDD および VCore レールを監視する場合には、TI に直接問い合わせ、2 チャネル バリエーション **TPS388R02M01RTERQ1 (プレビュー)** をサンプリング用に入手できます。このデバイスはまだ市場にリリースされていないことに注意してください。

表 2-2. TPS388R02M01RTERQ1 デバイス設定

デバイス	MON1	MON2	MON3	MON4	MON5	MON6	MON7	MON8
TPS388R02M01RTERQ1 (プレビュー)	UVHF: 1.285V	UVHF: 該当なし	該当なし	該当なし	該当なし	該当なし	該当なし	該当なし
	OVHF: 1.405	OVHF: 3.58V						

主なメリット

- **外部抵抗が不要:** TPS388R02M01RTERQ1 は、過電圧および低電圧リセット スレッショルドを内部で設定するため、外部抵抗は不要です。これにより、全体の精度が最適化され、コストと基板面積が削減され、安全が重視されるシステムの信頼性が向上し、MSPM0 VCore および VDD の推奨要件を完全に満たすことが可能になります。
- **業界をリードするスレッショルドとヒステリシスの精度:** TPS388RX-Q1 は、-40°C ～ 125°C の温度範囲全体にわたって ±7.5mV のスレッショルド精度を実現します。TPS388RX-Q1 を使用すると、低電圧電源レールの厳格なマージン監視を実現できます。狭い許容電圧で動作する MSPM0 のようなマイコンにとって、この特性は重要です。
- **MONx チャネルでの低消費電流:** 各 MON チャネルはさまざまなスケーリング オプションを備えています。VCore レールのシンク電流要件を満たすため、MON2 は ×1 スケールで構成されています。

- **グリッチ耐性およびノイズ フィルタの統合:** 内部グリッチ耐性およびノイズ フィルタにより、外部 RC 部品が不要になり、電源過渡による誤リセットを防止できます。チャンネルごとのデバウンス フィルタが利用可能であり、TPS388R02M01RTERQ1 用に **51.2μs** に事前構成されています。

VDD と V_{CORE} の監視に関するワースト ケース分析を、以下でご確認ください。

V _{CORE} 絶対最大制限値	TPS388R02M01RTERQ1 の MON2 スレッショルド設定	ワースト ケース分析
低電圧 (UV) 制限 = 1.27V	UV スレッショルド (UV_HF) = 1.285V	UV_HF_Min = 1.285V - 7.5mV = 1.278V
過電圧 (OV) 制限 = 1.42	OV スレッショルド (OV_HF) = 1.405V	OV_HF_Max = 1.405V + 7.5mV = 1.413V

ASIL-B レベルの要件では、ウィンドウ モニタのリセット IC とウィンドウ ウォッチドッグを統合したマルチチャネル デバイスである **TPS388C0-Q1** も、補完ソリューションとして推奨されます。[TPS388RX-Q1](#) と [TPS388C0-Q1](#) はどちらも同じパッケージを共有しており、包括的な機能安全準拠資料が付属しているため、設計者がシステムのための最適な実装アプローチを決定するのに役立ちます。

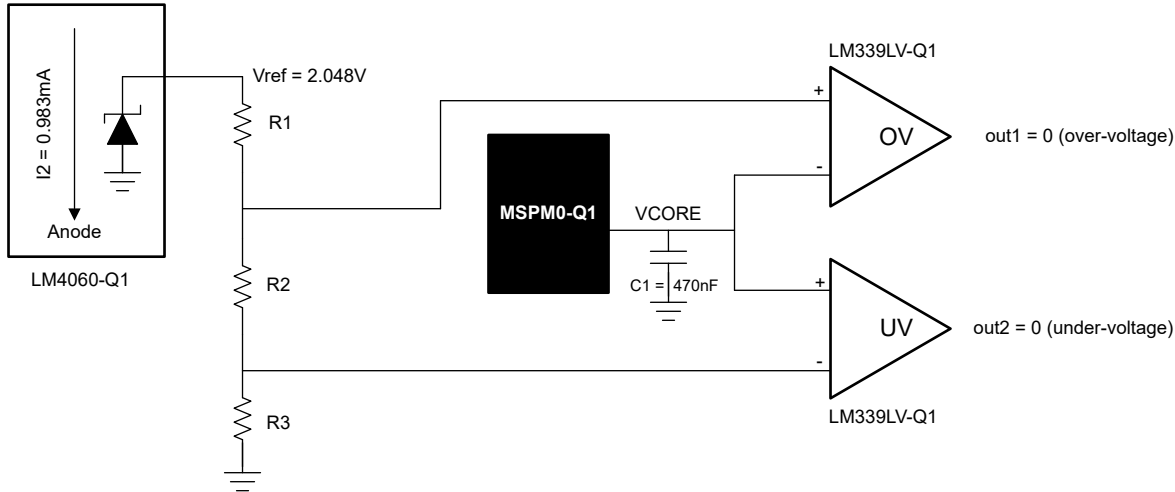
デバイス	安全関連の資料
TPS388RX-Q1	ご請求
TPS388C0-Q1	ご請求

2.2.2 ディスクリート アプローチ

ディスクリート設計は多くの場合、直接的でコスト効率の高い電圧監視のソリューションを実現する目的で選択されます。

以下の図は、一連の抵抗デバイダ、コンパレータ、高精度シャント電圧リファレンスを使用して、MSPM0 の V_{CORE} ピンの過電圧および低電圧状態を検出するシステムを示しています。

図 2-2. ディスクリート V_{CORE} 監視



注

各コンパレータの出力には、システムの要件に応じてプルアップ抵抗が必要となる場合があります。

この設計では、高精度の電圧リファレンスを使用して、約 2V のリファレンス電圧を生成します。この電圧はその後、抵抗ラダーに印加されます。抵抗ラダーは、その比率によってコンパレータへの電圧入力決定される一連の抵抗で構成されます。コンパレータは、システムの過電圧および低電圧状態を検出するためのウィンドウ コンパレータとして構成されています。

選択されたデバイスは、「[MSPM0 V_{CORE} および V_{DD} の推奨要件](#)」で規定されている MSPM0 要件を満たしています。

LM4060-Q1 は、 $\pm 0.05\%$ (A グレード) の精度と 1 μ s 未満の検出時間を特長とする、推奨される高精度シャント電圧リファレンスです。**LM4060-Q1** は入力電流を連続的に消費するため、**MSPM0** は低消費電力モードに移行しないことが想定されています。選択された **MSPM0** 低消費電力モードに合わせて、電流をシンクするための追加のメカニズムが必要な場合があることに注意してください。

直列抵抗を使用するスレッショルド ジェネレータは、両方のコンパレータで制限を設定する簡単な方法として使用します。以下に、直列抵抗によって設定される制限を示します。

$$OV\ Threshold = \frac{R_2 + R_3}{R_1 + R_2 + R_3} \times V_{REF} \quad (1)$$

$$UV\ Threshold = \frac{R_3}{R_1 + R_2 + R_3} \times V_{REF} \quad (2)$$

LM339LV-Q1 は、システム範囲全体にわたって電圧オフセットと入力バイアス電流が小さく、V_{CM} 範囲を超えず、入力バイアス電流が V_{CORE} ピンの推奨値よりも小さいため、推奨コンパレータです。

ユーザーはワーストケース シナリオを計算して、システムの信頼性を評価できます。最大ワーストケース誤差と RMS の追加を組み合わせた評価の例を以下に示します。部品の誤差は次のように考慮 / リストされます。

1. システムが、以下のような特性を持つ抵抗を使用していると仮定します。この部品の合計誤差を決定するには、以下の要因を考慮します。
 - a. 抵抗の初期変動
 - b. 抵抗温度係数 (ppm/°C 単位)

$$\text{Resistor Temp Error \%} = \frac{\text{Temp Coefficient of Resistance}}{1000000} \times \text{Temp variation} \times 100\% \quad (3)$$

c. 抵抗の経年変化誤差

抵抗の合計誤差 (パーセンテージ値を使用) は、RMS を加算して計算できます。

抵抗の合計誤差

$$\text{Total Resistor Error} = \sqrt{\text{Initial Resistor variation}^2 + \text{Resistor Temp error}^2 + \text{Resistor Aging error}^2} \quad (4)$$

2. ショット電圧リファレンスの仕様を使用すると、以下の要因を考慮して、この部品の合計誤差を求めることができます。

- a. VREF 逆方向降伏電圧の精度
- b. 出力電圧の温度係数 (ppm/°C 単位) (ppm を取り除くために 100 万分周)。約 100°C の温度変化を仮定し、次の式を使用して VREF の温度誤差を計算します。

$$\text{VREF Temp Error} = \frac{\text{Output voltage temp coefficient}}{1000000} \times \text{Temp variation} \times 100\% \quad (5)$$

- c. ppm 単位の長期安定性係数で、VREF の長期信頼性誤差を計算するには、次の式を使用します。

$$\text{VREF Longterm stability Error} = \frac{\text{Longterm stability coefficient}}{1000000} \times 100\% \quad (6)$$

VREF 合計誤差 (パーセンテージ値を使用) は、RMS を加算することで求められます。

$$\begin{aligned} \text{Total VREF Error} \\ = \sqrt{\text{VREF Reverse breakdown volt error}^2 + \text{VREF Temp Error}^2 + \text{VREF Longterm stability Error}^2} \end{aligned} \quad (7)$$

3. コンパレータの仕様を使用すると、以下の要因を考慮して、この部品の合計誤差を求めることができます。

- a. 入力オフセット電圧 (ボルト単位) 次の式を使用して、コンパレータの入力オフセット誤差を計算できます。

$$\text{Comparator Input Offset Error} = \frac{\text{Input Offset voltage}}{\text{UV Threshold}_{\text{typ}}} \times 100\% \quad (8)$$

ここでは、コンパレータの主要な誤差である電圧オフセットのみを考慮します。

個別の誤差を計算した後、R₁、R₂、R₃ (抵抗ラダー) と VREF 出力の変動値を決定します。すべての抵抗の内部誤差が 1%、温度変動が 25ppm/°C、経年変化誤差が 0.15% であると仮定し、下表に、VCORE の抵抗ラダー スレッショルドに影響を与える各部品の結果の値を示します。

表 2-3. 値に誤差のある抵抗と VREF 電圧

部品	範囲	値	部品誤差 (%)
R ₁ (Ω)	最小値	62145.854	1.042
	標準値	62800	
	最大値	63454.146	
R ₂ (Ω)	最小値	11578.129	1.042
	標準値	11700	
	最大値	11821.871	
R ₃ (Ω)	最小値	124192.750	1.042
	標準値	125500	
	最大値	126807.250	

表 2-3. 値に誤差のある抵抗と VREF 電圧 (続き)

部品	範囲	値	部品誤差 (%)
VREF 出力電圧 (V)	最小値	2.044	0.206
	標準値	2.048	
	最大値	2.052	

個々の部品の変動を取得した後、次の式を使用して、過電圧値と低電圧値、および一般的な想定値からの偏差を求めることができます。

$$OV\ Real\ Threshold_{(min, typ, max)} = \frac{R_{2(min, typ, max)} + R_{3(min, typ, max)}}{R_{1(max, typ, min)} + R_{2(min, typ, max)} + R_{3(min, typ, max)}} \times VREF_{(min, typ, max)} \quad (9)$$

$$UV\ Real\ Threshold_{(min, typ, max)} = \frac{R_{3(min, typ, max)}}{R_{1(max, typ, min)} + R_{2(max, typ, min)} + R_{3(min, typ, max)}} \times VREF_{(min, typ, max)} \quad (10)$$

表 2-4. OV および UV の制限値 (誤差エラーあり)

制限値	範囲	最小値	誤差 (%)
OV	最小値	1.39282	-0.87
	標準値	1.40493	-0.01
	最大値	1.41700	0.85
UV	最小値	1.27249	-0.97
	標準値	1.28512	0.01
	最大値	1.29774	0.99

注

R_1 と R_3 のいずれかに許容誤差 0.1% の抵抗を追加すると、ワースト ケースの誤差が大幅に改善されます

最後に、ワースト ケースの誤差を計算するには、前に求めた OV および UV 値の間で最大絶対誤差を決め、コンパレータの合計誤差を加算します。

$$Worst\ case\ error = (Max(|OVERE_{min}|, |OVERE_{max}|, |UVERE_{min}|, |UVERE_{max}|) + Total\ Comparator\ Error) \times 100\% \quad (11)$$

前に求めた値が使用されている場合、ワースト ケースの誤差は約 **±1.213%** になります。

3 まとめ

このアプリケーション ノートでは、MSPM0 内のいずれかの信号を監視する方法を評価するために必要な VCORE と VDD の推奨事項と仕様について説明し、そのような監視機能を実装するための 2 つのアプローチも紹介します。

4 参考資料

- テキサス インスツルメンツ、[MSPM0 G シリーズ 80MHz マイコン](#)、テクニカル リファレンス マニュアル。
- テキサス インスツルメンツ、『[MSPM0 L シリーズ 80MHz マイコン](#)』、テクニカル リファレンス マニュアル。
- テキサス インスツルメンツ、[MSPM0G3507](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0G1507](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0G3519](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0L2228](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0L2117](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0G3218-Q1](#)、製品ページ。
- テキサス インスツルメンツ、[MSPM0G3519](#)、製品ページ。
- テキサス インスツルメンツ、[TPS388RX-Q1](#)、製品ページ。
- テキサス インスツルメンツ、[TPS388CX-Q1](#)、製品ページ。
- テキサス インスツルメンツ、[LM4060-Q1](#)、製品ページ。
- テキサス インスツルメンツ、[LM339LV-Q1](#)、製品ページ。
- テキサス インスツルメンツ、『[MSPM0G3x0x-Q1 機能安全マニュアル](#)』、機能安全マニュアル。
- テキサス インスツルメンツ、『[MSPM0Gx51x 機能安全マニュアル](#)』、機能安全マニュアル。
- テキサス インスツルメンツ、『[MSPM0Lx22x-Q1 機能安全マニュアル](#)』、機能安全マニュアル。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月