

Application Note

DC/DC コンバータの出力インピーダンスからのループゲイン再構成



Eduardo Rico, Moritz Müller

概要

DC/DC コンバータの安定性と過渡応答を評価するには、ループゲインのボード線図が不可欠です。従来の電圧注入法では、アクセス可能なノードで帰還ループを遮断する必要がありました。最新の統合型パワーコンバータでは、外部からの帰還路へのアクセスができなくなっているため、この方式はますます現実的でなくなっています。このアプリケーションノートでは、帰還路へのアクセスができない DC/DC コンバータ向けの代替選択肢として、出力インピーダンス再構成法を説明しています。ベクトルネットワークアナライザを使用して開ループと閉ループの出力インピーダンスを測定することにより、フィードバックノードにアクセスせずにループゲインを直接再構成できます。この方式は、LM5126A-Q1 同期整流式昇圧コントローラを使用して検証され、さまざまな動作条件にわたって、従来の電圧注入測定と高い一致度を示しています。この方式は統合型 GaN 昇圧コンバータである LMG5126 に適用され、従来のループ特性評価が不可能な高度に集積された電源ソリューションにおいて、その必要性が実証されています。

目次

1 はじめに.....	2
2 理論と背景.....	4
3 出力インピーダンスの測定.....	6
4 LM5126EVM での方式の比較.....	7
5 LMG5126 への適用.....	9
6 まとめ.....	10
7 参考資料.....	10

商標

すべての商標は、それぞれの所有者に帰属します。

総合すると、この方法は、電源の安定性を検証するための最も速く簡単な方法です。特に、注入抵抗と必要なテストピンを備えた基板に有効です。ただし、電圧注入法には大きな制限事項があります。まず、測定全体が小信号応答の範囲に収まる必要があります。そうすることで、デバイスはデューティサイクルの変化に応じて応答し、同じモードを維持することができます。注入信号のレベルが高すぎると、非線形動作 (大信号応答) によって測定したクロスオーバー周波数がずれて、安定性の評価が不正確になる可能性があります。第 2 に、この方法は位相マージンとゲイン マージンの計算以外では、過渡応答に関して得られる知見が限定的です。第 3 に、そして最も重要な点として、最新の統合型パワー コンバータではフィードバック回路が内部に組み込まれる傾向が強まっており、ループを遮断する測定を行うことができなくなっています。

これらの制限事項を考慮すると、特に **LMG5126** などのフィードバックパスにアクセスできないコンバータでは、別の測定方法が必要となります。出力インピーダンス再構成法は、内部のフィードバック ノードにアクセスする必要はなく、外部インピーダンスの測定値だけに基づいてループ ゲインを再構成することで、この問題に対処します。このアプローチは、従来型のコントローラと最新の統合型パワー モジュールの両方に適用でき、パワー コンバータにおけるユニバーサルな特性評価手法となります。

2 理論と背景

ループ ゲイン $T(S)$ は、開ループ インピーダンス $Z_{OL}(S)$ と閉ループ インピーダンス $Z_{CL}(S)$ に近づきます。開ループ インピーダンスは電力段により決定され、インダクタ、入力および出力コンデンサ、FET 抵抗、基板の寄生成分など、トポロジを構成する受動部品から成ります。これは、すべての変換スイッチがオフのときに測定されます。閉ループ インピーダンスは、制御ループが定常状態でアクティブに制御しているときに測定される出力インピーダンスです。図 2-1 に、コンバータの閉ループ システムを示します。

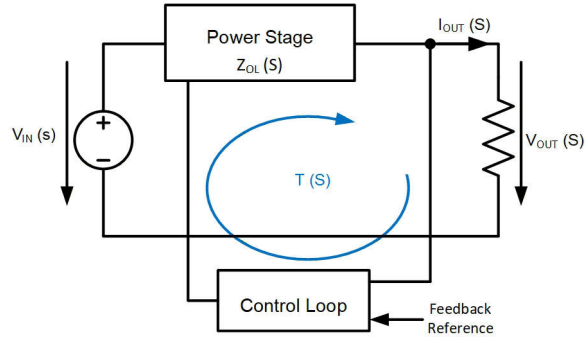


図 2-1. コンバータのループ ゲイン

ループ ゲインと出力インピーダンスは、次の式で関連付けられます ([参考文献 8, 9.2.1 章] を参照)。

$$Z_{CL}(S) = \frac{Z_{OL}(S)}{1 + T(S)} \quad (2)$$

この式は、基本的な設計原理を明らかにしています。すなわち、閉ループ インピーダンスがループ ゲインに反比例するということです。ループ ゲインが高いクロスオーバー周波数より低い周波数では、フィードバック制御によって閉ループ インピーダンスが大幅に低減されます。ループ ゲインが 0dB を下回る高い周波数では、開ループ インピーダンスが支配的になり、閉ループ インピーダンスは $Z_{OL}(S)$ に近づきます。すべての電源にとって重要な設計目標は、良好な負荷過渡応答を実現するために、周波数範囲全体にわたって低い出力インピーダンスを維持することです。 $T(S)$ 、 $Z_{OL}(S)$ 、および $Z_{CL}(S)$ の間の関係を理解することが、この目標を達成するために不可欠です。

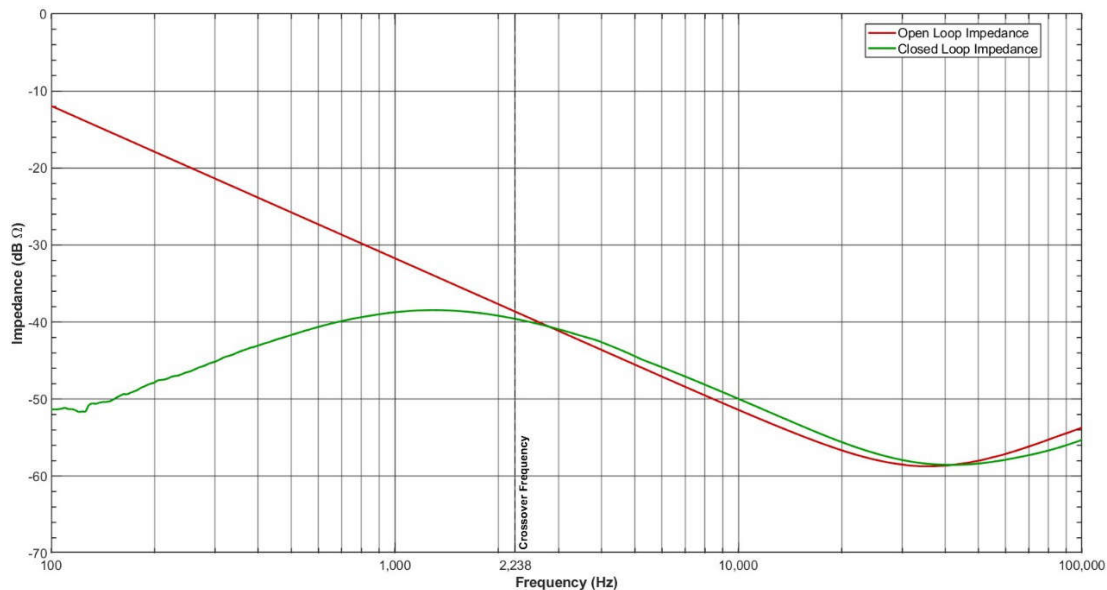


図 2-2. LM5126EVM の出力インピーダンス:開ループと閉ループの比較

式 2 を変形して $T(S)$ を求めると、ループ ゲインは次のように導き出せます。

$$T(S) = \frac{Z_{OL}(S)}{Z_{CL}(S)} - 1 \quad (3)$$

この関係は、出力インピーダンス再構成法の基礎となります。開ループと閉ループの両方の出力インピーダンスを測定することで、内部のフィードバック ノードへのアクセスも、制御ループを遮断することなく、ループ ゲインを直接計算できます。

ループ ゲインを計算するには、出力インピーダンスの実数成分と虚数成分を分離し、ループ ゲインの大きさと位相を計算する必要があります。以下の計算式を表計算ツールで使用することで、測定データを簡単に処理できます。

$$Z = \frac{|Z_{OL}|}{|Z_{CL}|} \quad (4)$$

$$\varphi = \varphi_{OL} - \varphi_{CL} \quad (5)$$

$$Re\{Z\} = Z \times \cos \varphi, \quad Im\{Z\} = Z \times \sin \varphi \quad (6)$$

$$|T(S)| = \sqrt{(Re\{Z\} - 1)^2 + (Im\{Z\})^2} \quad (7)$$

$$T(S) \text{ [dB]} = 20 \times \log_{10}(|T(S)|) \quad (8)$$

$$\angle T(S) [^\circ] = \tan^{-1}\left(\frac{Re\{Z\} - 1}{Im\{Z\}}\right) \quad (9)$$

3 出力インピーダンスの測定

VNA のゲイン / 位相設定により、電源の出力インピーダンスの伝達関数を直接測定できます。出力インピーダンスは、VNA の 2 つのチャンネルで測定された電圧を除算して計算します。ここで、チャンネル 2 はコンバータの出力電圧を測定し、チャンネル 1 は注入ノードでの電圧を測定します。この電圧は、既知の注入抵抗 R_{INJ} の両端に現れるため、オームの法則 ($I_{INJ} = (V_{CH1}/R_{INJ})$) によって注入される電流が定義されます。したがって、出力インピーダンスは、この既知の電流刺激に対する電圧応答 V_{CH2} です。

$$Z_{OUT}(S) = R_{INJ} * \frac{V_{CH2}}{V_{CH1}} \quad (10)$$

ループ ゲインを計算するとき、注入抵抗は開ループと閉ループの両方の出力インピーダンスに現れるため、注入抵抗の影響は相殺されます。

$$T(S) = \frac{R_{INJ} * \frac{V_{CH2, OL}}{V_{CH1, OL}}}{R_{INJ} * \frac{V_{CH2, CL}}{V_{CH1, CL}}} - 1 \quad (11)$$

注入配線の寄生インピーダンスと VNA のチャンネルを考慮する必要があります。スルー校正を行うことにより、配線からの寄生インピーダンスの影響は除去されます。これは、測定プレーンを VNA のポートからプローブの先端へと移すことを意味します。校正後の結果は、周波数範囲全体にわたって一定である 0dB のゲインと 0° の位相が得られるはずです。校正を行うには、図 3-1 に示すように、チャンネルを注入トランスの出力に直接接続します。

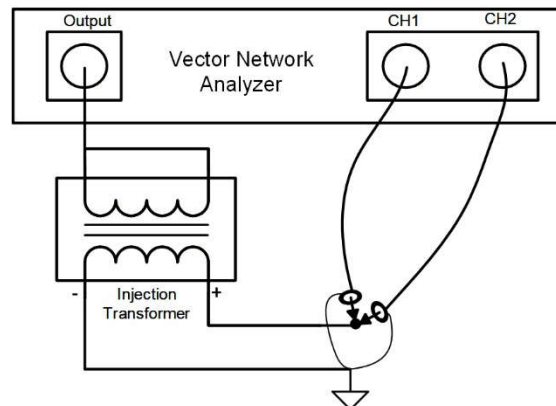


図 3-1. スルー校正

開ループ インピーダンスを正確に測定するための重要な検討事項は、出力コンデンサのディレーティングです。コンデンサ、特にセラミック コンデンサは、バイアス電圧が増加すると容量が大幅に低下するため、インピーダンスに直接影響を及ぼします。開ループ測定において、閉ループ制御時と同じコンデンサ特性が反映されるようにするには、出力コンデンサに、コンバータの公称出力電圧と等しい DC バイアス電圧を印加する必要があります。

バイアス電源は、直列ダイオードを経由して出力ノードに接続します。ダイオードには 2 つの機能があります。逆電流がバイアス電源に流れるのを防止するとともに、バイアス電源が並列インピーダンス パスとして作用することなく、インピーダンス測定でコンデンサのインピーダンスのみが測定されるようにすることです。

4 LM5126EVM での方式の比較

LM5126A-Q1 同期整流式昇圧コントローラ評価ボード ([3] を参照) は、従来の電圧注入法と出力インピーダンス法を比較し、ループ ゲインのボード線図を得るのに最適なセットアップとして機能しました。基板には、コントローラの V_{OUT} センスピンと内部帰還分圧器の間の注入抵抗のほか、必要なテスト ポイントも装備されており、同じ基板上で従来の電圧注入と出力インピーダンス測定の実現できます。

出力インピーダンス再構成法の精度を検証するために、電圧注入法と出力インピーダンス再構成法から得られたループゲインを 72 種類の構成で比較しました。これらの構成は、表 4-1 に示す 4 つのパラメータ セット (4 種類の補償設定、3 種類の入力電圧、3 種類の出力電流、2 種類の出力キャパシタンス値) について、可能なすべての組み合わせをテストすることによって生成されたものです。

表 4-1. LM5126EVM の構成パラメータ

補償	V_{IN}	I_{OUT}	C_{OUT}
1. $R_{COMP} = 10k\Omega$ 、 $C_{COMP} = 61nF$ 、 $C_{HF} = 84pF$	9V	0.2A	350 μ F
2. $R_{COMP} = 20k\Omega$ 、 $C_{COMP} = 15nF$ 、 $C_{HF} = 500pF$	13.5V	1.15A	650 μ F
3. $R_{COMP} = 30k\Omega$ 、 $C_{COMP} = 5.6nF$ 、 $C_{HF} = 100pF$	18V	2.5A	
4. $R_{COMP} = 40k\Omega$ 、 $C_{COMP} = 15nF$ 、 $C_{HF} = 100pF$			

これらの方式はテストした構成全体で強い一致を示しました。補償設定 1 と低出力キャパシタンスの組み合わせで最良の一致が見られ、ライン電圧と負荷範囲全体にわたってクロスオーバー周波数および位相マージンの偏差は、それぞれわずか 3.11% および 8.07% でした。補償設定 4 と高出力キャパシタンスの組み合わせの場合、平均誤差はクロスオーバー周波数で 15.14%、位相マージンで 8.16% に増加しました。

すべての構成で、クロスオーバー周波数 (通常は 20kHz 付近) を超えると、精度が大幅に低下しました。この差異は、出力インピーダンス再構成法の根本的な限界を示しています。出力コンデンサ バンクの寄生インダクタンスにより出力インピーダンスが上昇し、高周波で開ループ インピーダンスが支配的になるにつれて、 Z_{CL} および Z_{OL} の大きさが収束していきま。この収束により、計算結果はわずかな測定誤差にも大きく影響されるようになります。昇圧トポロジでは、右半分のプレーンのゼロによりクロスオーバー周波数が制限されるため、他のトポロジに比べてこれらの振幅が低い周波数で収束し、この差異がより顕著になります。このような高周波での制限があるにもかかわらず、対象となる帯域幅全体にわたって再構成の精度は高く維持されています。

注入回路網の部品に加え、出力コンデンサ バンク、注入回路網、およびプローブの間の接続により、寄生インピーダンスが発生します。これらの寄生成分は、インダクタンスが大きくなるにつれて、高周波で測定誤差の原因になります。再構成は高周波域で誤差の影響をますます受けやすくなるため、精度を維持できる範囲を拡張するには、これらの寄生成分を最小化することが不可欠です。

次の図は、LM5126 評価ボードにおいて補償設定 2 と高出力キャパシタンスの組み合わせの場合の各方式間の比較を示しています。このとき、 $V_{入力} = 13.5V$ 、 $I_{out} = 1.15A$ 。図 4-1 は、従来の電圧注入法を使用して測定したループゲインを、図 4-2 は同じコンバータについて、出力インピーダンス再構成法を使用して測定したループゲインを示しています。

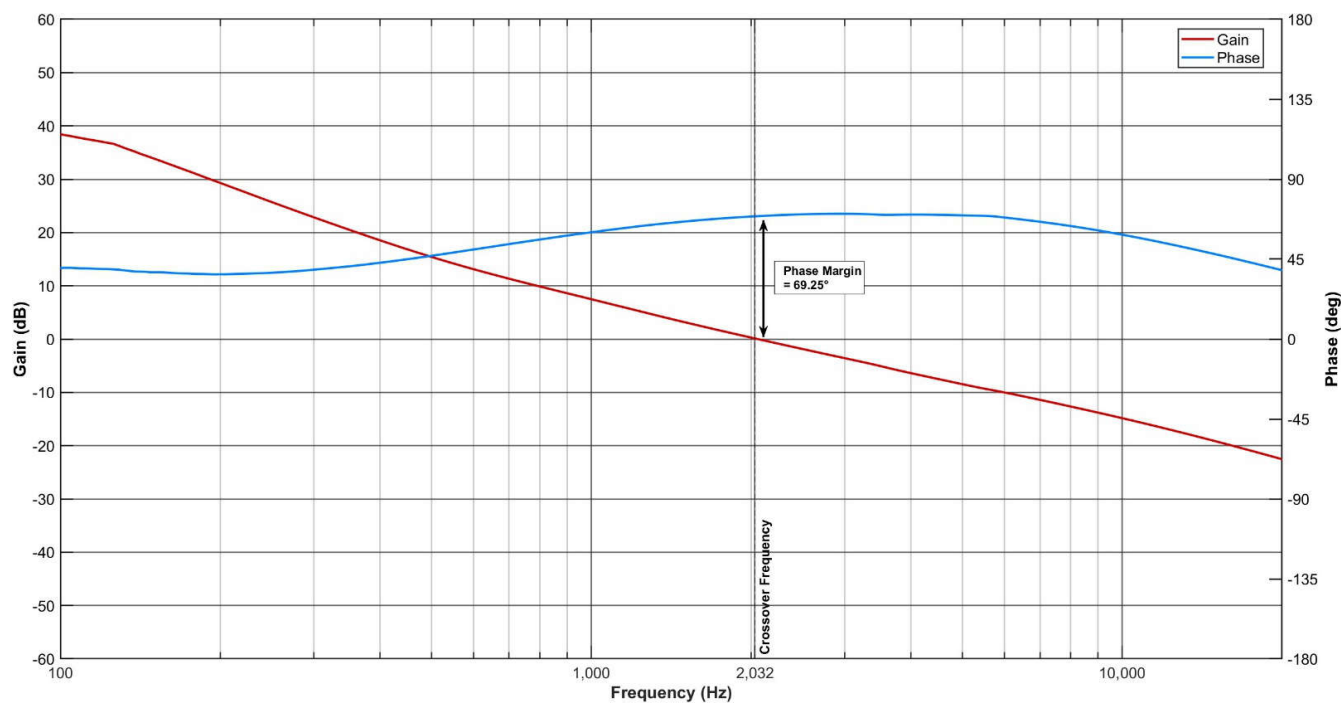


図 4-1. 電圧注入法、LM5126EVM

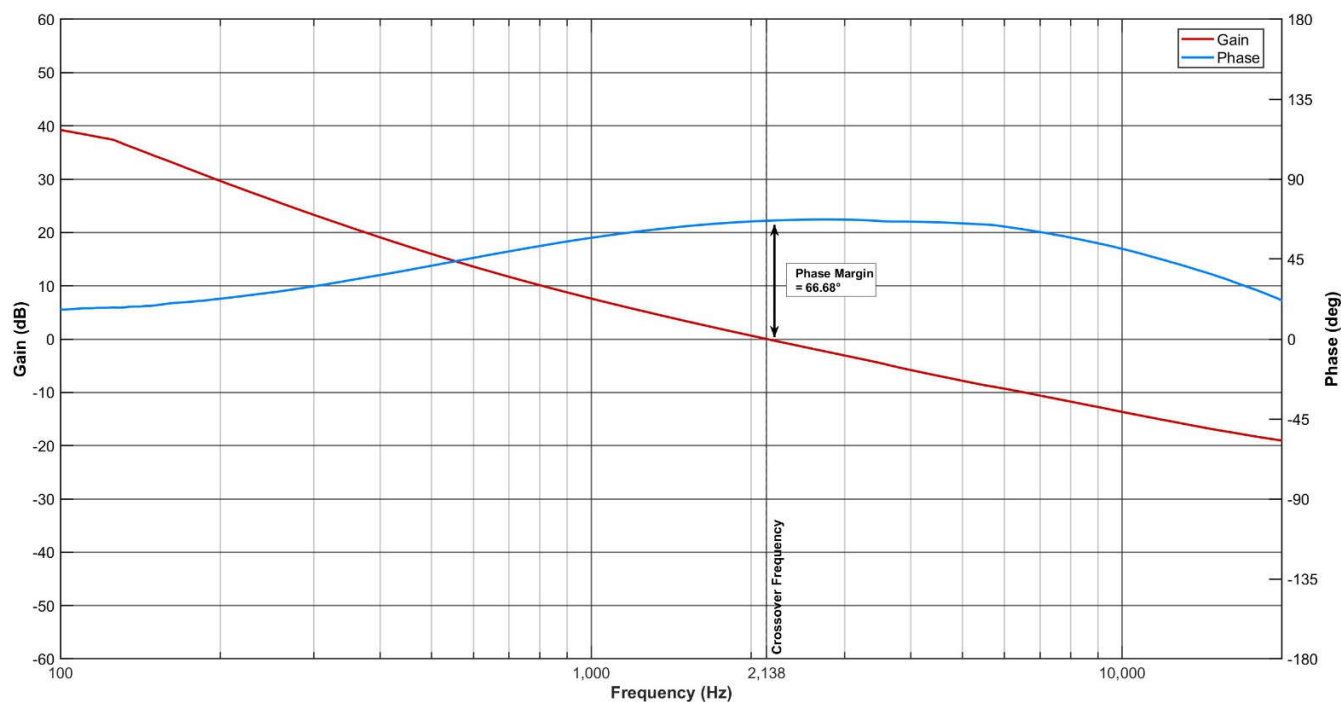


図 4-2. 出力インピーダンス再構成法、LM5126EVM

この構成では、各方式間のクロスオーバー周波数と位相マージンの偏差はそれぞれ 5.21% と 3.71% であり、許容誤差内に十分収まります。

5 LMG5126 への適用

LMG5126 は同期整流式昇圧コンバータで、GaN スイッチ、ゲートドライバ、制御ロジックをシングル チップに統合しています。この統合には、フットプリントの小型化、寄生インダクタンスの最小化、ノイズ耐性の向上など、いくつかの利点があります。LMG5126 では、帰還回路網、エラー アンプ、補償ノードはすべて内部にあり、外部からはアクセスできません。そのため、帰還ループを遮断する必要がある従来の電圧注入ループ ゲイン測定は使用できません。出力インピーダンス再構成法は、外部の測定ポイントのみを使用してループの特性を評価する方法で、この制限に対処しています。

LMG5126EVM ([2] を参照) を使用して、統合型コンバータを評価します。注入回路網とバイアス電源は次のように追加されます。

1. 注入抵抗をコンバータのグランド ピンに半田付けします。その値はループ ゲイン計算には影響しません。これは、比率を計算する際に相殺されるためです (セクション 3 を参照)。標準値は 10Ω と 50Ω であり、この測定では 10Ω の注入抵抗を使用します (WR506170A1009GGP00)。
2. 注入抵抗と直列に注入コンデンサを追加し、DC をブロックして、コンバータの出力がグランドに短絡するのを防止します。目的の最小周波数で低インピーダンスを実現する容量値を選択します。インピーダンスが高すぎると、注入される信号が減衰し、低周波でのノイズが増加します。ここでは $22\mu\text{F}$ コンデンサ (EEH-ZA1K220P) を選択しています。
3. ダイオード (1N002) と電流制限抵抗をコンバータ出力に直列に接続して、バイアス電源を構成します。電力レベルに応じて調整します。

注入回路網を出力コンデンサ バンクのピンにできる限り近づけて半田付けし、VNA のチャンネルを同じピンに直接接続します。これにより、測定に含まれる寄生インピーダンスが最小化され、再構成法によるボード線図の測定範囲が拡大し、精度が向上します。

閉ループ測定は、特に低周波でノイズの影響を受けやすくなります。ノイズを最小限に抑えるために、VNA の注入信号レベルとレシーバ帯域幅を調整します。最適な条件を見つけるには、試行を繰り返す必要があります。位相マージンは、信号レベルによってわずかにずれる場合があります。

図 5-1 に測定のセットアップを示します。

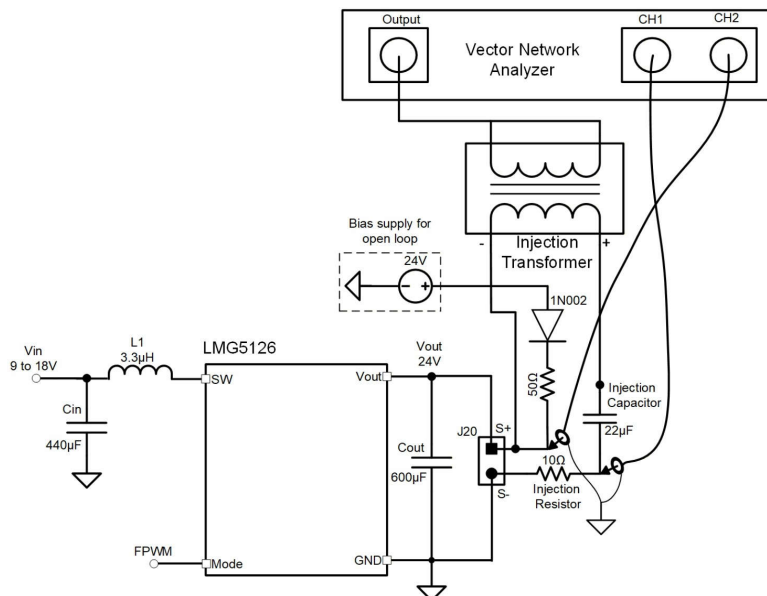


図 5-1. LMG5126EVM の出力インピーダンス測定のセットアップ

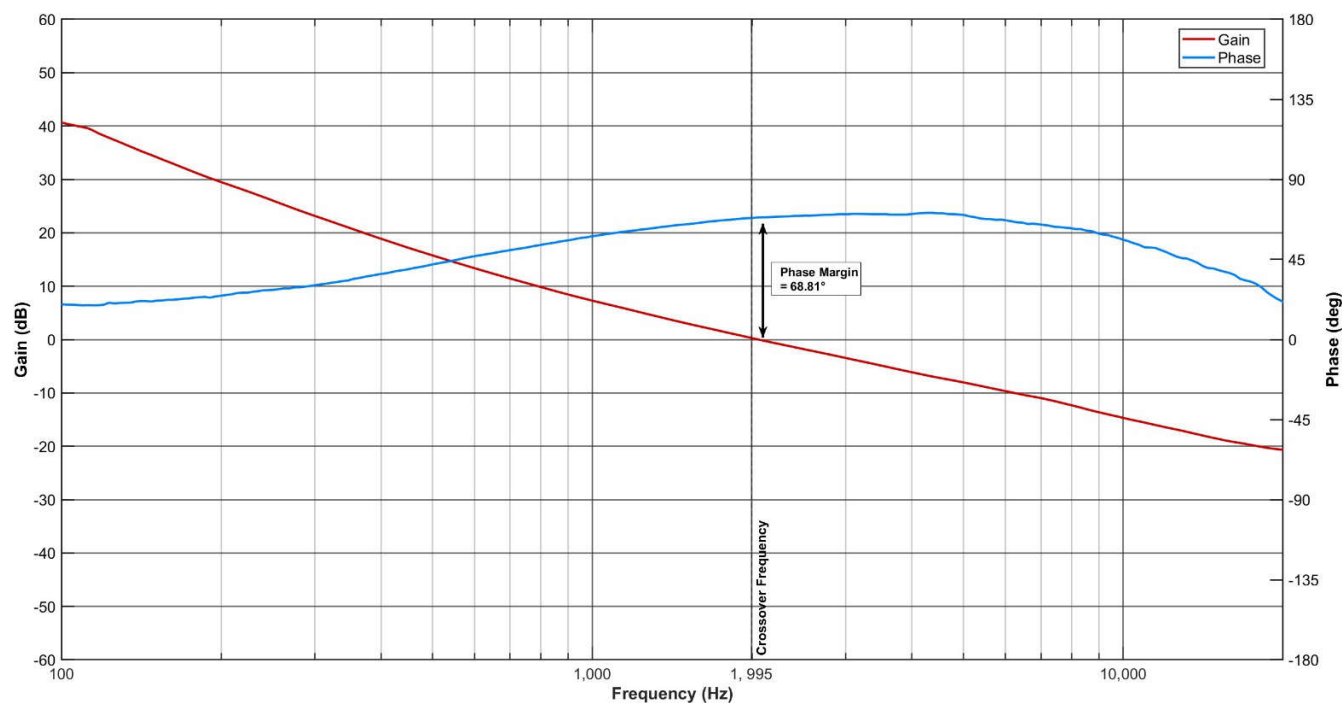


図 5-2. 出力インピーダンス再構成法、LMG5126EVM

図 5-2 に示すように、このアプローチで、完全なループ ゲインのボード線図を作成でき、コンバータの安定性を評価するために必要なデータを得られます。

6 まとめ

このアプリケーション ノートでは、ループ ゲイン測定のための従来の電圧注入に代わる堅牢な代替手法として、出力インピーダンスの再構成を使用することを検証しています。LM5126A-Q1 を使用したテストでは、この方式で高精度のクロスオーバー周波数と位相マージン データが得られることを実証しました。高い周波数では精度が制限されますが、この方式は目的の帯域幅内で有効です。重要なことに、この方式により、LMG5126 のように内部フィードバックパスにアクセスできないコンバータの安定性の特性評価が可能になります。

7 参考資料

- 『出力インピーダンスからのループ ゲイン再構成ツール』
- テキサス インスツルメンツ、『LMG5126-Q1 昇圧コンバータ評価基板ユーザー ガイド (Rev. B)』、ユーザー ガイド。
- テキサス インスツルメンツ、『LM5126AEVM-BST 評価基板ユーザー ガイド』、ユーザー ガイド。
- テキサス インスツルメンツ、『出力インピーダンスからの降圧コンバータのループ ゲイン再構成』、アプリケーション ノート。
- OMICRON Lab、2020 年。アプリケーション ノート。『Output Impedance for Stability Analysis』
- OMICRON Lab、2018 年。『DC/DC Converter Stability Measurement』
- 『Output Impedance Measurements and Loop Gains』、Web ページ。
- R. W. Erickson、『Fundamentals of Power Electronics』、1996 年。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月