

Application Note

PCB パターンからの EMI を低減するシンプルな方式



Preston Vanderlight

概要

データ通信の速度が向上し、情報の送信により高い周波数が必要になるにつれて、電磁 (EM) 放射が設計要件になり始めています。このアプリケーション ノートは、設計の複雑さとコストを最小化しながら、電磁干渉 (EMI) を低減するシンプルなステップを紹介します。

目次

1 はじめに.....
2
2 詳細説明.....
3
2.1 シグナル インテグリティ.....
3
2.2 信号フィルタリング.....
5
2.3 シールド.....
7
2.4 結果.....
7
3 まとめ.....
9
4 参考資料.....
10

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

最新の電子システムの動作周波数の上昇が続く中で、PCB パターンによって生成される EMI は設計上の重要な検討事項になっています。高周波では、PCB パターンは単純な配線として機能しなくなり、大きな電磁エネルギーを放射できる伝送ラインとして機能します。この放射エネルギーは、付近の回路に干渉し、信号品質を低下させ、電磁適合性 (EMC) 規格のコンプライアンスの問題を引き起こす可能性があります。

EMI 管理の課題は、長いパターン、高速クロック、敏感なアナログ回路を特徴とする設計において特に深刻になります。より低い周波数でうまく機能する従来の設計アプローチは不十分であることがわかっています。信号の反射とオーバーシュートが顕著になり、方形波の高周波成分が効率的に放射されるからです。

このアプリケーション ノートは、適切な信号終端と戦略的な信号フィルタリングという 2 つの主な手法を使用して PCB パターンからの EMI 放射を低減するための実用的な方法を紹介しています。伝送ラインのインピーダンスをマッチングするために直列ソース側終端を実装し、高周波成分を減衰させるために RC フィルタリングを採用することで、設計者は信号反射、オーバーシュート、望ましくない放射を効果的に最小限に抑えることができます。この資料では、ソース インピーダンスの特性評価、終端抵抗値の計算、適切なフィルタ パラメータの選択のためのステップバイステップの手順を紹介します。

2 詳細説明

2.1 シグナル インテグリティ

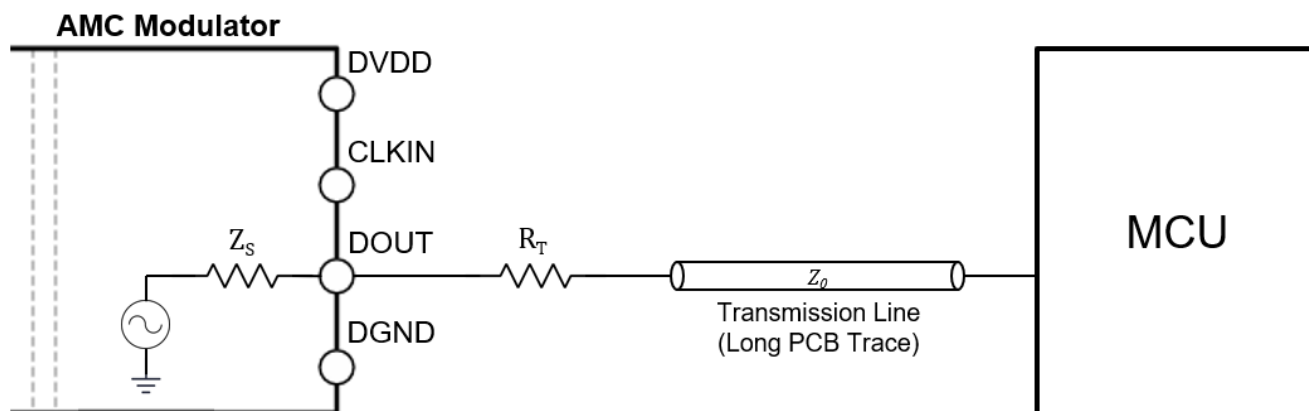
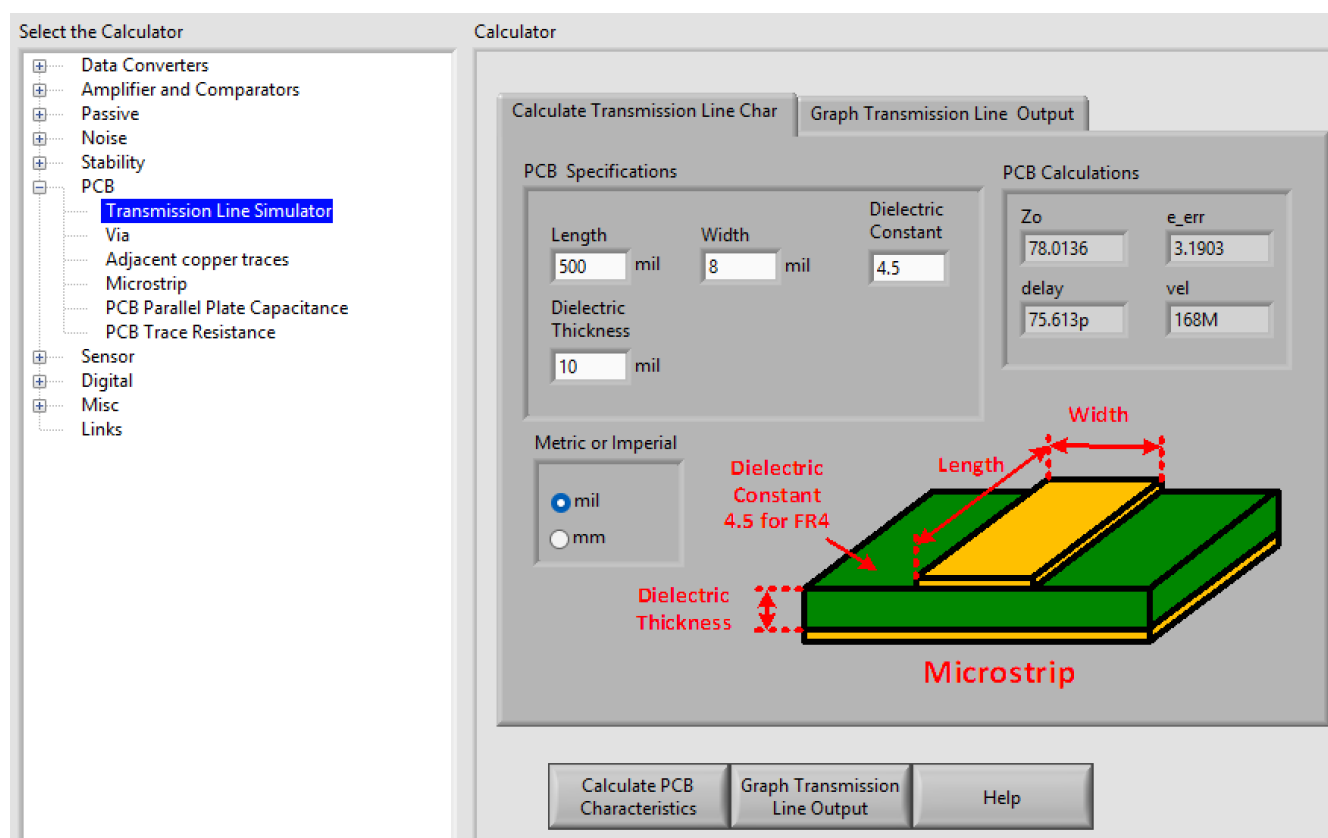


図 2-1. 直列終端された伝送ライン

直列終端の目標は、ソース インピーダンス (Z_S) と終端抵抗 (R_T) の合計を伝送ラインの特性インピーダンス (Z_0) と等しくすることです。伝送ラインのインピーダンスを求めるには、TI のアナログ技術者向けカリキュレータや Altium などのツールを使用して、伝送ラインの物理的特性に基づいてトレース インピーダンスを計算します。



次のステップは、ドライバの出力インピーダンス (Z_{out}) の特性評価です。場合によっては、本デバイスの出力インピーダンスがデータシートから容易に入手できないため、特性評価が必要な場合があります。に、これを行うための簡単な設定を示し図 2-2 ます。

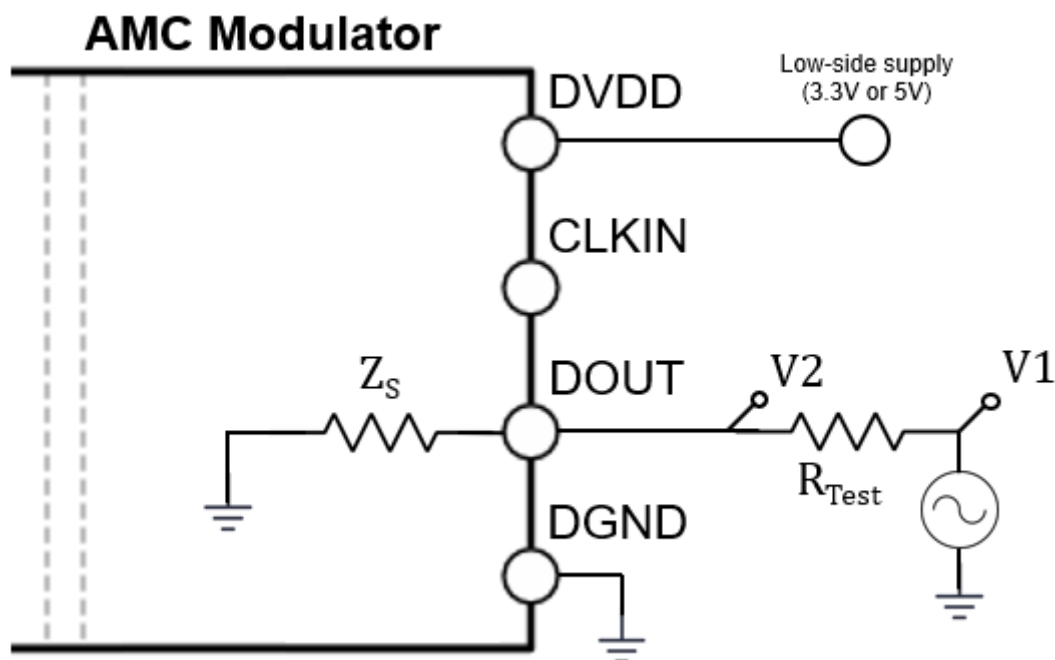


図 2-2. デバイス インピーダンス特性評価に関する設定

デバイスのインピーダンス Z_S を測定するには、デバイスの電源がオンになっていることを確認し、V1 にテスト電圧を印加します。ここで、 R_{Test} の両端の電圧降下を測定し、デバイスに供給される電流と電圧を計算します。周波数が高くなると、デバイスのインピーダンスが増加することに注意してください。計算を簡略化するために、ほとんどのアプリケーションではインピーダンスを抵抗として仮定できます。

ソースと PCB インピーダンスを計算した後、この式を使用して終端抵抗のインピーダンスを計算します: $R_T = Z_0 - Z_S$ 。図 2-3 ～ 図 2-5 に、アンダーダンピング、オーバードンピング、完全減衰システムの例を示します。減衰不足のシステムにはオーバーシュートとリップルがあり、過剰減衰したシステムにはセトリング タイムが長くなり、完全に減衰したシステムが理想的です。

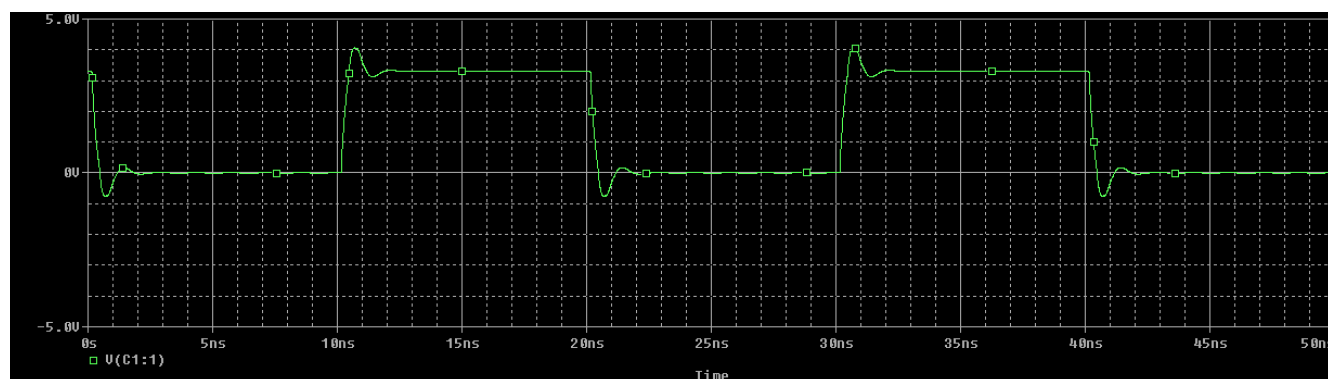


図 2-3. アンダーダンピング システム ($Z_S + R_T < Z_0$) はオーバーシュートにつながります

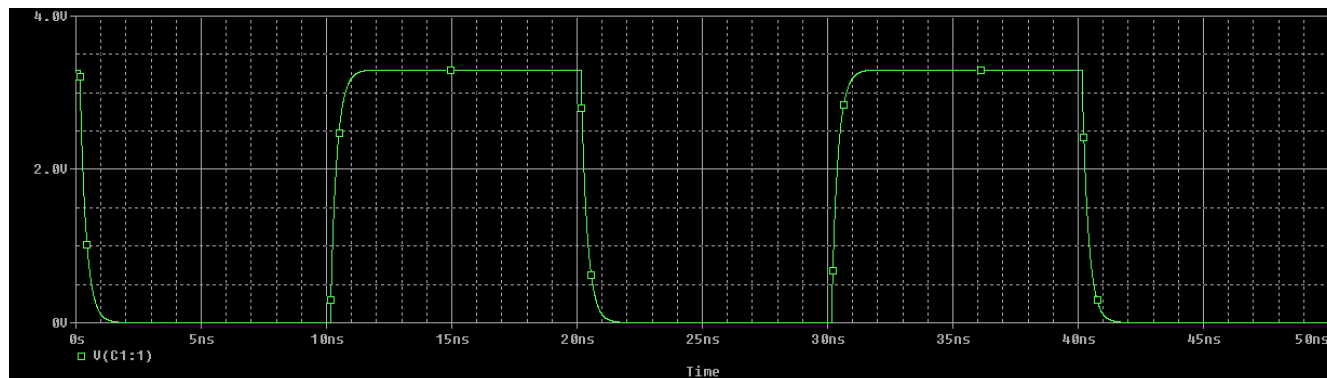


図 2-4. 完全減衰システム ($Z_S + R_T = Z_0$)

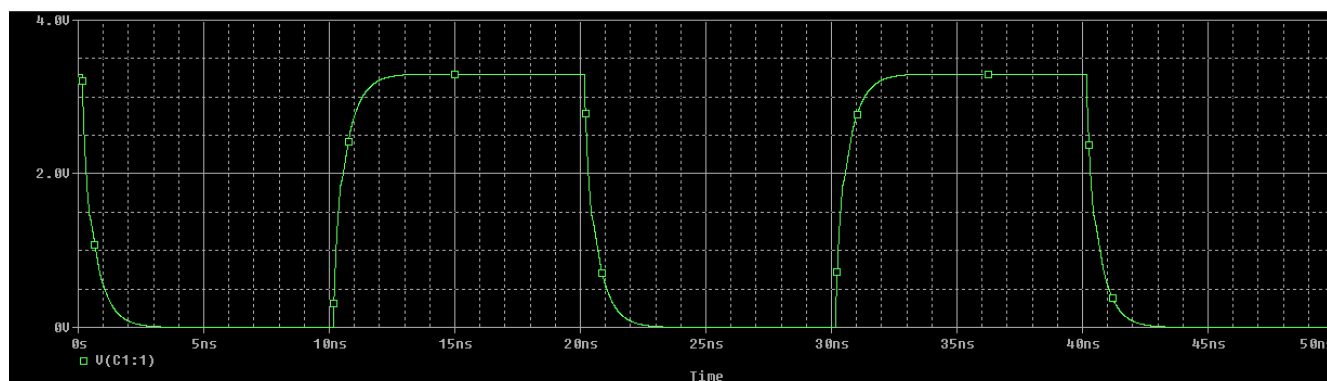


図 2-5. オーバーダンピング システム ($Z_S + R_T > Z_0$) はアンダーシュートにつながります

2.2 信号フィルタリング

PCB パターンを適切に終端した後も、EMI が問題になる可能性があります。信号波形の形状を変更し、方形波を丸めることで、信号の高周波成分を減衰させることができます。これは、PCB パターンのソース側に RC フィルタを使用して実現できます。

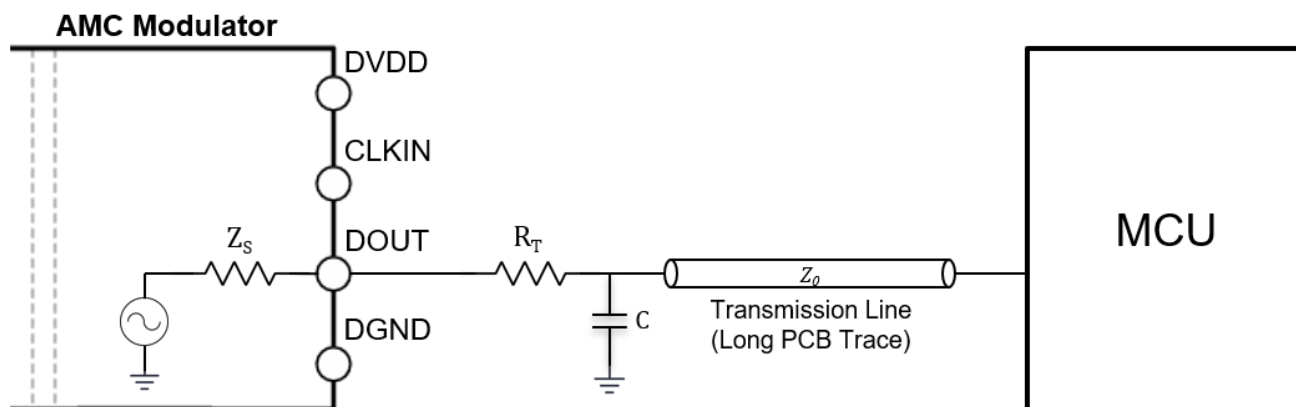


図 2-6. RC フィルタリング方式

最初に、出力信号の周波数を決定します。コンデンサの値は、RC カットオフ周波数に基づいて計算します：

$$f = \frac{1}{2\pi R_T C} \quad (1)$$

この周波数は、信号の **-3db** カットオフ ポイントを表します。まず、標準的なカットオフ周波数は、方形波周波数の **2 倍** です。より大きな高周波減衰が必要な場合は、低いカットオフ周波数を使用できます。図 2-7 ~ 図 2-9 に、方形波に対する低 **RC** カットオフ周波数の影響を示します。

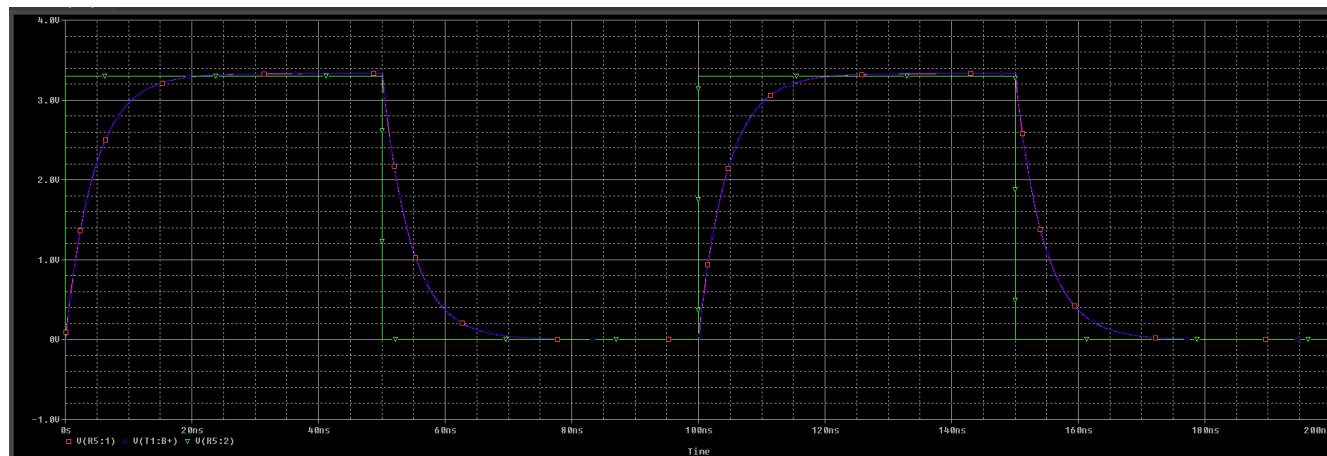


図 2-7. カットオフ周波数 = 2 × 方形波周波数

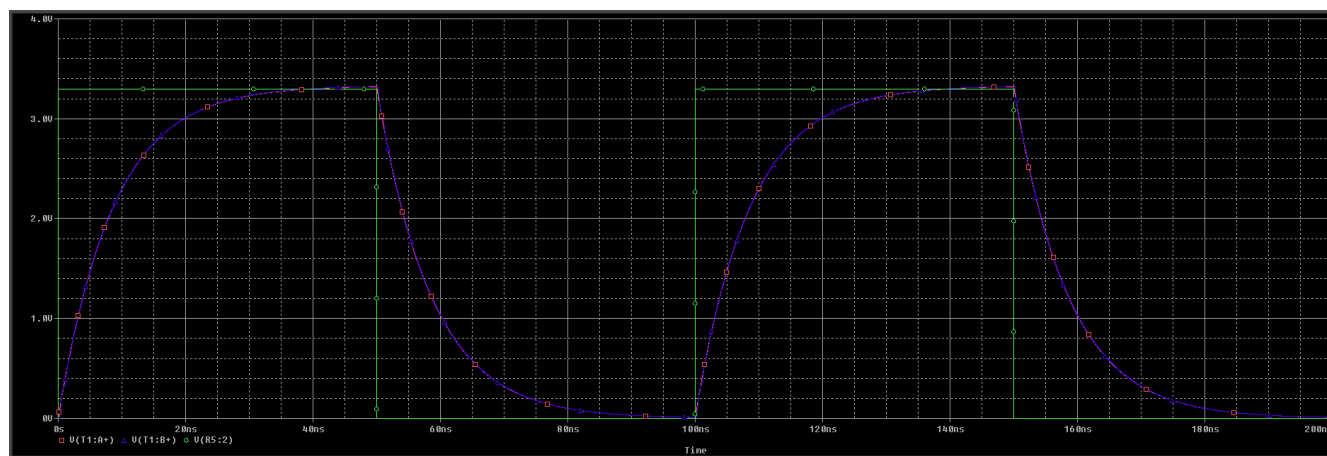


図 2-8. カットオフ周波数 = 方形波周波数

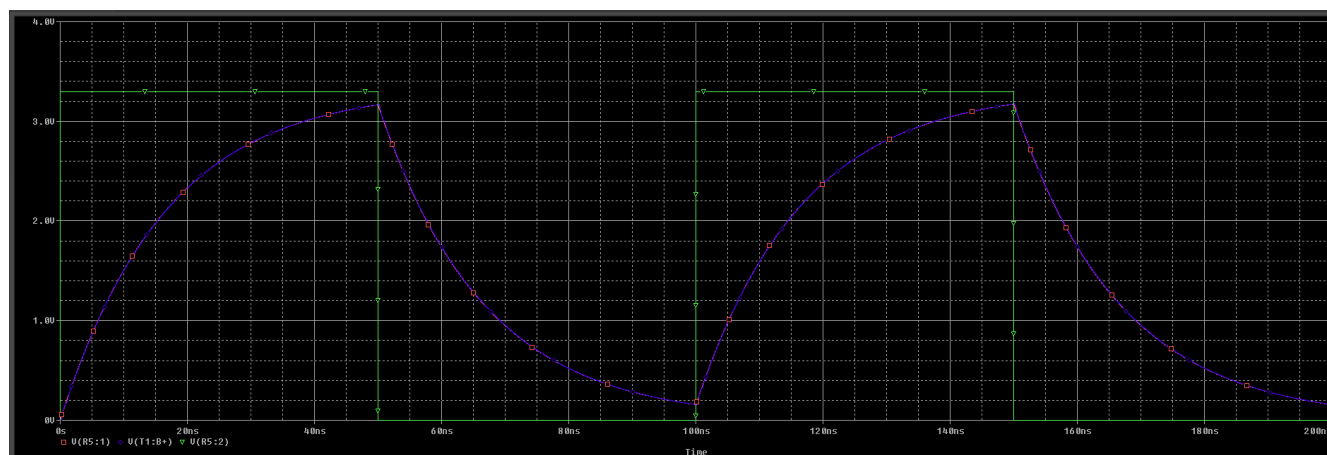


図 2-9. カットオフ周波数 = 1/2 方形波周波数

2.3 シールド

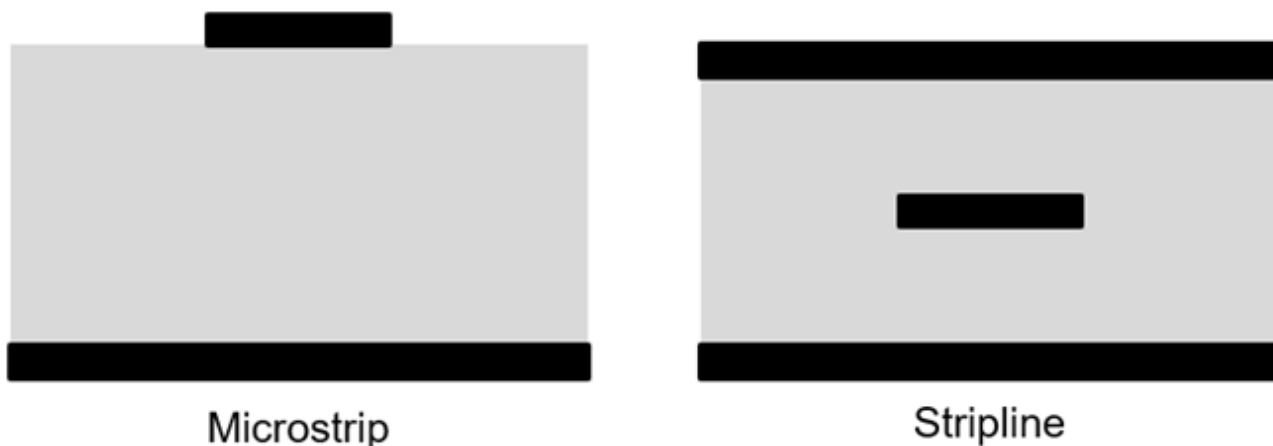


図 2-10. マイクロストリップとストリップラインの断面図の比較

EMI を低減する別の方法はシールドです。ノイズの多い信号パターンを銅プレーンの間に挟み込むことで、放射を低減できます。パターンの上下の銅プレーンがグランドプレーンである場合が最適ですが、設計上の制約を満たすために、必要に応じて一方を電源プレーンにすることもできます。ストリップラインでさらに EMI を低減する必要がある場合は、本書の方法を使用できます。ストリップライン パターンのインピーダンス計算はより複雑ですが、多くの PCB 設計プログラムで実行できます。

2.4 結果

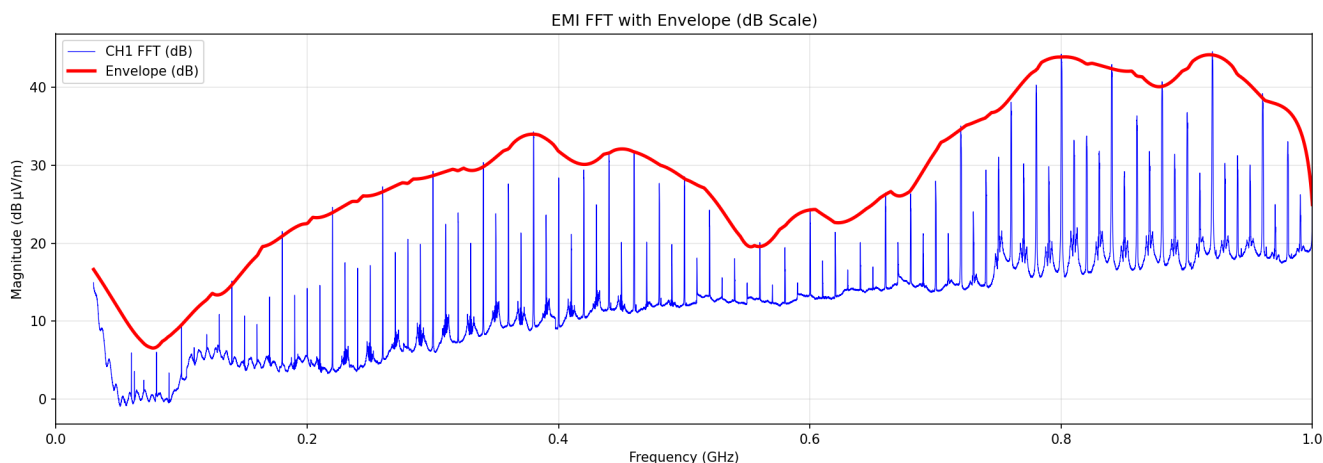


図 2-11. CISPR プロットのエンベロープ例

図 2-11 に、エンベロープを使用して CISPR エミッション プロットの上部をトレースするプロットを示します。これは、CISPR プロットを簡素化するための巧妙な方法であり、比較を簡単にするためにオーバーレイできます。

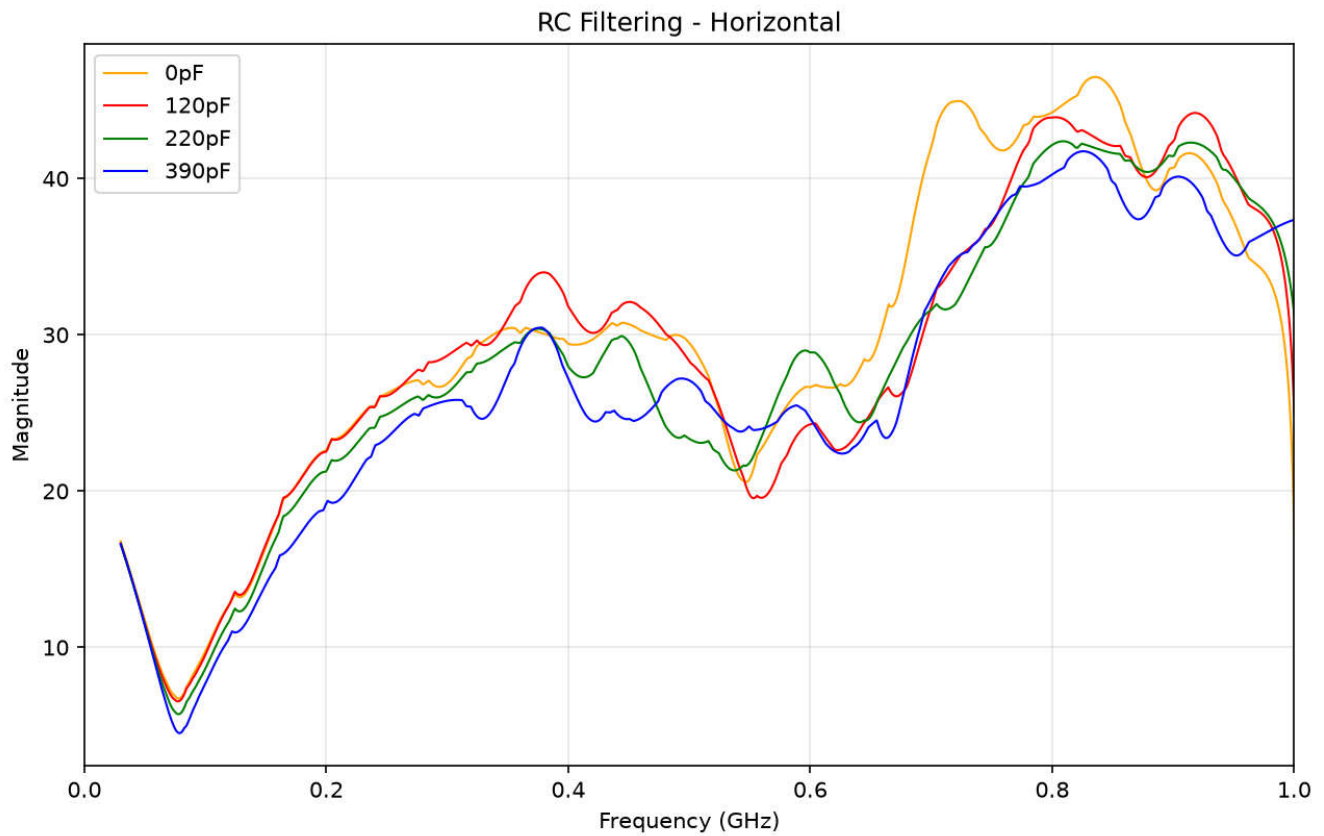


図 2-12. サイズの異なるコンデンサを使用した RC フィルタリングでの結果

図 2-12 に、CISPR エミッション内の RC フィルタリングの結果を示します。このグラフは、RC フィルタのさまざまなサイズのコンデンサのエンベロープを重ねて表示しています。プロットに示すように、より大きいコンデンサを使用すると、RC フィルタのカットオフ周波数が低くなり、EMI が低下します。高周波の場合、この効果はより明確になります。0pF のラインは、コンデンサなしで単に直列終端されていることに注意してください。



図 2-13. CISPR テスト設定

図 2-13 に、CISPR32 規格のテスト構成を示します。このアプリケーション ノートの作成中に CISPR11 規格を使用しました。唯一の主な違いは、テスト対象のデバイスとレシーバの間に無響タイルがないことと、周波数測定範囲です。このテストでは、デバイスを 90° 刻みで回転させ、各周波数の最大振幅を記録しました。

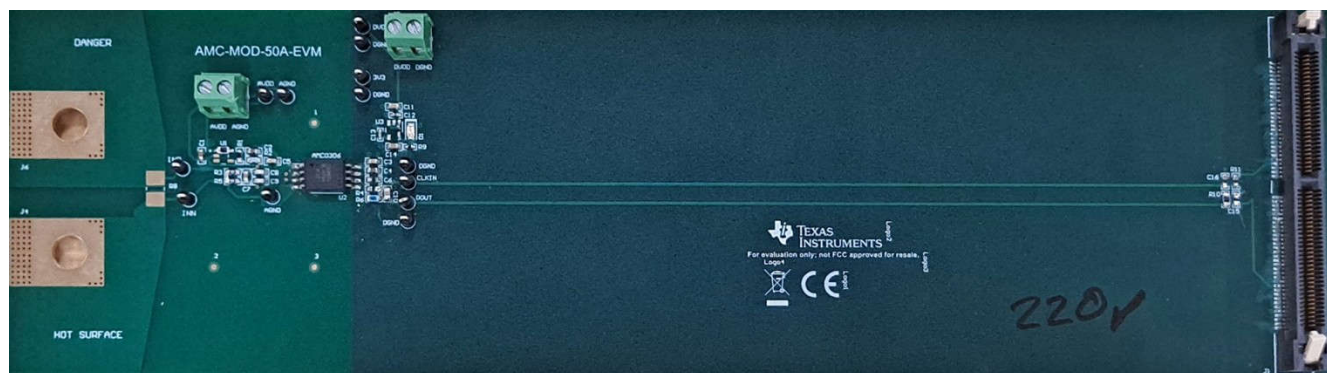


図 2-14. テスト対象デバイス

図 2-14 に、チャンバー内の EMI のテストに使用するデバイスを示します。長いパターンの 1 つは AMC0306M25 のデジタル出力に接続され、もう 1 つは未接続のままにしました。CISPR テスト中にバッテリーを使用してデバイスに電力を供給し、電源からのノイズを低減しました。

3 まとめ

PCB パターンに直列ソース側終端と RC フィルタリングを適用することで、設計者は EMI 放射の測定可能な低減を実現できます。CISPR チャンバーを使用したテストでは、RC フィルタリングが長い PCB パターンによる EMI 放射を低減するための効果的なツールであることが示されました。フィルタのカットオフ周波数を低くし、シグナル インテグリティを多少犠牲にすることで、EMI をさらに低減できます。

4 参考資料

1. テキサス インスツルメンツ、『[EMI 低減のための PCB 設計ガイドライン](#)』アプリケーション ノート
2. テキサス インスツルメンツ、『[AN-903 差動終端技術の比較 \(Rev. B\)](#)』アプリケーション ノート

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月