

Application Note

単一の **TPS61170** を使用して正および負の出力電圧を生成する
シンプルなダイオード クランプ手法

SW Lee, Yoonjin Kim

概要

このアプリケーション ノートでは、TPS61170 と昇圧トポロジを使用して正と負両方の出力電圧を生成する、シンプルかつ実用的なダイオード クランプ手法を紹介します。負の出力電圧 ($-9V$) は、2 つのダイオードを追加することで実現しているのに対し、正の出力電圧 ($9V$) は、入力電圧範囲が $3V \sim 8V$ の昇圧トポロジを使用した一般的なアプリケーションによって実現しています。この方式は、2 つの異なる回路トポロジを並列で使用して正と負の電源レールを生成する場合に比べてよりシンプルで、コスト面でも有利になります。このアプローチは、TI PMICLOADBOARDVM (PMICLOADBOARDVM ユーザー ガイド) の入力電源電圧にも優れた選択肢です。このアプリケーション ノートでは、提案されたアプリケーション手法がシミュレーションや実験的検証によって確認されたように、優れた性能を発揮することを示しています。

目次

1 概要.....	2
2 提案されたアプリケーションの回路図.....	3
3 シミュレーション結果.....	5
4 実験結果.....	7
5 まとめ.....	13
6 参考資料.....	13

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

TPS61170 は、1.2A、40V パワー MOSFET を内蔵したモノリシック高電圧スイッチングレギュレータです。このデバイスは主に、1.2MHz 固定スイッチング周波数を使用する昇圧または SEPIC トポロジで構成され、外部ループ補償部品はアプリケーションの柔軟性を提供し、性能を最適化できます。

この昇圧トポロジは、出力電圧が入力電圧より高い場合に広く使用されています。TPS61170 を使用して、5V 入力から 9V を出力する代表的なアプリケーション回路を [図 1-1](#) に示します。単一出力電圧の実装は重要ですが、このアプリケーションノートではデュアル電源電圧 (9V と -9V) を生成する方法について説明します。提案されたアプローチは、オペアンプのバイアス回路に広く使用できるほか、TI の PMICLOADBOARD EVM 用の効果的な電源設計としても活用できます。

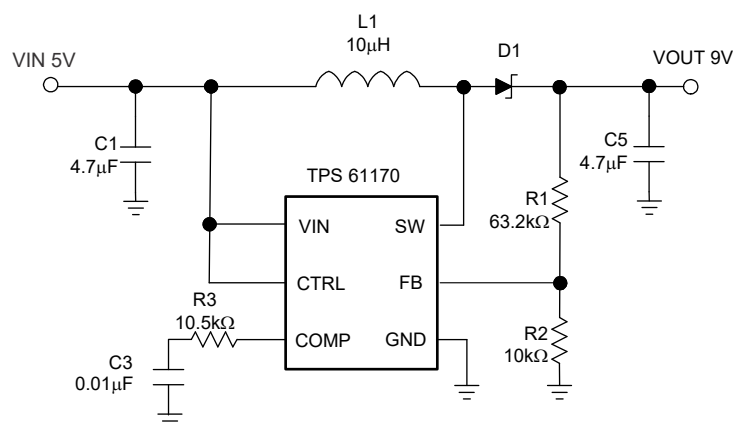


図 1-1. 昇圧コンバータの代表的なアプリケーション回路

2 提案されたアプリケーションの回路図

図 2-1 は、TPS61170 を使用して 3V ~ 8V の入力電圧範囲から 9V と -9V の両方を出力する、提案されたアプリケーションの回路図を示しています。これは、1 つの TPS61170 デバイスを使用して、広い入力電圧範囲にわたり 2 つの出力電圧を実現する、コスト競争力の高い手法です。図 2-2 は、正と負の両方の出力電圧を得る場合の主な波形を示しています。

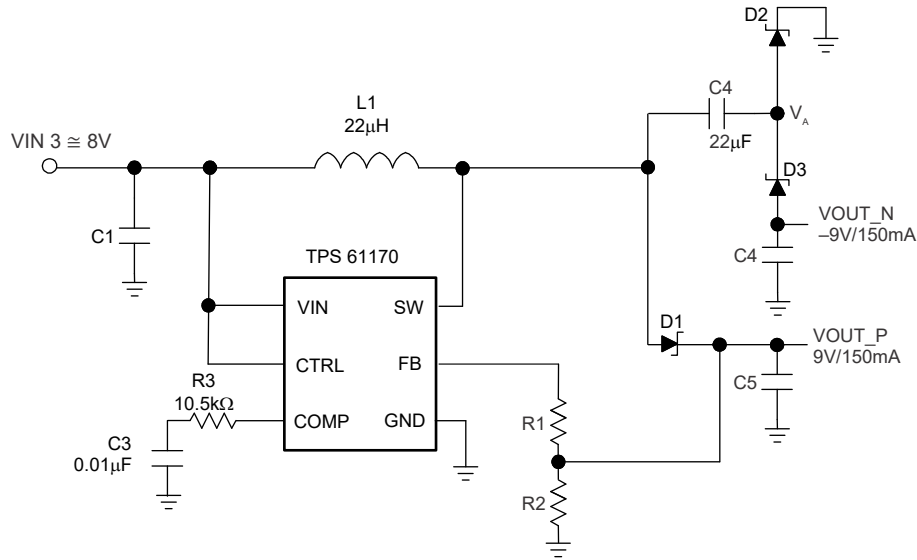


図 2-1. 提案されたアプリケーション回路

TPS61170 の内部スイッチがオンになると、エネルギーがインダクタ L1 に蓄積されます。また、内部スイッチがオフになると、入力電圧 (VIN) と L1 の両端の電圧 (v_{L1}) が加算され、 V_{SW} に印加されます。内部スイッチがオフになっている間、L1 に蓄積されたエネルギーは 2 つの出力に転送されます。VOUT_P は、従来型の昇圧コンバータと同じ方法で D1 を介して生成されます。一方、VOUT_N は C2、D2、D3 によって生成されます。このとき、 V_A の最大電圧は D2 によって約 +0.5V (V_{F_D2}) に制限され、最小電圧は D3 によって約 -9V に維持されます。

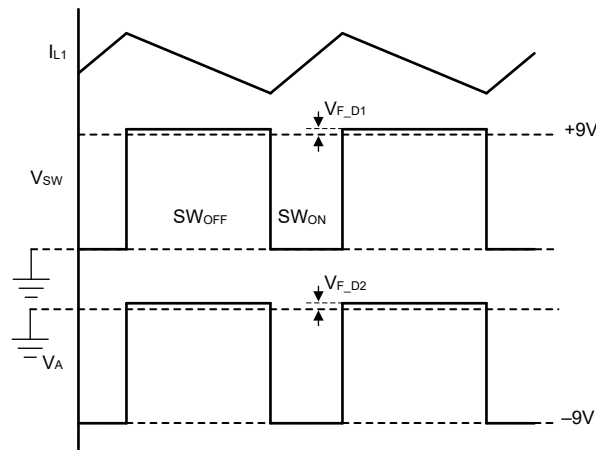


図 2-2. 提案された手法の主な波形

出力電圧レギュレーションを正確に行うには、VOUT_P の電圧を検出し、この電圧を厳密に調整する必要があります。ただし、VOUT_P は、 V_{SW} ノードからの D1 両端間の順方向電圧降下で決定されますが、VOUT_N では、スイッチング動作中に D2 と D3 を通る 2 つの順方向電圧降下が本質的に発生します。その結果、約 0.5V の本質的な電圧差が発生します。したがって、この場合は VOUT_N が -9V ちょうどではなく、約 -8.5V に維持されます。

この小さい電圧差がそれほど重要ではない場合は、図 2-1 に示す設計を使用できます。ただし、このような電圧偏差を許容できない場合は、図 2-3 に示すように D4 を追加します。これで問題を解決し、正の出力側にも同じ順方向電圧降下を発生させることができます。この場合、出力電圧精度は向上しますが、D4 によって生じる追加の電圧降下により効率は低下します。

図 2-4 に、D4 を追加してより正確な VOUT_N を実現する場合の主な波形を示します。ここで重要なポイントは、VOUT_P を 9V に維持するため、V_{SW} は D1 と D4 によって $9V + (V_{F_D1} + V_{F_D4})$ として決定されることです。この 2 つのダイオード (D1 と D4) は、VOUT_N の確立に関与するダイオードと同じ順方向電圧降下を発生させるため、より正確な VOUT_N を得ることができます。

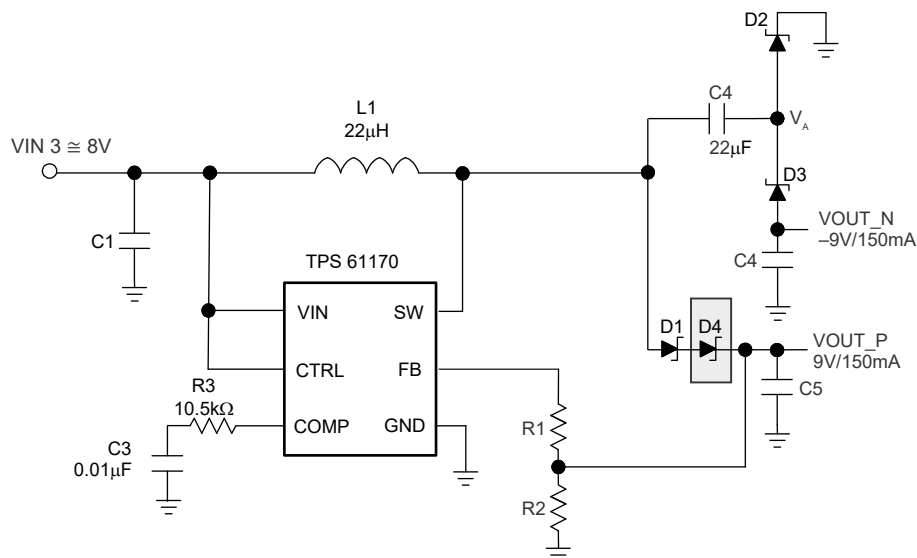


図 2-3. D4 を追加して負の出力電圧を改善するために提案された方法

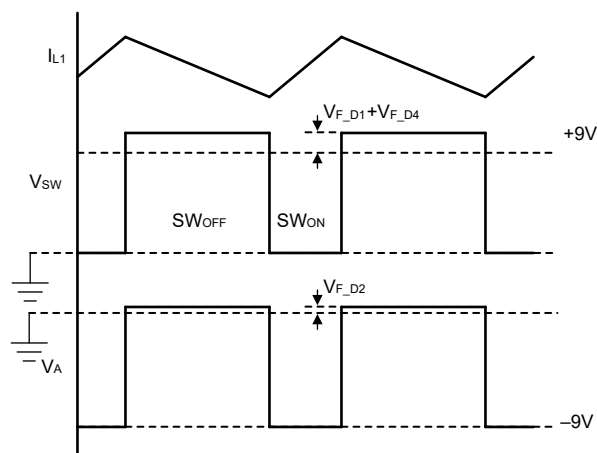


図 2-4. 負の出力電圧精度を改善するための主な波形

3 シミュレーション結果

図 3-1 に、D1 のみを使用した 図 2-1 の回路図に基づいた、初期起動時のシミュレーション結果を示します。入力電圧が 7V で、TPS61170 の CTRL ピンが Low から High に遷移した場合、VOUT_P と VOUT_N の両方の出力が適切に調整され、通常どおり安定化されていることがわかります。

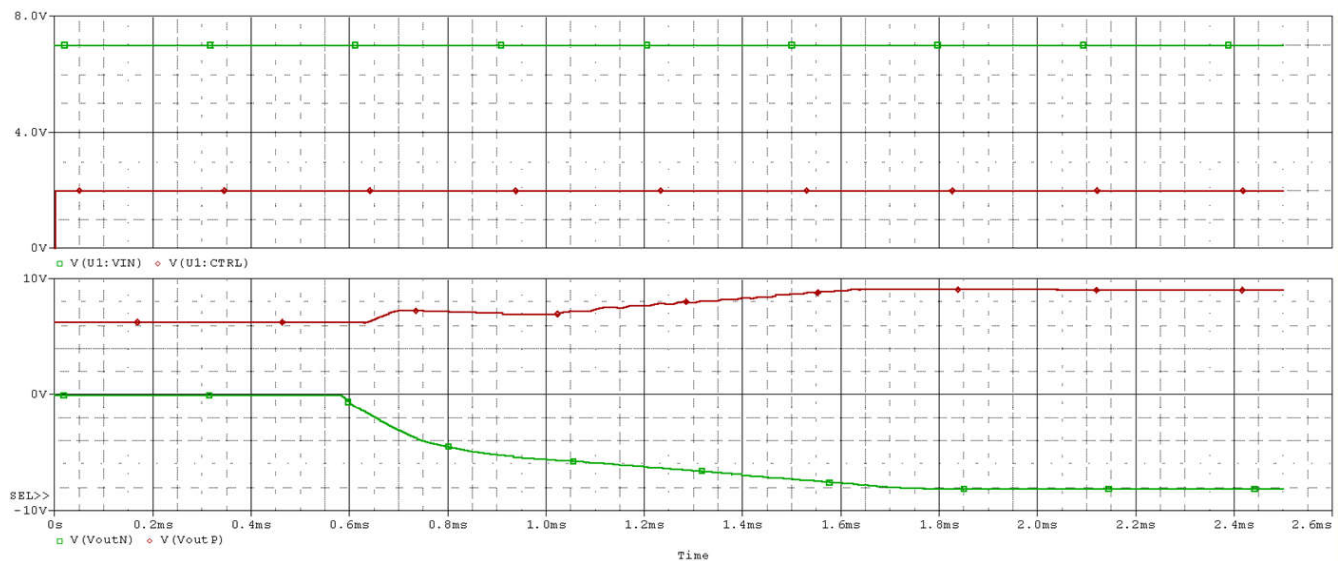


図 3-1. VOUT_P と VOUT_N 両方の初期起動

図 3-2 は、定常状態動作での主な電流波形と電圧波形の波形を示しています。VOUT_P と VOUT_N の出力は適切に安定化されており、VSW と VA の電圧波形も 1.2MHz のスイッチング周波数で正常に動作しています。さらに、L1 のインダクタ電流が CCM で動作していることが観測されました。

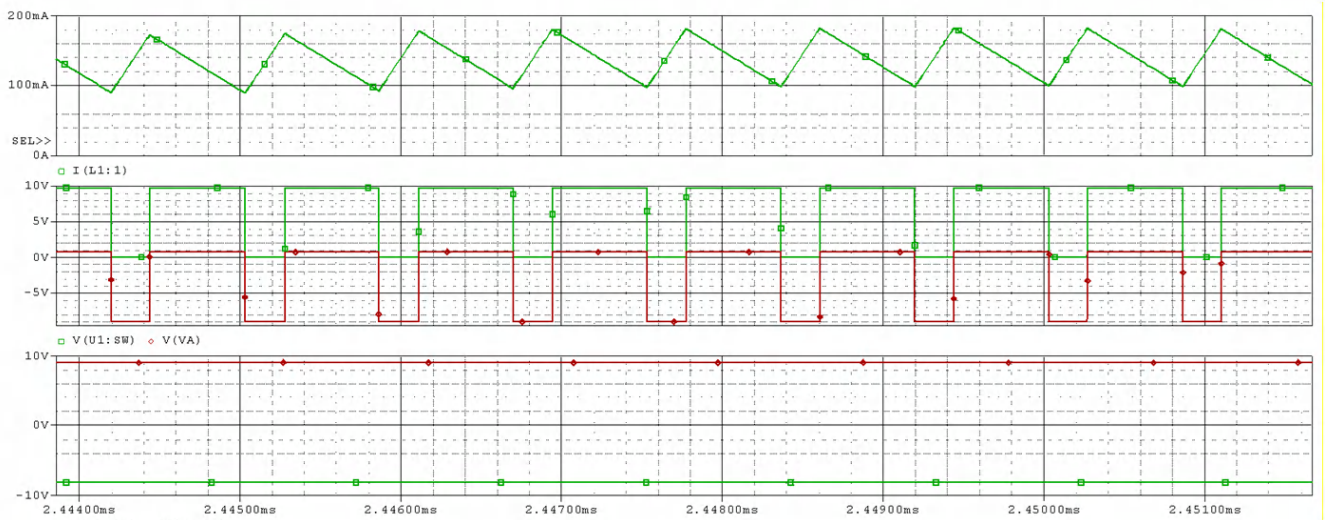


図 3-2. 定常状態動作での主な波形

図 3-3 に、D1 と D4 を組み合わせて使用した 図 2-3 の回路図に基づく初期起動時のシミュレーション結果を示します。入力電圧が 7V で、TPS61170 の CTRL ピンが同じように Low から High に遷移した場合、以下のシミュレーション結果に示すように、VOUT_P と VOUT_N の両方の出力が適切に調整、安定化され、VOUT_N 出力の精度が向上することがわかります。

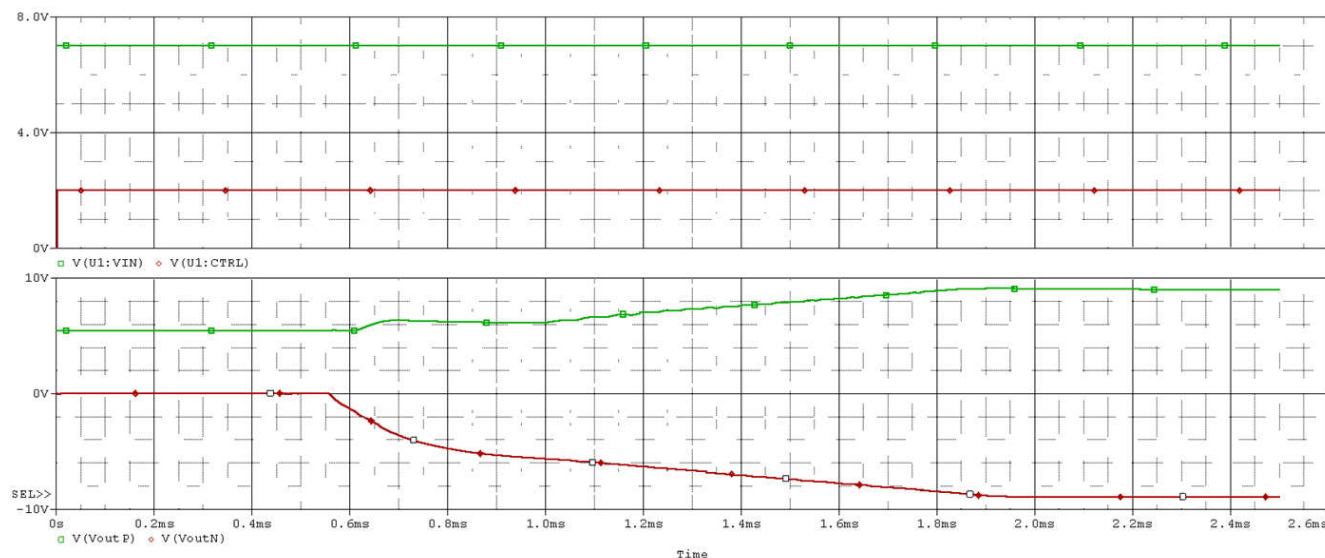


図 3-3. D1 と D4 を使用した VOUT_P と VOUT_N 両方の初期起動

図 3-4 に、D1 と D4 を使用した場合の、定常状態動作での主な電流波形と電圧波形を示します。VOUT_P および VOUT_N 出力は適切に安定化されるため、図 3-4 に示すように、より精度の高い VOUT_N 出力が得られます。

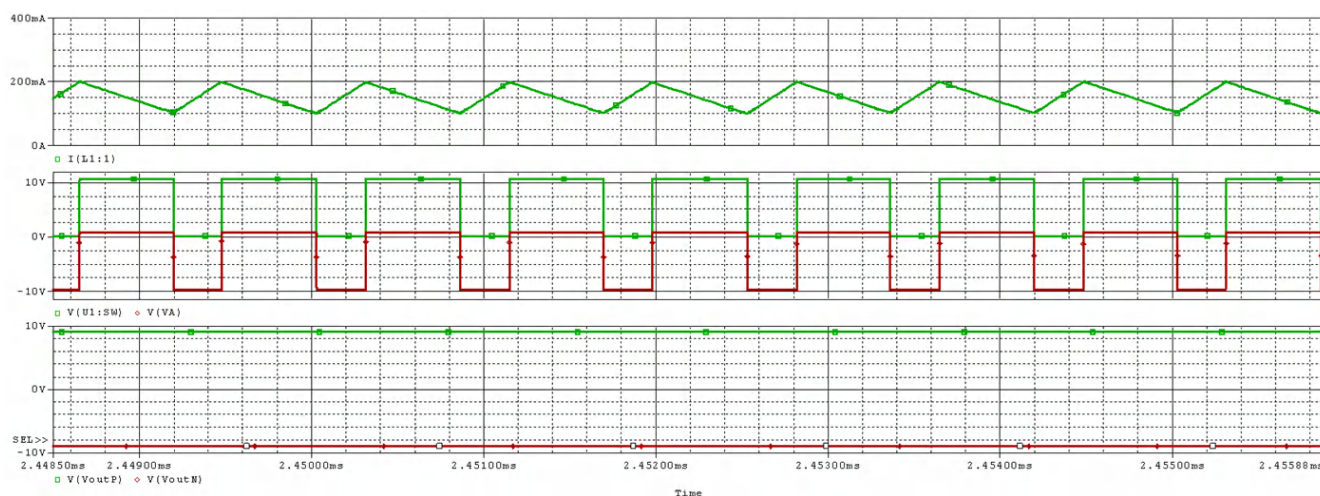


図 3-4. D1 と D4 を使用した定常状態動作での主な波形

4 実験結果

図 4-1 に、実験結果を示します (VIN: Ch4 (緑色)、5V/div、V_{OUT (+9V)}: Ch2 (水色)、5V/div、V_{OUT (-9V)}: Ch3 (紫色)、5A/div。これは、D1 を使用して入力電圧が 5V のとき、両方の出力電圧 (9V と -9V) が適切に安定化されていることを示しています。TPS61170 の内部 MOSFET 電流制限は最小 0.96A であるため、この制限値を超えないように、出力負荷を慎重に検討する必要があります。

また、初期起動時に出力電流は出力負荷への電力供給だけでなく、出力コンデンサを充電するために必要であり、その結果、通常の定常状態動作ではインダクタ電流が大きくなります。

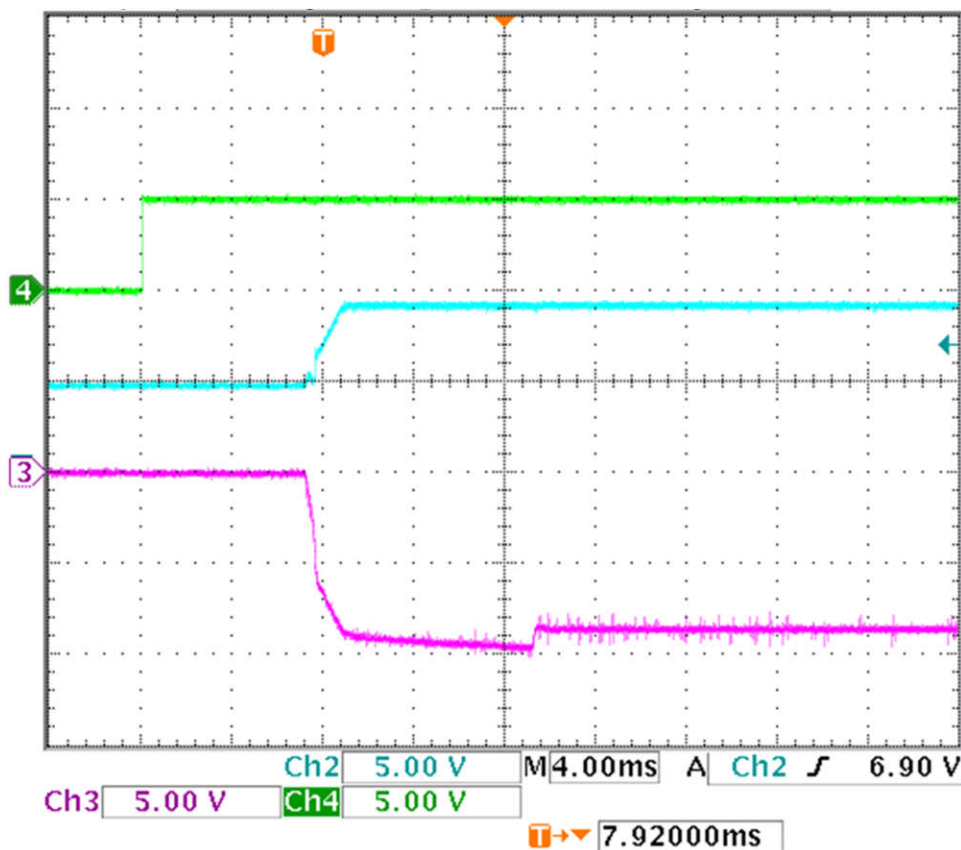


図 4-1. D1 を使用した 5V 入力での起動波形

図 4-2 は、定常状態動作での主な電圧波形と電流波形を示しています (VSW: Ch4 (緑色)、5V/div、V_{OUT (9V)}: Ch2 (水色)、5V/div、V_{OUT (-9V)}: Ch3 (紫色)、5V/div、IL1: Ch1 (青色)、250mA/div。9V と -9V の出力は適切に調整されており、VSW と L1 のインダクタ電流の波形も 1.2MHz のスイッチング周波数で正常に動作しています。

図 4-3 に、TPS61170 無効時の波形を示します。この実験での波形は、入力電圧が降下して TPS61170 の UVLO スレッシュホルド電圧である約 2.2V に達すると、正と負両方の出力電圧がオフになることを示しています。

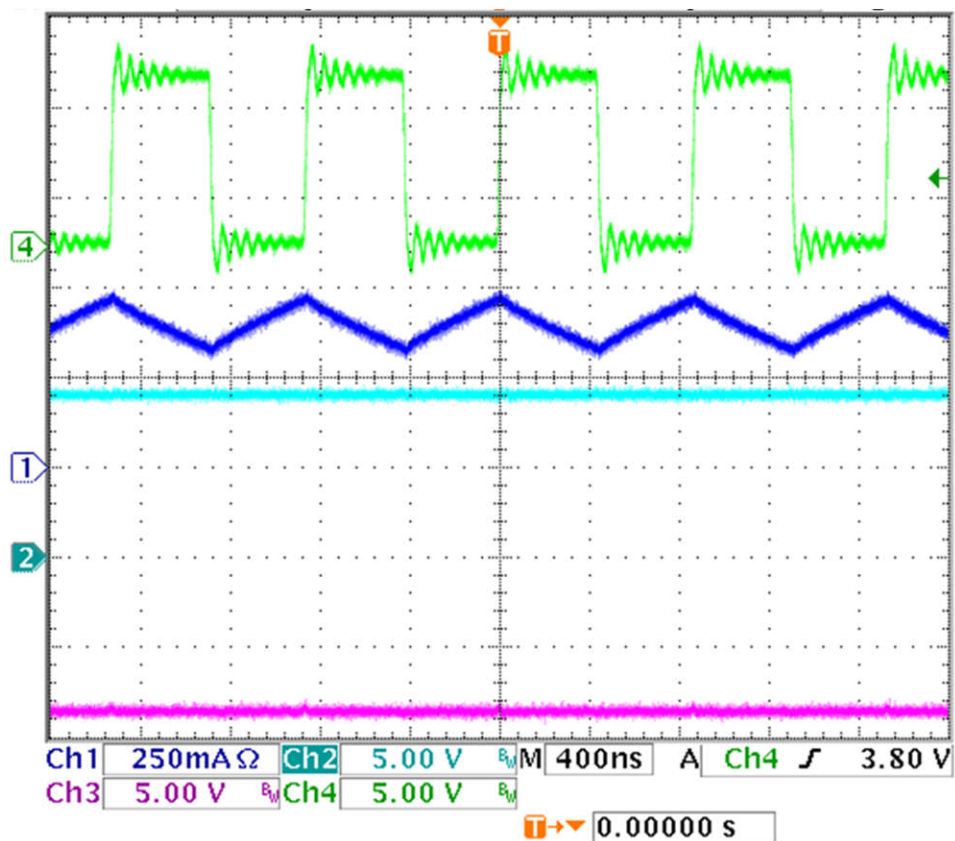


図 4-2. 定常状態動作での主要な波形

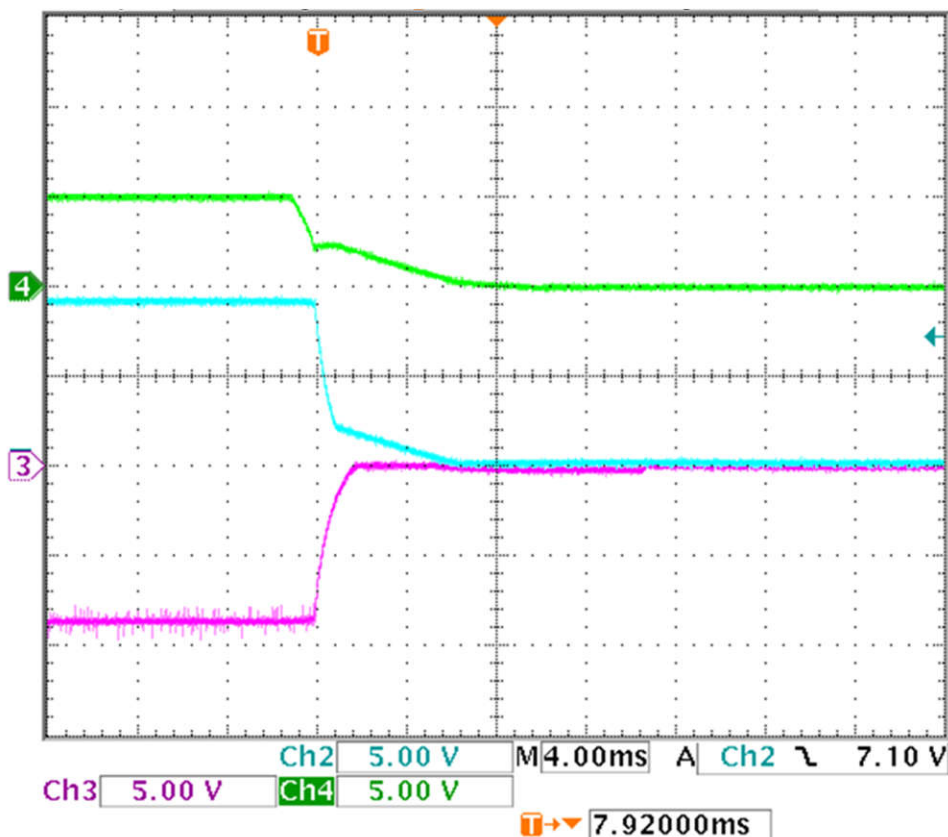


図 4-3. TPS61170 無効時の波形

図 4-4 に、実験結果を示します (VIN: Ch4 (緑色)、5V/div、 $V_{OUT(+9V)}$: Ch2 (水色)、5V/div、 $V_{OUT(-9V)}$: Ch3 (紫色)、5V/div。この場合、D1 と D2 を使用しています。入力電圧が 5V のとき、両方の出力電圧 (+9V と -9V) は適切に安定化されています。この方法では以下の波形に示すように、より精度の高い V_{OUT_N} が実現されます。図 4-5 に、同じテスト条件で TPS61170 が無効化された場合の主な波形を示します。

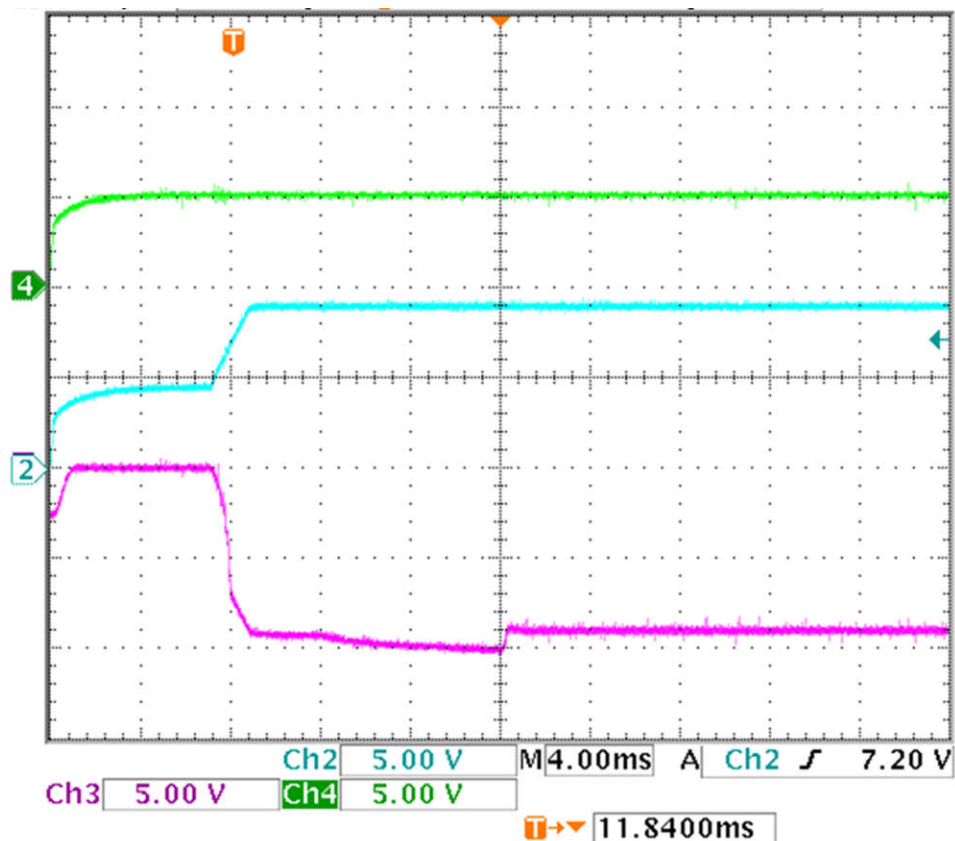


図 4-4. D1 + D4 を使用した 5V 入力での起動波形

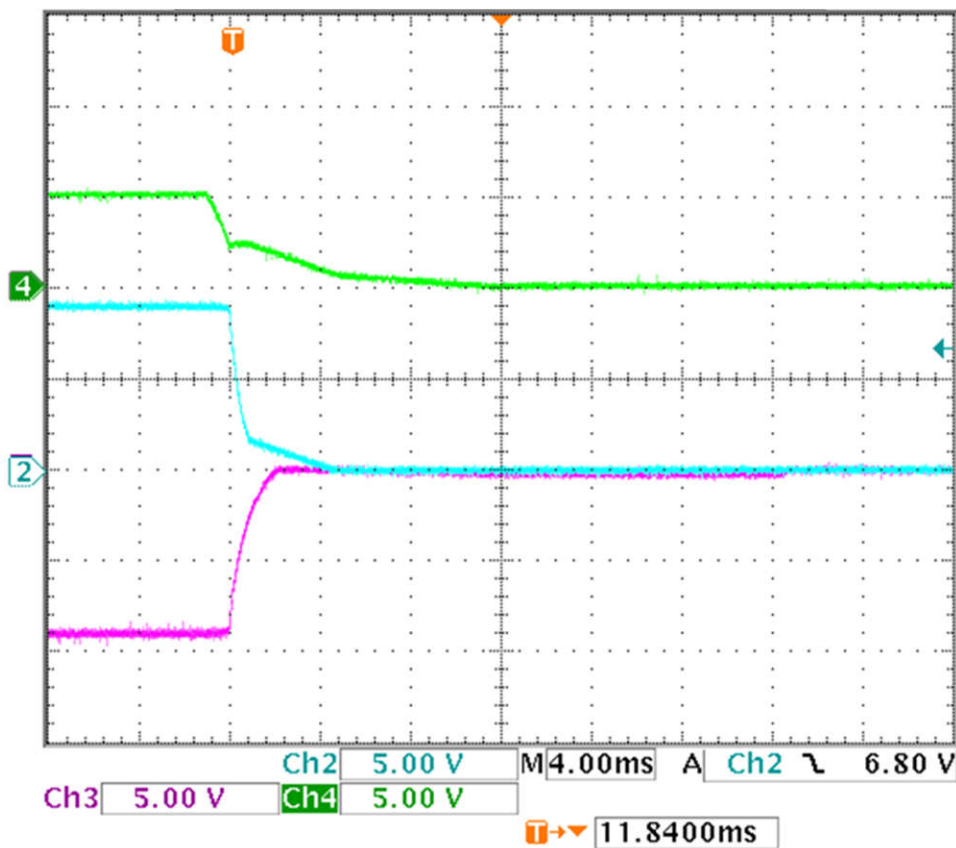


図 4-5. TPS61170 無効時の波形

図 4-6 に、D1 および D1 + D4 の両方の場合のループ ゲインと位相マージンを示します。測定されたループ ゲインの結果が示すように、D1 のみを使用した場合、クロスオーバー周波数は 31kHz、位相マージンは約 53 度です。D1 と D4 を一緒に使用する場合、クロスオーバー周波数は 27kHz、位相マージンは約 50 度です。どちらの場合も安定した周波数応答特性が得られます。

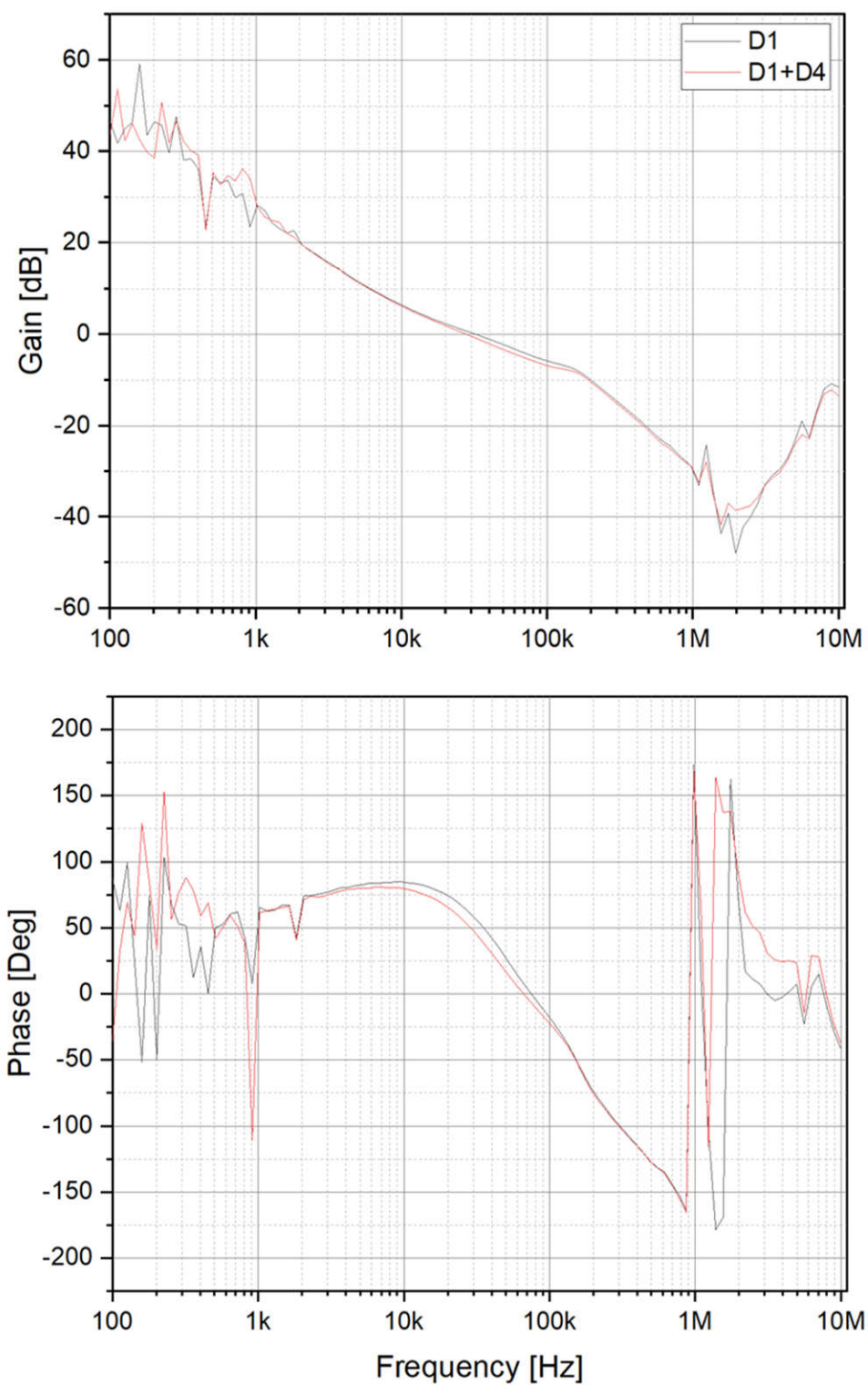


図 4-6. ループ ゲインと位相マージン

5 まとめ

このアプリケーション ノートでは、昇圧トポロジを使用して、正と負の出力電圧 (9V と -9V) を実現するための実用的なアプローチを提案しています。TI の **PMICLOADBOARDVM (SLUUC92)** を使用した実際のアプリケーション事例で確認されているとおり、この設計は適切に動作し、正確な出力電圧レギュレーションを実現します。重要なポイントは、負の出力電圧 (-9V) を 2 つのダイオードを追加することで実現しているのに対し、正の出力電圧 (9V) は、入力電圧範囲が 3V ~ 8V の昇圧トポロジを使用した一般的なアプリケーションによって実現しているということです。この方式は、2 つの異なる回路トポロジを並列で使用して正と負の電源レールを生成する場合に比べてよりシンプルで、コスト面でも有利になります。このアプリケーション ノートでは、提案されたアプリケーション手法がシミュレーションや実験的検証によって確認されたように、優れた性能を発揮することを示しています。

6 参考資料

1. テキサス インスツルメンツ、『[TPS61170 2mm × 2mm2 QFN パッケージ封止、1.2A 高電圧昇圧コンバータ](#)』、データシート。
2. テキサス インスツルメンツ、『[TPS61170EVM-280 評価基板、ユーザー ガイド](#)』、ユーザー ガイド。
3. テキサス インスツルメンツ、『[PMICLOADBOARDVM 評価基板ユーザー ガイド](#)』、ユーザー ガイド。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月