参考資料

Application Note

SpaceWire 向けの LVDS 設計

Matthew Smith *Transceiver Products*

概要

低電圧差動信号伝送 (LVDS) は、低消費電力、高速なデータレート、EMC の堅牢性により、幅広い用途で使用されています。TIA/EIA-644 規格では LVDS 物理層が定義されていますが、最新の通信ネットワークの多くは LVDS 物理層上に構築されています。宇宙グレードのシステムで使用される主な通信ネットワークの 1 つは SpaceWire です。TI では、SpaceWire 向けに専用設計されたデバイスは何も製造していませんが、TI ではさまざまな方法で SpaceWire ネットワークを実装するために使用できる宇宙グレードの LVDS デバイスを提供しています。

目次

1 概要.....2
2 使用事例.....3
2.1 使用事例 1：LVDS ピンなしの FPGA/MPU.....3
2.2 使用事例 2：LVDS ピンを持つ FPGA/MPU.....3
2.3 使用事例 3：冗長性.....4
3 まとめ.....5
4 参考資料.....6

商標

すべての商標は、それぞれの所有者に帰属します。

English Document: SBAA873

Copyright © 2026 Texas Instruments Incorporated

1 概要

SpaceWire は、宇宙船全体で機器を接続するために宇宙船で使用される高速シリアル通信ネットワークです。SpaceWire は Star Dundee によって定義され、LVDS 物理層とデータ ストローブ符号化差動信号を使用して非同期通信を可能にしています。この構造により、SpaceWire は LVDS の高速データレートと EMC 堅牢性を活用して、最大 10m のケーブルに対して最大 200Mbps のデータレートを実現します。SpaceWire ノードは、Data In (D_In)、Data Out (D_Out)、Strobe In (S_In)、Strobe Out (S_Out) の 4 つの差動 I/O ポートで構成されます (図 1-1 を参照)。これにより、伝送クロックをデータとともに Data と Strobe にエンコードし、データ ラインとストローブ ラインの XOR をとることでクロックを回復できます。これらのラインで送信されるデータは、通常、FPGA または MPU によって生成されます。ただし、これらの宇宙グレード FPGA/MPU には制限があるため、他の LVDS デバイスを使用しない限り、SpaceWire の実装は困難なことがあります。以下のセクションでは、TI の LVDS デバイスを使用して宇宙船内で SpaceWire の機能を実現または改善する主な使用事例を紹介します。

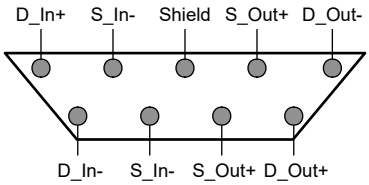


図 1-1. ピン配置

Copyright © 2026 Texas Instruments Incorporated

2 使用事例

2.1 使用事例 1：LVDS ピンなしの FPGA/MPU

FPGA は、SpaceWire データの処理など、さまざまなタスクを実行できるようにプログラムできます。ただし、LVDS 信号を直接送受信できるピンがない場合、シングル エンド信号を LVDS に変換するために、LVDS ドライバおよびレシーバが必要です。各 SpaceWire ノードは、2 つの入力と 2 つの出力を必要とするので、2 つのドライバ チャネルと 2 つのレシーバ チャネルを使用して完全な機能を実現する必要があります。図 2-1 に、ドライバがシングル エンド GPIO 信号を LVDS に変換し、レシーバがその逆を実行するため、SN55LVTA4-SEP LVDS ドライバと SN55LVRA4-SEP LVDS レシーバにより、LVDS ピンのない FPGA を使用するシステムで SpaceWire を実現する方法を示します。

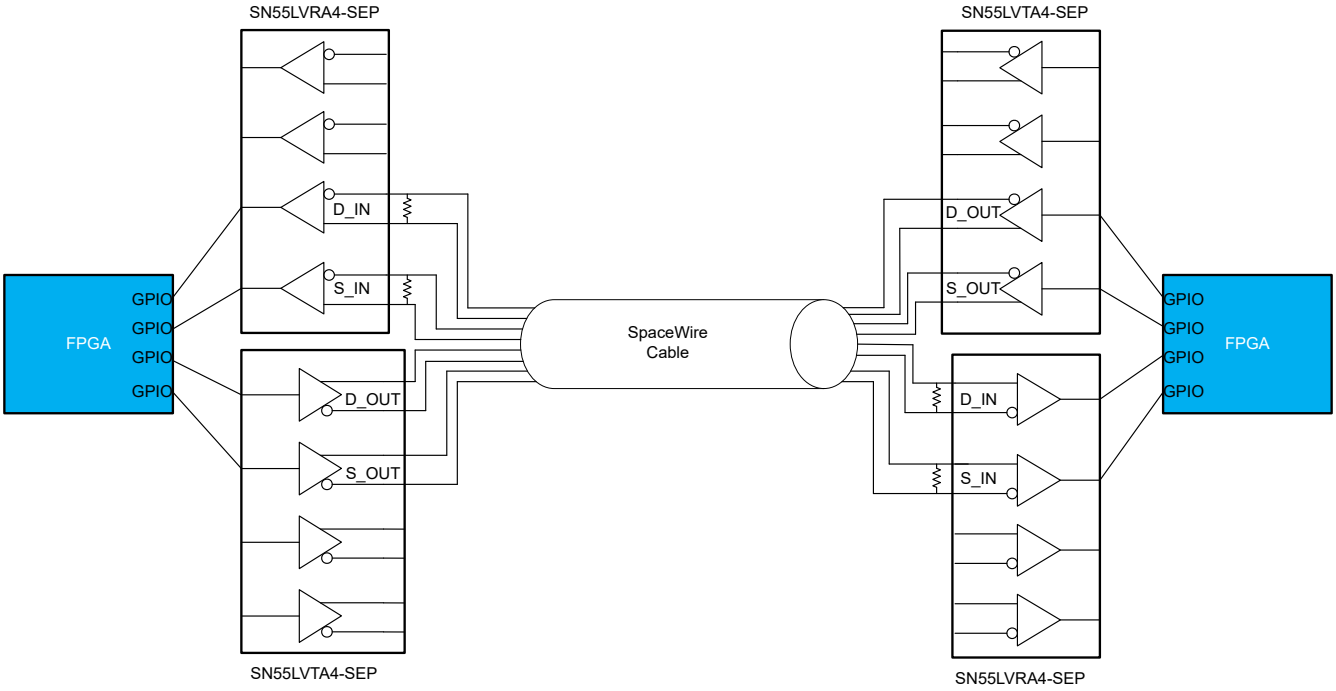


図 2-1. 回路図

2.2 使用事例 2：LVDS ピンを持つ FPGA/MPU

LVDS I/O ピンを提供する FPGA または MPU を使用する場合、LVDS ドライバ/レシーバ ペアは必要ありません。ただし、これは必ずしも SpaceWire を効果的に実装できることを意味するとは限りません。ボード上の FPGA の位置によっては、シグナル インテグリティを改善するために、LVDS 信号をバッファでリドライブする必要がある場合があります。LVDS 伝送媒体はインピーダンス整合し、レシーバで 100Ω で終端する必要があります。Star Dundee では、最大 1GHz のエッジレートが原因で、差動 PCB トレースの長さを 5mm 未満にすることも推奨しています。これは、FPGA がボード コネクタから 5mm を超えるトレース長である場合、バッファを使用して受信した LVDS 信号をリドライブし、適切なシグナル インテグリティを維持できることを意味します。

TI の LVDS 製品を使用してこの機能を実装する方法の 1 つは、SN55LVCP22A-SP を使用することです。これは、技術的にはクロスポイント LVDS スイッチですが、図 2-2 に示すように、SN55LVCP22A-SP はデュアル チャネル バッファとして動作するように構成することもできます。さらに、このデバイスは LVDS 製品として販売されていますが、入力として LVPECL および CML 信号も受け入れ、それらを LVDS に変換します。LVPECL および CML 信号は、FPGA 上の敏感な LVDS ピンに損傷を与える可能性があるより高い電圧スイングを持つため、SN55LVCP22A-SP を使用してこれらの信号を LVDS に変換し、受信 FPGA ピンを保護できます。

Copyright © 2026 Texas Instruments Incorporated

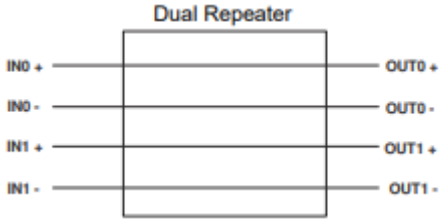


図 2-2. デュアル チャネル バッファ

2.3 使用事例 3：冗長性

多くの宇宙アプリケーションでは、障害のあるデータ ストリームを置き換えるために冗長バックアップ データ ストリームを切り替えられる保護切り替えが必要です。たとえば、SpaceWire 経由でシステムの他の部分と通信している制御ユニットに障害が発生した場合、システム動作を続行するにはバックアップ制御ユニットを切り替える必要があります。これは、SN55LVCP22A-SP デバイスを今回はスイッチとして使用することで実現できます。以下 図 2-3 に、8 個の SN55LVCP22A-SP で、各クロスポイント スイッチのすべてのチャネルを活用して、プライマリおよびバックアップのコントローラとケーブルを備えた冗長 SpaceWire インターフェイスを実現する方法を示します。

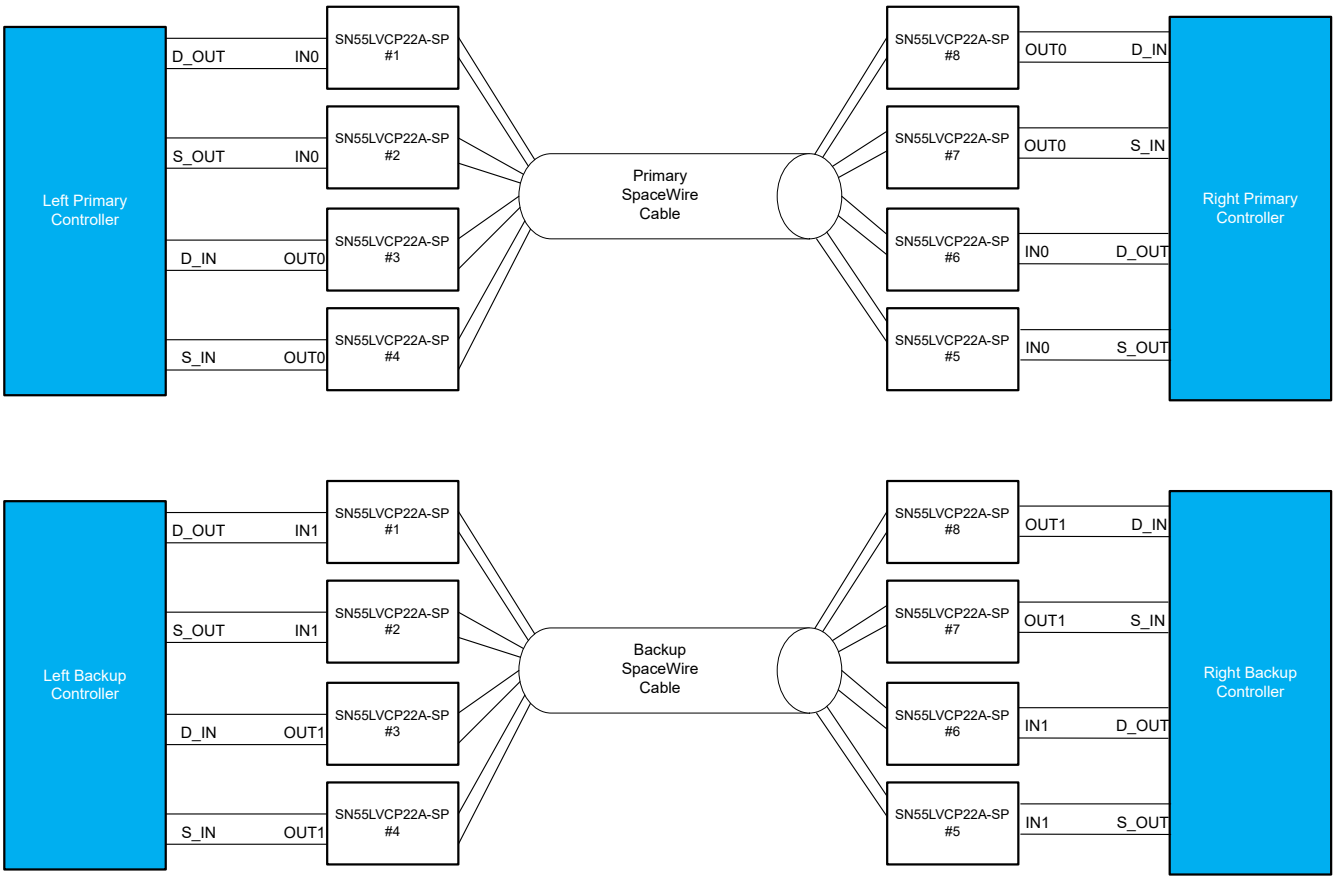


図 2-3. 冗長 SpaceWire インターフェイス

Copyright © 2026 Texas Instruments Incorporated

3 まとめ

要約すると、SpaceWire は、さまざまな方法で実装でき、あらゆる種類の宇宙グレード アプリケーションで非常に便利なインターフェイスです。TI は、宇宙グレードで耐放射線性の LVDS デバイスにより、お客様がこれらのユースケースに容易に対応できるようにしています。適切な TI デバイスについては、表 3-1 を参照してください。

表 3-1. TI デバイス

機能	デバイス	チャネル数	信号速度	SEL 耐圧
LVDS ドライバ	SN55LVTA4-SEP	4	400Mbps	50MeV-cm^2
	SN55LVDS31-SP	4	400Mbps	110MeV-cm^2
LVDS レシーバ	SN55LVDS33-SP	4	400Mbps	90MeV-cm^2
	SN55LVRA4-SEP	4	400Mbps	50MeV-cm^2
LVDS バッファ付きクロスポイント スイッチ	SN55LVCP22A-SP	2	1000Mbps	75MeV-cm^2

English Document: SBAA873
Copyright © 2026 Texas Instruments Incorporated

4 参考資料

1. STAR-Dundee、SpaceWire ユーザー ガイド
2. テキサス インスツルメンツ、LVDS アプリケーションおよびデータ ハンドブック
3. テキサス インスツルメンツ、差動信号およびシングル エンド信号の終端ガイドライン

Copyright © 2026 Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月