参考資料

Application Note

ロゴスキー コイルの設計上の課題を理解する

Daniel Maaya, Nathan Nohr, John Caldwell

概要

このアプリケーション ノートは、電流検出アプリケーションにおける PCB ロゴスキー コイルの使用について解説する全 3 編のシリーズのうちの 1 編です。このアプリケーション ノートでは、ロゴスキー コイル電流センサの動作原理について詳細に説明します。また、PCB ベースの ロゴスキー コイル特有の設計課題を説明し、それらの課題を克服するために最適化された設計手法を紹介します。

目次

1 概要.....2
2 動作原理.....3
2.1 電磁誘導.....3
2.2 数学モデルと感度.....3
2.3 位相シフト:90° の位相差.....5
3 設計課題と解決方法.....6
3.1 低い信号振幅 (µV/A).....6
3.2 ノイズに対する感度.....6
3.3 人工負荷の影響.....7
3.4 積分が必要.....7
3.5 浮遊磁場干渉.....8
3.6 クロストーク.....8
3.7 機械的考慮事項.....10
3.8 理想的ではないコイル設計に起因する誤差.....10
4 まとめ.....12
5 参考資料.....13

商標

すべての商標は、それぞれの所有者に帰属します。

Copyright © 2026 Texas Instruments Incorporated

1 概要

ロゴスキー コイルは、非磁性のコア (空芯) の周りに導線をらせん状に巻いた間接型電流センサです。導体を流れる電流の変化率に比例した電圧を発生させることで交流 (AC) を測定するように設計されています。ロゴスキー コイルは、従来の電流トランスとは異なり、飽和する磁気コアを必要としないため、センサ形状を高度にカスタマイズでき、軽量化も可能です。モダン、コンパクトでコスト効率に優れたアプリケーションに適したこれらのセンサは、PCB 材料を使用して製造できます。高精度の巻線パターンを実現し、高密度の電子機器への組み込みを可能にします。

このアプリケーション ノートでは、低信号振幅、ノイズ感度、高性能積分の必要性などの重要な課題について説明します。また、アナログ フロント エンドや最適化されたコイル生成ツールに関する TI の推奨事項を使用した実用的なソリューションを紹介します。さらに、このドキュメントはアプリケーション ブリーフ電力量計測でロゴスキー コイルに切り替えるメリットを土台とし、電流センサから KWh 計測までを扱う包括的な電力量計設計ガイドとなっています。

Copyright © 2026 Texas Instruments Incorporated

2 動作原理

ロゴスキー コイルは、電磁気学の原理に基づいて電流を検出します。具体的には、ロゴスキー コイルは、電流が流れる導体によって生成される磁束が、空芯または他の非磁性構造体の周りに巻かれたコイルの巻線を貫くことで生じる相互作用を利用します。

2.1 電磁誘導

ロゴスキー コイルの基本動作はファラデーの誘導の法則とビオ・サバールの法則に基づいています。閉ループを貫く磁束が時間的に変化すると、その変化率に比例した起電力 (EMF) 、すなわち電圧が誘導されます。

交流電流 (I_p) の流れにより、ビオ・サバールの法則に従って、電流が流れる導体の周囲に円周方向の磁界が生成されます。I_p が時間の経過とともに変動すると、ロゴスキー コイルで囲まれた領域 (dA) を貫く磁束 (Φ) も変動します。

ロゴスキー コイルの出力は磁束の微分に比例するため、本質的に周波数依存性を持ち、電流の絶対振幅ではなく、その変化率に応答します。ロゴスキー コイルは、電流そのものの絶対振幅ではなく、電流の変化率に応答します。

2.2 数学モデルと感度

PCB にロゴスキー コイルを実装する場合、サブストレートの厚さとレイアウト領域によって形状が制限されます。長方形または円柱型 PCB の巻線の誘導電圧は、次の関係式で表せます。

ロゴスキー コイル (V_{OUT}) は 式 1 で表されます。

$$B_0 = \frac{\mu_0 I_p \sin(\omega t)}{2\pi R} \quad (1)$$

ここで:

- B_0 = 電流の流れによって生成される、ワイヤの周囲の磁界 (ビオ・サバール)
- μ_0 = 自由空間の透磁率
- ω = 角周波数 = 2πf
- I_p = 1 次側電流
- R = ワイヤの中心から測定点までの距離

導電パターンの両端の磁束は、式 2 で表されます。

$$\Phi = \int_a^b B_0 \times dA \quad (2)$$

ここで:

- Φ = 導電パターンを貫く磁束
- dA = dr × h。素子の長方形断面積 (dr)、PCB の高さ (h)

ここで:

- dr = ワイヤの中心からの距離 R での微小伝導率。
- h = PCB の高さ

したがって、導電パターンを貫く全磁束は 式 3 で表されます。

$$\Phi = \frac{\mu_0 I_p \sin(\omega t)}{2\pi} \times h \times \ln\left(\frac{b}{a}\right) \quad (3)$$

ここで:

- B = 外径
- A = 内径

磁束の変化率に比例する電圧 (ファラデーの誘導法則) を 式 4 に示します。1 次側電流 (I_p) と角周波数 (w) を仮定します。

Copyright © 2026 Texas Instruments Incorporated

$$V_{out} = N\left(\frac{d\Phi}{dt}\right) \quad (4)$$

ここで:

- N = 巻線数

代入:

$$V_{out} = \frac{N\mu_0 h}{2\pi} \times \ln\left(\frac{b}{a}\right) \times \frac{dI_p \sin(\omega t)}{dt} \quad (5)$$

微分を解く:

$$V_{out} = \frac{N\mu_0 h}{2\pi} \times \omega I_p \times \cos(\omega t) \times \ln\left(\frac{b}{a}\right) \quad (6)$$

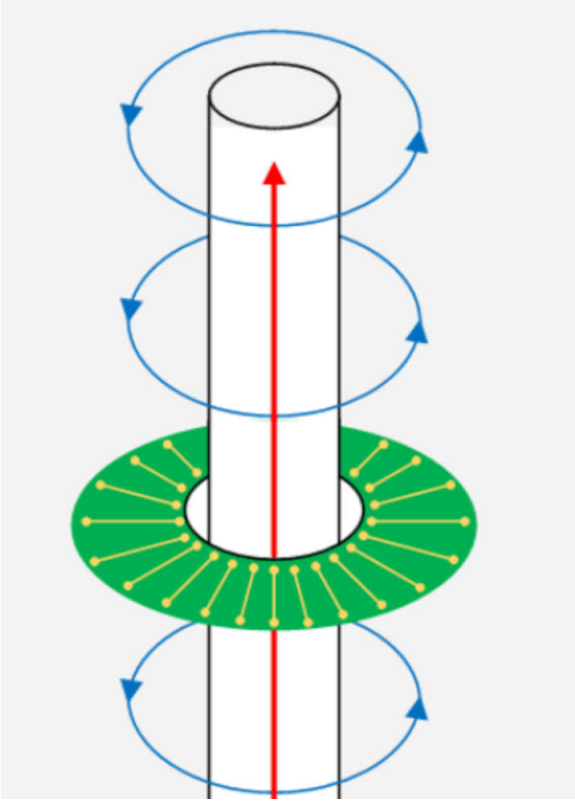
注

感度は (V_{OUT}: I_p) で表され、通常は µV/A 単位で測定されます。

注

相互インダクタンスは V_{OUT} の一部です。

$$M = \frac{N\mu_0 h}{2\pi} \times \ln\left(\frac{b}{a}\right) \quad (7)$$



Copyright © 2026 Texas Instruments Incorporated

2.3 位相シフト：90° の位相差

ロゴスキー コイルの重要な特性は、一次電流との位相関係です。コイルは微分器として機能 (dI/dt に比例した信号を出力) するため、出力電圧波形は数学的には入力電流波形を微分したものになります。

正弦波電流の例では、次のようになります。

$$I(t) = I_p \sin(\omega t) \tag{8}$$

出力電圧は、1 次側電流の微分に PCB コイルの相互インダクタンスを乗じたものです。

1 次側電流の微分：

$$\frac{dI}{dt} I(t) = \frac{dI}{dt} I_p \sin(\omega t) = \omega I_p \times \mathbf{cos}(\boldsymbol{\omega t}) \tag{9}$$

$$V_{out} = \frac{N \mu_0 h}{2\pi} \times \omega I_p \times \mathbf{cos}(\boldsymbol{\omega t}) \times \ln\left(\frac{b}{a}\right) \tag{10}$$

余弦波は正弦波に対して 90° シフトされます。そのため、ロゴスキー コイルの RAW 出力は、実際の電流波形と常に 90° の位相差があります。測定用に実際の電流波形を再構成するには、信号チェーンに積分回路を含める必要があります。積分器は微分の逆演算を実行し、数学的に 90° の位相シフトを「元に戻す」ことで、1 次側電流と位相が一致する波形に信号を復元します。

Copyright © 2026 Texas Instruments Incorporated

3 設計課題と解決方法

3.1 低い信号振幅 (μV/A)

問題:PCB ロゴスキーは感度が低いため、出力電圧が小さくなります (μV/A)。

原因:式 6 で強調されているように、コイルの感度が低い主な要因は、PCB 厚の制約 (通常 0.4mm ～ 2mm)、巻数の制限、そして磁気コアを持たず自由空間の透過率に依存することです。

以前に設計したコイル (外径 35mm × 内径 15mm、巻数 235) のコイル寸法を式 6 に代入すると、感度は約 61.3μV/A となります。これは、コイルの中心に 1 アンペアの電流が流れたとき、ロゴスキーの出力が 61.3μV になることを意味します。

回避方法:A/D コンバータ (ADC) などの測定デバイスのノイズ フロアを上回るレベルまで信号をゲインする必要があります。

3.2 ノイズに対する感度

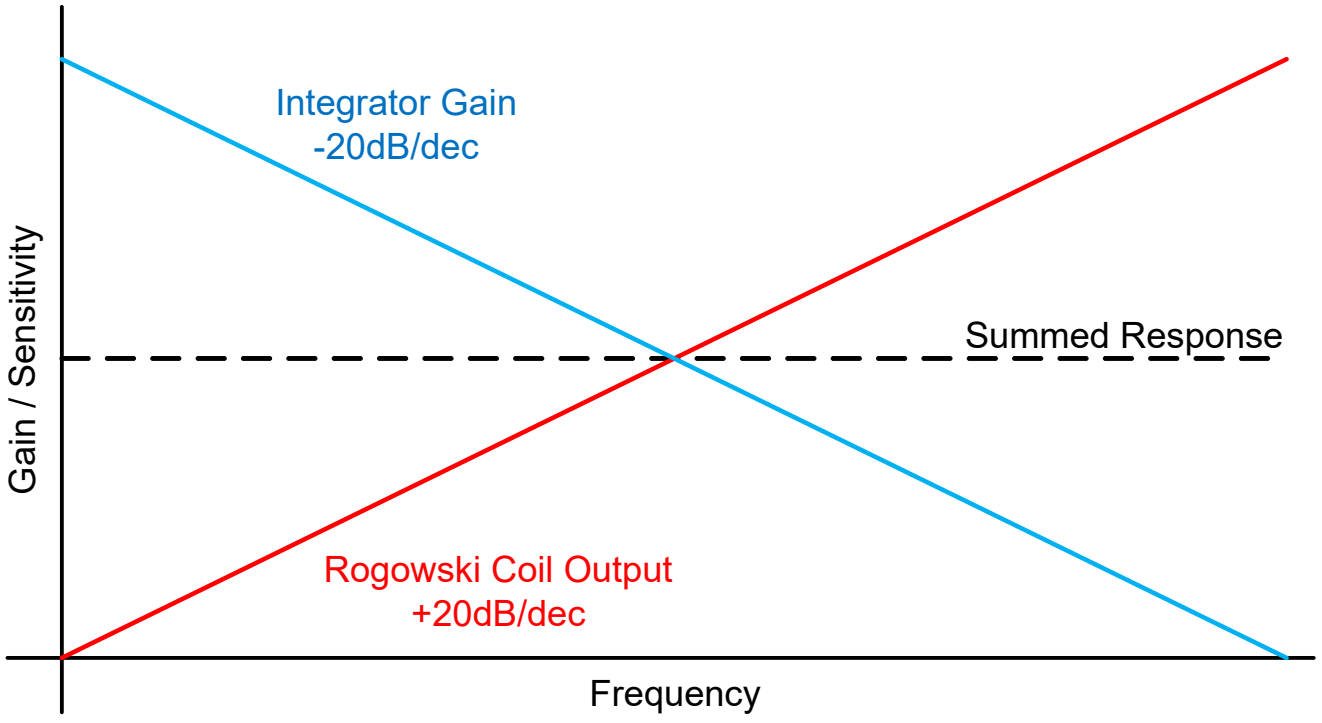
問題:ロゴスキー コイルは、本質的に周波数に依存するセンサです。したがって、高周波ノイズが配線に結合すると、ロゴスキー コイルはノイズを増幅します。

原因:

$$V_{out} = M \times \omega I_p \times \cos(\omega t)$$

周波数が高くなると di/dt が大きくなり、感度が向上します。ロゴスキー コイルの感度は、周波数が 10 倍になるごとに 20dB の割合で増加します。

回避方法:ロゴスキー コイルの周波数特性 (−20dB/dec) とは逆の特性を持つ積分器が必要です。合成周波数特性は帯域全体にわたって平坦となり、出力が周波数ではなく実際の電流振幅に依存する状態になります。



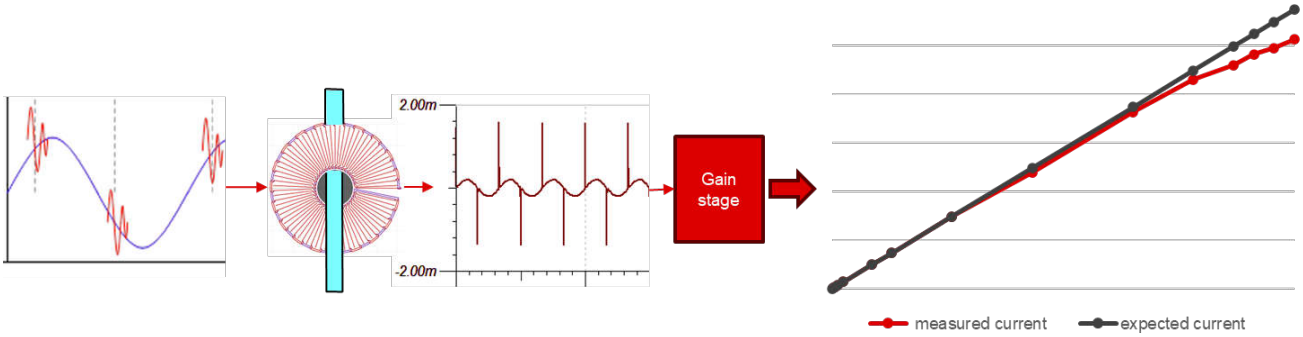
Copyright © 2026 Texas Instruments Incorporated

3.3 人工負荷の影響

問題: 実際のアプリケーションでは、1 次側電流の波形はきれいな正弦波とは限らず、多少の歪みが発生する可能性があります。ロゴスキー コイルがこの歪みを増幅し、非線形の動作を引き起こします。

原因: 非抵抗性負荷 (洗濯機、乾燥機、ドリル、コンロなどの誘導性負荷および容量性負荷) に起因する伝導干渉。

回避方法: 歪みがシグナル チェーン全体に伝播しないよう、ロゴスキー信号を同一段で積分・増幅する回路を設計する必要があります。



3.4 積分が必要

3.4.1 積分の理論

問題:

- ロゴスキー コイルの出力は、実際の 1 次側電流波形に対して 90° の位相差があります。
- シグナル チェーンに結合した低周波ノイズが増幅され、不安定性の原因となります。

原因:

1 次側電流 [$i_p \sin(\omega t)$] の関数として **Vout** を導出すると、コイル出力は余弦波になります。つまり、信号は 1 次側電流の正弦波に対して 90°シフトしています。正しい位相関係を回復し、I_p 自体に比例する信号を得るためには、コイルの後段に積分器が必要です。

アクティブ積分器 (帰還コンデンサ C と帰還抵抗 R を並列に配置したオペアンプ) の場合、伝達関数は次のとおりです。

- 周波数 F でのゲイン:

$$\frac{R_F}{R_I}\left(\frac{1}{\sqrt{1+(2\pi F \times R_F \times C)^2}}\right) \tag{11}$$

- 周波数 F での位相応答:

$$\tan^{-1}\left(2\pi F \times R_F \times C\right) \tag{12}$$

この回路が一定の –90° の位相シフトを持つ理想的な積分器として動作するのは、周波数がコーナー周波数と比べて 2 デケード上回る場合に限られます。

$$F_c = \frac{1}{2\pi \times R_F \times C} \tag{13}$$

F_c 未満では、この回路は積分器ではなく単純なアンプのように動作します (ゲインは平坦化し、位相シフトは 0°に近づきます)。DC ゲインを制限するには帰還抵抗 R_F が必要です。この抵抗がないと、周波数がゼロ (DC) に近づくにつれて理想積分器のゲインが無限大に近づき、入力に結合された DC オフセットや低周波ノイズが際限なく増幅されます。その結果、オペアンプの出力が飽和して、不安定になります。

Copyright © 2026 Texas Instruments Incorporated

3.4.2 積分周波数の選定：デケード数に対する位相余裕およびゲイン余裕

測定周波数 F が F_C を上回る度合いが大きくなるにつれて、ゲイン応答と位相応答は急速に小さくなります。一般に、F_C を対象とする最低周波数より 1 デケード低く設定すると、位相誤差を約 6°以下に保てます。2 デケード低く設定すると、位相誤差を約 0.6°未満に保てます。まず、所望の F_C が得られるようにコンデンサと抵抗の組み合わせを選択し、次に R_I を選択してゲインを設定します。

部品定数の例：

F_C = 5Hz (50Hz より 1 デケード低い) の場合：

C = 68nF (C0G/NP0) に設定

$$R_f = \frac{1}{2\pi F_c C} = \frac{1}{2\pi(5\text{Hz})(68\text{nF})} \cong 470\text{k}\Omega \quad (14)$$

F_C = 0.5 (50Hz より 2 デケード低い) の場合：

$$R_f = \frac{1}{2\pi F_c C} = \frac{1}{2\pi(0.5\text{Hz})(68\text{nF})} \cong 4.7\text{M}\Omega \quad (15)$$

帰還抵抗 R_f を大きくするのではなく、積分容量を 68nF より大きくすることで、カットオフ周波数を下げながら同等の性能を維持できます。その際、所望の F でゲインを保つために R_I を変更します。ただし、容量値の大きい C0G/NP0 コンデンサは入手しにくく、高価で、パッケージは大型になります。

コーナーを 1 デケード下げるには、静電容量または帰還抵抗をそれぞれ 10 倍にする必要があります。抵抗値を大きくすると、熱 (ジョンソン) ノイズの影響が増加し、PCB のリーク経路やと湿度の影響を受けやすくなることに注意してください。

回避方法：

積分精度を高めるために：

- C には C0G/NP0 コンデンサを使用します。これらのコンデンサは、温度係数と電圧係数がゼロに近い値です。C の変動は、F_C を直接変化させ、位相誤差やゲイン誤差を再び生じさせるため、重要です。
- 多相アプリケーションでゲイン精度とチャネル間の整合性を維持するため、R_F および R_I には、互いに整合した、許容差の小さい (≤0.1%) 抵抗を使用します。
- 積分器の高い DC ゲインで増幅される DC オフセットと 1/f ノイズを最小限に抑えるため、低ノイズのゼロドリフト (チョッパ安定化) アンプを使用します。あるいは、DC オフセットを除去するために AC 結合段を検討してください。
- シグナル チェーンの低ノイズ性能を維持しながら、最良で扱いやすい性能を得るには、コーナー周波数を 2.5Hz とするために、68nF のコンデンサと 1MΩ の抵抗が推奨されます。

推奨デバイス：

デバイス番号	電圧レール	入力電圧ノイズ f = 0.1Hz ～ 10Hz	Vos
TLVx387	±3	177nVppk	1µV
TLVx888	±18	180nVppk	3µV
TLVx825	±3	320nVppk	3µV

3.5 浮遊磁場干渉

問題：ロゴスキー コイルは、近くの配線や、改ざんの試みから、センシング素子付近の浮遊磁場を拾います。

原因: ロゴスキー コイルは磁束の変化の微分によって交流電流を検出することに依存しています。

回避方法：各ループを整合させ、巻線を均等に配置した差動コイルを設計する必要があります。外部磁場にさらされると、差動構成によって同相信号が生成され、その後アナログ フロント エンドによって除去されます。

3.6 クロストーク

問題：近接して配置されたコイルどうしによって生成される外部磁界の影響により、電流測定が不正確になります。

Copyright © 2026 Texas Instruments Incorporated

原因:ビオ・サバールの法則は、直線の電流を搬送するワイヤがワイヤの中心から離れた場所で生成する磁場を計算するための法則です。

$$B_1 = \frac{\mu_0 I_p \sin(\omega t)}{2\pi r_1} \quad (16)$$

B1 は、ワイヤの中心からの任意の点距離 (r1) でワイヤ 1 によって生成される磁場です。

$$B_2 = \frac{\mu_0 I_p \sin(\omega t)}{2\pi r_2} \quad (17)$$

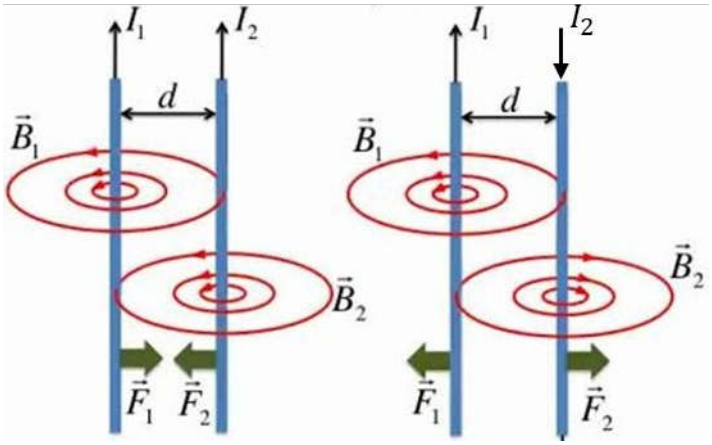
B2 は、ワイヤの中心からの任意の点距離 (r2) でワイヤ 2 によって生成される磁場です。

ワイヤ間の任意の点の磁場の合計は式 18 に示すとおりです。

$$\sum B = B_1(r_1) + B_2(r_2)\cos(\theta) \quad (18)$$

(θ) は、B1 と B2 の間の方向であり、(θ) は 2 本のワイヤが互いに平行である場合にのみ 180 または 0 になります。

- 事例 1:(θ) = 180° の場合、電流は同じ方向に流れ、磁場は互いに逆向きになります。距離がどちらかのワイヤに近づくと合成磁場が強くなり、電流の大きさが同じ場合は 2 本のワイヤ間の中点で相殺されます。
- 事例 2:(θ) = 0° の場合、電流は逆方向に流れ、磁場は同じ方向に互いに補強され、ワイヤ間に均一なネット磁場が生成されます。ワイヤ間の間隔が狭くなるほど合成磁場は強くなり、間隔が広がるにつれて減少します。
- 事例 1 と事例 2 は、マルチセンサ システムの最悪条件を示します。平衡 3 相システムなどの実際のアプリケーションでは、合成磁場は両方の事例が組み合わさったものとなります。したがって、実際のアプリケーションの影響は、最悪条件の場合に比べてはるかに小さくなります。



回避方法:

- 対称性を持たせ、特性を揃えたループを備える差動コイルを設計します。外部磁界が、アナログ フロント エンドによって処理できる同相信号を生成するようにします。
- シグナル インテグリティを向上させるため、ソフトウェア キャリブレーションとクロストーク補償を実装します。

Copyright © 2026 Texas Instruments Incorporated

3.7 機械的考慮事項

問題:

1. バスバーなどの非円形導体による PCB 面積の浪費
2. センシング素子がシグナル コンディショニングやデータ アクイジションから離れて配置されていることによる、シグナル チェーンへのノイズ混入
3. ワイヤがすでに設置されている場合の手作業および取付時間の増加

原因:

1. 円形コイルを使用して非円形の導体を包むと、多くの未使用スペースが生じます。この未使用領域により、センサの精度を向上させる可能性がある余分な感度が失われる場合があります。
2. ロゴスキー コイルの出力が小さすぎ、ノイズの影響を受けやすくなっています。コイルがシグナル コンディショニングから離れた場所に配置されている場合、信号は途中でノイズを拾いやすくなります。
3. 閉ループ ロゴスキー コイルの設置に際し、ワイヤの切り離しと再接続が必要となるため、運用時に大幅なダウンタイムが発生します。この手動操作により、設置時間が長くなり、再接続時に接続エラーや機械的摩耗が発生するリスクがあります

回避方法:

1. 導体やバスバーに容易に巻き付けられる柔軟性あるコイル設計または開閉可能なコイル設計は、より実用的で、設置時の負担の少ない代替手段となります。
2. センシング コイルの近くにシグナル コンディショニングを配置します。

3.8 理想的ではないコイル設計に起因する誤差

問題:コイルの巻線の非対称性による出力電圧の歪み。

原因:2 層の円形 PCB コイルに巻線を配置するには、複雑なトレース ルーティングが必要です。ループ領域と入力接続の不整合は、出力へのノイズ結合を招きます。

電線内の電流によって生成される磁界は、通常、電線の中心から距離 R だけ離れた円周上で一様になります。ロゴスキー コイルでは、特性を揃えた 2 つの巻線ループ (コイル 1 とコイル 2) を互いに逆向きに巻き、差動接続することで、この性質を利用します。1 次側電流が作る磁界からは差動出力が得られる一方、外部の不均一な干渉磁界は同相信号として現れ、差動測定によって除去されます。

各コイルは、相互インダクタンス M を介して 1 次側電流 (I_p) に結合しますが、2 つのコイルは外部干渉にもさらされます。これらの干渉源は、誘導性結合 (I_N) または容量性結合 (V_N) に分類できます。各コイルの出力は、次の 3 つの 影響の組み合わせです。

コイル 1 の出力:

$$V_1 = M\frac{dI_P}{dt} + M_{n1}\frac{dI_N}{dt} + \left(\frac{C_{c1}}{C_{c1} + C_P}\right)V_N \tag{19}$$

コイル 2 の出力 (逆巻きのため、1 次電流項 (I_p) はコイル 1 に対して反転します):

$$V_2 = -M\frac{dI_P}{dt} + M_{n2}\frac{dI_N}{dt} + \left(\frac{C_{c2}}{C_{c2} + C_P}\right)V_N \tag{20}$$

差動出力:

$$V_{diff} = V_1 - V_2 = 2M\frac{dI_P}{dt} + (M_{n1} - M_{n2})\left(\frac{dI_P}{dt}\right) + \left[\left(\frac{C_{c1}}{C_{c1} + C_P}\right) - \left(\frac{C_{c2}}{C_{c2} + C_P}\right)\right]V_N \tag{21}$$

コイル 1 とコイル 2 が完全に対称であり、1 次導体と外部ノイズ源の両方に対して巻線密度、ループ領域、スタンドオフ距離が、3 次元 (x、y、z) すべてで同一である場合、各コイルが受ける誘導結合と容量結合も等しくなります。$M_{N1} = M_{N2}$、$C_{C1} = C_{C2}$ ノイズ項は完全に相殺され、所望の信号だけが 2 倍の大きさで残ります。

Copyright © 2026 Texas Instruments Incorporated

$$V_{diff} = 2M\frac{dI}{dt} \quad (22)$$

x, y, z における対称性が重要な理由：この相殺は、すべての外部磁場源に対して両方のコイルが幾何学的に等価な位置にあることを前提としています。x-y 平面 (巻線面) の対称性により、両方のループが同じ領域を囲み、1 次導体および面内の干渉磁界から同じ平均磁界を受けます。z の対称性により、両方のループは平面外の干渉源から同じスタンドオフ距離に保たれます。非対称性の一般的な原因は、1 つのループがもう 1 つのループよりもわずかにノイズ源に近くなるビア ループです。これらの対称性のいずれかが崩れると、$M_{N1} \neq M_{N2}$ および $C_{C1} \neq C_{C2}$ になり、V_{diff} の括弧内にあるノイズ項は相殺されなくなります。その結果、通常は純粋な同相信号として現れる外部干渉が差動出力に漏れ込み、測定誤差となります。

回避方法：自動コイル設計プロセス。対称性と感度が最大になるよう、ソフトウェアのアルゴリズムによって PCB 配置を実行します。独自のクワッドインターリーブ コイル トポロジを採用して、コイルの感度と対称性を最大化しています。TI の第 1 世代コイル トポロジに比べて感度が 55% 以上高く、EMI 耐性が 98% 以上向上しています (特許申請中)。

Copyright © 2026 Texas Instruments Incorporated

4 まとめ

このアプリケーションノートでは、PCB をベースとするロゴスキー コイル電流センサの動作原理と、エンジニアが実装するときに直面する設計上の 8 つの重要な課題 (低信号振幅、ノイズ感度、非線形負荷による歪み、積分回路の必要性、浮遊磁界干渉、位相間クロストーク、機械的配置の制約、手動レイアウトに起因するコイル形状の非対称性) を解説します。それぞれの課題に対して、実用的な対策を紹介しています。たとえば、ゼロドリフト オペアンプ、C0G/NP0 コンデンサ、特性を揃えた 0.1% 抵抗を用いた集積増幅結合段、同相ノイズを除去する差動コイル トポロジ、シグナル コンディショニング回路の近接配置などです。幾何学的な非対称性の根本原因を解決するため、エンジニアには、TI の自動 PCB ロゴスキー コイル設計ツールの使用を強く推奨します。このツールは、対称性と感度が最大になるよう、コイルの巻線をアルゴリズムに基づいて配置します。

Copyright © 2026 Texas Instruments Incorporated

5 参考資料

1. テキサス インスツルメンツ、TIDA-011013 リファレンス デザイン
2. テキサス インスツルメンツ、TIDA-010971 リファレンス デザイン
3. テキサス インスツルメンツ、TIDA-010987 リファレンス デザイン
4. テキサス インスツルメンツ、PCB ロゴスキー設計ツール
5. テキサス インスツルメンツ、『平衡オーディオ入力で高同相除去を実現する設計』、Analog Design Journal

Copyright © 2026 Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月