参考資料

Application Note

TBOX バックアップ バッテリ システム向けの高集積設計とアプリケーション設計

Shelly Xie, Shipeng Cheng, Miya Zhang

概要

TBOX バックアップ バッテリ システムは、ディスクリート設計から統合設計へと進化しています。TPS6138x-Q1 ファミリは、スタック構成 MOSFET によるロード ダンプ保護、パワー MOSFET の内蔵、インテリジェントなモード管理などのアーキテクチャ上の革新を通じてシングルチップでの高度な統合を実現し、従来のディスクリート実装における設計上の制約を克服します。このアプリケーション ノートでは、モノリシック統合アーキテクチャ、動作メカニズム、および主要な設計課題について包括的な技術解析を提供しており、次世代の高集積バックアップ バッテリ システムを開発するための詳細な技術リファレンスとして役立ちます。

目次

1 TBOX におけるバックアップ バッテリ ソリューションの概要 2
2 バックアップ バッテリ システム向けのディスクリート ソリューションと統合ソリューション 4
3 TPS6138x-Q1 アプリケーションの設計上の考慮事項 6
3.1 TPS6138x-Q1 回路図の重要ポイント 6
3.2 大きなオーバーシュートを回避するためのループ補償最適化設計 7
3.3 TPS6138x-Q1 レイアウト設計の重要ポイント 8
4 まとめ 11
5 参考資料 12

商標

すべての商標は、それぞれの所有者に帰属します。

Copyright © 2026 Texas Instruments Incorporated

1 TBOX におけるバックアップ バッテリ ソリューションの概要

TBOX システムは、車載インターネット (IoV) の中核コンポーネントとして機能し、外部環境と車載プラットフォームをつなぐ重要な役割を果たします。これらのシステムは、4G/5G モデム、GPS、BLE、Wi-Fi、V2X などの複数の外部ワイヤレス サービスを統合し、テレマティクス アプリケーション プロセッサと車載内部ネットワーク (CAN、Ethernet、LIN の各プロトコルで構成) との間の情報交換を促進します。

技術進化の観点から見ると、図 1-1 に示すように、TBOX システムはより高度なアルゴリズムによるデータ処理、測位技術のアップグレード、およびサイバーセキュリティ準拠の強化へと進化しています。5G から 5G-A への移行により、TBOX システムは大容量データ伝送に対応できるようになり、エンドツーエンドの暗号化と規制準拠の要件を強化しつつ、高精度フュージョン測位の需要を満たします。同時に、技術の反復進化によって TBOX のコックピット プラットフォームへの統合が進み、演算能力とハードウェア資産のリソース共有が促進されてシステム全体の性能が向上しています。

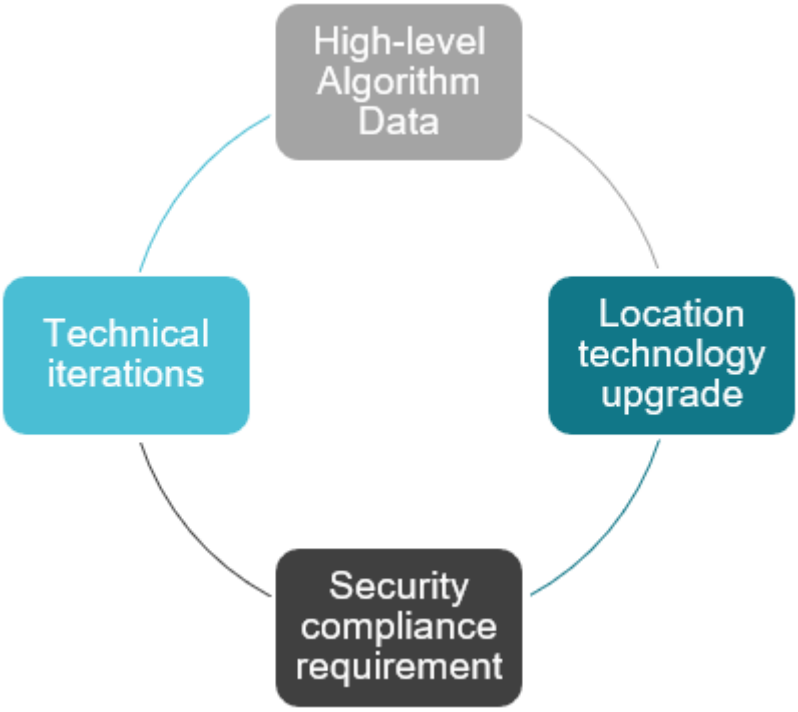


図 1-1. TBOX のトレンド

図 1-2 に、次世代インテリジェント コックピット プラットフォームにおけるバックアップ バッテリ システムのアーキテクチャの進化を示します。従来のソリューションは高度に分散されたディスクリート部品に依存していますが、統合アプローチではシステム要件との整合性が向上し、電力効率が高まります。

Copyright © 2026 Texas Instruments Incorporated

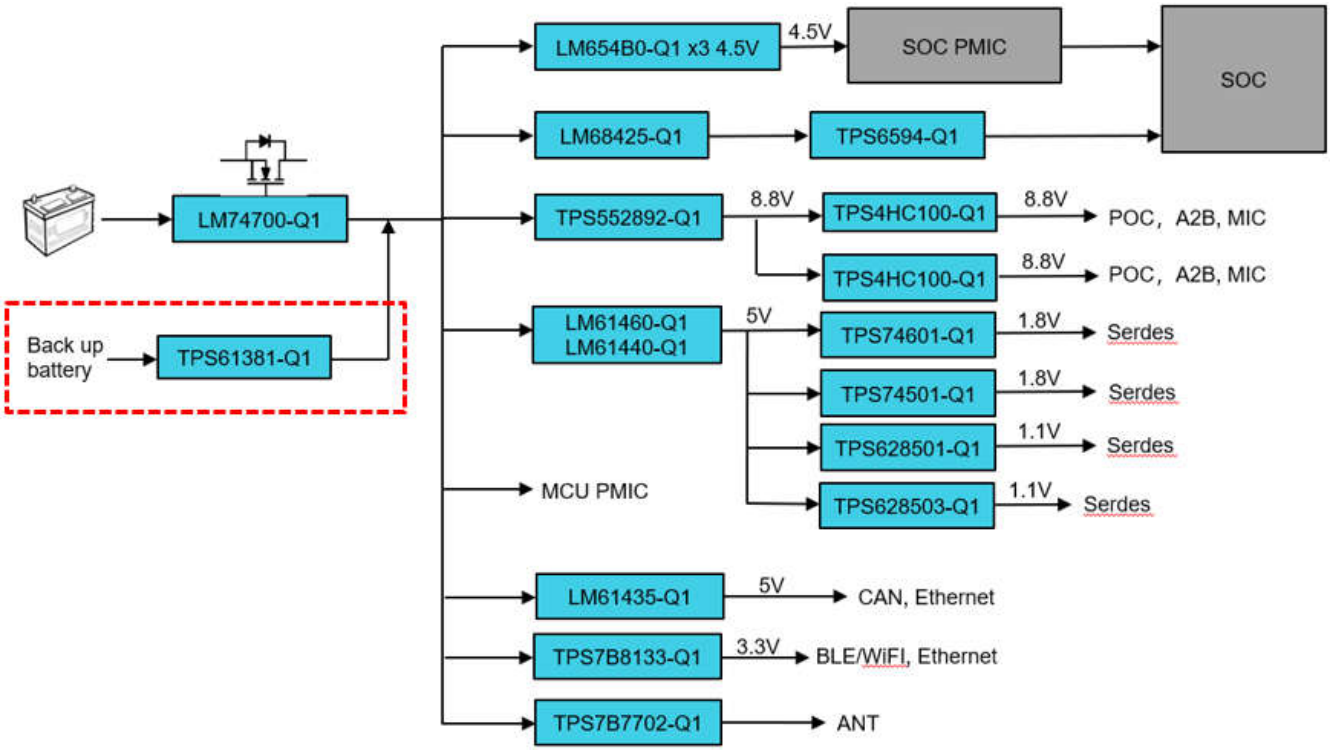


図 1-2. コックピットと TBOX の統合

Copyright © 2026 Texas Instruments Incorporated

2 バックアップ バッテリ システム向けのディスクリート ソリューションと統合ソリューション

車載テレマティクス (T-BOX) システムでは、主電源に障害が発生した際に、緊急通報 (eCall)、無線 (OTA) アップデート、位置情報通知などの重要な機能を補助バッテリで維持する必要があります。充放電管理方式の統合レベルは、部品表 (BOM) コスト、プリント基板 (PCB) 面積、およびシステム全体の信頼性を直接左右します。

ディスクリート部品によるアプローチは、本質的に部品点数の多さ、大きな静止時消費電力、および制御の複雑さの増大という制約を受けます。図 2-1 に示すように、このソリューションは BQ25171-Q1 リニア チャージャ、LM5152-Q1/TPS61088-Q1 昇圧コンバータ、3 個のパワー MOSFET、2 個の I²C インターフェイスなど、複数のディスクリート部品で構成されています。さらに、電圧および電流の取得のためにオペアンプやマイコン ユニット (MCU) の A/D コンバータ (ADC) リソースを占有する必要があります。このディスクリート アプローチでは、充電器に内蔵された低ドロップアウト レギュレータ (LDO) が 1A を超える充電電流に対応できないため、急速充電の要件を満たすことが困難です。放電、充電、バッテリ健全性監視の各機能間のモード切り替えはすべてマイコンの制御に依存するため、モード遷移速度に限界があります。さらに、ハイサイド MOSFET のリーク電流が 200nA に達するほど大きく、許容できないほどの高い静的消費電力につながります。

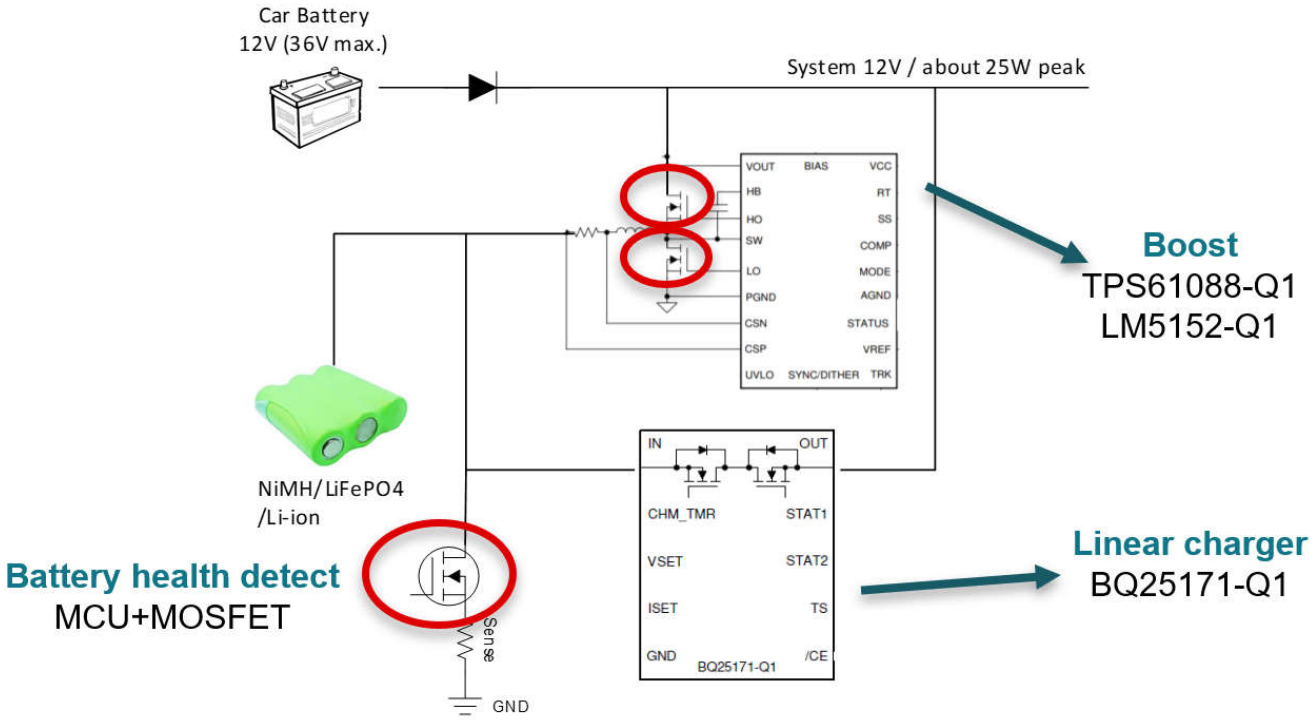


図 2-1. ディスクリート ソリューション

市場で入手可能な既存のパッケージ レベルの統合ソリューションと比較して、TPS6138x-Q1 シリーズは機能レベルの統合を達成し、アーキテクチャ レベルの最適化を実装しています。このデバイスは、昇圧、充電、バッテリ健全性 (SOH) 検出という 3 つの異なる機能を 1 つのチップに統合しています。

図 2-2 に示すように、このデバイスは絶縁 MOSFET を内蔵しており、ニッケル水素 (NiMH)、リン酸鉄リチウム (LiFePO$_4$)、リチウムイオン (Li-ion) を含む複数のバックアップ バッテリ化学組成に対応しています。ディスクリート部品のアプローチと比較して、TPS6138x-Q1 の PCB 面積はわずか 0.799 平方インチ (ディスクリート ソリューションは 1.428 平方インチ) と大幅に縮小されています。充電モードは LDO と降圧の両方の構成に対応しており、マルチレベルの充電保護と NTC サーミスタ ベースの温度監視を備えた包括的な充電アーキテクチャを提供します。昇圧モードでは、1V という非常に低い最小入力電圧を実現しています。

Copyright © 2026 Texas Instruments Incorporated

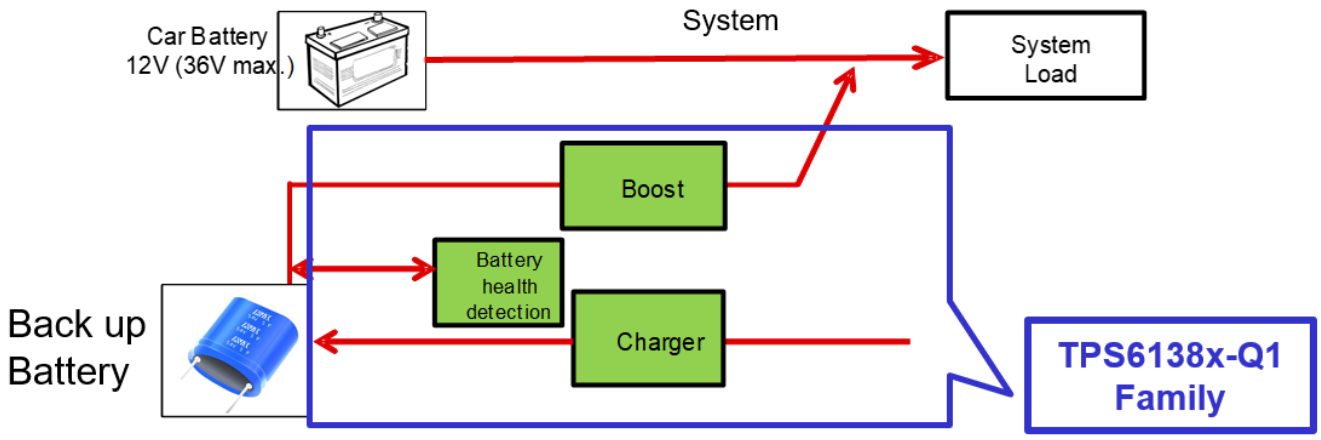


図 2-2. TPS6138x-Q1 の統合ソリューション

モード遷移および切り替え機能に関しては、車両のプライマリ バッテリが正常に動作している場合、システムはスタンバイ モード、充電モード、または SOH 監視モードで動作し、効率的なパワー マネージメントとバッテリ健全性評価を実現できます。プライマリ バッテリの障害により電圧降下が発生すると、チップは高速応答メカニズムを活用して 20µs 以内に自動的に昇圧モードへ切り替わり、バックアップ バッテリを使用してシステム負荷へ継続的に電力を供給し、重要な機能の通常動作を確保することにより、システムの信頼性を大幅に向上させます。

新しいプロセス テクノロジを採用することにより、この設計は車載電気環境の厳しい要件を満たすだけでなく、チップ コストの 30% 削減も達成し、性能とコストの優れたバランスを確立しています。これにより、このデバイスはスペースやコストの制約が厳しい車載アプリケーションのバックアップ バッテリ管理システムに特に適しています。

Copyright © 2026 Texas Instruments Incorporated

3 TPS6138x-Q1 アプリケーションの設計上の考慮事項

3.1 TPS6138x-Q1 回路図の重要ポイント

TPS6138x-Q1 は高集積のパワー マネージメント IC であり、その回路図設計には 図 3-1 に示すようないくつかの重要な設計上の考慮事項が含まれます。グランディング アーキテクチャでは、アナログ グランド (AGND) とパワー グランド (PGND) を分離し、1 点で接続する必要があります。この分離戦略は、電力回路を循環する大電流によってグランド リターン経路で電圧降下が発生し、繊細なアナログ回路に悪影響を及ぼす干渉が混入するのを防ぐために不可欠です。VCC、COMP、AGND の各ピンおよびサーマル パッドを AGND に接続することにより、これらの要素がチップの内部アナログ回路と密接に関連しているため、アナログ信号の安定性がさらに確保されます。これらの要素のグランドを統一することにより、電位差によって誘発されるノイズが効果的に低減されます。

ドライバ設計に関しては、Q1 を駆動するために 1Ω ～ 3Ω の範囲の抵抗値を持つ抵抗 R5 を使用し、主に駆動電流の制限とゲート電圧発振のダンピングを行います。放熱能力とレイアウトの利便性のバランスを考慮し、MOSFET パッケージ サイズは 3mm x 3mm を選択することを推奨します。

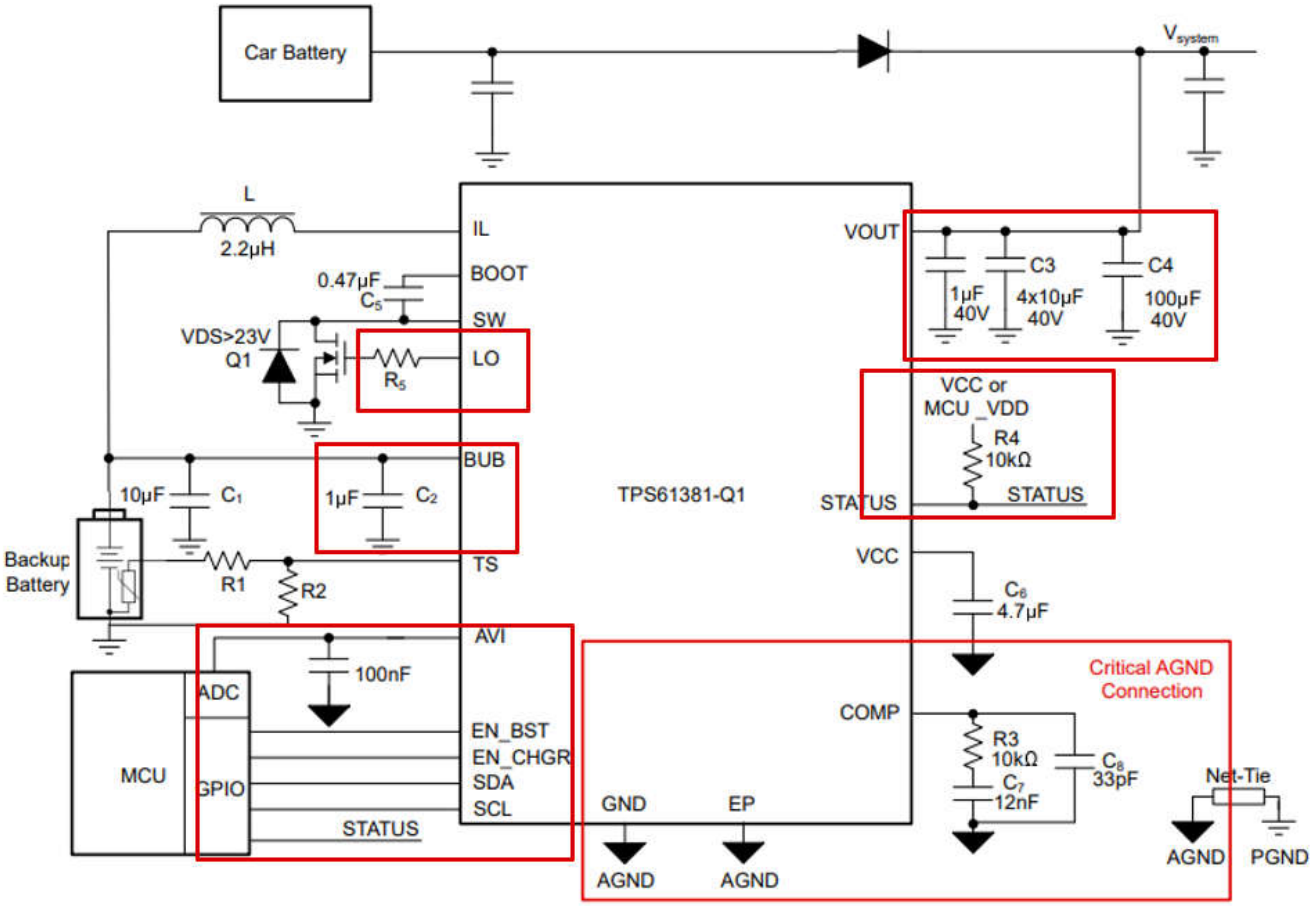


図 3-1. 回路図の重要ポイント

検出および診断用のピン設計には、主に AVI、BUB、STATUS の各ピンが関係します。AVI ピンは、高周波ノイズをフィルタリングしてピン電圧を安定させるため、100pF のデカップリング コンデンサに接続します。STATUS ピンはオープン ドレイン出力構成を採用しており、複数デバイスからのステータス信号のワイヤード OR 接続を容易にし、チップの動作状態のシステム監視を簡便にします。BUB ピンはバックアップ バッテリに接続してその電圧を検出し、バックアップ バッテリ電圧のフィルタリングと安定化を行う 1µF のコンデンサを組み込んでいます。この設計により、チップはバックアップ バッテリの電圧状態を正確に検出し、プライマリ バッテリに障害が発生した際にバックアップ バッテリ電源へ自動的に切り替えることができるため、中断のないシステム動作が保証されます。

Copyright © 2026 Texas Instruments Incorporated

3.2 大きなオーバーシュートを回避するためのループ補償最適化設計

図 3-2 に示すように、過渡オーバーシュートによってシステムのスタンバイ スレッショルドがトリガされる場合があります。出力電圧に規定のスレッショルドを超えるオーバーシュートが発生すると、IC はこの状態をスタンバイ基準を満たしていると誤認し、昇圧モードからスタンバイ モードへ意図せず移行する可能性があります。その後、スタンバイ モードで出力電圧が低下し、一定のレベルを下回ると IC は再び昇圧モードに入るため、昇圧モードとスタンバイ モードの間でモード発振が繰り返されます。この連続的なモード切り替えは、システムの安定性を損なうだけでなく消費電力とノイズを増加させ、電源の電力変換効率を低下させます。

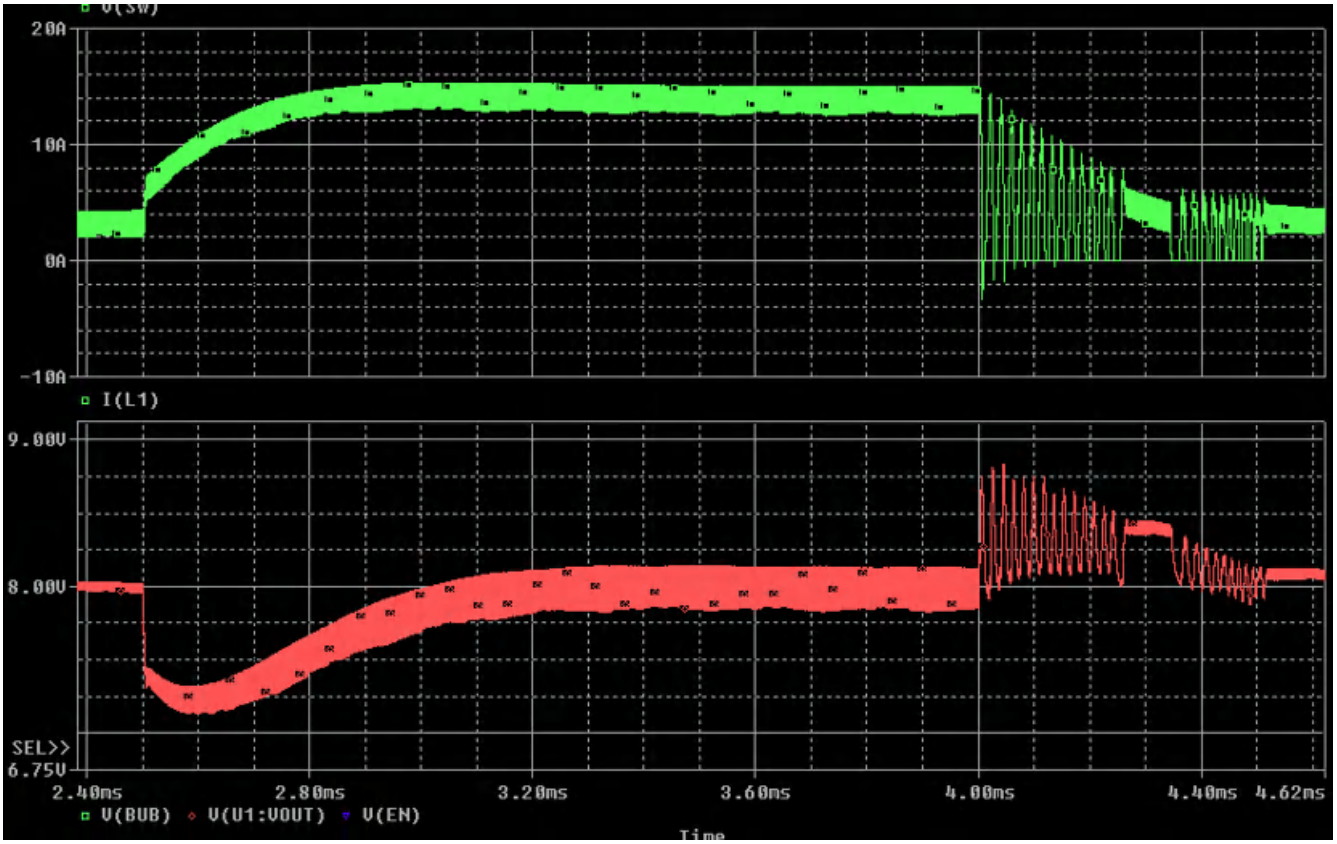


図 3-2. 不適切なループ補償によるオーバーシュート

電源設計では、電力段の伝達関数 H(s) は出力コンデンサの等価直列抵抗 (ESR) の影響を大きく受けます。出力コンデンサのインピーダンスは、次で表せます$Z_C(s) = \frac{1}{sC} + R_{ESR}$、ここで$s = j\omega$は複素周波数を表し、C は静電容量値、$R_{ESR}$は等価直列抵抗を表します。ω が大きい高周波では、項$\frac{1}{sC}$が無視できるほど小さくなるため、$Z_C(s) \approx R_{ESR}$となります。その結果、ESR により電力段の伝達関数の次の周波数にゼロ点が導入されます。$\omega_Z = \frac{1}{R_{ESR}C_{OUT}}$となります。このゼロ点は、システムの位相マージンに大きな変化を引き起こします。ここで、R_{ESR}が比較的高い場合、ω_Zはより低い周波数へと低下します。図 3-3 に示すように、これは低周波数で位相変動が導入されることを意味し、それによって位相マージンが減少し、発振などのシステム不安定現象を引き起こす可能性があります。

Copyright © 2026 Texas Instruments Incorporated

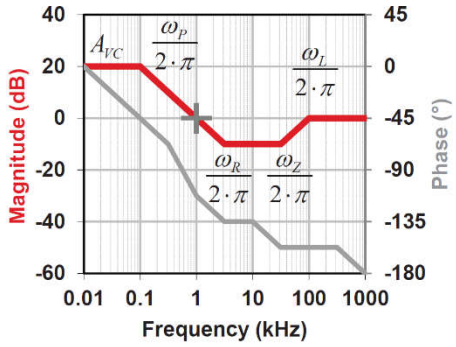


図 3-3. 電力段の極とゼロ点

過渡オーバーシュートを緩和するには、ループ補償設計を最適化する必要があります。設計の目的は、安定性を維持するためにシステムが十分な位相マージンを確保できるようにすることです。位相マージンは、ゲイン クロスオーバー周波数 (たとえば、ゲインが 0dB になる周波数) における開ループ伝達関数の位相と –180° との差として定義されます。ESR によって生じる位相遅れを補償するには、補償ネットワークを適切に調整して補償ゼロ点を導入します。たとえば、一般的に採用されている Type II 補償ネットワークでは、伝達関数は次のように表されます。$\frac{1+sR_2C_2}{sR_1\left(C_1\frac{1+R_2C_2}{sR_2C_1C_2}\right)}$、の値を適切に選択することにより、$R_1$、$R_2$、$C_1$、$C_2$高周波の補償ゼロ点$\omega_{HF}=\frac{1}{R_{COMP}C_{HF}}$を導入して、ESR ゼロ点による位相変動を補償できます。この補償メカニズムにより、位相マージンが効果的に増加し、システム全体の安定性が向上します。

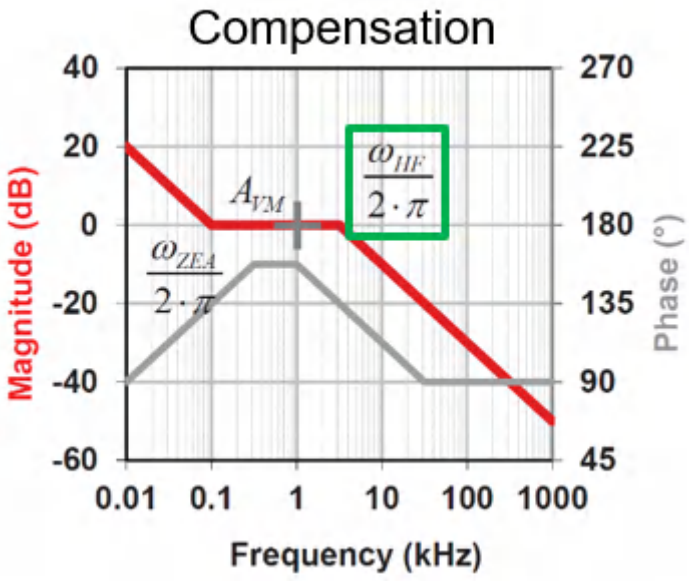


図 3-4. 補償回路の極とゼロ点

3.3 TPS6138x-Q1 レイアウト設計の重要ポイント

ドライバ回路のレイアウトに関して、図 3-5 に示すように、IC が MOSFET をイネーブルにすると、VCC コンデンサから内部ドライバとゲート抵抗を通って電流が流れ、MOSFET のゲート端子を充電します。リターン電流は、MOSFET のソース (PGND) から回路ネットワークを通って VCC コンデンサの AGND へ戻ります。この電流過渡は数ナノ秒以内に発生し、ピーク値は 2A に達します。したがって、ループ インダクタンスを低減するには、電流経路の長さを最小限に抑える適切なレイアウト設計がきわめて重要です。同時に、過度なグランド ループや複数のグランド リターン経路を避け、リターン電流が VCC コンデンサの AGND にスムーズに戻るように、PGND と AGND の接続トポロジにも細心の注意を払う必要があります。これにより、グランド電位差によるノイズ干渉が防止され、MOSFET のスイッチング速度や効率の低下、さらには回路全体の電磁両立性 (EMC) の悪化を防げます。

Copyright © 2026 Texas Instruments Incorporated

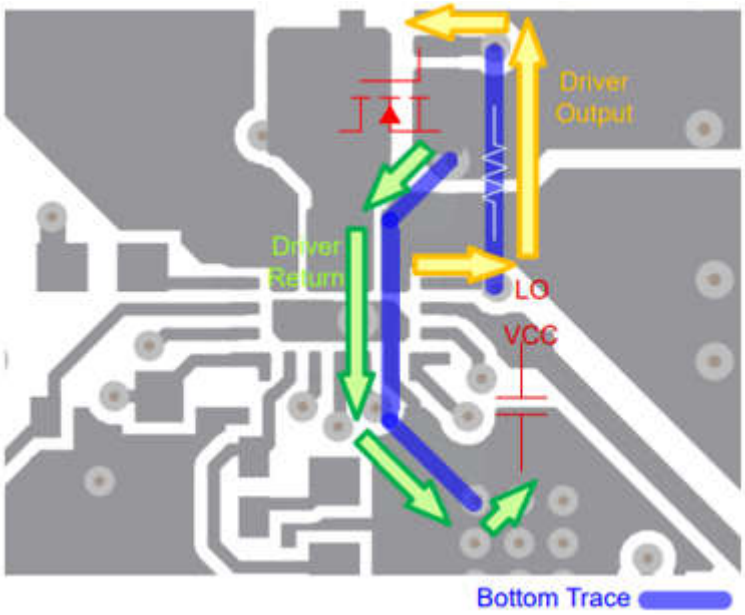


図 3-5. ドライバ ループのレイアウト

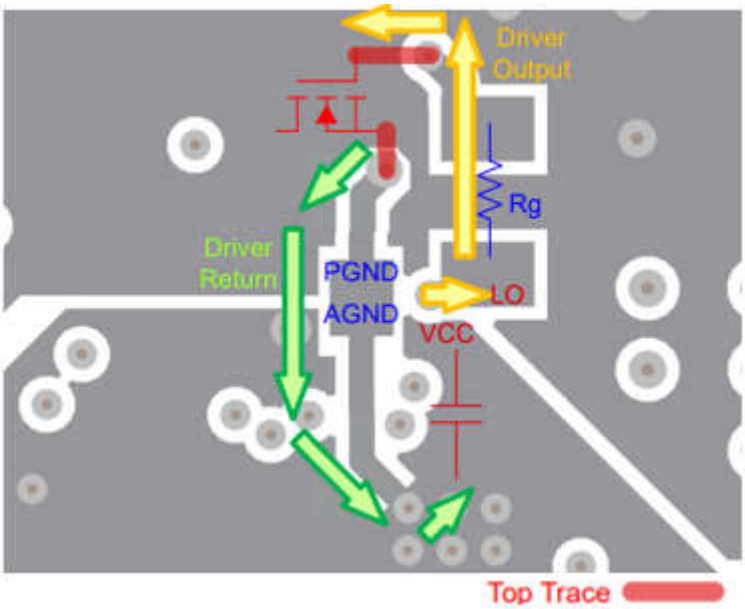


図 3-6. タイトルをここに挿入

図 3-7 に示すように、昇圧回路のレイアウトにも厳しい要件が課されます。昇圧電流は、IC の GND ピンやサーマル パッドには流れません。電流経路の長さを最小限に抑えるため、積層セラミック コンデンサ (MLCC) は VOUT ピンのできるだけ近く (1mm 以内) に配置する必要があります。ローサイド MOSFET Q1 も、SW ピンのできるだけ近くに配置する必要があります。さらに、高周波ノイズをバイパスするため、比較的小容量の出力コンデンサ (100nF ～ 1µF、0603 パッケージ) を VOUT ピンの近くに配置することを推奨します。

Copyright © 2026 Texas Instruments Incorporated

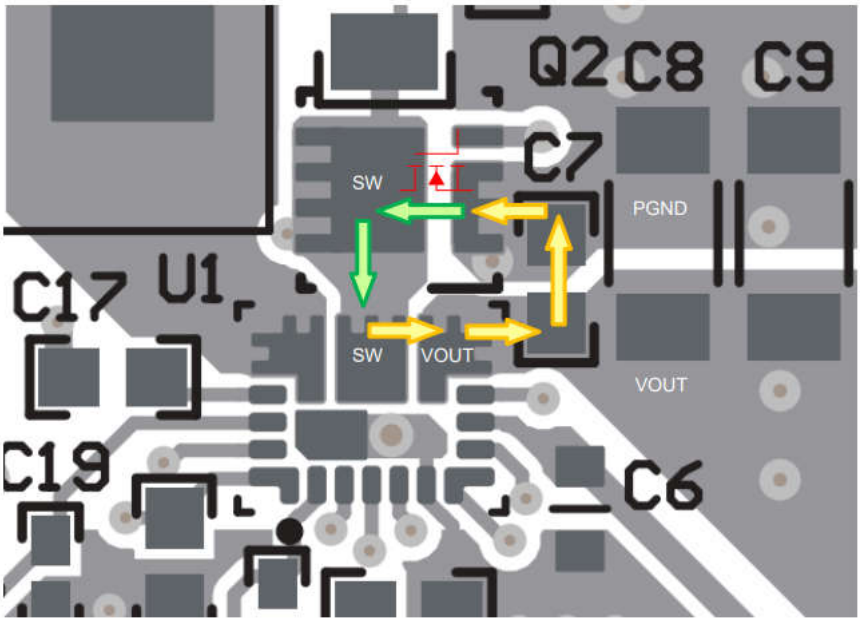


図 3-7. 昇圧ループのレイアウト

図 3-8 に、チップへのノイズ結合を示すテスト結果を示します。ここでは、PGND ノイズがサーマル パッドを介して制御グランド (AGND) に容量結合し、バンドギャップ リファレンス電圧に影響を与えて IC の性能を低下させています。レイアウト レベルの解決策は、サーマル パッドを AGND に直接接続することにより、サーマル パッドを介した PGND と制御グランド AGND 間のノイズ結合経路を排除することです。

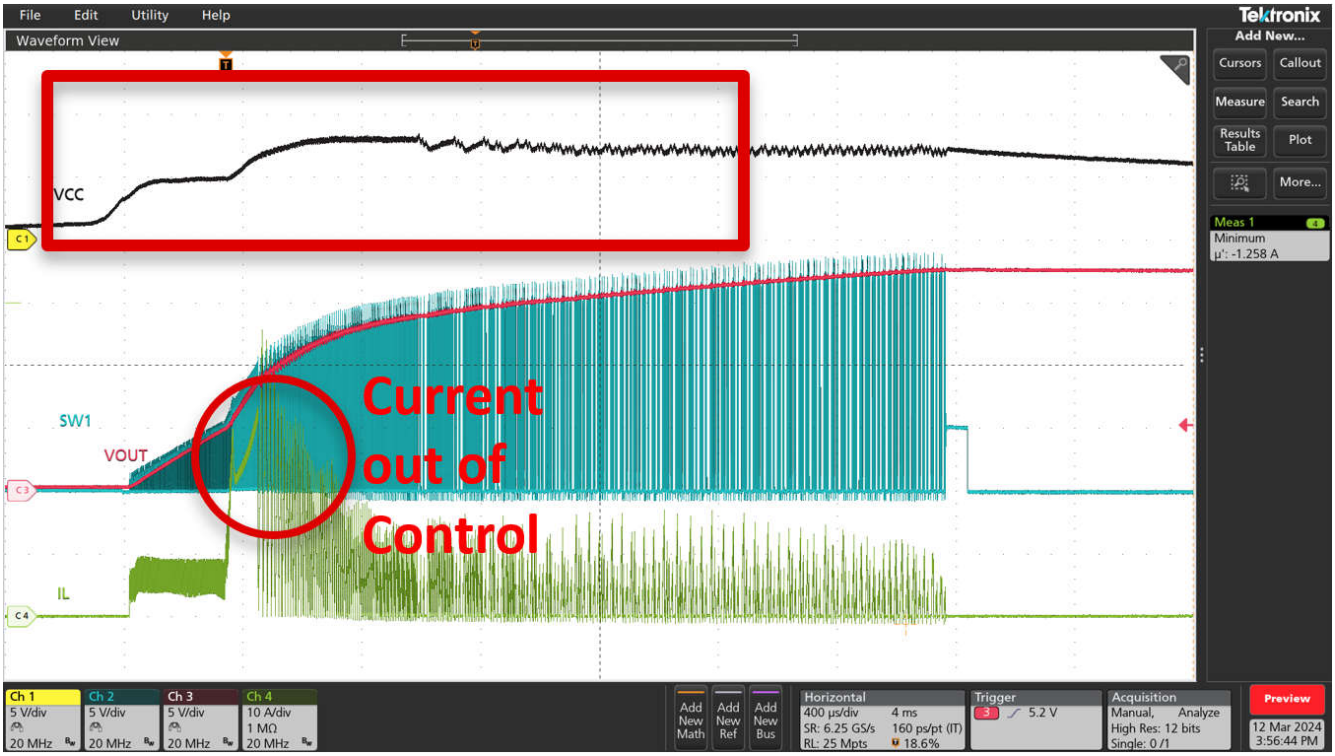


図 3-8. ノイズ結合波形

Copyright © 2026 Texas Instruments Incorporated

4 まとめ

テレマティクス ボックス (T-BOX) システムがインテリジェント キャビン アーキテクチャへと段階的に統合されるにつれ、バックアップ バッテリ管理ソリューションは、ディスクリート部品を積み重ねるアーキテクチャから「機能統合」パラダイムへと進化を遂げました。テキサス・インスツルメンツの次世代 TPS6138x-Q1 シリーズ デバイスは、高 ESR コンデンサの安定性、ドライバ ループの電磁干渉 (EMI)、多層絶縁グランディング アーキテクチャといった重要な技術的課題への対応を基盤として構築されており、部品表 (BOM) コストの 20% 削減とプリント基板 (PCB) 面積の 30% 削減という優れた最適化を達成しています。同時に、このデバイスは 20µs の超高速起動機能とマルチレベルの信頼性保護メカニズムを確保しており、最新の車載アプリケーションにおけるバックアップ パワー マネージメント IC 向けに、包括的かつ体系的なエンジニアリング ソリューションを提供します。

Copyright © 2026 Texas Instruments Incorporated

5 参考資料

テキサス・インスツルメンツ、『TPS61382A-Q1 車載対応、2.2MHz、36V、15A 昇圧コンバータ、降圧 / LDO チャージャおよびバッテリ状態検出機能付き』、データシート

テキサス・インスツルメンツ、『Vout が Vin を下回った場合の昇圧動作：起動および出力短絡保護』

テキサス・インスツルメンツ、『TPS61383 を使用した車載 E ラッチ システムの設計ガイドライン』

Copyright © 2026 Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月