

Design Guide: TIDA-010978

EIS 搭載、最大 1,500V のスタッカブル バッテリ管理ユニットのリファレンス デザイン**説明**

このリファレンス デザインは、全セルの温度検出機能と高いセル電圧精度を備えたリチウムイオン (Li-ion) / リン酸鉄リチウム (LiFePO4) バッテリ パック (52s および 104s) 向けです。この設計は、各セルの電圧、セル温度、インピーダンスを監視するとともに、内蔵の電気化学インピーダンス分光法 (EIS) と堅牢なデイジーチェーン通信に対応しています。この設計は、最大 1,500V のスタッカブル エネルギー ストレージシステムに対応しています。このリファレンス デザインはこれらの機能を通じて、大容量バッテリ パック アプリケーションへの適応性を実現しています。

リソース

TIDA-010978

BQ79826Z-Q1

TMUX1308

SN74LXC1T14

TMP61

デザイン フォルダ

プロダクト フォルダ

プロダクト フォルダ

プロダクト フォルダ

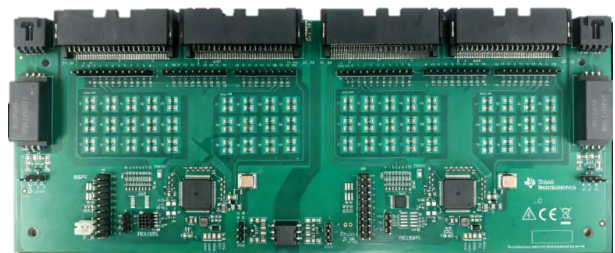
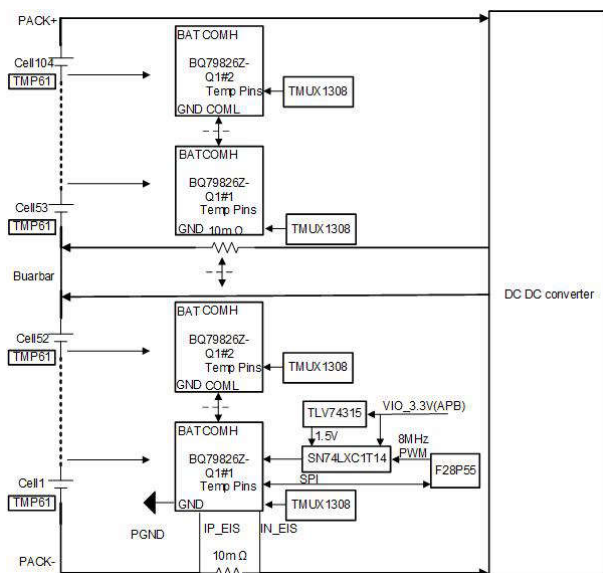
プロダクト フォルダ

特長

- リアルタイム モニタリング用の内蔵 EIS
- インピーダンス精度: 1% (5A 励起、100 $\mu\Omega$ インピーダンス時、測定周波数: 0.04Hz ~ 2kHz)
- 40°C ~ 85°C における $\pm 1.7\text{mV}$ のセル電圧精度
- データ リックロッキング機能とリング アーキテクチャを備えた、1,500V スタッカブル システム向けの堅牢なデイジーチェーン通信
- マルチプレクサ (MUX) による全セル温度センシングで、パックあたり最大 52 または 104 セルに対応
- ローパワー シャットダウン モード (<10 μA) を備えた、プログラマブルなセル / パック保護 (OVP、UVP、OTP)
- デイジーチェーンと CAN インターフェイスを経由したマルチパック拡張に対応するスケラブルなモジュール型アーキテクチャ

アプリケーション

- ESS (エネルギー ストレージ システム) – バッテリ管理システム (BMS)



1 システムの説明

バッテリーエネルギー ストレージ システム (BESS) は、住宅、商業、産業、グリッド スケールの導入において急速な成長を続けています。業界では、1,500V の高電圧プラットフォーム、500Ah 以上の大容量セル、104s 多直列バッテリー パックアーキテクチャへの移行が明確に進んでいます。大型のリチウムイオンおよびリン酸鉄リチウムイオン セルは、システムのエネルギー密度の向上、全体的な部品点数と設置コストの削減、長期的なエネルギー ストレージのシナリオに対応する一方で、従来型の BMS 設計に対して新たな安全性と監視に関する課題をもたらしています。

従来型のバッテリー管理システムでは、保護と状態推定の目的で、セルの電圧と表面温度のサンプリングにのみ依存していました。しかし、大容量セルは熱慣性が高く、内部の電気化学反応と外部温度上昇の間に明らかな時間遅延があります。従来型の温度センサでは、熱暴走の後期でのみアラームがトリガされるため、システムが緩和措置を講じる対応時間が極めて短くなります。また、従来の SOC および SOH アルゴリズムには内部的な電気化学特性データがないため、動的な充放電状況での推定精度が低くなります。

これらの業界の課題に対処するために、TIDA-010978 リファレンス デザインは、EIS 機能を標準搭載した次世代のスタックابل BMU として開発されています。このデザインは、コアとなる 26S バッテリー モニタとして BQ79826ZQ1 を採用し、ボードごとに 52S に対応し、カスケード接続により 1,500V ESS アプリケーション向けに 104S 構成を実現します。

従来型の BMU 設計とは異なり、TIDA-010978 はアクティブ パック バランシング電力段 (TIDA-010990) を再利用することで、励起ハードウェアを追加することなくパックレベルでの EIS 測定機能を統合しています。TIDA-010978 は、高精度のインピーダンス測定を実現します。一方、このデザインは、高精度セル監視、マルチプレクサ拡張による全温度範囲への対応、パッシブ セル バランシング、絶縁型デイジーチェーン スタッキング、CAN FD 通信など、完全な標準 BMU 機能を備えています。

このリファレンス デザインは、UL1973、IEC 62477、GB 38031 の安全規格に完全に準拠しており、高電圧大容量エネルギー ストレージ開発者向けに、完全なハードウェア回路図、PCB レイアウト、ファームウェア フレームワーク、GUI 上位コンピュータ、およびテスト検証レポートを提供します。

1.1 主なシステム仕様

一般的なシステム機能

- 最大 1,500V のスタックابل ESS、BMU ボードごとに 52S に対応し、104S のバッテリー パックまで拡張可能
- セル電圧の精度: 工場出荷時校正なしで、 $-40^{\circ}\text{C} \sim 125^{\circ}\text{C}$ において $\pm 1.7\text{mV}$
- TMUX1308 アナログ マルチプレクサによる拡張により、全セルの温度監視をカバー
- 超低消費電力モード: シャットダウン時 $5\mu\text{A}$ 、スリープ時 $20\mu\text{A}$ 、標準動作電流 3mA
- 複数のボード スタックに対応する、リング型ネットワーク対応の信頼性の高い絶縁型デイジーチェーン
- 包括的な保護機能: OVP、UVP、OTP、UTP、配線開路、通信故障診断

EIS 独自機能

- EIS 周波数範囲: $0.01\text{Hz} \sim 3.5\text{kHz}$ (バッテリーの全体的な特性分析用)
- アクティブ バランシング回路を、EIS 励起ソースとして再利用、最大 5A の励起電流
- インピーダンス精度: 全動作温度範囲にて、振幅偏差 $< 2\%$ 、位相偏差 $< 1^{\circ}$
- 相互干渉を伴わない、EIS スキャンと APB バランシングのタイムシェアリング マルチプレクシング
- 熱暴走の早期検出、高精度 SoC/SoH、リチウム金属析出監視を実現

2 システム概要

TIDA-010978 システムは、明確なインターフェイスと信号の相互作用を持つ複数のコア機能ブロックに分割されています。

高電圧セル監視ブロック

2 台の BQ79826Z-Q1 デバイスは、52S のセル電圧を同期してサンプリングするために、デジタイズチェーン スタック形式で導入されています。各 BQ79826Z-Q1 はローカルで過電圧 / 低電圧判定を実行し、未加工データをメイン MCU に送信してシステム レベルの処理を行います。デジタイズチェーン トポロジにより、高電圧のスタッキング配線が簡素化され、同期精度が向上します。

温度検出とマルチプレクサ ブロック

TMUX1308 は、限られた GPIO ポートを拡張し、セル数に対応した全温度サンプリングを実現します。TMP61 リニア サーミスタは、セル表面とバスバーの主要位置に配置されています。各マルチプレクサは、スイッチの固着または断線故障をオンラインで診断できるように、固定抵抗チャネルを備えています。

EIS 励起および制御ブロック

TMS320F28P55 と外部 FET をベースにして、システムは高分解能の PWM 信号を生成し、電力段を制御します。アクティブ バランシング回路を EIS 励起ソースとして再使用し、可変 AC 電流をバッテリー パックに流し込みます。インピーダンス スペクトルの計算のため、電圧と電流の応答を同期してサンプリングします。各種スタッキング構成に応じて、複数のパッケレベル励起モードがサポートされています。

通信インターフェイス ブロック

オンボードの BQ79826Z-Q1 は、コンデンサ絶縁型デジタイズチェーンを採用し、ボード間スタッキングはトランスの絶縁を使用してリング通信ネットワークを形成しています。絶縁型 CAN FD は、BMU と上位 BCU コントローラとの間で、セル データ、EIS スペクトル、および故障アップロードの高速なデータ インタクションを実現します。

保護および診断ブロック

ハードウェア スレッシュホルド保護とソフトウェア ロジック判定機能を統合し、セル電圧の異常、過熱、励起の過電流、配線開路、通信障害などをカバーしています。故障コードとタイムスタンプが記録され、リモート メンテナンスのために、CAN を介してアップロードされます。

2.1 ブロック図

図 2-1 に、EIS BMU のブロック図を示します。

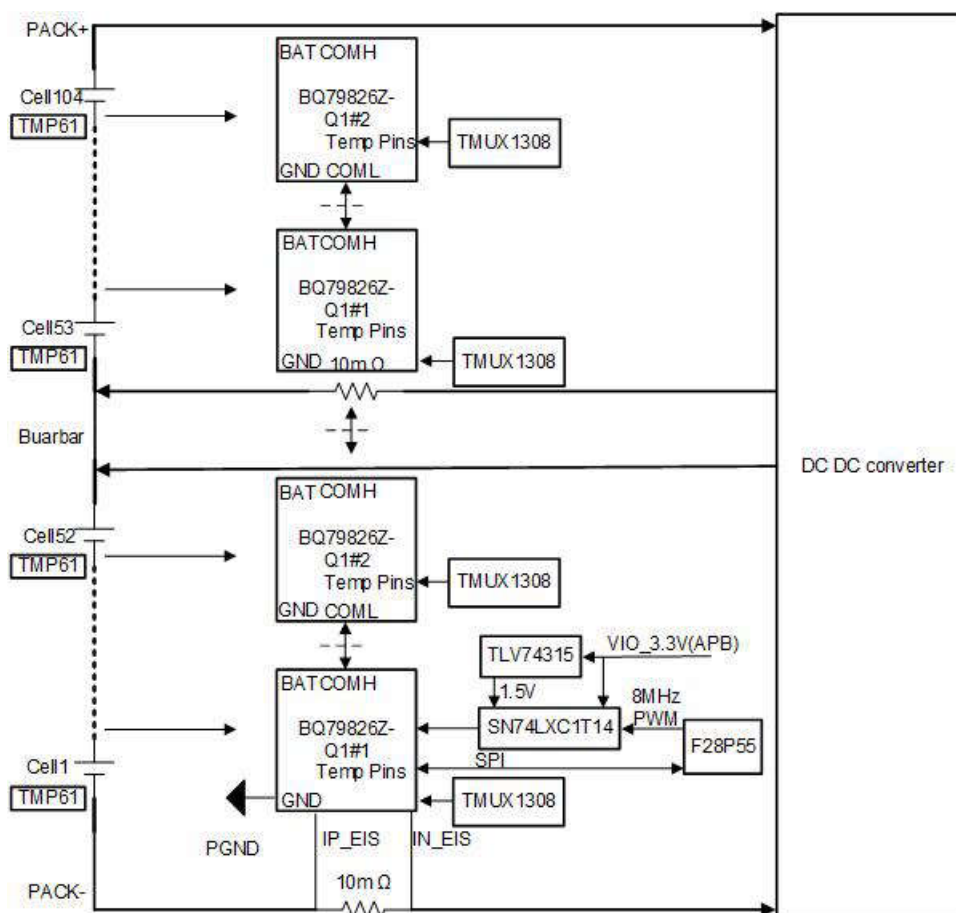


図 2-1. 1. TIDA-010978 EIS BMU のブロック図

2.2 設計上の考慮事項

2.2.1 高電圧スタッカブル アーキテクチャ

TIDA-010978 はモジュール型スタッキング設計を採用しています。1 枚のボードは 2 個の BQ79826Z-Q1 を搭載しており、52S セル監視に対応します。複数の BMU をデジタイチェーンでカスケード接続することで、104S 以上の 1,500V バッテリーシステムに拡張できます。

各 BQ79826Z-Q1 は、ローカル セルの電圧サンプリングと、基本的な過電圧 / 低電圧保護を個別に実行します。システムレベルの包括的な分析とスケジューリングを行うために、データはデジタイチェーンを介してメイン MCU に送信されます。デジタイチェーン通信は、リクロック方式と信号整形の機構を採用しており、高電圧スタックキャビネット環境での安定した伝送を維持しています。モジュール型設計により、容量の拡張、オンサイトでの組み立て、アフター サービスが容易になります。

2.2.2 電気化学インピーダンス分光法 (EIS) サブシステム

従来の温度センサと圧力センサは、熱暴走の中期と後期でしか応答しません。バッテリーの内部故障は、SEI 分解 (80 ~ 120°C)、電解質分解 (120 ~ 150°C)、圧力上昇 (150 ~ 200°C)、およびカソード崩壊 (> 200°C) を経て進行します。EIS だけが初期の SEI ステージでの微妙なインピーダンス変化をキャプチャでき、超早期の警告を実現できます。

EIS の動作原理: 制御可能な AC 励起をバッテリーパックに印加する → 電圧および電流応答を同期的に収集する → インピーダンス振幅と位相を計算する → 複数の周波数をスキャンして、インピーダンススペクトルを形成する → SOC、SOH、温度、劣化状態と相関させる。

この設計では、アクティブ バランシング回路マルチプレクシング励起方式を選択しているため、追加の励起電力段は必要ありません。この設計は、0.04Hz ~ 2kHz の高精度スキャンに対応し、シングル セルの振幅偏差は 2% 未満、位相偏差は 1° 未満で、優れた再現性と SOC / 温度識別能力を備えています。この設計は、熱異常の早期警告、高精度な状態推定、バッテリーのロット別スクリーニングに使用できます。

2.2.3 EIS 同期処理の要件

励起出力と電圧 / 電流のサンプリングは、高精度の時間同期を維持する必要があります。統合クロックドメインとハードウェアトリガを採用して、デバイス間の同期誤差を許容範囲内に維持し、EIS 計算に影響を及ぼす位相偏差を回避します。

2.2.4 最初の BQ79826Z-Q1 の水晶振動子としての PWM 入力

3.3V の補助入力は、TLV74315 によって降圧され、LDO 経由で 1.5V アナログ / デジタル レールに変換されます。MCU は最初の BQ79826Z に対して、水晶振動子の代わりとして機能する 8MHz PWM を生成します。アナログおよびデジタル電源 / グランドは、高精度サンプリングおよび EIS 微弱信号への干渉を抑制するために厳密に分離されています。すべての電源レールには過電圧、低電圧、過電流保護機能が搭載されています。

2.2.5 温度検出およびマルチプレクサ ネットワーク

AFE GPIO 数の制限により、TMUX1308 8 対 1 マルチプレクサを使用して温度チャネルを拡張し、セルの温度測定を 1 対 1 で実現しています。TMP61 リニア サーミスタは、広い温度範囲にわたる直線性、低い自己発熱、および高速応答を特長としています。

各マルチプレクサは固定抵抗診断チャネルを備えています。システムは、標準抵抗値を特定することで、マルチプレクサチャネルの固着、断線、抵抗異常を判定します。すべてのスタックされた AFE はマルチプレクサ チャネルを同期して切り換え、業界標準の 1 秒の期間内で全温度サンプリングを完了します。

2.2.6 セル バランシング回路と動作

この設計では、BQ79826ZQ1 の内部スイッチと外部電力抵抗と連携させたパッシブ バランシング方式を採用しています。奇数、偶数を交互にバランシングする戦略により、発熱を分散させ、局所的な過熱を回避します。バランシング動作は、付近の温度ポイントにリンクされます。過熱が検出されると、バランシング電流が自動的に減少または停止し、長期的な安全動作を維持します。

2.2.7 MCU とシステム制御のアーキテクチャ

TMS320F28P55 はシステム マスタとして機能し、EIS PWM 生成、同期サンプリング制御、データ アルゴリズム処理、バランシング ロジック、故障診断、および CAN 通信を担当します。ソフトウェア階層型設計は、ハードウェアとビジネスロジックの分離を実現し、機能のイテレーションと移植を容易にします。マルチサイクルのタスク スケジューリングは、リアルタイム性能と MCU リソース消費のバランスを取っています。

2.2.8 保護機能とオンボード診断機能

マルチレベル保護機能には、セルの OVP/UVF、OTP/UTP、配線開路、EIS 励起過電流、通信例外が含まれます。システムは、故障時間と故障コードを自動的に記録し、CAN 経由で上位コンピュータにアップロードすることで、リモートトラブルシューティングと運用メンテナンスをサポートします。日常的な自己診断により、潜在的な隠危険を事前に把握し、システムの信頼性を向上させます。

2.3 主な使用製品

2.3.1 BQ79826Z-Q1

BQ79826Z-Q1 は、多セル数対応の新しい 26S スタックアップ バッテリ モニタであり、電気化学インピーダンス分光法 (EIS) エンジン内蔵しています。EIS エンジンは、セルのインピーダンスの変化を検出する新しい方法を提供し、経年劣化、温度、SoC、熱暴走、およびその他の多くのセル パラメータを監視できます。さらに、このデバイスはインテリジェント センサ コントローラを内蔵しており、センサ測定をより容易かつ信頼性の高いものにします。

2.3.2 TMUX1308

TMUX1308-Q1 および TMUX1309-Q1 デバイスは汎用の CMOS (相補型金属酸化膜半導体) マルチプレクサ (MUX) です。TMUX1308-Q1 は 8:1、1 チャンネル (シングルエンド) MUX、TMUX1309-Q1 は 4:1、2 チャンネル (差動) MUX です。このデバイスは、ソース (Sx) およびドレイン (Dx) ピンで、GND から VDD までの範囲の双方向アナログおよびデジタル信号をサポートします。TMUX13xx-Q1 デバイスは内部インジェクション電流制御機能を備えています。この機能のおかげで、スイッチを保護し入力信号を電源電圧内に維持するために通常使用される外付けのダイオードおよび抵抗ネットワークは不要です。内部インジェクション電流制御回路により、ディセーブルされた信号パスの信号が電源電圧を上回っても、イネーブルされた信号パスの信号に影響を与えません。また、TMUX13xx-Q1 デバイスには電源ピンへの内部ダイオードパスがないため、電源ピンに接続された部品が損傷し、または電源レールに意図しない電力が供給される危険性はありません。すべてのロジック入力のスレッショルドは 1.8V ロジック互換で、有効な電源電圧で動作していれば、TTL (トランジスタ-トランジスタ ロジック) と CMOS の両方のロジックとの互換性が確保されます。フェイルセーフ ロジック回路により、電源ピンよりも先に制御ピンに電圧が印加されるため、デバイスへの損傷の可能性が避けられます。

2.3.3 TMP61

サーミスタ設計ツールでは、抵抗対温度表 (R-T 表) の完全な計算機能に加え、温度を算出するためのその他の便利な手法や、C 言語のサンプルコードも提供しています。TMP61 リニア サーミスタは、全温度範囲にわたる線形性と安定した感度を備えているため、簡単かつ正確な方法で温度を変換できます。本デバイスは消費電力が低く、熱容量が小さいため、自己発熱は最小限です。本質的に高温時にフェイルセーフ挙動を示し環境変化に耐えるこれらのデバイスは、長寿命高性能向けに設計されています。また TMP6 シリーズは、小型であるため熱源に近付けて配置でき迅速な応答が得られます。NTC サーミスタと比較して、追加の線形化回路が不要、較正が最小限、抵抗公差の変動が小さい、高温での感度が高い、変換方式が簡単などの利点があるため、時間およびメモリを削減できます。TMP61 は現在、0402 X1SON パッケージ、0603 SOT-5X3 パッケージ、および 2 ピンのスルーホール TO-92S パッケージで供給されています。

2.3.4 SN74LXC1T14

SN74LXC1T14 は、シュミットトリガ入力を持つシングル ビット、デュアル電源の反転電圧レベル変換デバイスです。入力ピン A は V_{CCI} ロジックレベルを基準としており、出力ピン Y は V_{CCO} ロジックレベルを基準としています。入力ピン A は 1.1V~5.5V の範囲の電圧に対応し、 V_{CCI} または GND に直接接続できます。ロジック動作の概要については、「デバイスの機能モード」を参照してください。

このデバイスは低消費電力を維持し、 I_{off} を使用する部分的パワーダウン アプリケーション用に完全に動作が規定されています。 I_{off} 回路は、デバイスの電源がオフになったとき、出力をディセーブルにします。これによってデバイスへの電流の逆流を阻止し、デバイスを損傷から保護します。

3 ハードウェア、ソフトウェアのテスト要件、およびテスト結果

TIDA-010978 の重要な性能は、テキサス・インスツルメンツのラボでテスト済みです。このセクションでは、使用した最終機器とテスト プロセスおよび結果について説明します。

3.1 ハードウェア要件

ボード コネクタは、セル サンプリング、温度、デジタイゼーションに分割されています。各ピンには、セル差動サンプリング、サーミスタ アクセス、差動通信、故障信号の各機能が定義されており、組み立てやデバッグを容易にするため、統一された仕様に従っています。

表 3-1. バッテリ コネクタ J4

コネクタとピン の割り当て	機能または回路図のネット	注
J4-1	TS1	温度検出 1
J4-2	TS3	温度検出 3
J4-3	TS5	温度検出 5
J4-4	TS7	温度検出 7
J4-5	GND	システム グランド
J4-6	NC	非接続
J4-7	NC	非接続
J4-8	NC	非接続
J4-9	NC	非接続
J4-10	CELL0	セル 0 電圧検出
J4-11	CELL2	セル 2 電圧検出
J4-12	CELL4	セル 4 電圧検出
J4-13	CELL6	セル 6 電圧検出
J4-14	CELL8	セル 8 電圧検出
J4-15	CELL10	セル 10 電圧検出
J4-16	CELL12	セル 12 電圧検出
J4-17	NC	非接続
J4-18	NC	非接続
J4-19	NC	非接続
J4-20	NC	非接続
J4-21	GND	システム グランド
J4-22	TS2	温度検出 2
J4-23	TS4	温度検出 4
J4-24	TS6	温度検出 6
J4-25	TS8	温度検出 8
J4-26	NC	非接続
J4-27	NC	非接続
J4-28	NC	非接続
J4-29	NC	非接続
J4-30	GND	システム グランド
J4-31	CELL1	セル 1 電圧センサ
J4-32	CELL3	セル 3 電圧検出
J4-33	CELL5	セル 5 電圧検出
J4-34	CELL7	セル 7 電圧検出
J4-35	CELL9	セル 9 電圧検出

表 3-1. バッテリ コネクタ J4 (続き)

コネクタとピン の割り当て	機能または回路図のネット	注
J4-36	CELL11	セル 11 電圧検出
J4-37	CELL13	セル 13 電圧検出
J4-38	NC	非接続
J4-39	NC	非接続
J4-40	NC	非接続
J4-MNT1	取り付けピン 1	機械 / シールド接地
J4-MNT2	取り付けピン 2	機械 / シールド接地

表 3-2. バッテリ コネクタ J5

コネクタとピン の割り当て	機能または回路図のネット	注
J5-1	TS8	温度検出 8
J5-2	TS10	温度検出 10
J5-3	TS12	温度検出 12
J5-4	TS14	温度検出 14
J5-5	GND	システム グランド
J5-6	NC	非接続
J5-7	NC	非接続
J5-8	NC	非接続
J5-9	NC	非接続
J5-10	CELL14	セル 14 電圧検出
J5-11	CELL16	セル 16 電圧検出
J5-12	CELL18	セル 18 電圧検出
J5-13	CELL20	セル 20 電圧検出
J5-14	CELL22	セル 22 電圧検出
J5-15	CELL24	セル 24 電圧検出
J5-16	CELL26	セル 26 電圧検出
J5-17	PWR	電源レール
J5-18	NC	非接続
J5-19	NC	非接続
J5-20	NC	非接続
J5-21	GND	システム グランド
J5-22	TS9	温度検出 9
J5-23	TS11	温度検出 11
J5-24	TS13	温度検出 13
J5-25	TS15	温度検出 15
J5-26	NC	非接続
J5-27	NC	非接続
J5-28	NC	非接続
J5-29	NC	非接続
J5-30	NC	非接続
J5-31	CELL15	セル 15 電圧検出
J5-32	CELL17	セル 17 電圧検出
J5-33	CELL19	セル 19 電圧検出

表 3-2. バッテリ コネクタ J5 (続き)

コネクタとピン の割り当て	機能または回路図のネット	注
J5-34	CELL21	セル 21 電圧検出
J5-35	CELL23	セル 23 電圧検出
J5-36	CELL25	セル 25 電圧検出
J5-37	NC	非接続
J5-38	NC	非接続
J5-39	NC	非接続
J5-40	NC	非接続
J5-MNT1	取り付けピン 1	機械 / シールド接地
J5-MNT2	取り付けピン 2	機械 / シールド接地

表 3-3. 通信コネクタ J1

コネクタとピン の割り当て	機能または回路図のネット	注
J1-1	BMU_COMML_P	デイジーチェーン正入力
J1-2	BMU_COMML_N	デイジーチェーン負入力
J1-3	(GND / リファレンス)	トランスの帰路
J1-4	(NC)	非接続

表 3-4. 通信コネクタ J2

コネクタとピン の割り当て	機能または回路図のネット	注
J2-1	BMU_COMMH_N	デイジーチェーン負出力
J2-2	BMU_COMMH_P	デイジーチェーン正出力
J2-3	(GND / リファレンス)	トランスの帰路
J2-4	(NC)	非接続

表 3-5. ロジック レベル コネクタ J6

コネクタとピン の割り当て	機能または回路図のネット	注
J6-1	AVDD	アナログ 3.3V の電源レール
J6-2	VIO	デジタル 3.3V の電源レール
J6-3	GND	システム グランド

表 3-6. MCU コネクタ J7

コネクタとピン の割り当て	機能または回路図のネット	注
J7-1	MCU2AFE_PWM	AFE への PWM 制御信号
J7-2	MCU_SCLK	SPI クロック
J7-3	MCU_MOSI	SPI マスタ出力 / スレーブ入力
J7-4	MCU_MISO	SPI マスタ入力 / スレーブ出力
J7-5	MCU_NCS	SPI チップ セレクト
J7-6	VIO	3.3V 電源レール
J7-7	GPIO3 (NFAULT)	故障通知信号
J7-8	GND	システム グランド
J7-9	AFE2MCU_PWM	AFE からの帰還 PWM

表 3-6. MCU コネクタ J7 (続き)

コネクタとピン の割り当て	機能または回路図のネット	注
J7-10	GND	システム グランド

表 3-7. GPIO デバッグ コネクタ J8

コネクタとピン の割り当て	機能または回路図のネット	注
J8-1	GPIO19	汎用 I/O 19
J8-2	GPIO20	汎用 I/O 20
J8-3	GPIO17	汎用 I/O 17
J8-4	GPIO18	汎用 I/O 18
J8-5	GPIO15	汎用 I/O 15
J8-6	GPIO16	汎用 I/O 16
J8-7	GPIO13	汎用 I/O 13
J8-8	GPIO14	汎用 I/O 14
J8-9	GPIO11	汎用 I/O 11
J8-10	GPIO12	汎用 I/O 12
J8-11	GPIO9	汎用 I/O 9
J8-12	GPIO10	汎用 I/O 10
J8-13	GPIO7	汎用 I/O 7
J8-14	GPIO8	汎用 I/O 8
J8-15	GPIO5	汎用 I/O 5
J8-16	GPIO6	汎用 I/O 6
J8-17	GPIO3	汎用 I/O 3
J8-18	GPIO4	汎用 I/O 4
J8-19	GPIO1	汎用 I/O 1
J8-20	GPIO2	汎用 I/O 2

表 3-8. デイジーチェーン コネクタ J9

コネクタとピン の割り当て	機能または回路図のネット	注
J9-1	GND	システム グランド
J9-2	COMMH_N	デイジーチェーン負側
J9-3	COMMH_P	デイジーチェーン正側

表 3-9. デイジーチェーン コネクタ J10

コネクタとピン の割り当て	機能または回路図のネット	注
J10-1	GND	システム グランド
J10-2	COMML_N	デイジーチェーン負側
J10-3	COMML_P	デイジーチェーン正側

表 3-10. 外部 SPI コネクタ J12

コネクタとピン の割り当て	機能または回路図のネット	注
J12-1	VIO	3.3V 電源レール
J12-2	MSPI_SCLK	SPI クロック (AFE)

表 3-10. 外部 SPI コネクタ J12 (続き)

コネクタとピン の割り当て	機能または回路図のネット	注
J12-3	MSPI_MOSI	SPI マスタ出力 / スレーブ入力 (AFE)
J12-4	MSPI_MISO	SPI マスタ入力 / スレーブ出力 (AFE)
J12-5	MSPI_NCS	SPI チップ セレクト (AFE)
J12-6	GND	システム グランド

3.2 ソフトウェア

ソフトウェア フレームワークは、TIDA-010978 の設計上の最も重要な検討事項の 1 つであり、明確な役割分担と高い拡張性を備えた完全な階層型モジュール アーキテクチャを採用しています。ソフトウェア全体は、ハードウェアドライバ層、ミドルウェア層、アプリケーション層、および上位コンピュータ GUI 層に分割されています。

ハードウェアドライバ層: SPI、CAN、ePWM、eCAP、ADC、GPIO、マルチプレクサ、および他のペリフェラルドライバにより、上位層用の標準呼び出しインターフェイスを提供します。

ミドルウェア層: 温度変換、電圧フィルタリング、通信プロトコル解析、EIS 未加工データ前処理、バランシング ロジックのアルゴリズムを統合します。

アプリケーション層: 複数サイクルのリアルタイム タスク スケジューリングを採用。

- 20 μ s の高優先度タスク: EIS 閉ループ制御、PWM タイミング、ADC 同期サンプリング
- 100ms のタスク: セル電圧と温度データのリフレッシュ、通常ステータスのアップロード
- 5s のタスク: AFE ステータスの検出と故障診断の更新
- 300s のタスク: フルバンド EIS スキャンおよびスペクトル データ ストレージ

上位コンピュータ GUI インタラクション層: データ解析、プロトコル インタラクション、リアルタイム カーブ表示、パラメータ設定、自動テスト インターフェイスを実装します。

タスク優先順位は厳密に分割され、保護と EIS 同期制御が優先順位の低いタスクによってブロックされないようにしています。故障処理、ローパワー スwitchング、および EIS フロー ロジックは、システムの安定性と機能の整合性を維持するために各レイヤに組込まれています。

3.3 テスト設定

BMU を恒温槽に設置し、セル インターフェイスをバッテリーに、温度ポートをサーミスタに、電源と通信ポートをテスト機器に接続します。機器のパラメータを校正、BMU 保護スレッショルドと動作モードを設定した後、電圧精度、EIS、消費電力の順にテストします。

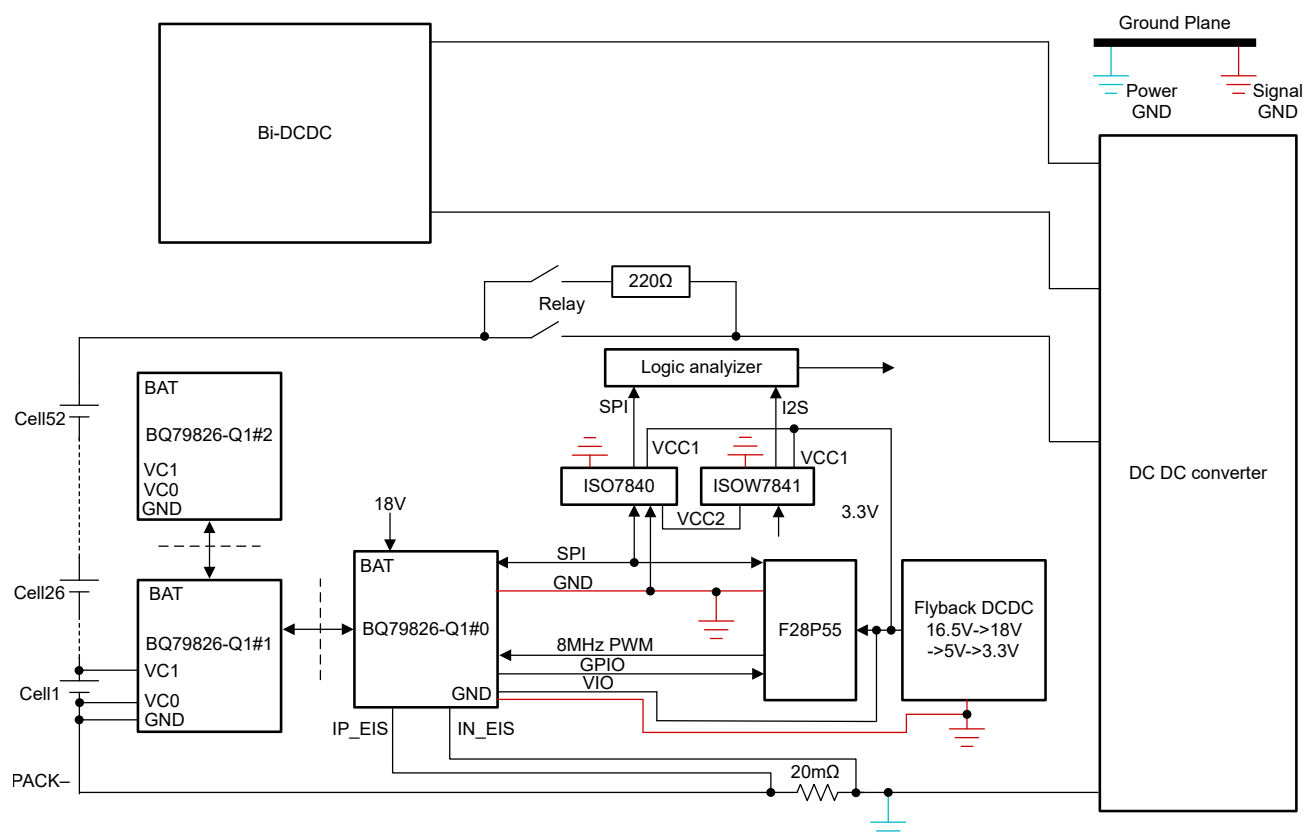


図 3-1. EIS BMU テスト設定

図 3-1 は、BQ79826 AFE デバイスを中核として構築された高信頼性テスト ベンチであり、電気化学インピーダンス分光器 (EIS) を搭載した、52 直列のスタックابل バッテリ管理システム (BMS) を検証する目的で設計されています。

このシステムは、カスケード接続された複数の BQ79826 IC を使用して、バッテリー パック全体にわたるセルの電圧、温度、およびインピーダンスを同時に監視します。このシステムは、フライバック DC/DC コンバータを含む絶縁型電源アーキテクチャを採用し、16.5V の入力から 18V と 3.3V のレールを生成し、AFE チェーンと F28P55 C2000™ MCU に電力を供給します。

高電圧 BQ79826 ドメインと低電圧 MCU 間の通信は、ISO7840/ISO7841 デジタル アイスレータを使用して絶縁されており、バリアをまたいで SPI と I2S の各信号を安全に伝送できます。ロジック アナライザ インターフェイスが搭載されており、デバッグ中にこれらのデジタル通信リンクをキャプチャし、その整合性を検証できます。

テスト ベンチには専用の EIS 信号路も組み込まれており、MCU が 8MHz の PWM 励起信号を生成し、BQ79826 の EIS インターフェイス経由でバッテリーに印加します。高精度の 20mΩ ショント抵抗により、結果として得られる応答電流を測定して、インピーダンスを計算します。

外部 220Ω 抵抗をプリチャージ抵抗として使用し、リレーによって制御することでシステムのパワーアップ時の突入電流を制限し、下流の負荷回路を保護します。このボードは分割グランド プレーン設計を採用し、電源 GND プレーンと信号 GND プレーンが独立しているため、高電圧環境でのノイズが最小化され、測定精度が向上します。

この包括的なセットアップは、恒温槽内でのセル電圧信頼性テストから全 EIS スイープまで、すべての検証ステップに対応しており、実際の使用環境での BMS の機能と性能を検証するための包括的なプラットフォームとなっています。

3.4 パック テストの結果

3.4.1 セル電圧信頼性試験

テスト手順

1. バッテリー パックを恒温槽に入れ、温度を室温に設定します。熱平衡に達するまで待ちます。

2. すべてのセルから V_{cell} データを収集します。
3. 手順 2 を 9 回繰り返します (合計 10 回測定)。
4. 各セルの平均電圧と RMS 電圧の値を計算します。

テスト結果

すべてのセルで V_{rms} が 0.3mV 未満

すべてのセルで V_{max} が 1mV 未満

3.4.2 EIS 測定の再現性

テスト手順

1. バッテリー パックを恒温槽に入れ、温度を室温に設定します。熱平衡に達するまで待ちます。
2. すべてのセルから V_{cell} データを収集します。
3. 励起電流を I_{max} に設定し、Z データ (0.04Hz ~ 563Hz) を 5 回測定します。
4. すべてのセルから V_{cell} データを収集します。

テスト結果

振幅偏差 < 2%、位相偏差 < 1°。

表 3-11 に位相と振幅偏差のテスト結果を示します。繰り返し測定したスキャン曲線は一貫性が高く、異なる SOC および温度でのインピーダンス特性を明確に区別できます。

表 3-11. 位相と振幅偏差のテスト結果

セル番号	cell0	cell 1	cell 2	cell 3	cell 4	cell 5	cell 6	cell 7	cell 8	cell 9	cell 10	cell 11	cell 12	cell 13	cell 14	cell 15	cell 16	cell 17	cell 18	cell 19	cell 20	cell 21	cell 22	cell 23	cell 24	cell 25
位相偏差 (度)	0.82	0.41	0.64	0.43	0.43	0.42	0.44	0.44	0.39	0.42	0.42	0.43	0.43	0.43	0.47	0.42	0.42	0.42	0.47	0.43	0.45	0.43	0.45	0.47	0.41	0.50
振幅偏差 (%)	1.69 %	0.77 %	0.97 %	0.87 %	0.72 %	0.71 %	0.69 %	0.75 %	0.67 %	0.68 %	0.69 %	0.73 %	0.71 %	0.70 %	0.72 %	0.66 %	0.68 %	0.64 %	0.71 %	0.76 %	0.83 %	0.83 %	0.83 %	0.81 %	0.79 %	0.77 %
セル番号	cell26	cell 27	cell 28	cell 29	cell 30	cell 31	cell 32	cell 33	cell 34	cell 35	cell 36	cell 37	cell 38	cell 39	cell 40	cell 41	cell 42	cell 43	cell 44	cell 45	cell 46	cell 47	cell 48	cell 49	cell 50	cell 51
位相偏差 (度)	0.67	0.83	0.69	0.91	0.33	0.54	0.27	0.49	0.32	0.48	0.29	0.42	0.35	0.37	0.38	0.40	0.38	0.36	0.46	0.45	0.40	0.38	0.43	0.39	0.41	0.41
振幅偏差 (%)	1.32 %	0.74 %	0.80 %	1.78 %	0.45 %	0.47 %	0.46 %	0.53 %	0.46 %	0.56 %	0.53 %	0.48 %	0.47 %	0.53 %	0.43 %	0.49 %	0.51 %	0.42 %	0.58 %	0.54 %	0.53 %	0.51 %	0.56 %	0.51 %	0.52 %	0.54 %

3.4.3 パック EIS 測定 of ナイキスト線図

図 3-2 は、直列接続されたパック内の複数セルのインピーダンス測定スペクトルを示すナイキスト線図です。各曲線は、1 個の個別セルのインピーダンスを表し、周波数帯域にわたって虚数部インピーダンスと実数部インピーダンスとの関係をプロットしたものです。

すべての曲線は、高周波数域では実軸付近から始まり、中周波数域で明確な弧を描き、低周波数域では負の虚数平面へと下方向に伸びるとい、同様の一般的な傾向を示しています。原点に近い高周波数領域は、各セルのオーム抵抗に対応しており、全ユニットで一貫しています。中周波数領域の弧は、電極界面における電荷移動と容量性動作の複合的な影響を反映しています。低周波数領域の尾部は、セル内の物質輸送プロセスに関連する典型的な応答を示しています。

すべての曲線が同じ基本形状を共有していますが、曲線間には小さいながらも明確なバラツキがあります。これは、セル間のインピーダンスの大きさと位相にわずかな違いがあることを示しています。これは、正常な製造バラツキと動作履歴のわずかな違いによると考えられます。共通のトレンドから大きく逸脱する曲線はなく、すべてのセルが同様の電氣的挙動の範囲内で動作していることを確認できます。

この測定結果は、パック内のすべてのセルのインピーダンス応答を一貫してキャプチャできることを示しています。このプロットは、全体的なインピーダンス分布を明確に視覚化しており、すべてのセルがこのタイプのエネルギー ストレージ デバイスで期待される動作を示していることを確認できます。

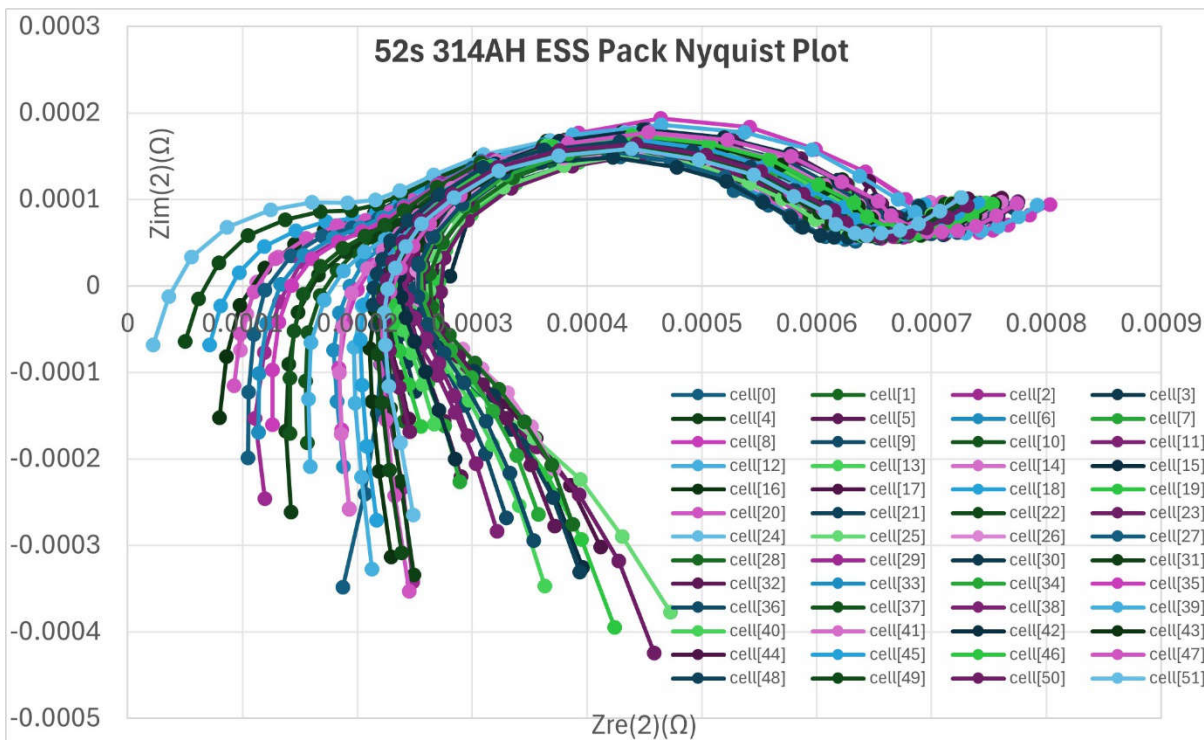


図 3-2. 2. パック EIS 測定 of ナイキスト線図

3.4.4 BQ79826Z-Q1 1 個あたりの消費電流

表 3-12. 消費電流

	シャットダウン電流	アクティブ動作電流
1 個目の BQ79826Z-Q1	<5uA	<3mA
2 個目の BQ79826Z-Q1	<5uA	<3mA
3 個目の BQ79826Z-Q1	<5uA	<3mA
4 個目の BQ79826Z-Q1	<5uA	<3mA

表 3-12 に、BQ79826Z-Q1 1 個あたりの消費電流を示します。低消費電力により、長時間スタンバイの ESS アプリケーションに適しています。

4 設計とドキュメントのサポート

4.1 デザイン ファイル

4.1.1 回路図

回路図をダウンロードするには、TIDA-010978 の設計ファイルを参照してください。

4.1.2 BOM

BOM をダウンロードするには、TIDA-010978 の設計ファイルを参照してください。

4.1.3 PCB レイアウトに関する推奨事項

- ・ 高電圧 / 低電圧の厳格な区分を行い、1,500V の沿面距離 / 空間距離を遵守する
- ・ アナログ EIS と温度のパターンを大電流スイッチング ループから遠ざける
- ・ 絶縁ゾーンを完全に分離し、クロス ルーティングを避ける
- ・ 発熱デバイスには十分な放熱用銅箔と間隔を確保する
- ・ アナログ / デジタルのグラウンドを分離し、単一点スター接地を採用する
- ・ 一貫性確保のため、マルチプレクサのサンプリング ラインの長さを等しく配線する

4.2 ツールとソフトウェア

CCSTUDIO Code Composer Studio™ 統合開発環境 (IDE)

4.2.1 ツール

USB2ANY インターフェイス アダプタ

4.3 ドキュメントのサポート

1. テキサス インスツルメンツ、『[LiFePO4 設計の検討事項](#)』アプリケーション ノート
2. テキサス インスツルメンツ、『[BQ78706 機能安全準拠 14S バッテリ モニタ](#)』データシート
3. テキサス インスツルメンツ、『[バッテリー管理システムにおけるセル監視ユニットの機能拡張](#)』アプリケーション ブリーフ

4.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

商標

C2000™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

5 著者について

JUNHUA YAN は、TI の SEM エネルギー インフラ チームのシステム エンジニアです。Junhua は、バッテリー パックおよびエネルギー ストレージ システム アプリケーションを専門としており、産業用バッテリー パックの設計課題に対応する複数の設計を開発した経験があります。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月