Product Overview

バッテリ駆動アプリケーション向けの低静止電流 (I_Q) 低ドロップアウト レギュレータ

1 概要

最新の低静止電流 (I_Q) LDO は、特に軽負荷時や無負荷時に消費する静止電流を最小限に抑え、消費電力を低減するように設計されています。超低 I_Q を重視した設計は、パワー マネージメントの効率を高め、動作時間の大半をスタンバイまたはアイドル状態で過ごす製品のシステム設計を簡素化します。このような製品では、バッテリ動作時間を最大限に延ばすため、消費電力を最小限に抑える必要があります (図 1)。

テキサス インスツルメンツ (TI) は、多様なシステムのニーズに対応する低 I_Q LDO を幅広く提供しています (表 1)。これらの製品は、さまざまな入力電圧範囲と出力電流の要件に対応するように設計されています。

表 1. 低 I_Q LDO の電圧と電流の関係

LiPo バッテリ パックの電圧 (1)	I_{OUT} < 300mA	300mA ≤ I_{OUT} ≤ 500mA
V_{IN} > 60V (V_{IN} > 14s)	TPS7A43	-
40V < V_{IN} ≤ 60V (9s < V_{IN} ≤ 14s)	TPS7A16A	-
30V < V_{IN} ≤ 40V (7s < V_{IN} ≤ 9s)	TPS7E81	TPS7E82
18V < V_{IN} ≤ 30V (4s < V_{IN} ≤ 7s)	TLV709	TPS7E72
7V ≦ V_{IN} ≦ 18V (1s < V_{IN} ≤ 4s)	TPS7A24	TPS7A26
V_{IN} < 7V (V_{IN} = 1s)	TPS7A02	TPS7A11

(1) ***X***s = 3.7V × 直列接続セル数 ***X***

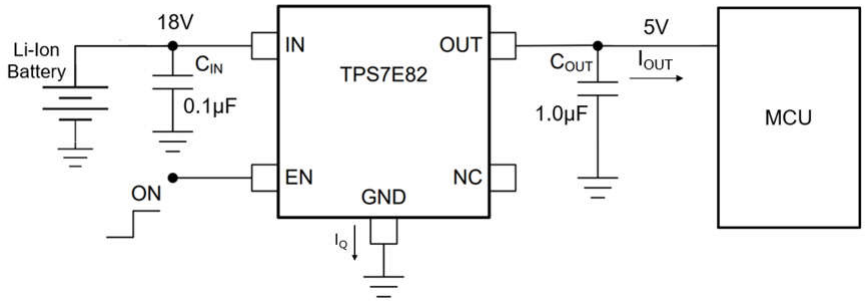


図 1. マルチセル バッテリで駆動する TPS7E82

表 2 に、TI の最新の主要な低 I_Q LDO を最大入力電圧別に示します。多くの低 I_Q システムの設計者がデバイス選定に使用する電気的仕様も記載しています。

Copyright © 2026 Texas Instruments Incorporated

表 2. 低 I_Q LDO の電気的仕様

デバイス	入力電圧 (最大値)	出力電流 (最大値)	静止電流 (I_Q)	シャットダウン電流 ($I_{SHUTDOWN}$) [2]	精度 [3]	提供パッケージ	パッケージ寸法 [1]	熱抵抗 ($R_{\theta JA}$)
TPS7A43	85V	50mA	5.5µA	710nA	±0.75%	HVSSOP	3mm × 4.9mm	53.7°C/W
TPS7A16A	60V	100mA	5µA	590nA	±2%	HVSSOP	3mm × 4.9mm	52.5°C/W
TPS7E82	40V	300mA	2.8µA	450nA	±1.2%	SOT-23	2.9mm × 2.8mm	190.9°C/W
						WSON	2mm × 2mm	90.2°C/W
TPS7E81	40V	150mA	2.8µA	450nA	±1.2%	SOT-23	2.9mm × 2.8mm	190.9°C/W
						WSON	2mm × 2mm	90.2°C/W
TPS7E72	30V	300mA	2.8µA	450nA	±1.2%	SOT-23	2.9mm × 2.8mm	190.9°C/W
						WSON	2mm × 2mm	90.2°C/W
TLV709	30V	150mA	3.2µA	-	±4%	SOT-89	4.5mm × 4.095mm	72.5°C/W
						SOT-23	2.9mm × 2.8mm	195.7°C/W
TPS7A26	18V	500mA	2µA	325nA	±1%	WSON	2mm × 2mm	73.3°C/W
TPS7A24	18V	200mA	2µA	325nA	±1.25%	SOT-23	2.9mm × 2.8mm	167.8°C/W
TPS7A02	6V	200mA	25nA	3nA	±1%	DSBGA	0.637mm × 0.637mm	201.1°C/W
						SOT-23	2.9mm × 2.8mm	181.9°C/W
						X2SON	1mm × 1mm	179.1°C/W
TPS7A11	3.3V	500mA	6µA	70nA [4]	±1.5%	DSBGA	1.13mm × 0.78mm	169.4°C/W
						WSON	2mm × 2mm	77.3°C/W

(1) パッケージ寸法 (長さ × 幅) は公称値であり、該当する場合はピンも含みます。
(2) 25°C で測定した代表値。
(3) 入力電圧、負荷、温度の全範囲での値。
(4) 入力電流とバイアス電流を含みます。

Copyright © 2026 Texas Instruments Incorporated

表 3. 低 I_Q LDO の機能比較

	TPS7A43	TPS7E82	TPS7E81	TPS7E72	TLV709	TPS7A26	TPS7A24	TPS7A16A	TPS7A02	TPS7A11
可変出力品あり	✓	✓	✓	✓	✓	✓	✓	✓		
イネーブル ロジック	✓	✓	✓	✓		✓	✓	✓	✓	✓
イネーブル ピンの内部プルアップまたはプルダウン	プルアップ	プルアップ	プルアップ	プルアップ					プルダウン	
パワー グッド	✓					✓		✓		
最大 150℃ の動作時接合部温度 (T_J)		✓	✓	✓						
過渡性能 (1)	★★	★★★	★★★	★★★	★	★★	★★	★	★★★★	★★★★★

(1) 評価は、TI が高性能と考える基準に基づいています (★ 1 個が最低、★ 5 個が最高)。評価は負荷ステップ応答の比較に基づいており、ライン過渡応答と負荷過渡応答を含みます。

2 調整可能な帰還電圧

出力電圧可変型の LDO は、標準以外の電圧要件にも柔軟に対応できますが、出力電圧の設定に必要な外付け抵抗の帰還回路によって、システム全体の静止電流 (I_Q) が大幅に増加する場合があります。分圧回路を流れる電流は回路全体の抵抗値に反比例するため、抵抗の選定はシステム全体の消費電力に直接影響します。バッテリ駆動アプリケーションで効率を最適化するには、高インピーダンスの抵抗回路を使用し、出力から流れ出す寄生電流を最小限に抑える必要があります。

ただし、この最適化と電圧レギュレーション精度の要件とのバランスを取る必要があります。抵抗値が大きすぎると、帰還電流が LDO の内部リーク電流と同程度になり、帰還ピンに電圧誤差が生じて、出力電圧が目標値からずれる場合があります。システム全体の低消費電力と高精度を両立するための目安として、分圧回路を流れる電流を、想定される LDO の最大リーク電流の少なくとも 100 倍に維持する方法があります。この方法により、電圧レギュレーションの安定性や精度を損なわずに、システム全体の I_Q を大幅に低減できます。

3 パワー グッド

パワー グッド (PG) 機能を備えたデバイスは、出力電圧を内部基準電圧と比較して監視するコンパレータを内蔵しています。

マイコンを使用するアプリケーションでは、PG ピンの変化を検出するまで、マイコンをリセット状態または低消費電力のスタンバイ モードに維持するように構成できます。LDO の出力電圧が内部スレッショルドを超え、通常は外付けプルアップ抵抗によって PG ピンが High になると、電源レールが確立したことを示す信号がマイコンに通知されます。これにより、安全で安定した電源環境が整ってからプロセッサが動作を開始するようにできます (図 2)。

また、PG ピンは初期起動後も継続的に監視を行います。入力電圧が大幅に低下した場合や、急激な負荷変化により出力電圧が安全なレベルを下回った場合、PG ピンは Low になります。

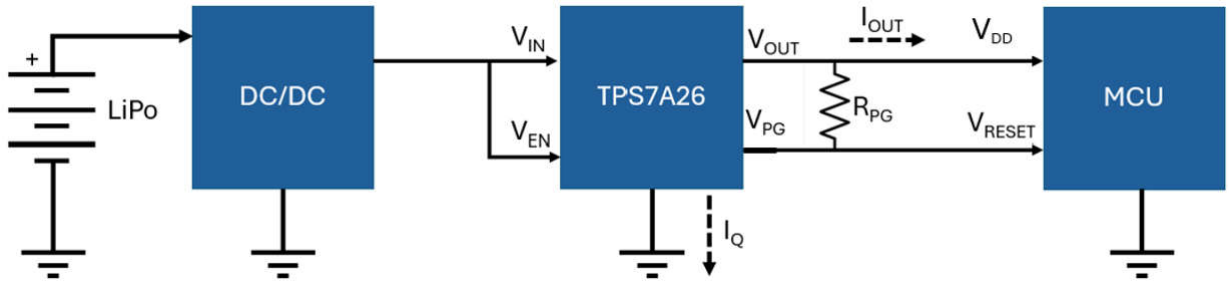


図 2. パワー グッド機能を使用する TPS7A26

Copyright © 2026 Texas Instruments Incorporated

4 イネーブル ロジック

LDO のイネーブル (EN) ピンを使用すると、設計者は LDO のオンとオフを動的に切り替えられます。シャットダウン電流 (I_{SHDN}) は I_Q より小さいため、オフ時の電力を節約できます。

表 4 に、これら 2 つのパラメータが TPS7E81 の電力節減に与える影響の内訳を示します。

表 4. イネーブル制御による消費電力の変化

イネーブル レベル	条件	GND ピンから流れる電流		入力電圧	消費電力
		静止電流 (I_Q) (1)	シャットダウン電流 (I_{SHDN}) (1)		
V_{EN} = 2V (High)	デバイスはオン、I_{OUT} = 0mA	7.6µA	-	12V	91.2µW
V_{EN} = 0V (Low)	デバイスはオフ	-	1.5µA		18µW

(1) TPS7E81 の動作温度範囲において、VOUT + 0.5V ≤ VIN ≤ 40V の範囲で測定した最大値。

LDO のイネーブル (EN) ピンには、プルアップ抵抗またはプルダウン抵抗が内蔵されている場合があります。この場合の主な検討事項は、デバイスのデフォルト状態と、その状態がシステムの消費電力特性に与える影響です。内部プルアップにより、デバイスに入力電圧が印加されるとすぐに、LDO はデフォルトでイネーブル状態になります。これは、マイコンの介在なしでシステムを起動するために、直ちに動作する必要がある*常時オン*の電源レールに最適です。

一方、内部プルダウンは、EN ピンがフローティングのときに LDO をディスエーブル状態に保ちます。このため、ピンが High に駆動されるまで、LDO を完全に停止した状態に維持できます。

TPS7A43 などが備える高精度 EN は、正確な一定のスレッショルド電圧で LDO をイネーブルまたはディスエーブルにする機能です。バッテリを使用するアプリケーションでは、放電に伴って V_{IN} が変動する場合があります。高精度 EN により、システムは予測可能な所定の電圧スレッショルドで LDO をディスエーブルにし、後段の部品を保護するとともに、電力利用を最適化できます。

5 パッケージの選択

LDO の選定では、パッケージが大きいほど放熱性能も優れると思われがちですが、必ずしもそうとは限りません。LDO の熱管理で重要なのは PCB レイアウトです。レイアウトが適切なら、大型パッケージでもレイアウトが不適切な設計より、基板上で熱を効果的に拡散できる場合が多くあります。

表 2 は、パッケージと熱抵抗の関係が重要であることを明確に示しています。たとえば、TPS7E82 には、フットプリントの互換性に優れた SOT-23 (190.9℃/W) と、放熱を重視する設計向けの WSON (90.2℃/W) という、2 種類の業界標準パッケージがあります。WSON は SOT-23 の半分未満のサイズでありながら、熱抵抗を 50% 超改善しています。$R_{\theta JA}$ の低いパッケージを選ぶだけでは十分ではありません。データシートに記載される $R_{\theta JA}$ の値は、JEDEC 規格に従って測定、定義されているためです。実際の PCB 設計では、デバイス周囲のレイアウトの良し悪しにより、実際の熱抵抗は大幅に改善する場合も悪化する場合もあります (*『基板レイアウトが LDO の放熱性能に及ぼす影響の実証分析 [Rev. A]』* を参照)。

WSON や HVSSOP のように露出サーマル パッドを備えたパッケージでは、サーマル パッドを PCB 上の銅箔ベタに直接はんだ付けする必要があります。この銅箔ベタが、基板の面方向に熱を拡散します。この銅箔面積を最大限に広げ、多層基板の内層グランド プレーンにサーマル ビアで接続し、パッドへのサーマル リリーフ接続を避けると、実効的な θ_{JA} をデータシートの規定値より大幅に低減できます。

6 ドロップアウト時の I_Q の抑制

LDO における I_Q の抑制とは、ドロップアウト動作時にも静止電流を比較的低く維持するレギュレータの能力を指します。バッテリ駆動アプリケーションでは、バッテリの放電が進み、V_{IN} と V_{OUT} の差であるヘッドルーム ($V_{HEADROOM}$) がドロップアウト電圧 (V_{DO}) 以下になると、ドロップアウトが発生する場合があります。$V_{HEADROOM}$ がドロップアウト電圧以下になると、エラー アンプがパス素子を必要な動作点まで駆動できずに飽和し、図 3 に示すように消費電流が増加します。

Copyright © 2026 Texas Instruments Incorporated

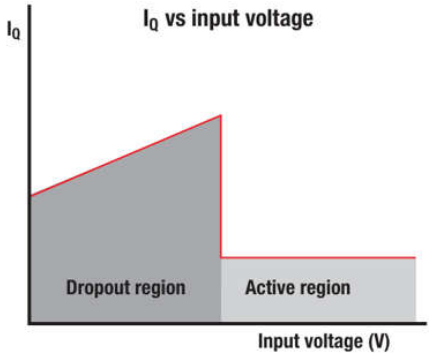


図 3. ドロップアウト状態における一般的な LDO の IQ 特性

I_Q の応答を 図 3 と 図 5 で比較すると、内部回路の飽和による影響が明確になります。図 3 では I_Q 特性が安定している一方、図 5 では I_Q のスパイクが大幅に大きくなっています。その結果、ドロップアウト状態でバッテリの消耗が増えたり、予期しない電圧低下が発生したりするおそれがあります。

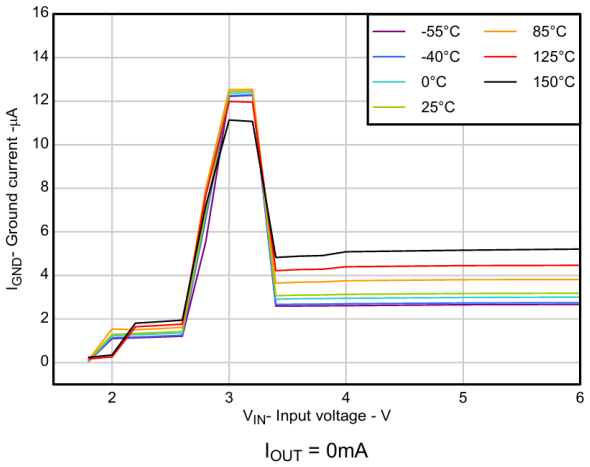


図 4. ドロップアウト時の IQ の比較:I_Q 抑制機能あり

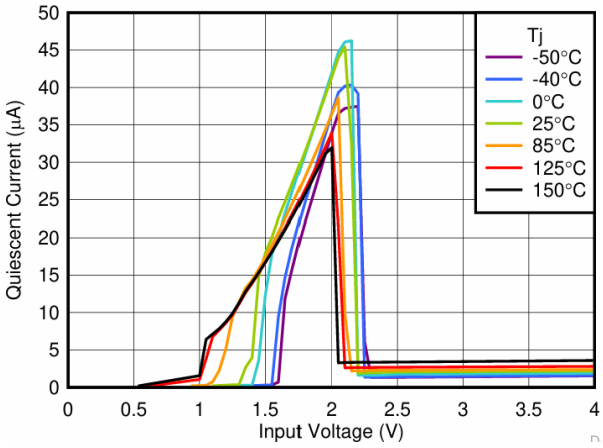
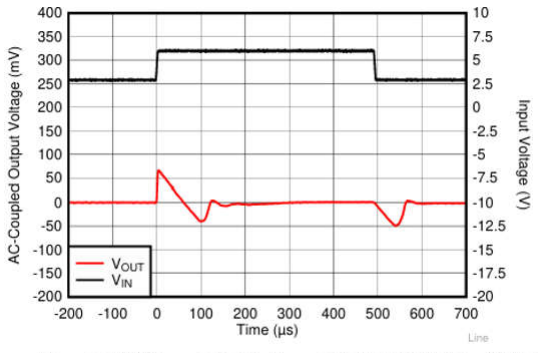


図 5. ドロップアウト時の IQ の比較:一般的な特性

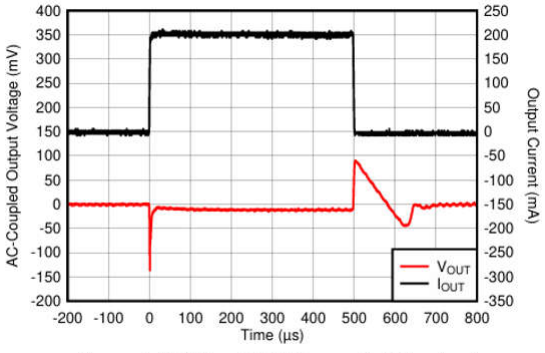
7 過渡性能

負荷過渡性能とは、負荷が変化したときに出力電圧を維持する LDO の能力を指します。主な指標は、負荷ステップ時の電圧偏差 (アンダーシュート / オーバーシュート) と、出力が仕様範囲内に戻って安定するまでに必要なセトリング タイムです。LDO の過渡応答におけるこのピークを最小限に抑えると、レギュレータの出力を規定の範囲内に戻すための時間を短縮でき、全体の回復時間も短くなります。



V_{OUT} = 1.8 V, I_{OUT} = 1 mA, C_{OUT} = 1 µF, slew rate = 1 V/µs

図 6. LDO のライン過渡応答の例



V_{OUT} = 1.8 V, V_{IN} = 2.8 V, C_{OUT} = 1 µF, t_r = t_f = 1 µs

図 7. LDO の負荷過渡応答の例

Copyright © 2026 Texas Instruments Incorporated

ライン過渡は、大きな負荷がかかってバッテリ電圧が低下する場合など、入力電圧が急激に変化したときに発生します。負荷過渡は、モーターの始動時やマイコンがスリープ モードから復帰するときなど、回路が要求する電流が急激に変化したときに発生します。いずれの場合も、LDO の出力電圧は一時的に低下または急上昇した後、目標電圧に戻るように制御されます。電動工具や家電製品などのバッテリ駆動アプリケーションでは、予期しない電圧低下が異常の誤検出を引き起こすおそれがあるため、この特性が重要です。過渡応答に優れた LDO は、電圧偏差を最小限に抑えながら、これらの外乱から迅速に回復します。通常の使用に伴ってバッテリの残量が減り、負荷がオンとオフを繰り返しても、信頼性の高い動作を維持できます。表 3 に、TI の低 I_Q 製品ラインアップの過渡性能の比較を示します。LDO の過渡応答を改善するには、出力コンデンサの種類と容量を適切に選定するとともに、エラー アンプが負荷ステップにすばやく応答できる十分な帯域幅を確保する必要があります。

8 まとめ

本稿では、TI の主要な低 I_Q LDO は静止電流がきわめて小さく、スタンバイまたはアイドル状態で使用するアプリケーションのバッテリ動作時間を最大限に延ばすうえで、重要な役割を果たすことを説明しました。これらの最新の LDO は、超低 I_Q に加え、保護回路と出力電圧監視機能を内蔵しています。これらの機能は、安定した出力性能を実現し、システム全体の機能を向上させます。

TI の低 I_Q LDO 製品ラインアップ全体はこちらをご覧ください。

Copyright © 2026 Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月