

EVM User's Guide: TAS2574EVM

TAS2574 評価基板



説明

TAS2574EVM は、デュアル モノラル構成で TAS2574 の性能を提示できる設計を採用しています。このツールは AC-MB マザーボードを活用して、インターフェースを提供し、評価基板のドーター カードに電源電圧を供給します。I²S/TDM + I²C インターフェースを通じて、最大 4 つのデバイスで 1 つの共通バスを共有できます。[セクション 2.8](#) に示すように、2 つの評価基板を上下に積み重ねて設置することができます。

設計を開始

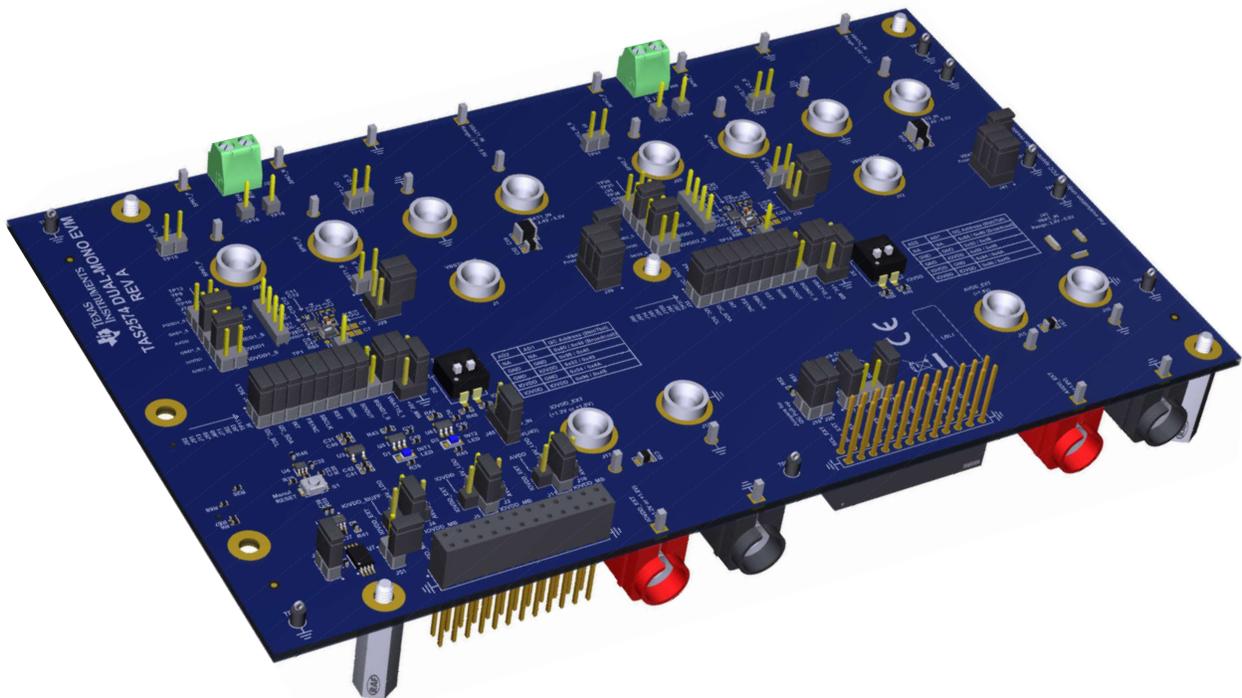
1. [TAS2574 データシート](#)をダウンロードします。
2. [TAS2574 製品フォルダ](#)で評価基板を注文します。
3. アクセス権をリクエストし、[TAS2574 製品フォルダ](#)から PPC3 をダウンロードします。
4. 質問がある場合は、[e2e フォーラム](#)にアクセスして質問を投稿してください。

機能

- モノラルまたはデュアル モノラルのスピーカの評価
- PurePath Console 3 Windows® ソフトウェアを使用したインターフェース
- 最大 4 つのオーディオ チャンネルに対応できる評価基板の相互接続
- USB 入力
- 外部の I²C および I²S/TDM ホストコントローラとの接続が可能

アプリケーション

- 携帯電話、タブレット、ウェアラブル機器
- スマートスピーカ (音声アシスタント)
- Bluetooth ワイヤレススピーカ



TAS2574 デュアル モノラル評価基板

1 評価基板の概要

1.1 概要

このユーザー ガイドでは、TAS2574EVM の機能と使用方法について説明します。本書には、ハードウェア構成手順、クイックスタートガイド、ジャンパとコネクタの説明、ソフトウェアの説明、回路図、これらのデバイスに関するテキサス・インスツルメンツの推奨事項を実証した示すプリント基板 (PCB) レイアウトが掲載されています。

このセクションでは、評価基板ボックスの中身、TAS2574 の機能と動作範囲、完全オーディオ評価に必要な追加のテスト機器について詳しく説明します。

1.2 キットの内容

この評価キットは、次のアイテムで構成されています。

- TAS2574EVM
- AC-MB コントローラ ボード

キットにはスピーカが付属していませんが、バナナ ジャックまたはスクリュー ヘッドを使用して、各アンプ出力にスピーカを接続することもできます。

電源はキットの一部ではありませんが、バレル ジャック コネクタは、電圧が 2.4V ~ 5.5V である電源であれば接続することができます。

1.3 仕様

TAS2574 はデジタル入力 Class-D オーディオ アンプで、音楽再生と音声通話の実際の使用事例で最長のバッテリー寿命を実現するよう最適化されています。

内蔵の昇圧機能の動作は柔軟性が高いため、TAS2574 を 1S、2S、3S バッテリーアプリケーションに実装できます。TAS2574EVM は、モバイル / 産業用アプリケーションで一般的に使用されている 1S バッテリーを提示します。

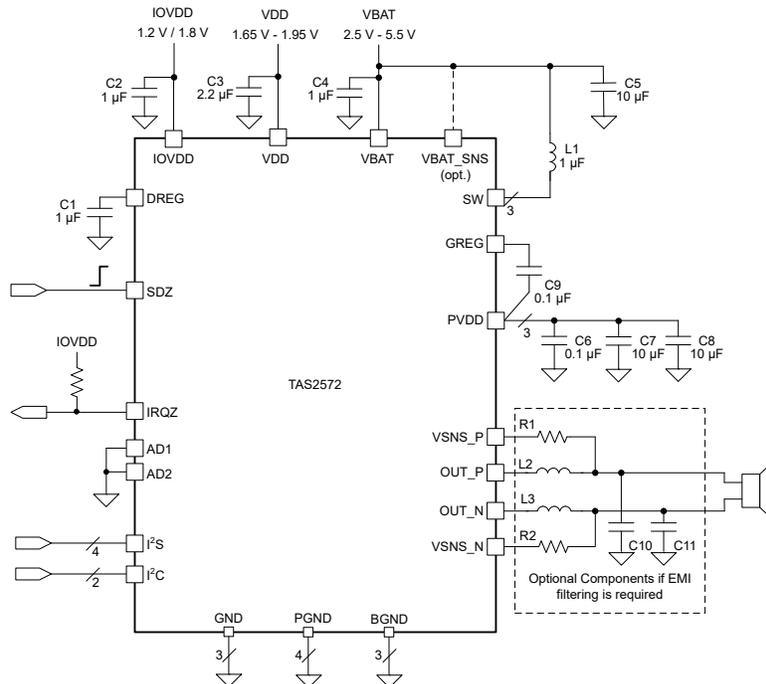


図 1-1. 1S バッテリーシステムのアプリケーション図

2S バッテリーアプリケーションの場合、4.5V ~ 9V の高電圧電源から昇圧インダクタに電力を供給できます。VBAT ピンには、電圧が 2.5V ~ 5.5V の電源から電力が供給されます。

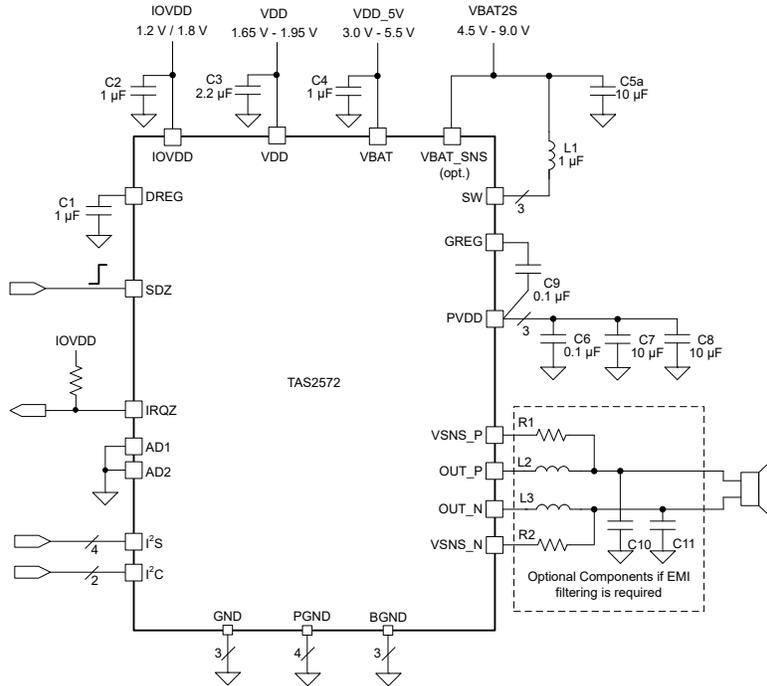


図 1-2. 2S バッテリーシステムのアプリケーション図

3S バッテリー アプリケーションでは、内蔵昇圧機能をバイパスし、最大 14V の外部電源レールから PVDD を直接供給できます。この場合、昇圧インダクタは不要で、SW ピンはオープンのままです。VBAT ピンには、2.5V ~ 5.5V の電圧の電源から電力が供給されます。

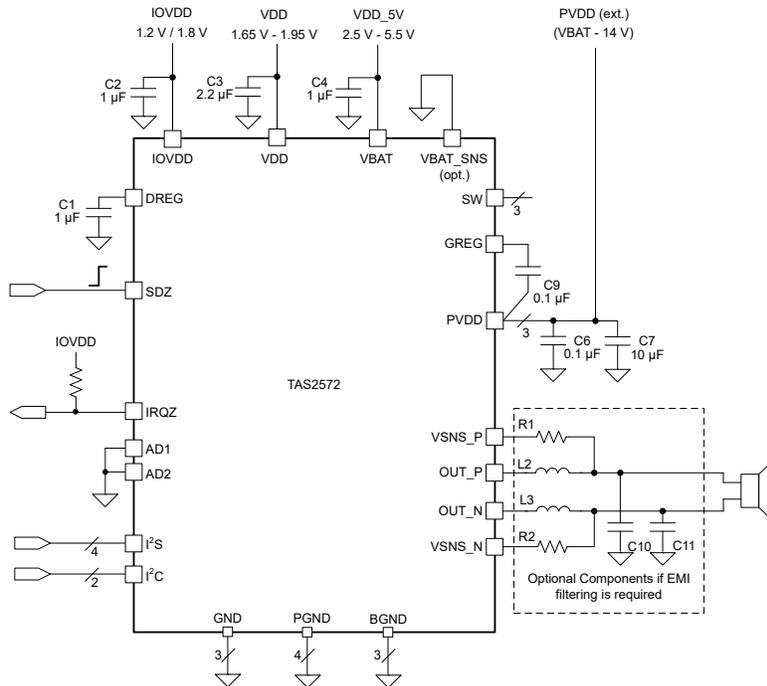


図 1-3. 3S バッテリーシステムのアプリケーション図

1.4 製品情報

TAS2574 は、小型スピーカ アプリケーション向けに高ピーク電力を効率的に駆動するよう最適化された、モノラル、デジタル入力の Class-D オーディオ アンプです。この Class-D アンプは、4.2V のバッテリー電圧で 8Ω の負荷に最大 6W の

平均電力を供給できます。スピーカ電圧電流センスを内蔵しているため、スピーカの電圧と電流をリアルタイムで監視できます。I²S/TDM + I²C インターフェイスを使って、最大 4 つのデバイスが 1 つの共通バスを共有できます。

2 ハードウェア

2.1 AC-MB 設定

2.1.1 オーディオ シリアル インターフェースの設定

AC-MB は、USB の評価基板、光学コネクタ、ステレオ ジャック、外部オーディオ シリアル インターフェース (ASI) ヘッドに、デジタル オーディオ信号を供給します。図 2 ~ 1 に、AC-MB の ASI ルーティングのブロック図を示します。

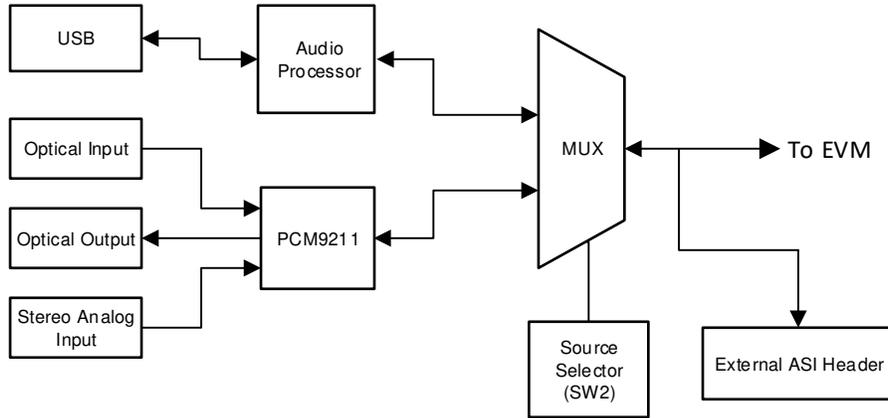


図 2-1. AC-MB オーディオ シリアル インターフェースのルーティング

AC-MB のスイッチ SW2 は、TAS2574EVM ドーター カードとの連結に使用するオーディオ シリアル バスを選択します。スイッチ SW2 の隣にある AC-MB には、オーディオ シリアル インターフェースのソース オプションとスイッチ設定を識別するためのクイックリファレンス テーブルがあります。AC-MB はオーディオ シリアル インターフェースのコントローラとして機能し、USB、光学式またはアナログ、外部 ASI という 3 種類の動作モードがあります。

2.1.2 USB

シリアル インターフェースのクロックとデータは、USB インターフェースから提供されます。サンプリング レートとフォーマットは、オペレーティング システムの USB オーディオ クラスドライバによって決定されます。

USB オーディオ インターフェースのデフォルト設定では、フレーム サイズは 32 ビット、サンプリング レートは 48kHz、BCLK と FSYNC 比は 256、フォーマットは時分割多重化 (TDM) です。

AC-MB は、OS によって、テキサス・インスツルメンツ製 USB Audio UAC2.0 という名前のオーディオ デバイスとして検出されます。図 2 ~ 2 に、USB 動作モードの AC-MB オーディオ設定を示します。

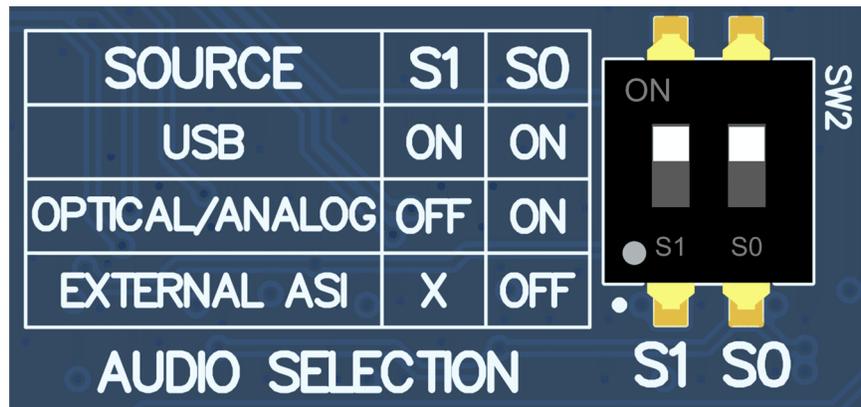


図 2-2. AC-MB USB オーディオ設定

2.1.3 外部

このモードでは、外部ソースからのコネクタ J7 を介して、評価ボード用のオーディオ シリアル インターフェース クロックが供給されます。このアーキテクチャにより、外部システムを使用して、さまざまなホスト プロセッサやテスト機器 (Audio Precision PSIA など) である評価ボードと通信できます。USB インターフェースと PCM9211 から生成されたクロックは、この設定で絶縁されています。図 2 ~ 3 に、外部動作モードの AC-MB オーディオ設定を示します。



図 2-3. AC-MB 外部オーディオ設定

図 2 ~ 4 に、外部オーディオ インターフェースの接続方法を示します。一番下の列が信号、一番上の列がグラウンドです。

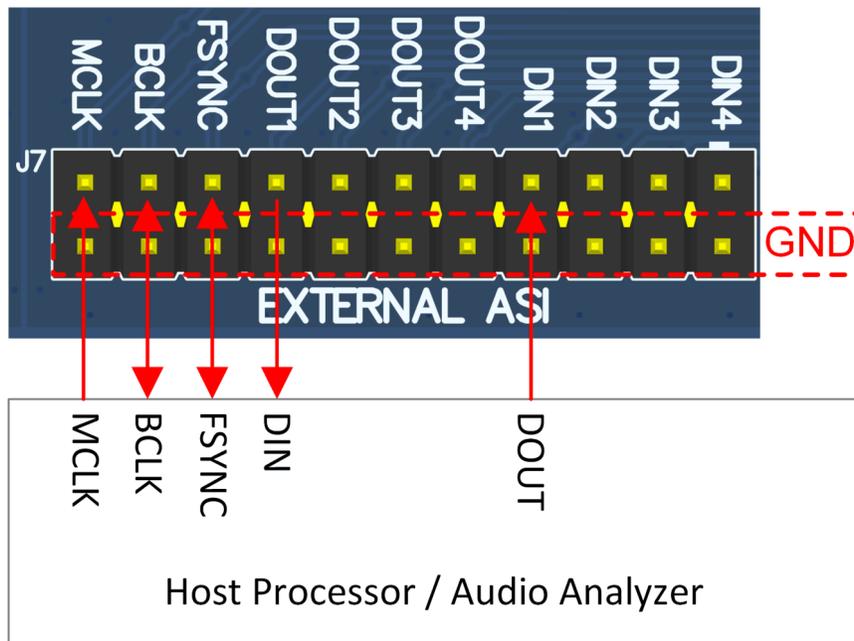


図 2-4. 外部オーディオ シリアル インターフェースとの AC-MB 接続

2.2 AC-MB 電源

AC-MB マザーボードには、5V の単一電源から電力が供給されます。ただし、このマザーボードにはさまざまな低ドロップアウト (LDO) レギュレータが内蔵されており、ボードの各種ブロックに必要な電力を供給します。図 3 ~ 1 に、AC-MB の電力供給構造を示すブロック図を示します。ヘッダ J5 (USB POWER 電源) が短絡した場合は、USB 5V 電源 (VBUS) を使用して、ホスト コンピュータから AC-MB に電力を供給することができます。さらに、端子 J4 (外部電源) に接続されている外部電源から AC-MB に電力を供給することもできます。外部電源を作動くさせるには、ヘッダ J5 をオープンにする必要があります。評価基板に供給されるデジタル信号用 IOVDD 電圧は、主電源 (USB または外部) からマザーボード上で生成されます。利用可能な電圧レベルは 1.2V、1.8V、3.3V であり、J3 ヘッダ IOVDD を使用して選択できます。TAS2574EVM のデフォルト設定は 1.8V です。TAS2574EVM では 3.3V 動作は使用できません。マザーボードに十分な電力が供給され、オンボード LDO から電力が正常に供給されると、緑色の電源 LED (D3) が点灯します。USB READY LED は、AC-MB とホストコンピュータの間で USB 通信が正常に確立されたことを示します。

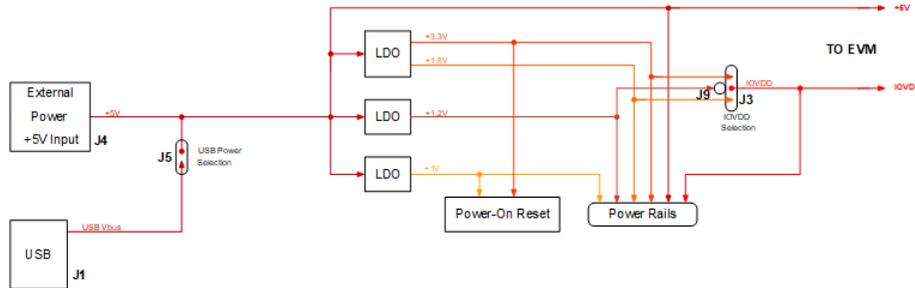


図 2-5. AC-MB の配電

2.3 TAS2574EVM のデフォルトのジャンパ設定

以下の図 4 ~ 1 に、TAS2574EVM のすべてのデフォルトのジャンパ設定を示します。

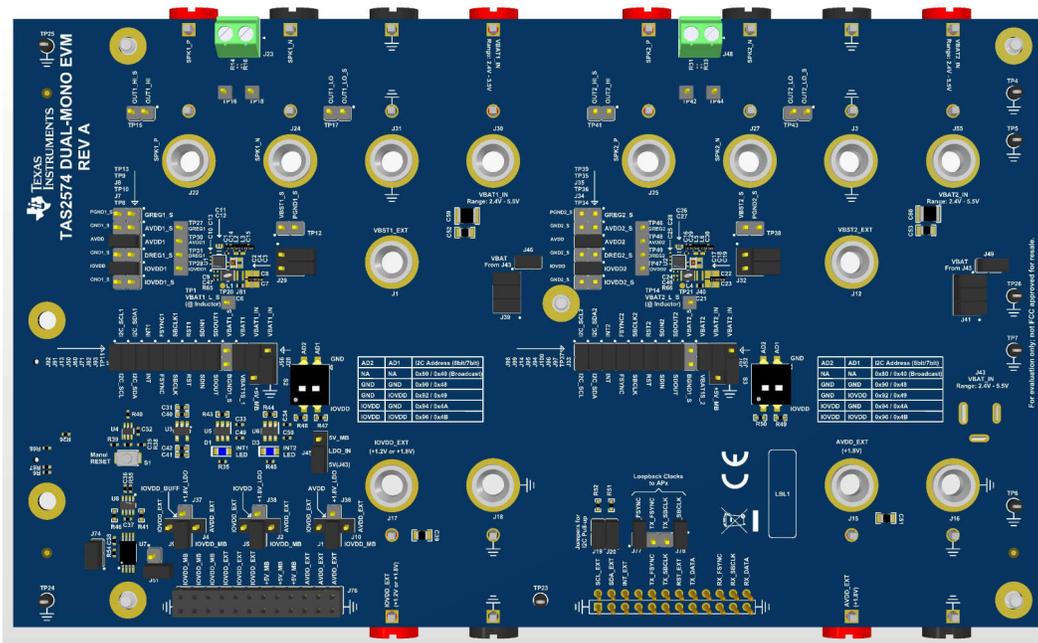


図 2-6. デフォルトのジャンパ設定

表 4 ~ 1 に、TAS2574EVM のすべてのジャンパのデフォルト位置を示します。

表 2-1. デフォルトのジャンパ設定

ジャンパ	設定	説明
J7	挿入	U1 の IOVDD 電流センス

表 2-1. デフォルトのジャンパ設定 (続き)

ジャンパ	設定	説明
J8	挿入	U1 の AVDD 電流センス
J29	DNI	U1 の外部 VBST
J6	挿入	U1 の VBAT ピンの電流センス
J93	挿入	U1 の SDOUT ブレーク
J82	挿入	U1 の SDIN ブレーク
J71	挿入	U1 の RST ブレーク
J60	挿入	U1 の SBCLK ブレーク
J50	挿入	U1 の FSYNC ブレーク
J13	挿入	U1 の INT ブレーク
J91	挿入	U1 の SDA ブレーク
J92	挿入	U1 の SCL ブレーク
J56	インサート (1 ~ 2)	U1 の VBAT ソース セクタ
J28	インサート (2 ~ 3)	U1 の VBAT_SNS セクタ
J39	挿入	U1 用バレル ジャックからの VBAT ソース
J46	挿入	U1 用バレル ジャックからの VBAT ソース
J34	挿入	U2 の IOVDD 電流センス
J35	挿入	U2 の AVDD 電流センス
J32	DNI	U2 の外部 VBST
J33	挿入	U2 の VBAT ピンの電流センス
J97	挿入	U2 の SDOUT ブレーク
J96	挿入	U2 の SDIN ブレーク
J100	挿入	U2 の RST ブレーク
J94	挿入	U2 の SBCLK ブレーク
J95	挿入	U2 の FSYNC ブレーク
J14	挿入	U2 の INT ブレーク
J99	挿入	U2 の SDA ブレーク
J98	挿入	U2 の SCL ブレーク
J57	インサート (1 ~ 2)	U2 の VBAT ソース セクタ
J52	インサート (2 ~ 3)	U2 の VBAT_SNS セクタ
J41	挿入	U2 用バレル ジャックからの VBAT ソース
J49	挿入	U2 用バレル ジャックからの VBAT ソース
J74	DNI	EEPROM 書き込み保護
J51	DNI	EEPROM アドレス セクタ
J37-4-9	IOVDD_MB	バッファ ソース セクタ
J38-5-2	IOVDD_MB	U1 とおよび U2 の IOVDD ソースセクタ
J36-11-10	IOVDD_MB	U1 とおよび U2 の AVDD ソースセクタ
J45	インサート (2 ~ 3)	1.8V LDO ソース セクタ
J19	挿入	I ² C プルアップ接続 (V)

表 2-1. デフォルトのジャンパ設定 (続き)

ジャンパ	設定	説明
J20	挿入	I ² C プルアップ接続 (V)
J77	DNI	APx 接続用 FSYNC ループバック
J78	DNI	APx 接続用 SBCLK ループバック

2.4 I²C ターゲット アドレスの選択

TAS2574EVM には DIP スイッチ S2 と S3 が搭載されており、PCB のシルク スクリーンに表示される表に従って、各チャンネルの I²C ターゲット アドレスを個別に設定できます。両方のデバイスに対してそれぞれ異なるターゲット アドレスが割り当てられていることを確認します。



図 2-7. I²C アドレス選択のための DIP スイッチ S2-S3

2.5 EVM の IOVDD 電源と AVDD 電源のオプション

TAS2574EVM ドーター カードは、IOVDD_BUFF、IOVDD、AVDD の各電源に対応した複数のフレキシブルなオプションを提供します。これらの各電源について、内部または外部の電圧源を個別に選択するオプションがあります。

IOVDD_BUFF は 1.8V 電源で、バッファや電圧トランスレータに使用します。

IOVDD は、TAS2574 デバイスの入出力電源で、1.2V または 1.8V のいずれかになります。

AVDD は TAS2574 デバイスのアナログ電源で、1.8V 固定です。AC-MB の IOVDD_MB を 1.2V として使用する場合、AVDD ソースとして外部または +1.8V_LDO のいずれかを選択してください。

図 6 ~ 1 に、IOVDD_BUFF、IOVDD、AVDD のデフォルトのジャンパ設定を示します。デフォルトでは、AC-MB マザーボードからの 1.8V (IOVDD_MB) が、ジャンパ J9、J5、J11 を用いる IOVDD_BUFF、IOVDD、AVDD に選択されています。

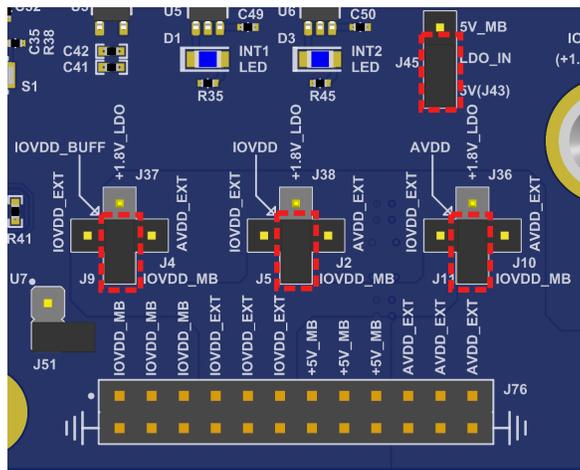


図 2-8. IOVDD_BUFF、IOVDD、AVDD のデフォルトのジャンパ設定

この評価基板は 1.8V と 3.3V の LDO を搭載しています。これらの LDO には、J43 に接続された電源から電力が供給されます。または、ジャンパ J45 の構成に応じて、AC-MB の 5V レールから電力を供給することもできます。

2.6 評価基板上の TAS2574 用 VBAT 電源

デフォルトでは、バレル ジャックコネクタ J43 を使用して、両方の TAS2574 チャンネルの VBAT に電力を供給します。このコネクタに 2.4V ~ 5.5V を供給します。

代わりに、VBAT1_IN と VBAT2_IN の両方のチャンネルの外部 VBAT 電源に独立したコネクタを使用することもできます。J43 入力の VBAT から VBAT1_IN への接続を解除するには、ジャンパ J39 と J46 をオープンにする必要があります。同様に、J43 入力の VBAT から VBAT2_IN への接続を解除するには、J41 と J49 をオープンにする必要があります。

チャンネル 1 の場合、外部 VBAT1_IN は、図 7 ~ 1 に示すようにコネクタ J30 (または J72) と J31 (または J73) の間に接続できます。

チャンネル 2 の場合、外部 VBAT2_IN は、図 7 ~ 1 に示すようにコネクタ J55 (または J58) と J3 (または J59) の間に接続できます。

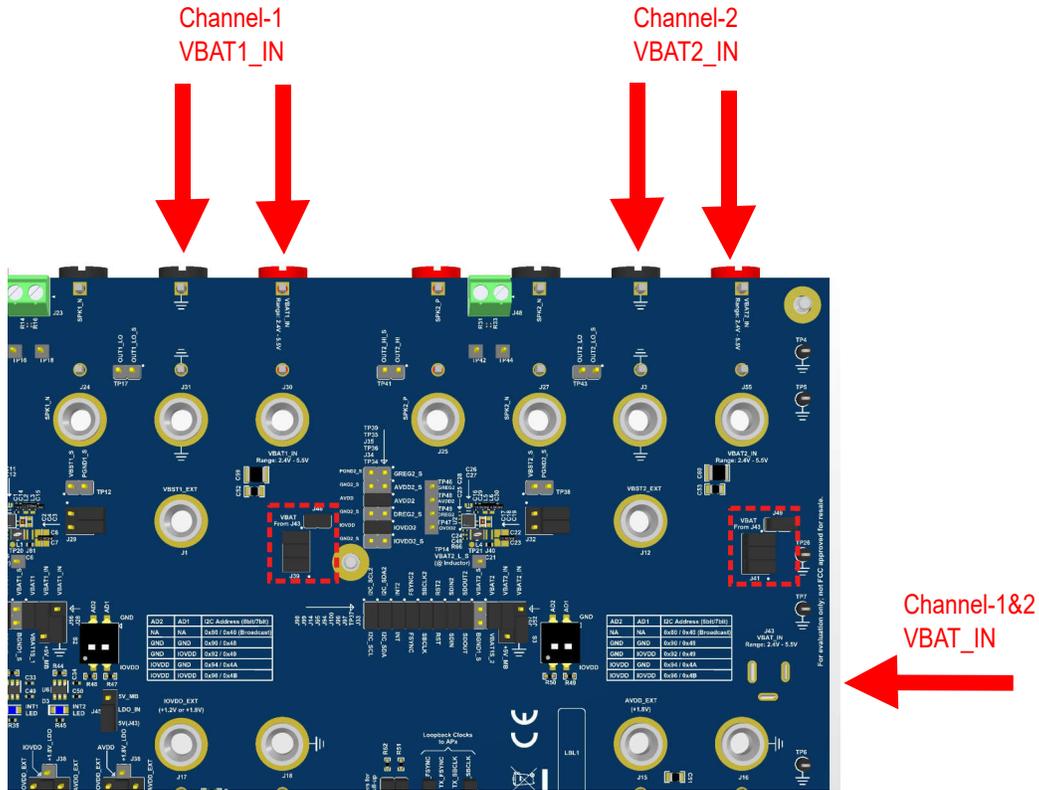


図 2-9. チャンネル 1 とチャンネル 2 用の VBAT コネクタ

2.6.1 VBAT 2S 評価基板のハードウェア構成

このセクションでは、[図 1-2](#) に示すように、VBAT 用の 2S バッテリアプリケーションで TAS2574EVM を評価するために EVM ジャンパを設定する方法を示します。

この場合も、VBAT ピン C1 は電圧範囲が 3V ~ 5V の電源に接続する必要がありますが、VBAT_SNS と昇圧インダクタは電圧範囲がより高い 4.5V ~ 9V の 2S 電源に接続できます。

- VBAT ピン C1 の接続については、J56 の位置を 1 ~ 2 ではなく 2 ~ 3 に変更することで USB-5V に接続できます。
- VBAT_SNS ピン C4 接続は、J28 を使用して変更できます。この接続はオプションです。
- 2S VBAT 電源は、チャンネル 1 の場合は J30 (または J72) と J31 (または J73)、チャンネル 2 の場合は J55 (または J58) と J3 (または J59) で直接利用できます。J43 を使用して 2S バッテリ電圧を供給する場合は、代わりに +5V_MB を使用するように J45 を変更してください。

2.6.2 VBAT 3S 評価基板のハードウェア構成

このセクションでは、[図 1 ~ 3](#) に示すように、VBAT 用の 3S バッテリアプリケーションで TAS2574EVM を評価するために EVM ジャンパを設定する方法を示します。

VBAT ピン C1 は、電圧範囲が 3V ~ 5V である電源に接続する必要があります。VBAT_SNS は使用できないため、VBAT_SNS を短絡接地 (GND) する必要があります。内部昇圧は使用されないため、SW ピンはフローティングのままになり、回路からインダクタを取り外すことができます。

VBAT ピン C1 レベルから 14V までの 3S バッテリ電源範囲は、PVDD ノードに直接接続されます。デカップリング コンデンサと GREG コンデンサが必要です。

- VBAT ピン C1 の接続については、J56 の位置を 1 ~ 2 ではなく 2 ~ 3 に変更することで USB-5V に接続できます。
- VBAT_SNS ピン C4 の接続については、デフォルトのままにし、ピン 2 ~ 3 の J28 を短絡接地する必要があります。
- 3S VBAT 電源については、チャンネル 1 の場合は J1 に、チャンネル 2 場合は J12 に接続し、J29 と J32 間のジャンパを短絡接地する必要があります。

2.7 1 チャンネル構成

TAS2574EVM に搭載されているアンプのうち 1 つだけが必要な場合は、他のデバイスを回路から完全に切り離すことができます。このセクションでは、U2 の接続を解除する方法について説明しますが、U1 の接続解除にも同じ手順を適用できます。

- J98 から J33 へのジャンパブロックは、同じ列にある J57 と J52 とともに、接続を解除する必要があります。これにより、すべてのデジタル信号と VBAT 電源も除去されます。
- U2 の左側にある J34 と J35 の接続も解除する必要があります。これにより、IOVDD と AVDD の電源が除去されます。
- J41 と J49 も接続解除する必要があります。これにより、J43 から昇圧インダクタへの VBAT 接続がなくなります。

2.8 4 チャンネル構成

J75 と J76 の各ヘッダを使用して 2 個のデュアル モノラル評価基板を相互接続し、一方の評価基板をもう一方の評価基板の上に取り付けることができます。これにより、合計 4 つのオーディオ チャンネルを評価できます。

2 つの評価基板を相互接続する場合は、以下のジャンパ構成を考慮する必要があります。

- 一方の評価基板のジャンパ J51 を短絡させます。デフォルトで、このジャンパは開いています。
- 両方の評価基板のジャンパ J19 と J20 を開きます。これらのジャンパはデフォルトで短絡されています。

ジャンパ構成に加えて、各評価基板の S2 と S3 を使用して、各アンプが異なる I²C アドレスに設定されるようにしてください。

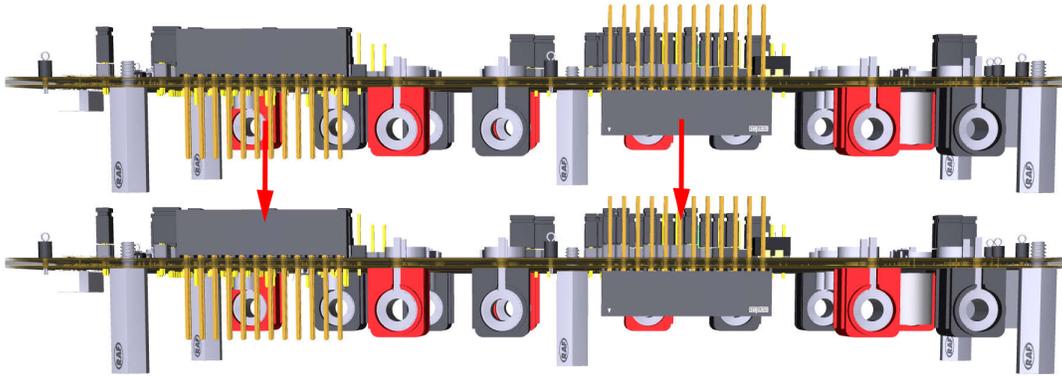


図 2-10. 4 チャンネル式の評価基板相互接続

2.9 スピーカ出力

TAS2574EVM はデュアル モノラル評価基板なので、各チャンネルにはスピーカ出力コネクタがあります。

SPK1_P と SPK1_N はチャンネル 1 デバイスの出力であり、SPK2_P と SPK2_N はチャンネル 2 の出力です。水平バナナ バレルコネクタ、垂直バナナ ソケット、ねじ端子コネクタ、ピンヘッダなど多彩なコネクタが実装されており、フライワイヤ コネクタやオス バナナ コネクタを使用してスピーカまたはダミー負荷を接続することができます。これらはまた、性能測定のために、オーディオ アナライザのアナログ入力ケーブルに接続するために使用することもできます。

チャンネル 1 出力コネクタ (図 8 ~ 1 を参照):

- J22 (SPK1_P) および J24 (SPK1_N)
- J21 (SPK1_P) および J26 (SPK1_N)
- J23:ピン 2 (SPK1_P) および ピン 1 (SPK1_N)
- TP-16 (SPK1_P) および TP-18 (SPK1_N)

チャンネル 2 出力コネクタ (図 8 ~ 1 を参照):

- J47 (SPK2_P) および J54 (SPK2_N)
- J25 (SPK2_P) および J27 (SPK2_N)
- J48:ピン 2 (SPK2_P) および ピン 1 (SPK2_N)
- TP-42 (SPK2_P) および TP-44 (SPK2_N)

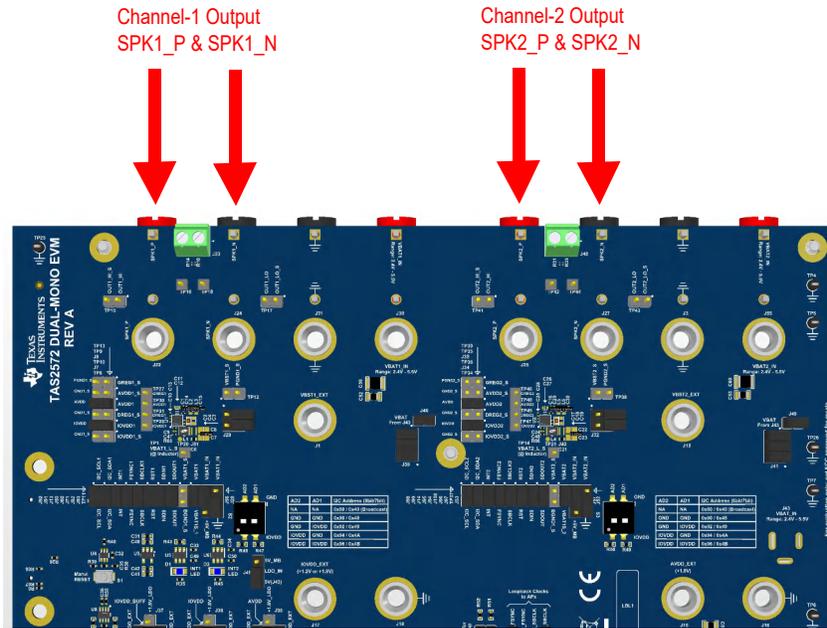


図 2-11. チャンネル 1 とチャンネル 2 用のスピーカ出力コネクタ

2.10 4 線式負荷測定

TAS2574EVM は、デジタル マルチメータの 4 線式を使用して、デバイスに接続されているダミー負荷またはスピーカ負荷 (基板の寄生容量やコネクタの接触抵抗を含む) をデバイスのピンから直接、非常に高い精度で高い測定できるように設計されています。図 12 ~ 1 に示すように、4 線式モードでデジタル マルチメータを接続できるように、ピン ヘッドが実装されています。

チャンネル 1 の場合:DMM の HI をピン 1 に、DMM の HI_SNS を TP15 テストポイントのピン 2 に接続します。

DMM の LO をピン 2 に、DMM の LO_SNS を TP17 テストポイントのピン 1 に接続します。

チャンネル 2 の場合:DMM の HI をピン 1 に、DMM の HI_SNS を TP41 テストポイントのピン 2 に接続します。

DMM の LO をピン 2 に、DMM の LO_SNS を TP43 テストポイントのピン 1 に接続します。

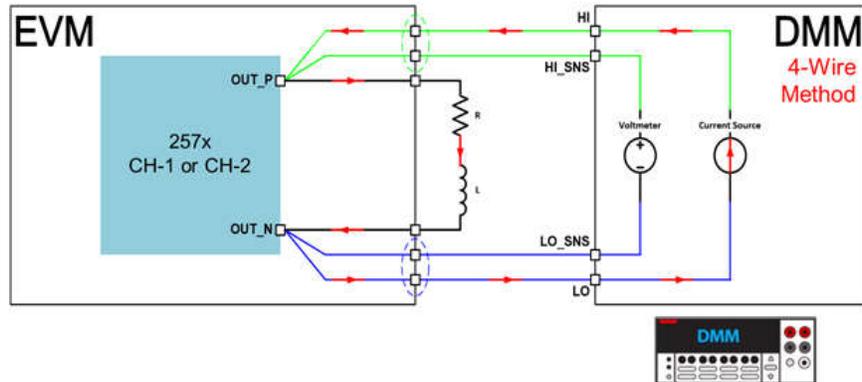


図 2-12. デジタル マルチメータを使用した 4 線式モードでの負荷 DC 抵抗測定

3 ソフトウェア

3.1 PurePath Console 3 クイック スタートアップ

PurePath Console 3 構成ツールは、オンボードコントローラを使用して TAS2574 とのインターフェイスを確立するのに使用でき、その結果、I²C コマンドを送信し、必要なレジスタ設定をセットアップします。

PPC3 を初めて実行する場合、プラグインは含まれていません。ユーザーは、右上隅にあるボタンまたは評価基板アプリセクションのいずれかでサインインをクリックする必要があります。新しいウィンドウがユーザー資格情報を要求し、PPC3 へのアクセス権を申請するときに使用したのと同じ myTI アカウントを入力します。ログインすると、要求されたデバイスアプリケーションをダウンロードしてインストールできます。

257x EVM アプリをインストールした後、名前の付いたブロックをクリックして GUI を開きます。続行する前に、VBAT を J43 に接続して電源をオンにし、AC-MB の USB コネクタを使用して評価基板をホスト PC に接続します。

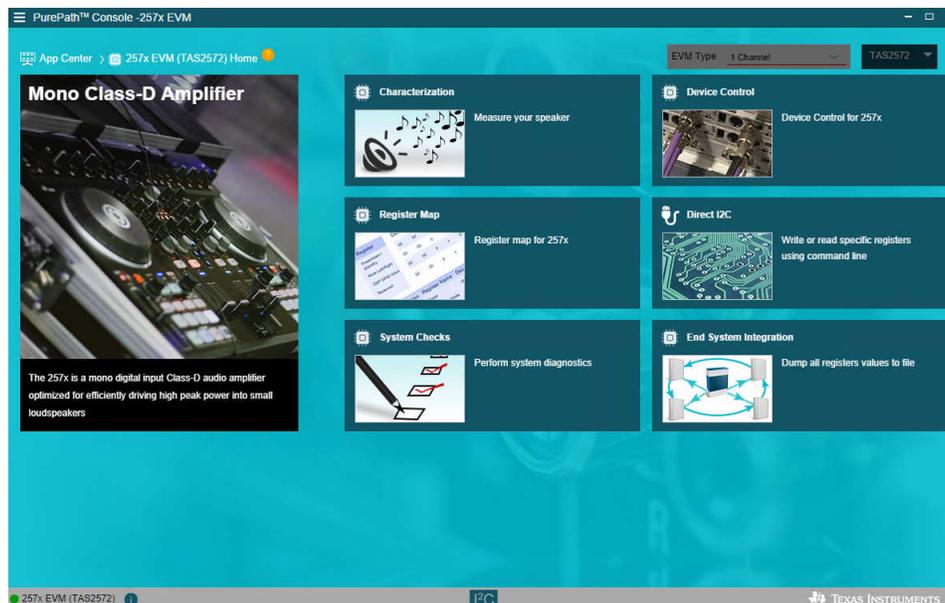


図 3-1. 257x 評価基板アプリ メイン パネル

基板に電力が供給されて USB に接続され、PPC3 プラグインが実行されると、PC は自動的にデバイス (TAS2574) を認識します。PPC3 は、電力が供給されており I²C バス上に存在するチャンネルの数に応じて、チャンネル数を検出します。

デバイスレジスタを初期化するには、デバイス制御タイルをクリックし、チャンネルグループ化ウィンドウで適用をクリックします。

チャンネルグループ化により、ユーザーはデバイスのグループを定義して、グループごとに異なる設定を使用できるようになります。デフォルトでは、評価基板上の両方のデバイスは同じグループに割り当てられているため、これらのいずれかを新しいグループに変更するには、最初にデバイスを元のグループから削除する必要があります。その後で「+」シンボルを使用して別のグループに追加できます。

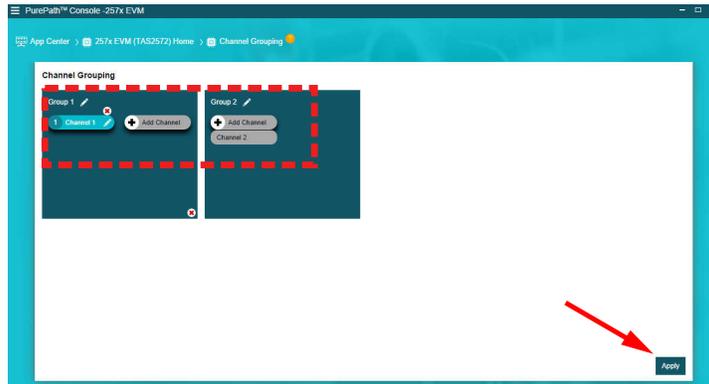


図 3-2. チャンネルグループ化

数秒後、デバイスが初期化されてミュートになります。右上隅にあるパワー アップボタンをクリックします。これで、デバイスは完全に設定されてミュートが解除され、オーディオを再生する準備ができました。

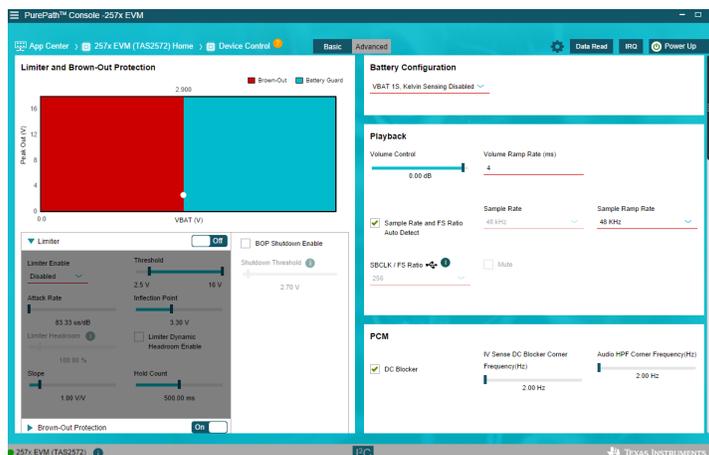


図 3-3. デバイス制御パネル

3.2 PPC3 - 257x 評価基板の機能の説明

3.2.1 リミッタと電圧低下保護

TAS2574 は、バッテリー追跡 (電圧低下保護) 機能とリミッタ機能を搭載しています。これらの各機能は、以下に示すように細かく構成できます。

電圧低下保護:

- この機能はデフォルトで有効になっており、VBAT が 2.9V を下回ったときに減衰を開始します。BOP シャットダウン用として追加のスレッシュホールドも有効にすることができます。
- BOP スレッシュホールドは、アンプが出力信への号減衰の適用を開始する際の VBAT 電圧です。
- 最大減衰は、BOP がアクティブであるときにアンプにより低下する再生信号の量です。この制限値は、0.5dB 単位で 1dB ~ 16.5dB の範囲で設定されます。
- アタック、ホールド、リリースは、BOP ゲイン コントローラのタイミング パラメータです。

リミッタ:

- この機能は、デフォルトでは無効になっています。これは **BOP** の拡張と考えることができ、**VBAT** レベルに応じてゲインを動的に調整して、出力電圧を指定の制限内に維持できます。
- スレッシュホールドパラメータは、**Vout** ピークの制限領域を設定します。このスレッシュホールドの最小値と最大値の両方の設定を同じ値に設定すると、このスレッシュホールドパラメータがダイナミックゲインコントローラではなくハードリミッタになります。
- 変曲点は、リミッタが最大スレッシュホールドに達する際の **VBAT** 電圧を設定します。
- アタック、ホールド、スロープの各パラメータでは、ダイナミックゲインコントローラのタイミング設定を行います。

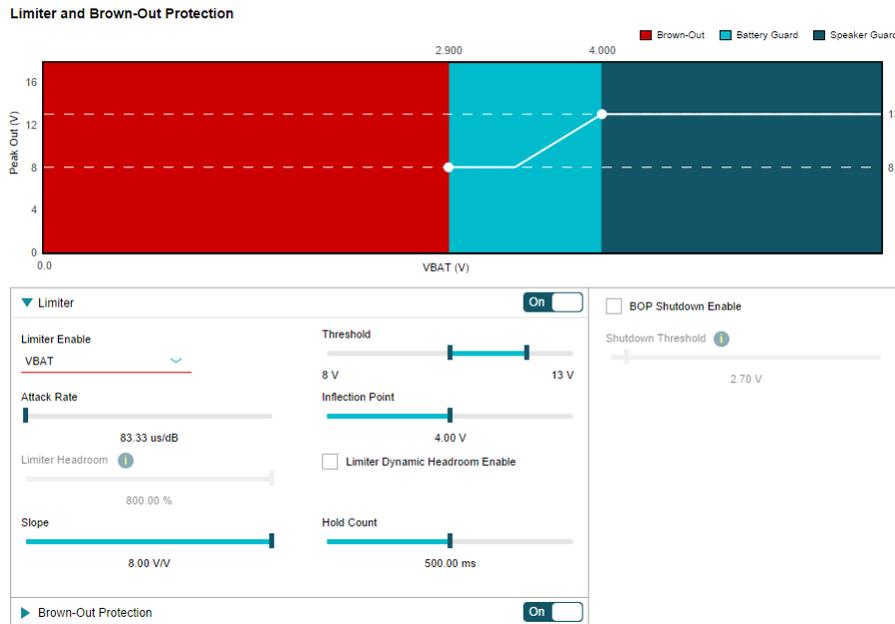


図 3-4. リミッタの PPC3 構成

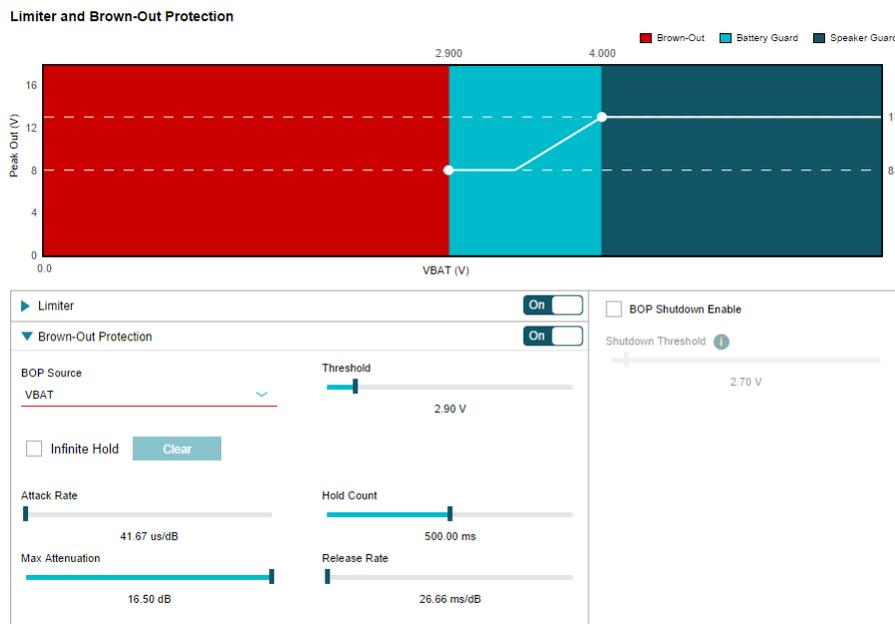


図 3-5. 電圧低下保護の PPC3 構成

3.2.2 再生と PCM の構成

再生パネルと PCM パネルにより、デジタル入力からアナログ出力への信号パスを構成できます。

- ボリューム コントロールはデジタルドメインのゲインで、 -110dB ～ 6dB の範囲になります。
- ランプ レートは、ミュートの切り替え時またはゲインの調整時におけるゲインの昇降速度です。
- デフォルトでは、サンプル レートと SBCLK 対 FS 比は、入力クロック周波数を自動検出し、それに基づいて内部クロックツリー設定を調整するように設定されています。手動構成が必要な場合は、チェックボックスを無効にでき、右上の歯車アイコンをクリックして USB 設定を無効にすることで USB オーディオ設定をオーバーライドできます。
- DC ブロックはデフォルトで有効になっていますが、再生 (出力) パスで無効にすることもできます。再生パスとフィードバックパスの両方のハイパスフィルタのカットオフ周波数は、スライダを使用するか、テキストボックスに新しい値を入力して手動で調整できます。

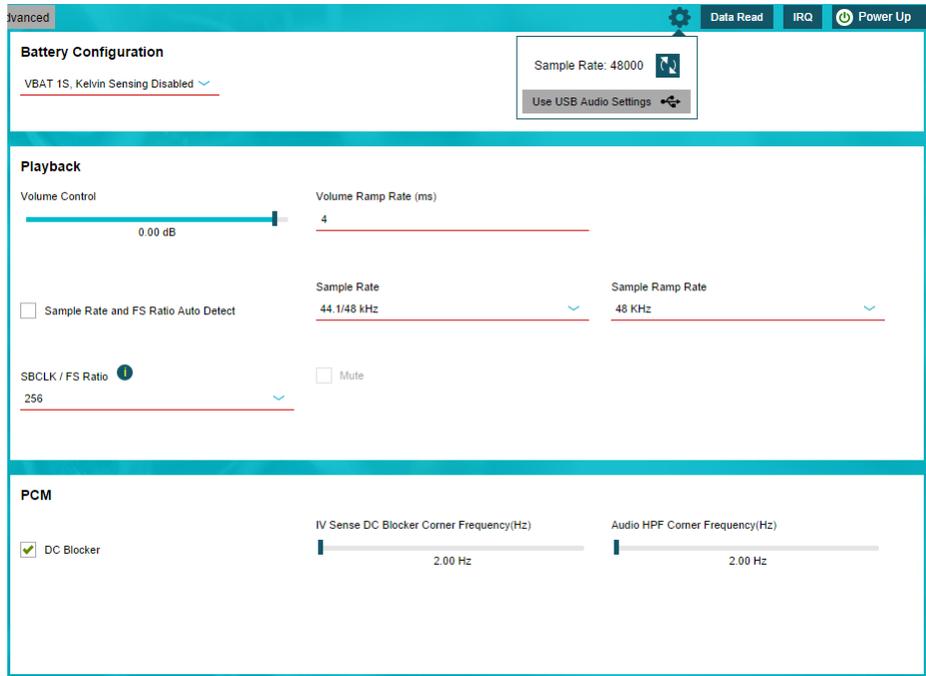


図 3-6. 再生と PCM PPC3 構成

3.2.3 TDM レシーバとトランスミッタの PPC3 構成

TDM パネルには、I2S/TDM オーディオ インターフェイスに関連するすべての構成が含まれています。レシーバ (SDIN) とトランスミッタ (SDOUT) の専用タブがあります。デフォルト設定は USB コントローラ構成と一致しますが、前のセクションで説明したように、オーバーライドが可能です。

レシーバ構成を使用して、エッジ極性、位置合わせ、フレーム開始極性、オフセットビット、ワード長、スロット長に関してデジタル オーディオ形式を変更できます。さらに、入力データを複数のスロットからアレンジすることも、複数のスロットを選択してモノラル ミックス再生を行うこともできます。

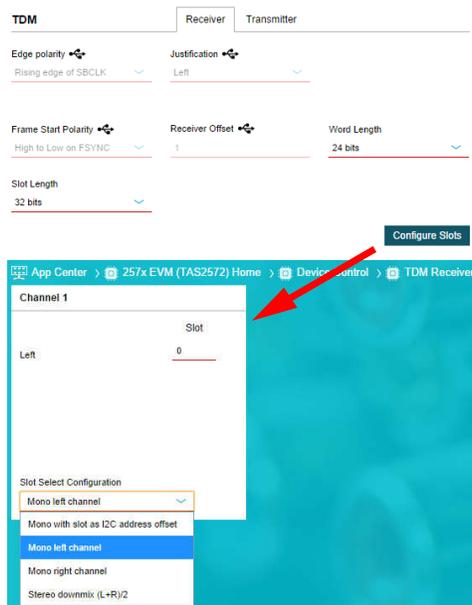


図 3-7. TDM レシーバの PPC3 構成

トランスミッタ構成では、SDOUT タイミングについても同様の設定が提供されます。同様に、出力データスロットは、アプリケーションの要件に基づいて配置できます。SDOUT スロットは常に 8 ビットとみなされることを考慮し、16 ビット データ長の場合はスロットを 2 つ使用し、32 ビットデータ長の場合はスロットを 4 つ使用する必要があります。

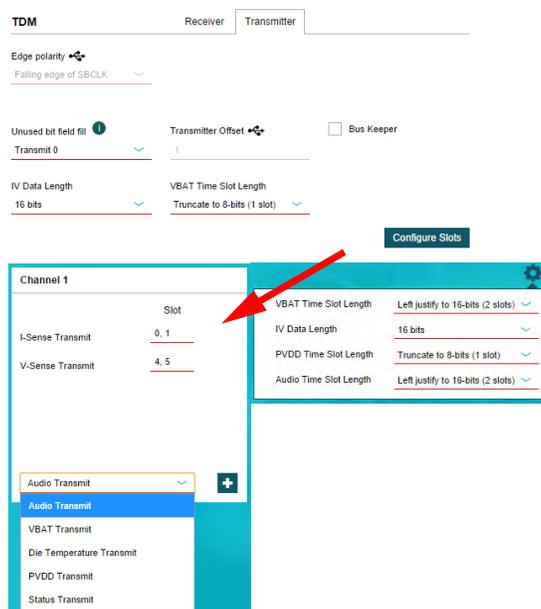


図 3-8. TDM トランスミッタ PCM の PPC3 構成

3.2.4 その他および IRQ_Z 構成

「その他」セクションを使用して、TAS2574 のデジタル インターフェイス ピンのさまざまな部分を変更できます。

過熱、過電流、内部クロック エラーの各構成は、待ち時間が経過した後にラッチまたは再試行を行うように設定できます。この時間は 1.5 秒または 100ms に設定することもできます。

シャットダウン中は、エラー割り込みまたは手動シャットダウンのいずれかにより、アンプの出力を Hi-Z に設定できます。

SBCLK、FSYNC、SDIN、SD_Z、AD0、AD1 などのデジタル ピンで個別に有効・無効にできる内部プルアップ抵抗があります。

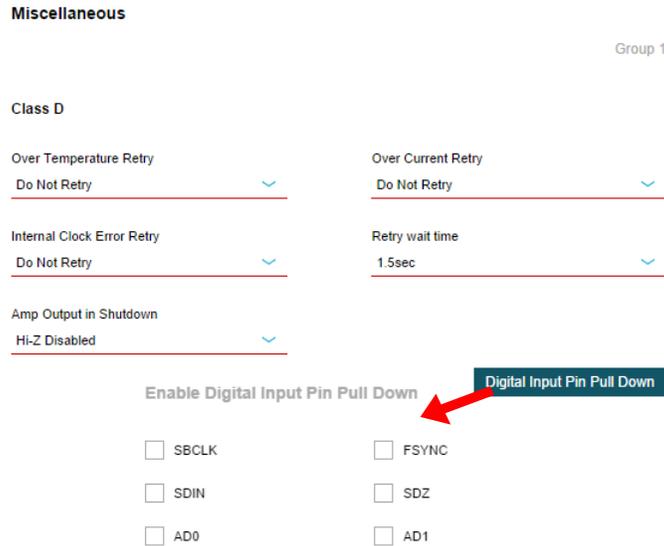


図 3-9. その他の PPC3 設定

IRQ_Z セクションには、デバイス内部のエラーと割り込みのデジタル通知に関連するすべての構成が含まれています。

IRQ_Z ピンは、ライブ割り込みやラッチ割り込みが発動するとアサートが実行されるように構成できます。このピンは、ライブ割り込みが発動するとアサートとデアサートが自動的に実行されるように構成することも、ラッチ割り込み発動後 4ms ごとにパルスが出続けるように構成することもできます。

デフォルトでは、IRQ_Z ピンはオープンドレイン出力ですが、内部プルアップも有効にできます。各内部割り込みは、IRQ_Z ピンをトリガするためにマスクを有効または無効にできます。

IRQZ

IRQZ configuration Pin polarity

Assert on latched interrupts Active high (IRQ)

Pin pull up

Fault Interrupt Mask

<input type="checkbox"/> Over Temp Error Mask	<input checked="" type="checkbox"/> TDM Clock Error Mask
<input checked="" type="checkbox"/> Limiter Active Mask	<input checked="" type="checkbox"/> VBAT < Inflection Point Mask
<input checked="" type="checkbox"/> Limiter Max Attenuation Mask	<input checked="" type="checkbox"/> BOP Infinite Hold Mask
<input checked="" type="checkbox"/> VBAT BOP Active Mask	<input type="checkbox"/> VBAT BOP Detected Mask
<input checked="" type="checkbox"/> DAC MOD Clock Error Mask	<input checked="" type="checkbox"/> PLL Lock Interrupt Mask
<input checked="" type="checkbox"/> Device Active Mask	<input checked="" type="checkbox"/> Booting DSP Mask
<input type="checkbox"/> PVDD Uvlo Mask	<input type="checkbox"/> VBAT 2S Uvlo Mask
<input checked="" type="checkbox"/> Thermal Warning 135C Mask	<input checked="" type="checkbox"/> Thermal Warning 125C Mask
<input checked="" type="checkbox"/> Thermal Warning 115C Mask	<input checked="" type="checkbox"/> Thermal Warning 105C Mask
<input checked="" type="checkbox"/> DSP Mask	<input type="checkbox"/> Watchdog Expiry Mask
<input type="checkbox"/> DSP Busy at Frame Start Mask	<input type="checkbox"/> Frame Outof Sync Mask
<input type="checkbox"/> Ratio Change Error Mask	<input type="checkbox"/> Fs Change Error Mask
<input type="checkbox"/> Invalid Ratio Fs Mask	<input type="checkbox"/> OTP CRC Error Mask
<input type="checkbox"/> Clock Halt Mask	



図 3-10. IRQ_Z の PPC3 構成

3.2.5 トーン ジェネレータと超音波チャープ ジェネレータ

TAS2574 は、デジタル オーディオ再生とは独立した形で使用できるトーン ジェネレータを内蔵しています。この正弦波 ジェネレータは、可聴周波数帯域や超音波にも使用できます。ただし、一度に使用できるケースは 1 つだけです。

トーン ジェネレータは、16Hz ~ 20kHz の正弦波を生成するために使用できるシンプルなツールであり、振幅は -105dB ~ 0dB で構成されます。オプションのランプ エフェクトは、10 ミリ秒単位で 0 ~ 1 秒になります。

超音波チャープ ジェネレータを使用すると、20kHz を上回る周波数の正弦波に対してパルス スweep トーンを再生できます。周波数スweep は、開始周波数と帯域幅により設定されます。各スweep ステップ間の周波数変化は、100Hz ~ 2kHz の範囲で定義されます。チャープの振幅は、-80dB ~ -6dB の範囲で構成できます。また、チャープの前後に、10 ミリ秒単位で最大 1 秒に達するオプションのランプ エフェクトもあります。最後に、チャープのオフ時間を 10 ミリ秒単位で 0 ~ 2 秒の範囲で構成することもできます。

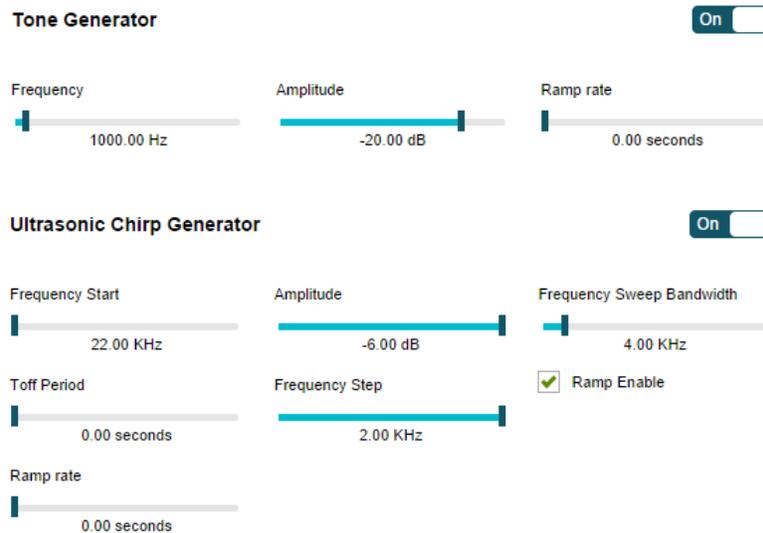


図 3-11. トーンと超音波チャープ ジェネレータ PPC3 の構成

3.2.6 AVDD ブリッジ、音楽効率、ノイズゲート

TAS2574 には、アンプの効率を向上させ、バッテリー駆動アプリケーションで再生時間を延長できる機能がいくつかあります。これらの機能はすべて個別に構成でき、そのアプリケーションに必要な場合のみ有効にすることもできます。

ノイズゲート機能を使用すれば、入力オーディオコンテンツの振幅に基づいて、アンプを動的にシャットダウンすることができます。スレッショルドは -120dBFS ~ -85dBFS の範囲で、ヒステリシス時間は 10 ミリ秒 ~ 1000 ミリ秒の範囲でまで設定できます。

音楽効率モードでは、低出力電力レベルで消費電力を非常に低くすることができます。スレッショルドはデフォルトで 50mW に設定されており、ヒステリシス タイマは最大 500ms まで構成できます。

AVDD ブリッジは、設定されたスレッショルドを出力信号が最大で 110 ミリワット下回った時、高電圧の VBAT ではなく AVDD 1.8V 電源からアンプ出力を駆動することで、消費電力を抑えます。ヒステリシス タイマは 0.1 ミリ秒 ~ 50 ミリ秒の範囲で設定できます。

いずれの場合も、ヒステリシス時間を短縮すると効率は向上しますが、再生モードと電源モード間の切り替えが高速化されるためオーディオアーティファクトが発生する可能性があります。

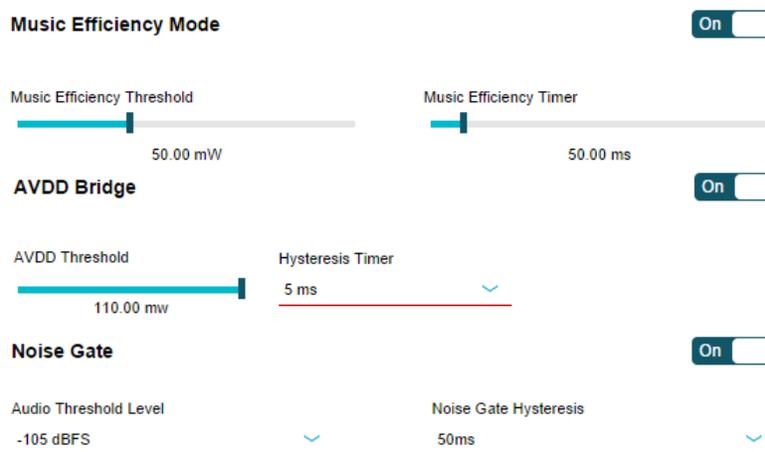


図 3-12. AVDD ブリッジ、音楽効率、ノイズゲートの PPC3 構成

3.2.7 昇圧機能とチャンネル ゲイン

PPC3 GUI のチャンネル ゲインセクションでは、TAS2574 に内蔵されている昇圧機能の詳細な設定を示しています。各コントロールについては、次の各項で説明します。

アンプ レベルはアンプのゲインで、最大 16dBV までアナログ ゲインを使用でき、それを超える範囲でデジタル ゲインを適用できます。0dBV は 1Vrms に対応します。

最大昇圧は、Class-H 昇圧コントローラで使用されるパラメータの 1 つであり、昇圧機能で昇圧できる最大電圧を定義します。

ピーク電流制限を使用して、VBAT 電源から SW ピンまでの昇圧インダクタを流れる最大電流を選択できます。これは、電力要件がより低く、その用途で使用しているインダクタが小さい場合に使用できます。同様に、昇圧ソフト スタート電流制限は、無制限から最大 2.4A まで調整できます。昇圧インダクタに関連するもう 1 つの設定はインダクタンス範囲です。これは EVM に含まれる値であるため、デフォルトでは 1 μ H に設定されています。最終用途で別のインダクタンス値を使用する場合は、この値を調整してください。

昇圧タイミング関連の構成は、パワーアップ ステップ時間、遅延、昇圧リリース タイマに含まれています。遅延パラメータは、昇圧レベルを調整するために、昇圧コントローラが先読みするオーディオ信号のサンプル量を設定します。リリース タイマは、入力信号の減少後に、昇圧機能によりレベルを下げるために必要となるサンプル量を設定します。最後に、パワーアップ時間は、入力信号の増加時に昇圧レベルが上昇し続ける速度を定義します。遅延と昇圧のリリース タイマは、ピーク電流制限など他のパラメータに基づいて自動的に計算されます。

PVDD の最大値と最大 POUT は、昇圧動作時の電流と電圧に関する昇圧制限を定義します。これらのパラメータとピーク電流制限を使用して、昇圧タイミング設定を計算します。

前述の設定はすべて内部昇圧コントローラに使用されますが、これらは、昇圧モード制御を使用する Class-H または Class-G として構成できます。これら 2 つの電力モードの詳細については、この関連文書で説明します。さらに、このデバイスは昇圧機能を常時オンまたは常時オフに設定できるほか、使用シナリオに高電力が含まれない場合には昇圧機能を完全に無効化して、デバイスの消費電力を抑えることができます。



図 3-13. 再生と PCM PPC3 構成

4 ハードウェア設計ファイル

4.1 回路図

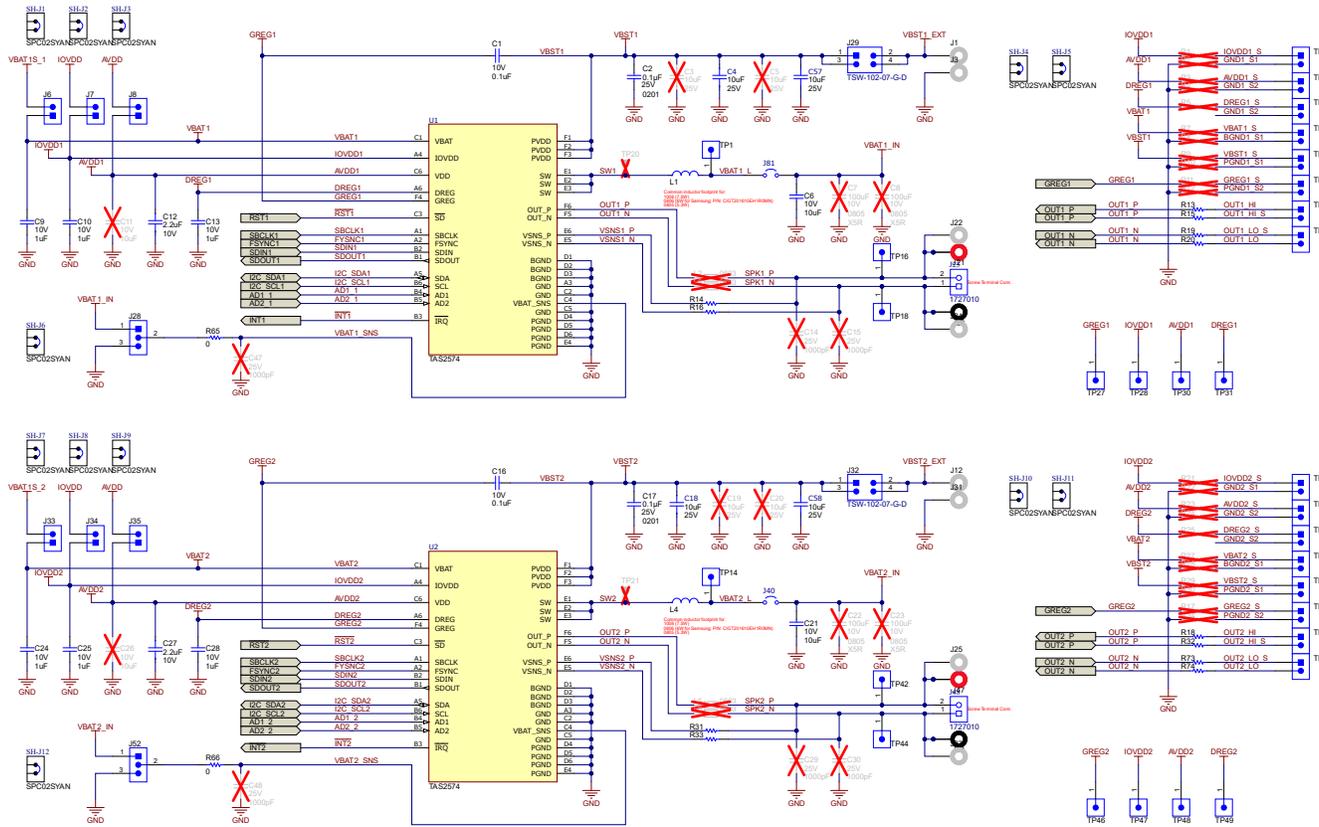


図 4-1. TAS2574EVM 回路図 (シート 1/3)

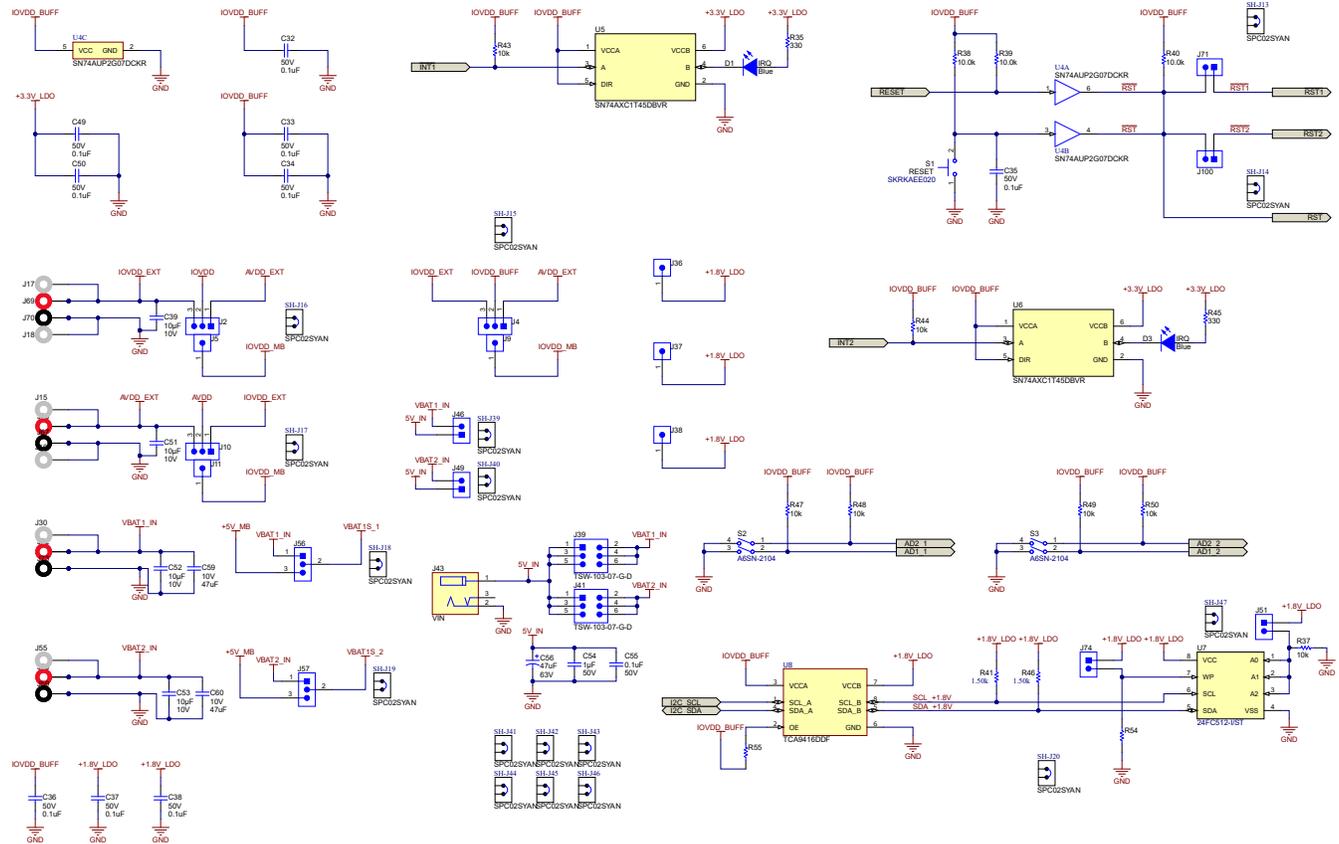
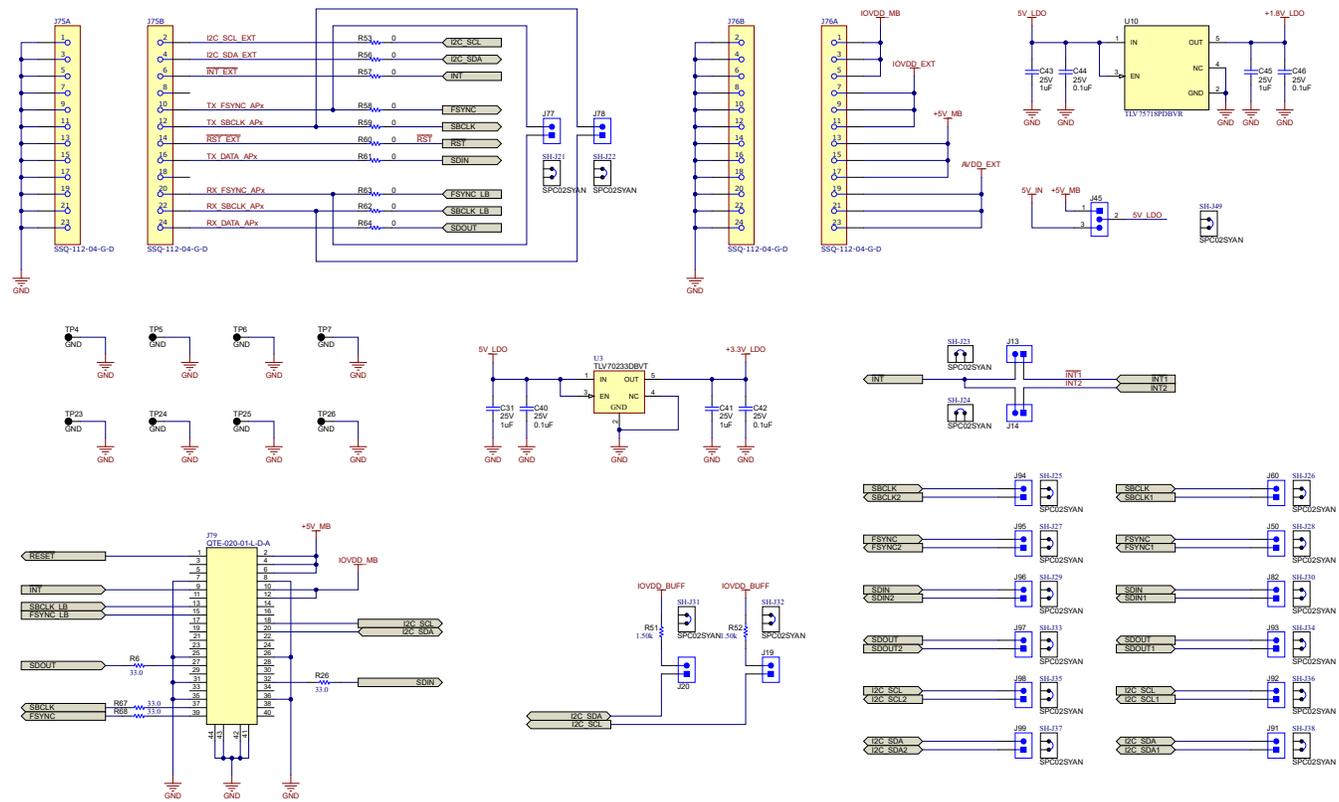


図 4-2. TAS2574EVM 回路図 (シート 2/3)



4.2 PCB のレイアウト

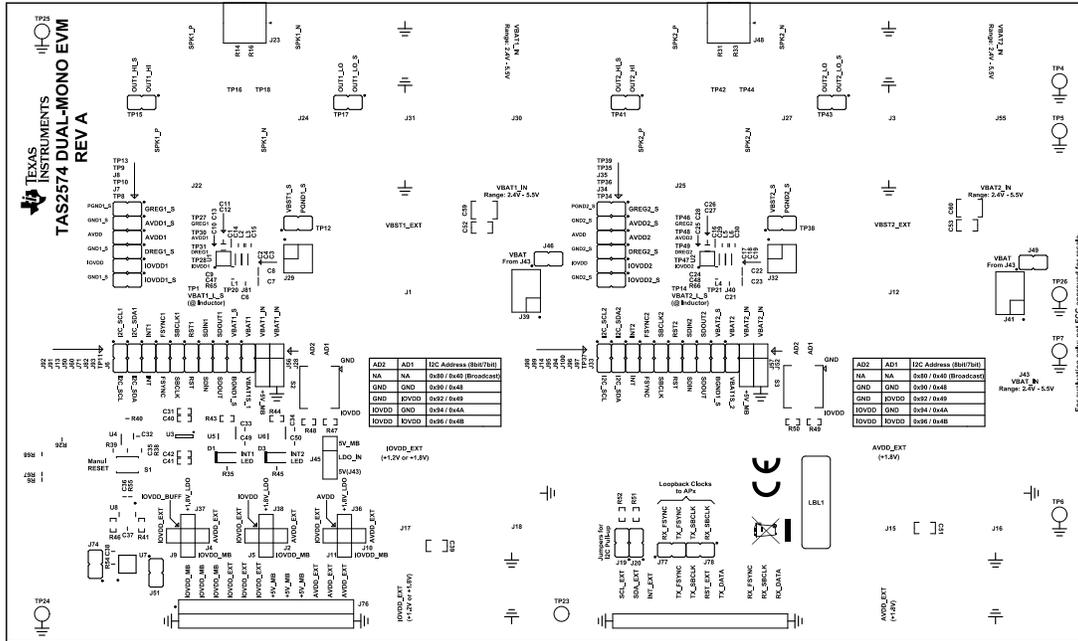


図 4-4. TAS2574EVM 上層オーバーレイ

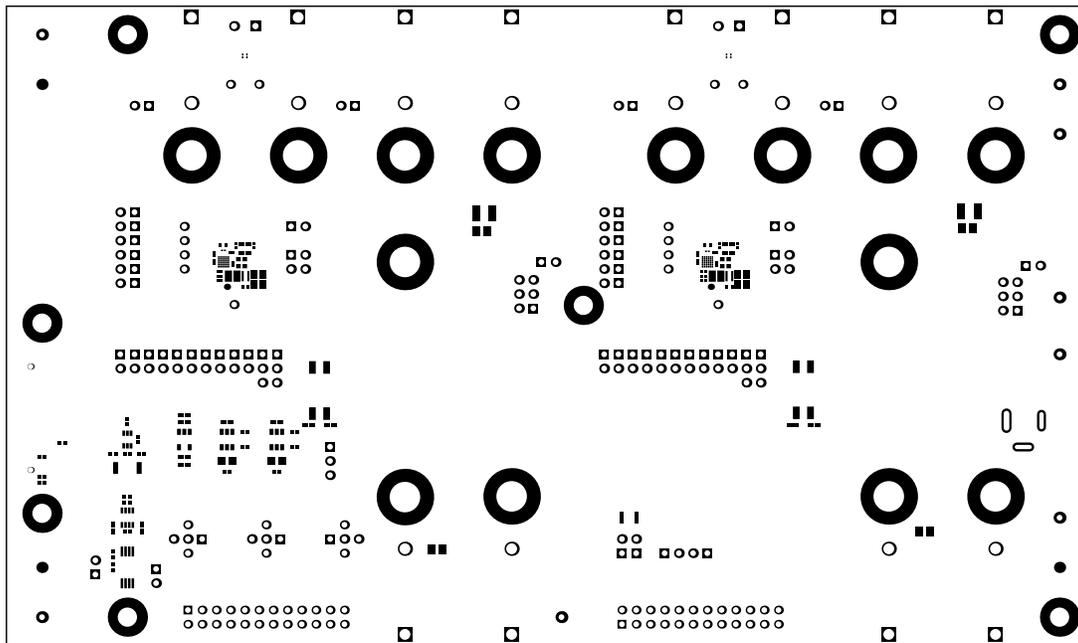


図 4-5. TAS2574EVM 上面はんだマスク

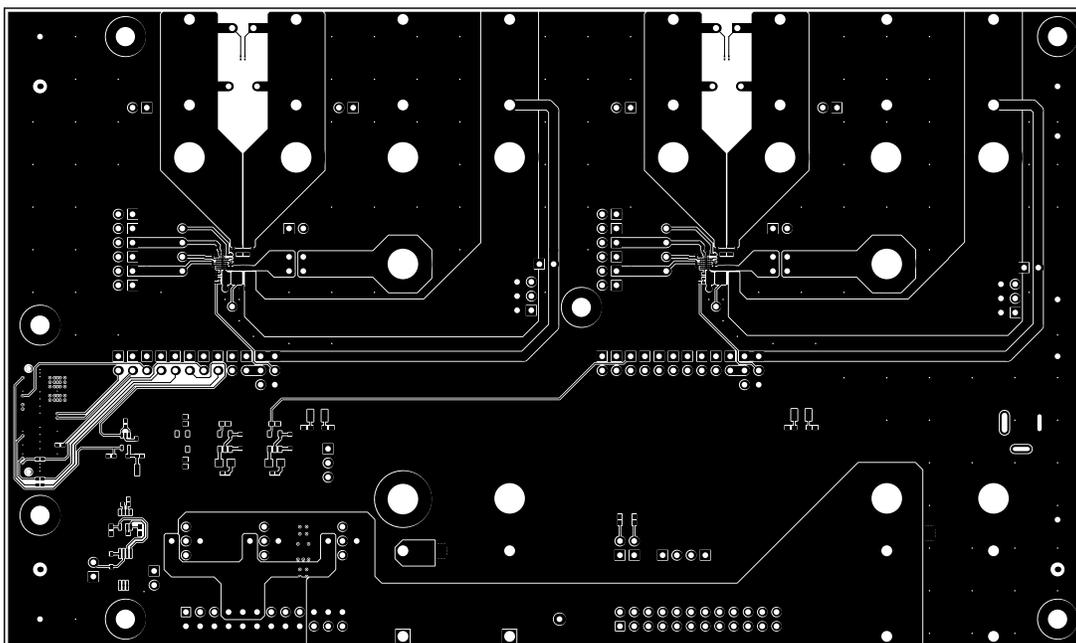


図 4-6. TAS2574EVM 最上層

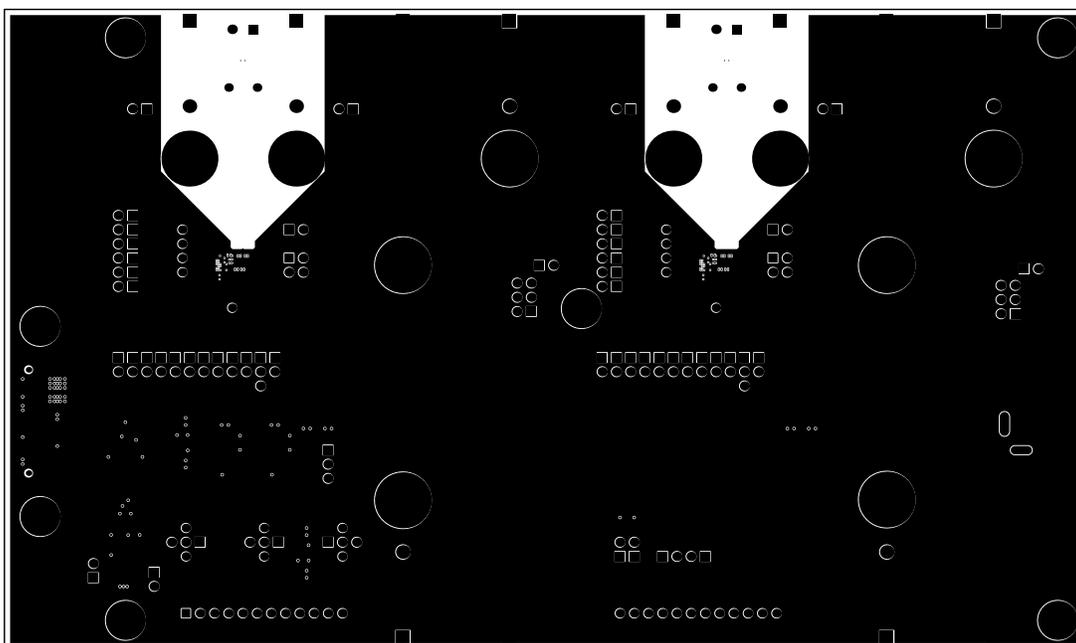


図 4-7. TAS2574EVM 層 2

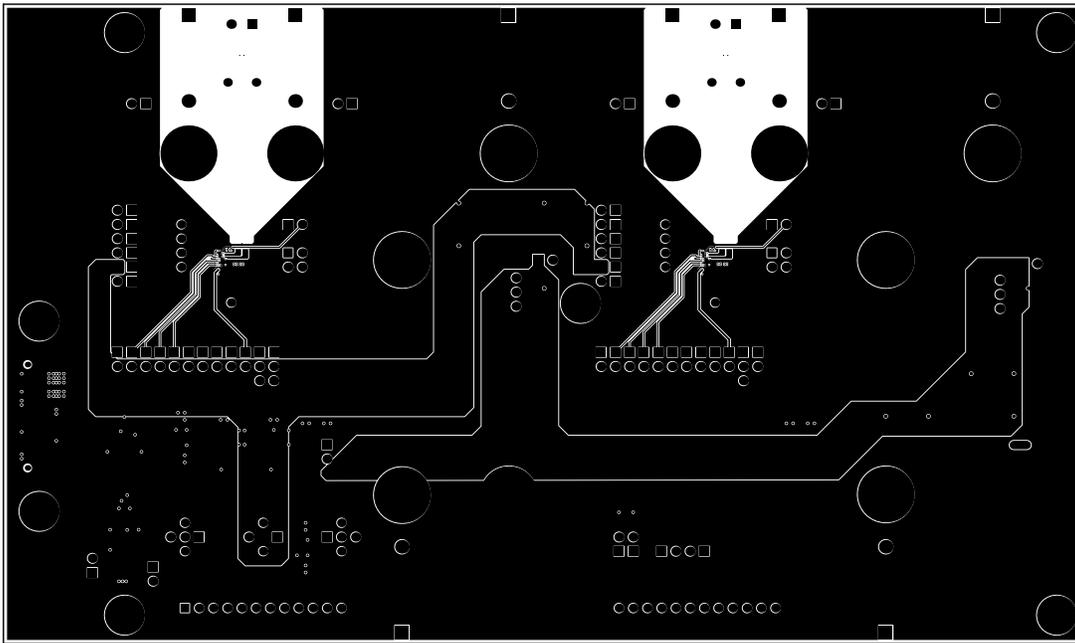


図 4-8. TAS2574EVM 層 3

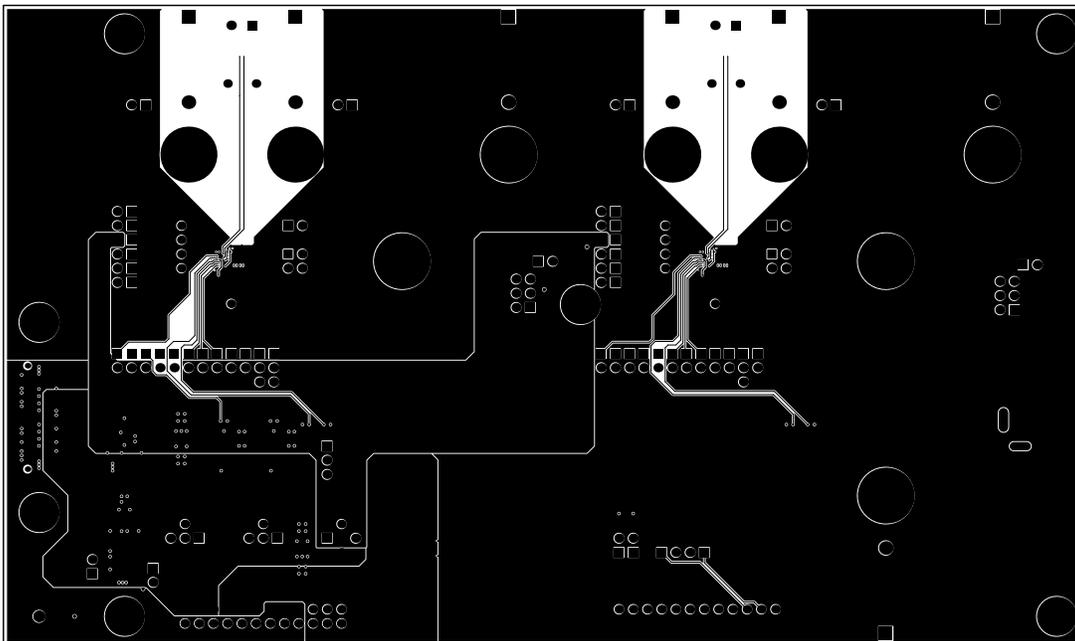


図 4-9. TAS2574EVM 層 4

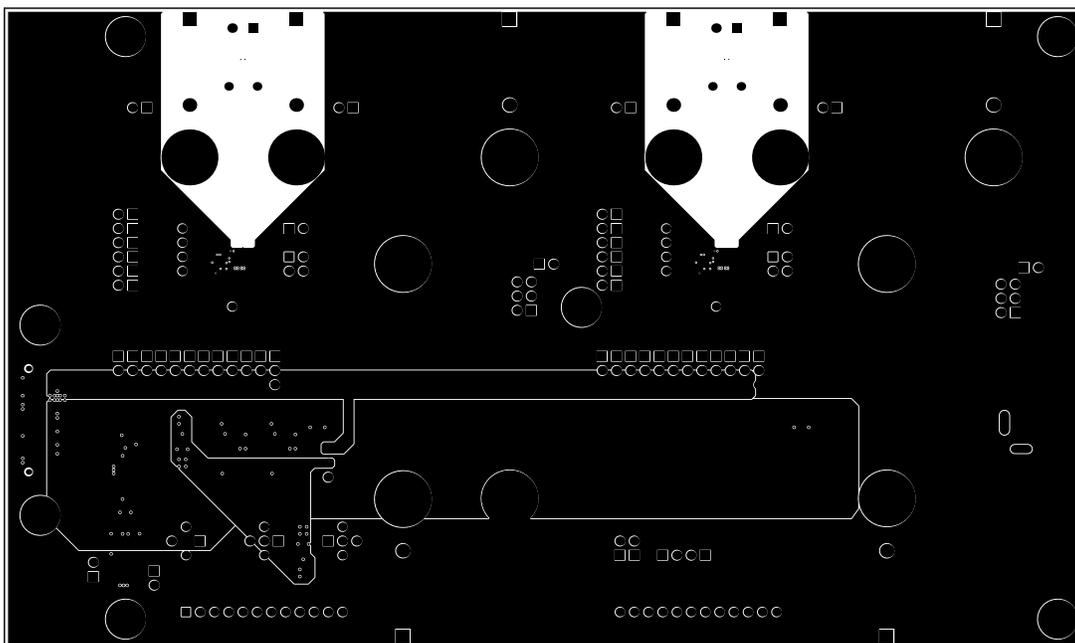


図 4-10. TAS2574EVM 層 5

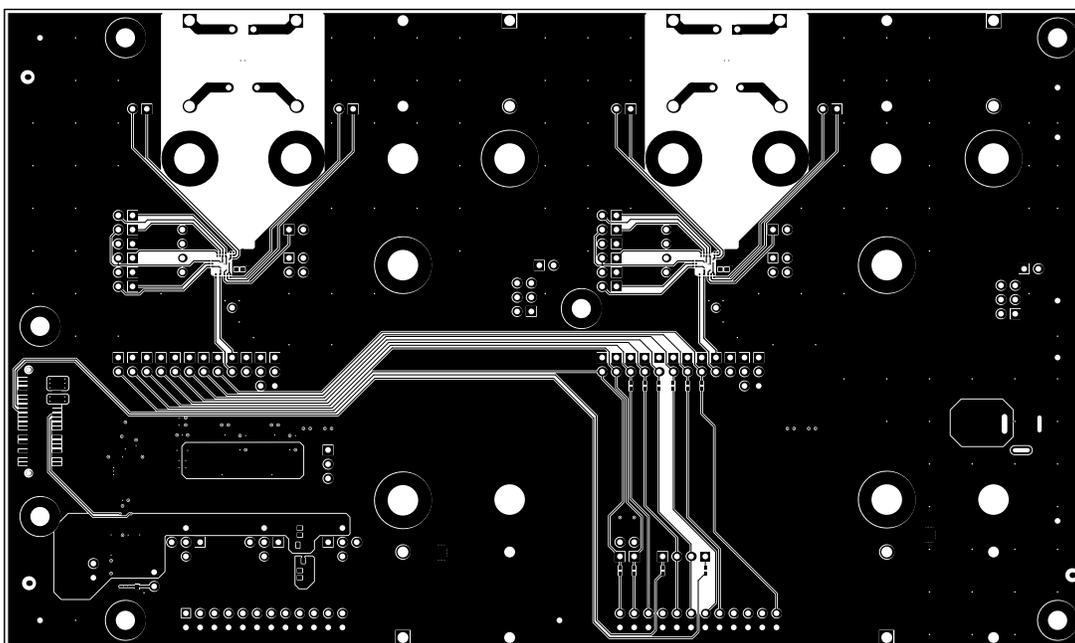


図 4-11. TAS2574EVM 最下層

4.3 部品表 (BOM)

表 4-1. 部品表

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
C1, C16	2	0.1uF	コンデンサ、セラミック、 0.1μF、10V、±10%、 X5R、0201	0201	CL03A104KP3N NNC	Samsung Electro- Mechanics		
C2, C17	2	0.1uF	コンデンサ、セラミック、 0.1μF、10V、±10%、 X5R、0201	0201		SAMSUNG ELECTRO- MECHANICS		
C4, C18, C57、 C58	4	10μF	コンデンサ セラミック 10μF 25V X5R ±20% パ ッド SMD 0603 +85°C T/R	0603	CL10A106MA8N RNC	Samsung		
C6, C21	2	10uF	コンデンサ、セラミック、 10μF、10V、±20%、 X5R、0402	0402	CL05A106MP5N UNC	Samsung Electro- Mechanics		
C9, C10, C13、 C24, C25, C28	6	1uF	コンデンサ、セラミック、 1uF、10V、±20%、X5R、 0201	0201	CL03A105MP3N SNC	Samsung Electro- Mechanics		
C12, C27	2	2.2μF	CAP CERM 2.2uF 10V X5R ±20% パッド SMD 0201 +85°C T/R	0201	CL03A225MP3C RNC	Samsung		
C31, C41、 C43, C45	4	1uF	コンデンサ、セラミック、 1uF、25V、±10%、X5R、 0402	0402	C1005X5R1E105 K050BC	TDK		
C32, C33、 C34, C35、 C36, C37、 C38, C49、 C50, C55	10	0.1uF	コンデンサ、セラミック、 0.1μF、50V、±10%、 X7R、0402	0402	C1005X7R1H104 K050BB	TDK		
C39, C51、 C52, C53	4	10uF	コンデンサ、セラミック、 1μF、10V、±10%、X7R、 AEC-Q200 グレード 10、 0805	0805	GCJ21BR71A10 6KE01L	MuRata		
C40, C42、 C44, C46	4	0.1uF	コンデンサ、セラミック、 0.1μF、25V、±10%、 X5R、0402	0402	GRM155R61E10 4KA87D	MuRata		
C54	1	1uF	コンデンサ、セラミック、 1μF、50V、±20%、X5R、 AEC-Q200 グレード 3、 0603	0603	CGA3E3X5R1H1 05M080AB	TDK		
C56	1	47uF	コンデンサ、AL、47μF、 63V、±20%、0.65Ω、 AEC-Q200 グレード 2、 SMD	SMT ラジアル F	EEE-FK1J470P	Panasonic		
C59, C60	2	47uF	コンデンサ、セラミック、 47μF、10V、±20%、 X7R、1210	1210	GRM32ER71A47 6ME15L	MuRata		
D1, D3	2	青	LED、青、SMD	LED_0805	LTST-C170TBKT	Lite-On		

表 4-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
H1、H2、H3、 H4、H13	5				HNSS440	B&F Fastener Supply		
H5、H6	2		8MM RD X 6MM X M3	10x10mm	M3561-SS	RAF Electronic Hardware		
H7、H8、H9、 H10、H14	5		スタンドオフ、1/4 六角オ ス/メス、4 ~ 40 ねじ、ス テンレス スチール、0.750 長	HEX_STAND OFF	4538-440-SS	RAF Electronic Hardware		
J1、J3、J12、 J15、J16、J17、 J18、J22、J24、 J25、J27、J30、 J31、J55	14		標準バナナ ジャック、非 絶縁、5.5mm	Keystone_57 5-4	575-4	Keystone		
J2、J4、J10、 J28、J45、J52、 J56、J57	8		ヘッダ、100mil、3x1、 金、TH	PBC03SAAN	PBC03SAAN	Sullins Connector Solutions		
J5、J9、J11、 J36、J37、J38、 TP1、TP14、 TP16、TP18、 TP27、TP28、 TP30、TP31、 TP42、TP44、 TP46、TP47、 TP48、TP49	20		ヘッダ、2.54mm、1x1、 金、TH	ヘッダ、 2.54mm、 1x1、TH	TSW-101-08-G-S	Samtec		
J6、J7、J8、 J13、J14、J19、 J20、J33、J34、 J35、J46、J49、 J50、J51、J60、 J71、J74、J77、 J78、J82、J91、 J92、J93、J94、 J95、J96、J97、 J98、J99、 J100、TP8、 TP9、TP10、 TP11、TP12、 TP13、TP15、 TP17、TP34、 TP35、TP36、 TP37、TP38、 TP39、TP41、 TP43	46		ヘッダ、100mil、2x1、 金、TH	Sullins、 100mil ピッ チ、1x2 構成、 絶縁体上 230mil	PBC02SAAN	Sullins Connector Solutions		
J21、J47、J58、 J66、J69、J72	6		標準バナナ ジャック、絶 縁、10A、赤色	571-0500	571-0500	DEM 製造		

表 4-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
J23, J48	2		接続端子ブロック、 2POS、3.81mm、TH	2POS 端子台	1727010	Phoenix Contact		
J26, J54, J59、 J67, J70, J73	6		標準バナナ ジャック、絶 縁、10A、黒色	571-0100	571-0100	DEM 製造		
J29, J32	2		ヘッダ、100mil、2x2、 金、TH	2x2 ヘッダー	TSW-102-07-G-D	Samtec		
J39, J41	2		ヘッダ、100mil、3x2、 金、TH	3x2 ヘッダー	TSW-103-07-G-D	Samtec		
J40, J81	2		ジャンパー 0.015x0.072-0.04p	ジャンパー 0.015x0.072- 0.04p	ジャンパー 0.015x0.072-0.04 p	ジャンパ		
J43	1		電源ジャック、ミニ、外径 2.5mm、R/A、TH	ジャック 14.5x11x9m m	RAPC712X	Switchcraft		
J75, J76	2			CONN_RCP T24	SSQ-112-04-G-D	Samtec		
J79	1		コネクタ、ヘッダ、高速、 20 ペア、SMT	QTE-020-01- X-D-A	QTE-020-01-L-D- A	Samtec		
L1, L4	2	1uH	パワー インダクタ 1uH、 ±20%、Isat 4.2A、Itemp 4.1A、DCR 最大 0.043Ω、0806	0806	CIGT201610EH1 R0MN	Samsung		
R6, R26, R67、 R68	4	33	抵抗、33.0、1%、0.1W、 0402	0402	ERJ-2RKF33R0X	Panasonic		
R13, R14、 R15, R16、 R18, R19、 R20, R31、 R32, R33、 R73, R74	12		RES SMD 0Ω ジャンパ 1/20W 0201	0201 (0603 メ ートル法)	RC0201JR-070R L	Yageo		
R35, R45	2	330	抵抗、330、1%、0.1W、 AEC-Q200 グレード 0、 0402	0402	ERJ-2RKF3300X	Panasonic		
R37, R43、 R44, R47、 R48, R49, R50	7	10k	RES、10k、5%、0.1W、 AEC-Q200 グレード 0、 0402	0402	ERJ-2GEJ103X	Panasonic		
R38, R39、 R40, R54, R55	5	10.0k	抵抗、10.0k、1%、 0.063W、0402	0402	RC0402FR-0710 KL	Yageo America		
R41, R46、 R51, R52	4	1.50k	抵抗、1.50k、1%、 0.063W、AEC-Q200 グ レード 0、0402	0402	RMCF0402FT1K 50	Stackpole Electronics Inc		

表 4-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
R53, R56, R57, R58, R59, R60, R61, R62, R63, R64	10	0	抵抗、0、5%、0.063W、0402	0402	ERJ-2GE0R00X	Panasonic		
R65, R66	2	0	抵抗、0、5%、0.05W、0201	0201	CRCW02010000Z0ED	Vishay-Dale		
S1	1		スイッチ、SPST-NO、0.05A、12VDC、SMT	3.9x2.9mm	SKRKAEE020	Alps		
S2, S3	2		スイッチ、スライド、2 SPST、オフオン、0.025A、24VDC、SMT	7x7.5mm	A6SN-2104	Omron Electronic Components		
SH-J1, SH-J2, SH-J3, SH-J4, SH-J5, SH-J6, SH-J7, SH-J8, SH-J9, SH-J10, SH-J11, SH-J12, SH-J13, SH-J14, SH-J15, SH-J16, SH-J17, SH-J18, SH-J19, SH-J20, SH-J21, SH-J22, SH-J23, SH-J24, SH-J25, SH-J26, SH-J27, SH-J28, SH-J29, SH-J30, SH-J31, SH-J32, SH-J33, SH-J34, SH-J35, SH-J36, SH-J37, SH-J38, SH-J39, SH-J40, SH-J41, SH-J42, SH-J43, SH-J44, SH-J45, SH-J46, SH-J47, SH-J49	48	1x2	シャント、100mil、フラッシュゴールド、黒	クローズドトップ 100mil シャント	SPC02SYAN	Sullins Connector Solutions		
TP4, TP5, TP6, TP7, TP23, TP24, TP25, TP26	8		テストポイント、ミニチュア、黒色、TH	黒色ミニチュアテストポイント	5001	Keystone		

表 4-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
U1, U2	2		SN012578	DSBGA36	TAS2574	テキサス・インスツルメンツ		
U3	1		シングル出力 LDO、300mA、固定 3.3V 出力、2 ~ 5.5V 入力、低 IQ 付き、5 ピン SOT-23 (DBV)、-40 ~ 125°C、グリーン (RoHS 準拠、Sb/Br フリー)	DBV0005A	TLV70233DBVT	テキサス・インスツルメンツ		
U4	1		低消費電力、デュアル バッファ/ドライバ、オープンドレイン出力、DCK0006A (SOT-SC70-6)	DCK0006A	SN74AUP2G07DCKR	テキサス・インスツルメンツ		
U5, U6	2		シングルビット デュアル電源バスターンシーバ、DBV0006A (SOT-23-6)	DBV0006A	SN74AXC1T45DBVR	テキサス・インスツルメンツ		テキサス・インスツルメンツ
U7	1		512K I2C シリアル EEPROM、TSSOP	TSSOP-8	24FC512-I/ST	マイクロチップ		
U8	1		TCA9416DDF	SOT23-8	TCA9416DDF	テキサス・インスツルメンツ		
U10	1		小型で低静止電流 1A の低ドロップアウト (LDO) レギュレータ、DBV0005A (SOT-23-5)	DBV0005A	TLV75718PDBVR	テキサス・インスツルメンツ	TLV75718PDBVT	テキサス・インスツルメンツ
C3, C5, C19, C20	0	10μF	コンデンサ セラミック 10μF 25V X5R ±20% パッド SMD 0603 +85°C T/R	0603	CL10A106MA8NRNC	Samsung		
C7, C8, C22, C23	0		コンデンサ、セラミック、47μF、10V、±20%、X5R、0805	0805		TDK		
C11, C26	0	10uF	コンデンサ、セラミック、10μF、10V、±20%、X5R、0402	0402	CL05A106MP5NUNC	Samsung Electro-Mechanics		
C14, C15, C29, C30, C47, C48	0	1000pF	コンデンサ、セラミック、1000pF、25V、±10%、X5R、0201	0201	C0603X5R1E102K030BA	TDK		
H11, H12	0		スタンドオフ、オス / オス ねじ、5.15mm、M3 x 0.5	スタンドオフ	SO-0515-02-02-01	Samtec		
L2, L3, L5, L6	0	120Ω	フェライト ビーズ、120Ω @ 100MHz、2A、0603	0603	742792625	Würth Elektronik		

表 4-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー	代替部品番号	代替メーカー
R1、R2、R3、 R4、R5、R7、 R8、R9、R10、 R11、R12、 R17、R21、 R22、R23、 R24、R25、 R27、R28、 R29、R30、R34	0		RES SMD 0Ω ジャンパ 1/20W 0201	0201 (0603メ ートル法)	RC0201JR-070R L	Yageo		

5 追加情報

5.1 商標

Windows® is a registered trademark of Microsoft Corporation.

すべての商標は、それぞれの所有者に帰属します。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (July 2023) to Revision A (March 2026)	Page
• 最初の公開リリース.....	0

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductor products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/lstds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないものご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。日本テキサス・イ

ンスツルメンツ株式会社

東京都新宿区西新宿 6 丁目 2 4 番 1 号

西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/lstds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。 <https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

-
- 4 *EVM Use Restrictions and Warnings:*
 - 4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.
 - 4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.
 - 4.3 *Safety-Related Warnings and Restrictions:*
 - 4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.
 - 4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.
 - 4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.
 5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.
 6. *Disclaimers:*
 - 6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.
 - 6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.
 7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.
-

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.

10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月