

EVM User's Guide: AM2754, AM2754-Q1, AM2752, AM2752-Q1

AM275x 評価基板



説明

AM275x 評価基板 (EVM) は、スタンドアロンのテスト、開発、評価に適した評価プラットフォームであり、開発者は各種アプリケーション向けに AM275x の機能の評価し、プロトタイプを開発することができます。AM275x 評価基板は、AM275x マイコンに加え、イーサネット™やデュアル CAN-FD などの各種デバイス インターフェイスを活用して容易にプロトタイプを構築できるように、追加部品を搭載しています。オンボードの電流測定機能を利用でき、電力を重視するアプリケーションで消費電力を監視できます。同梱の USB ケーブルと組込みエミュレーション ロジックを組み合わせることで、Code Composer Studio™ (CCSTUDIO) などの標準的な開発ツールを使用して、エミュレーションやデバッグを行うことができます。

特長

- 2 つの 5V、3A の USB Type-C® 入力経路で電力を供給
- 安全関連アプリケーション向けに設計されたマルチレール電源
- マルチチャンネル ステレオ ADC および DAC 入出力ライン。
- 2 つのオーディオ拡張コネクタ
- 車載または産業用イーサネット PHY 向けの 2 つのイーサネット™アドオン ボード コネクタ
- オンボードの XDS110 デバッグ プロンプト
- 4 つのプッシュ ボタン:
 - PORz
 - RESETz
 - ユーザー割り込み
 - IO 保持ウェークアップ
- ユーザー テスト用の 2 つの LED
- オンボード CAN トランシーバとの CAN 接続
- マイクロ SD カード コネクタへの MMC インターフェイス
- オンボード メモリ
 - 512Mb OSPI NOR フラッシュ
 - 1Kb I2C EEPROM
 - 512Mb HYPERBUS HYPERRAM
 - 256Gb eMMC™ フラッシュ



1 評価基板の概要

1.1 概要

AM275x 評価基板を使用することで、AM275 評価基板およびすべてのペリフェラルを用いて、容易かつ迅速にプロトタイプを構築することができます。AM275x システム オン チップ (SoC) の多くのインターフェイスを有効化できるように、複数のオンボードトランシーバと PHY が搭載されています。このユーザー ガイドでは、評価基板の設計の詳細、および各インターフェイスの適切な使用方法について説明しています。また、ユーザー ガイドには、ピン ヘッダーの説明、テスト ポイント、マルチプレクサおよびスイッチ信号のルーティングなど、ボードの多数の重要要素の詳細な説明が含まれています。

1.2 序文 はじめにお読みください

1.2.1 重要な使用上の注意

注

これは、ユーザー ガイドの第 5 版です。ご質問や不明な点がある場合は、[E2E®](#) を参照してください。

注

パワーアップ時に赤色の電源ステータス LED (LD14) のみがオンになっている場合、接続されている電源は評価基板上の PD コントローラとの電力供給のネゴシエーションを正常に実行できません。つまり、パワーアップシーケンスが開始されておらず、SoC への接続が不可能であるということです。この評価基板には、PD 対応の電源アダプタが必要です。

注

AM275x 評価基板の Rev E2 は、AM275x 評価基板の Rev A と同じです。

注

評価基板の Rev E1 には、パワーアップおよびリセット時に BOOTMODE8 ロジック周辺で発生する既知の問題があります。BOOTMODE8 には 2 つのバッファがあり、これらはブート中にいずれも駆動可能なため、BOOTMODE8 において不測の状態が生じる可能性があります。BOOTMODE8 が不測の状態になると、BOOTMODE8 構成に依存するブートモードが影響を受けます。ブートモード構成の詳細については、「[ブートモードの選択](#)」を参照してください。

パワーアップおよびリセット時に J22 が接続されていないこと、および適切な BOOTMODE8 値になっていることを確認します。

他のすべてのブートモード信号および構成は影響を受けません。

注

外部電源または電源アクセサリの要件:

- 公称出力電圧: 5VDC
 - 最大出力電流: 3000mA
 - 効率レベル V
-

注

TI は、UL、CSA、VDE、CCC、PSE などの該当する地域の安全規格に準拠した外部電源またはアクセサリの使用を推奨します。

1.3 キットの内容

AM275x 評価基板キットには、以下が含まれています。

- AM275x 評価基板
- Type-A から USB Micro-B への接続ケーブル (長さ 1m)
- USB Type-C 5V/3A AC/DC ケーブル

注

IO ケーブルの最大長が 3m を超えないことを推奨します。

付属しない:

- スタンドオフ
- USB パワー デリバリ対応電源

1.4 製品情報

AM275x ファミリのマイコンは、Arm® Cortex™ R5F および C7x 浮動小数点 DSP コアをベースとする高度に統合された高性能マイコンです。このマイコンにより、OEM (Original Equipment Manufacturers) と ODM (Original Design Manufacturers) は、堅牢なソフトウェア サポート、多機能なユーザー インターフェイスを持つデバイスを迅速に市場に投入できます。このデバイスは、最大の柔軟性を備えた完全に統合された混在プロセッサ設計を実現します。

AM275x は、5 つの McASP 周辺モジュールによる充実したオーディオ インターフェイス機能を備えています。システムレベルの接続性をサポートするペリフェラルとして、2 ポート ギガビット イーサネット、USB、OSPI/QSPI、CAN-FD、UART、SPI、GPIO などが含まれています。AM275x は、内蔵ハードウェア セキュリティ モジュール (HSM) により、最新のサイバーセキュリティ要件をサポートしています。デュアル コア R5F は 1 つまたは 2 つのクラスタ サブシステムに構成され、各クラスタは 128KB TCM (コアあたり 64KB) を備えています。また、最大 2 つの C7x DSP コアを搭載し、各 C7x DSP は 2.25MB の L2 SRAM を備えているため、外部メモリの必要性が大幅に低減されます。

1.4.1 セキュリティ

AM275x 評価基板は、HS-FS (High Security, Field Securable: 高度セキュリティ対応、フィールドでのセキュア化可能) デバイスを搭載しています。HS-FS デバイスは、1 回のプログラミングを使用して、デバイスを HS-FS から HS-SE (High Security, Security Enforced: 高度セキュリティ対応、セキュリティ強化) に変換できます。

AM275x デバイスは、顧客キーがプログラムされていない HS-FS 状態の TI 工場出荷時に以下の属性を備えています。

- セキュア ブート プロセスを強制的に実行しない
- R5 および C7 JTAG ポートが開いている
- セキュリティ サブシステム ファイアウォールは閉じている
- SoC ファイアウォールはオープン
- ROM ブートには TI の署名付きバイナリが想定されている (暗号化はオプション)
- TIFS-MCU バイナリは、TI の秘密鍵によって署名されている

ワンタイム プログラマブル (OTP) Keywriter は、セキュア デバイスを HS-FS から HS-SE に変換します。OTP Keywriter は、顧客キーをデバイスの eFuse にプログラムして、セキュア ブートを強制し、信頼できるルートを確立します。セキュア ブートを使用するには、1 つのイメージを暗号化し (オプション)、顧客キーを使用して署名する必要があります。このイメージは、SoC によって検証されます。HS-SE 状態のセキュア デバイスには、次の属性があります。

- C7、R5 JTAG ポートの両方が閉じている
- セキュリティ サブシステムと SoC ファイアウォールの両方が閉じている
- TIFS-MCU と SBL は、アクティブな顧客キーを使用して署名する必要がある

1.5 オーディオ拡張コネクタ

AM275x 評価基板は、外部オーディオ デバイスとのインターフェイス用に、対称型シールド 80 ピン オーディオ拡張コネクタ (AEC1 および AEC2) を 2 つ備えています。AEC1 および AEC2 は、AM275x 評価基板の左右両側に、所定の距離を置いて特定の場所に配置されています。

AEC ピン配置には以下が含まれます。

- EMI を低減するために複数のグランド ピンを分散化
- オーディオ
 - 2x McASP インスタンス
 - 両方のインスタンスのための 8 つのシリアライザ
 - 両方のインスタンスの送信および受信ビット クロック/フレーム同期
 - ドーター カードとの間の基準クロック入出力
 - 2x eCAP 入力
- 一般的な接続機能
 - SPI、I2C、MCAN、UART
- 電源
 - 5V、I/O VDD
- 3x PWM Channels
- 最大 47 の GPIO
- 10x 将来の拡張に備えた予備ピン

オーディオ拡張コネクタの詳細については、「[AEC マッピング](#)」章を参照してください。

2 ハードウェア

2.1 部品の識別

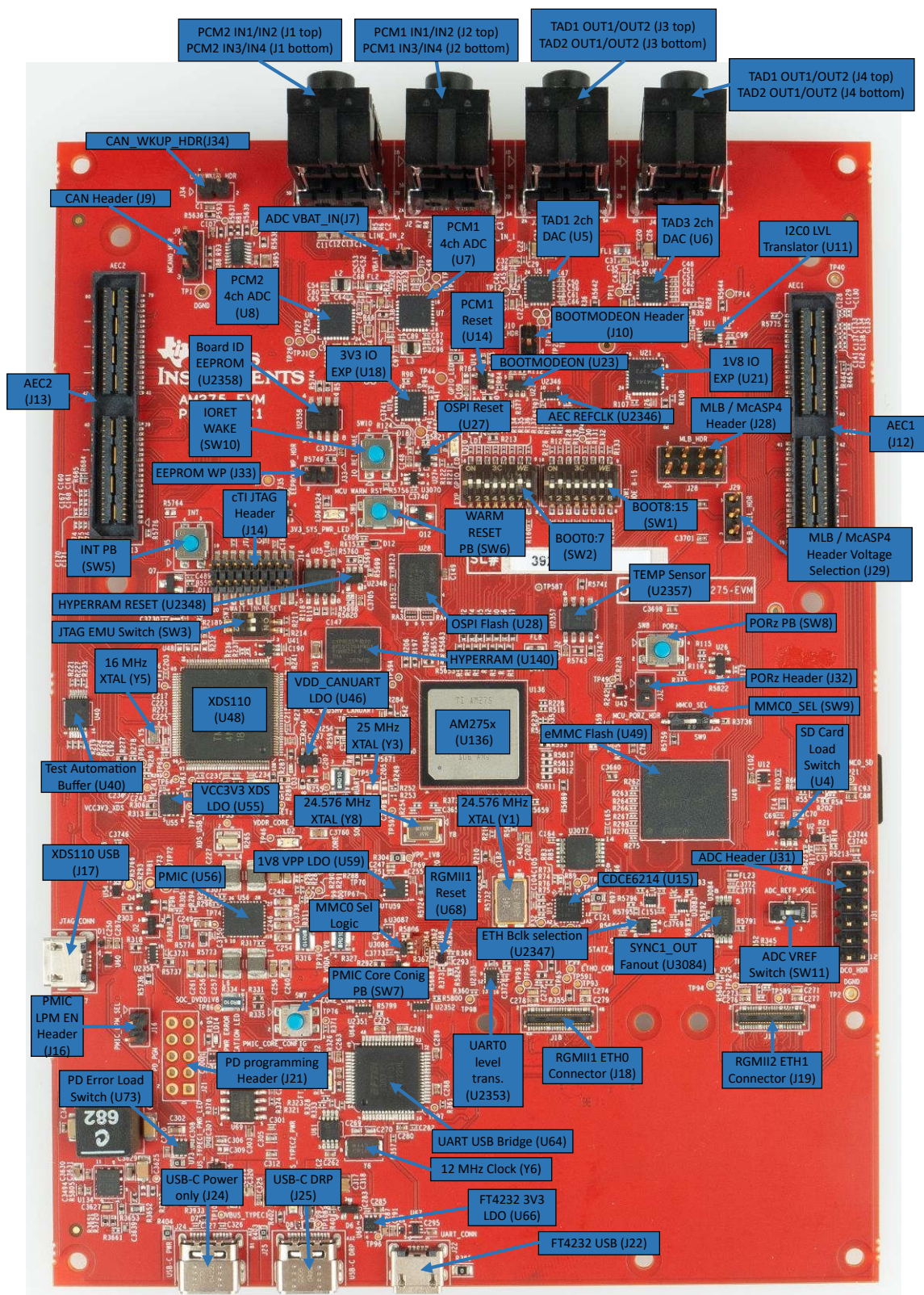


図 2-1. 上部の部品の識別

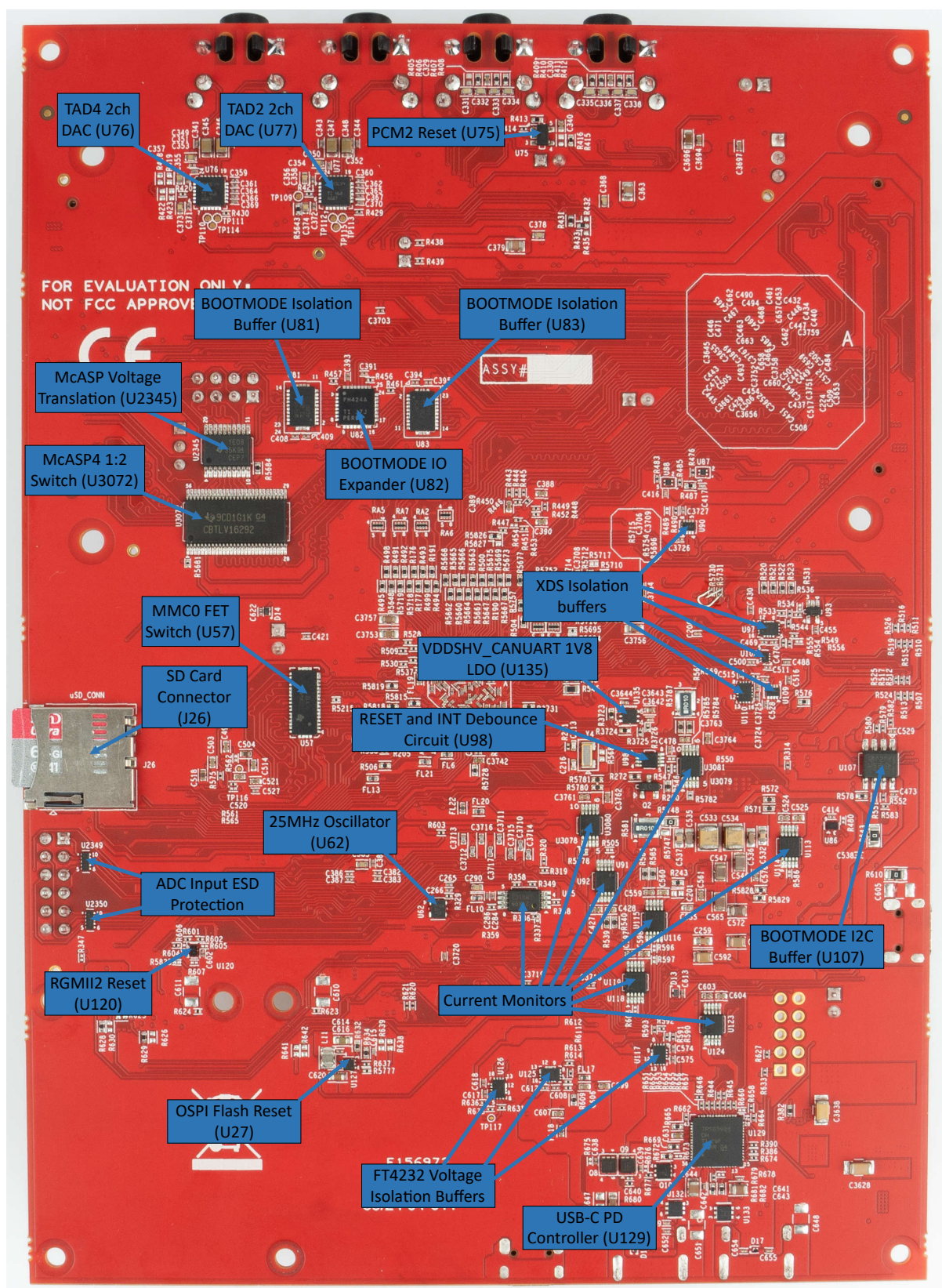


図 2-2. 下部の部品の識別

2.2 電源要件

AM275x 評価基板には、2 つの USB Type-C 入力のいずれを介して電力が供給されます。以下のセクションでは、AM275x 評価基板、サポー部品、リファレンス電圧に電力を供給する配電ネットワークのトポロジについて説明します。

AM275x 評価基板と互換性のある電源設計:

- USB-C® レセプタクル付き電力供給対応電源アダプタ
- キャプティブ USB-C ケーブル付き電力供給対応電源アダプタ
- 電力供給に対応した PC USB Type-C ポート
 - Thunderbolt
 - USB ロゴの後ろのバッテリー

	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
Does support Power Delivery			
Thunderbolt			
Does support Power Delivery			

図 2-3. USB Type-C 電力供給分類

AM275x 評価基板と互換性のない電源設計:

- 次のような任意の USB アダプタ ケーブル:
 - Type-A - Type-C
 - micro-B - Type-C
 - DC パレル ジャック - Type-
- USB-C キャプティブ ケーブルまたはレセプタクルを使用する、5V、1.5A 電源アダプタ
- PC USB Type-C ポートには 3A は使用不可

2.2.1 USB Type-C コネクタを使用した電源入力

AM275x には、2 つの USB Type-C 接続のうちのいずれかを介して電力が供給されます。USB Type-C ソースは、15W を上回る電力供給 (5V で 3A) に対応できます。この評価基板では、2 つの USB Type-C コネクタのいずれかにあるチャネル構成ピン (CC1 および CC2) が、Type-C デュアル パワー デリバリ (PD) コントローラ (TPS65988DHRSHR) に接続されています。PD コントローラは、両方の USB-C コネクタのいずれかの USBC_CONNx_CC1 および USBC_CONNx_CC2 ピンを監視して、ポートの接続および取り外し、接続されたデバイス タイプ (ソース、シンク、またはデュアル ロール電源)、ケーブルの方向、ケーブル容量を検出します。電源デバイスが接続されている場合、PD コントローラはデバイスを検出し、電源デバイスの役割 (ソース、シンク、デュアル ロール電源) を識別します。次に、PD コントローラは USBC_CONNx_CC1 および USBC_CONNx_CC2 ピン上で PD プロトコルを使用して、電源との電力要件をネゴシエートします。

AM275x 評価基板の最小電源電力は 15W (3A で 5V) です。電力ネゴシエーションが不成立となり、ソースが必要な電力を供給できない場合、OR ゲートの出力は Low のままとなり、VMAIN ロード スイッチ (TPS22810DRV1T) は無効化されます。したがって、電源要件が満たされていない場合、すべての電源はオフの状態のままとなります。ソースが最小でも 15W (3A で 5V) を供給できる場合にのみ、ボードが完全にオンになります。

AM275x 評価基板は、各電源レールに対して、Burton (TPS6522430) パワー マネージメント集積チップ (PMIC) をベースとした電源を搭載しています。電源の初期段では、Type-C USB コネクタから最小 5V 電源が供給され、PMIC が必要とするすべての電圧が生成されます。その後、PMIC の LDO 出力を介してボードの残りの部分に供給されます。PMIC の詳細については、[セクション 2.2.5](#) を参照してください。

2.2.2 電源ステータス LED

複数の電源表示 LED をオンボード実装しており、主要電源の出力ステータスをユーザーに通知できます。[表 2-1](#) に示されているように、LED はさまざまなドメインで電力を示します。

表 2-1. 電源ステータス LED

名称	デフォルトのステータス	動作	機能
LD1	OFF	SoC_GPIO1_49	ユーザー テスト LED
LD2	ON	VDDR_CORE	VDDR コアの電源インジケータ
LD3	OFF	XDS データ	XDS110 データトランザクション中、赤色の LED が点灯
LD4	ON	PMIC_RSTOUT	PMIC のパワー グッド インジケータ
LD5	ON ⁽¹⁾	XDS 電源	XDS 電源グリーン LED
LD6	ON	VCC_3V3_SYS	VCC_3V3_SYS の電源インジケータ LED
LD7	ON ⁽¹⁾	VCC_3V3_FT4232	FT4232 電源 LED
LD9	OFF	VBUS_TYPEC2	Type-C USB コネクタ 2 のインジケータ LED
LD10	OFF	IO_EXP_TEST_LED	3V3 IO エクспанダのユーザー テスト LED
LD13	OFF	VBUS_TYPEC2	Type-C USB コネクタ 2 のインジケータ LED
LD14	OFF	VMAIN_EN	電力供給エラー インジケータ、Type-C 接続で最小 15W を供給しない場合 (3A で 5V)

(1) オンになるのは、micro-USB ケーブルが接続されている間だけです。

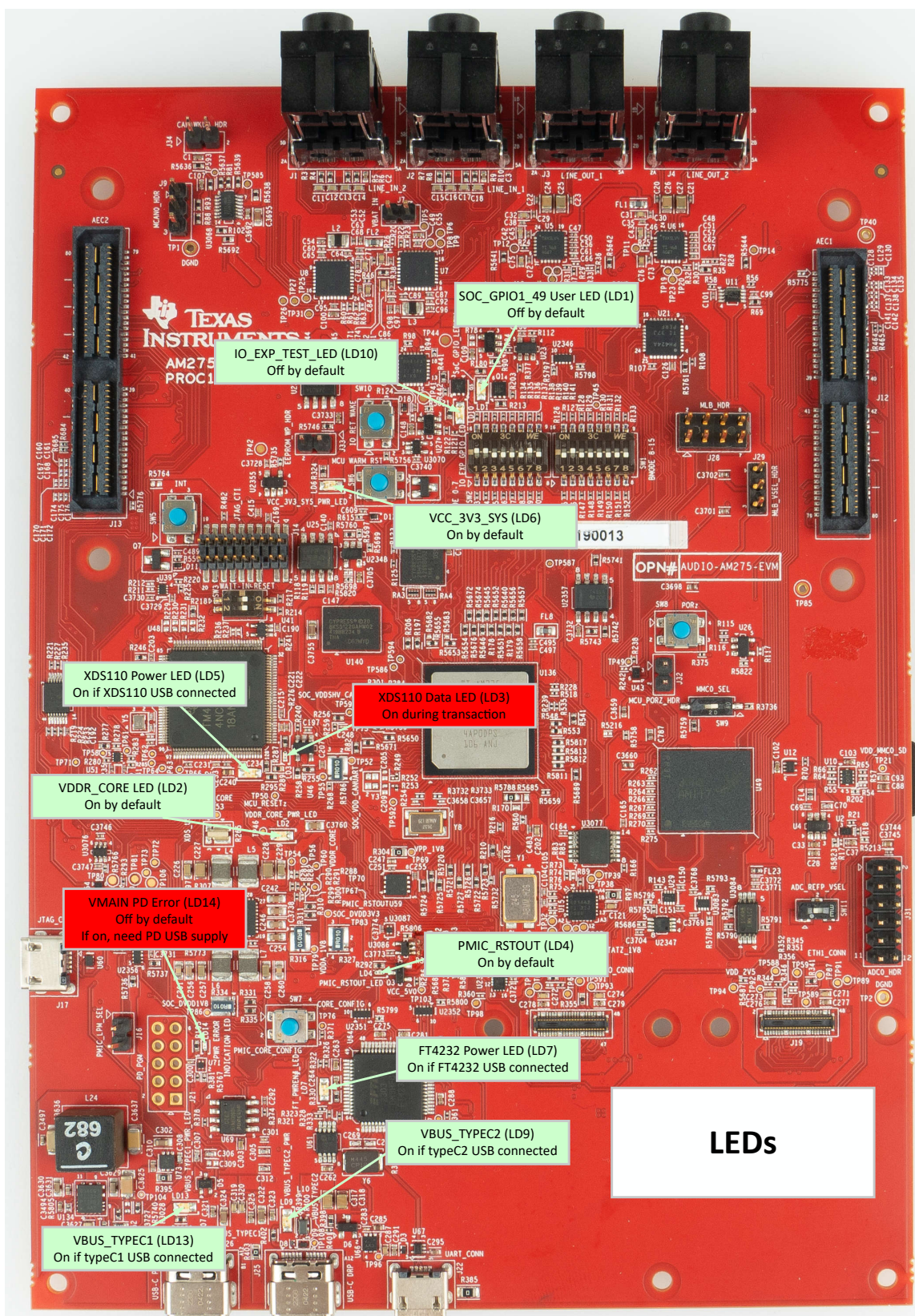
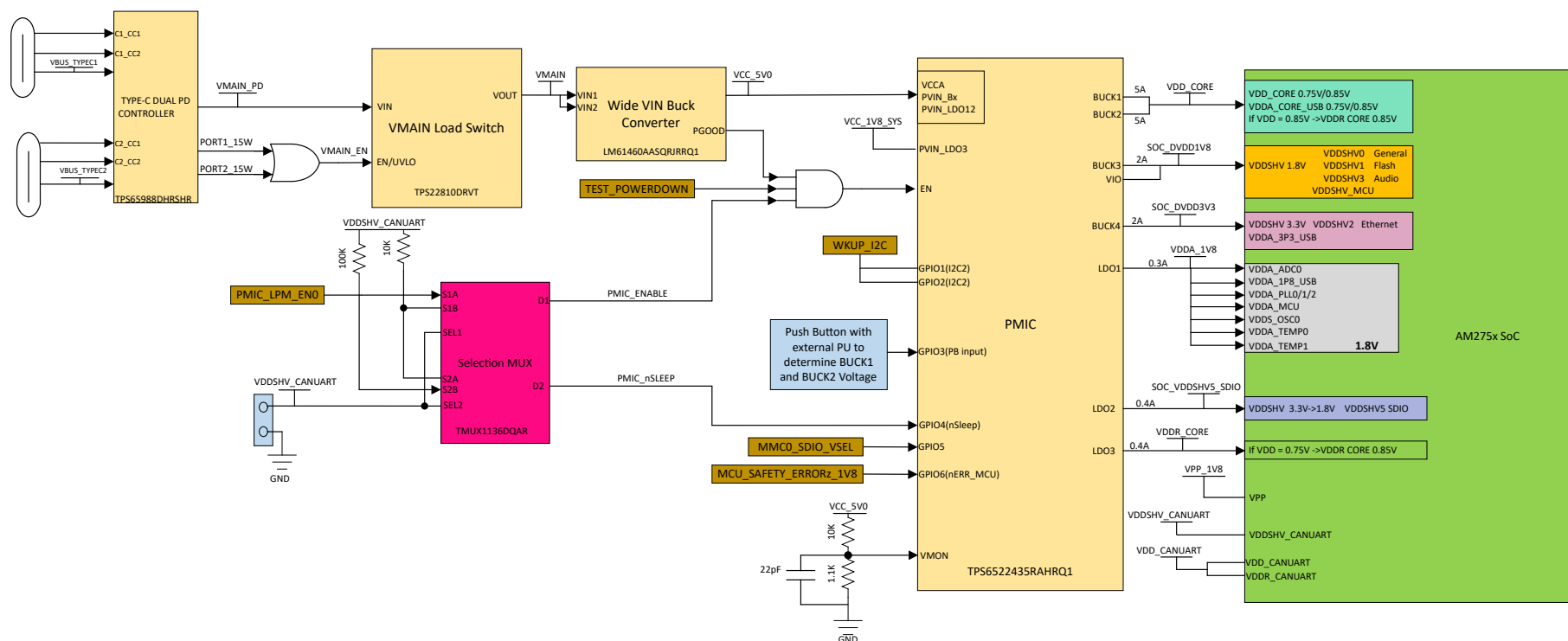
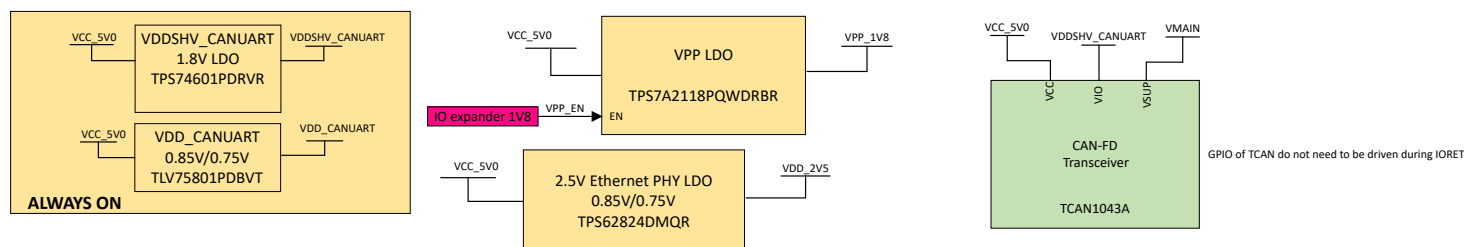


図 2-4. 電源ステータス LED

2.2.3 電源ツリー



2.2.4 電源シーケンス

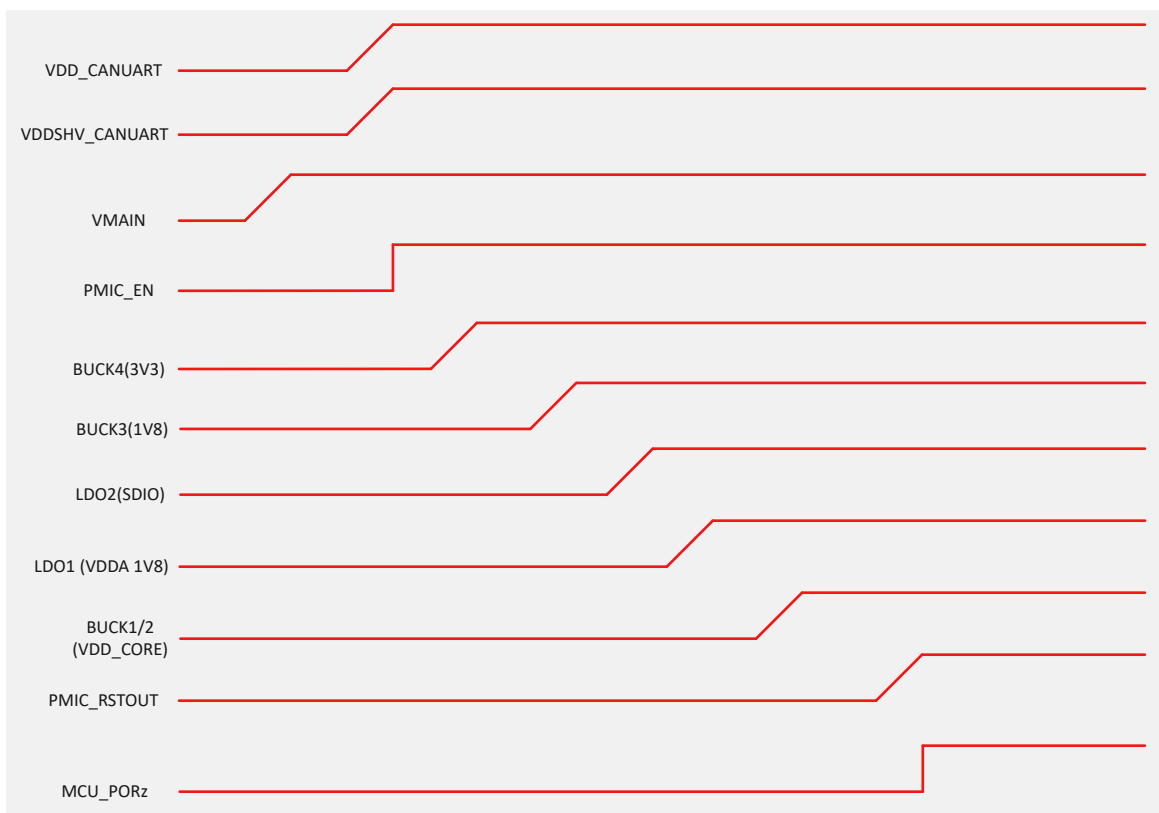


図 2-6. 電源シーケンス図

注

この構成は VDDR コアと共有される 0.85V VDD コア用であるため、この図に LDO3 は意図的に含まれていません。BUCK1/2 が 0.75V に構成されていない限り、LDO3 はデフォルトでオフとなります。

2.2.5 PMIC

AM275x 評価基板は、Burton マルチレール パワー マネージメント IC (PMIC) (TPS6522435RAHRQ1) を採用しています。PMIC は、マイコンとその他のオンボード パリフェラルに電力を供給する複数の電源レールを内蔵しています。

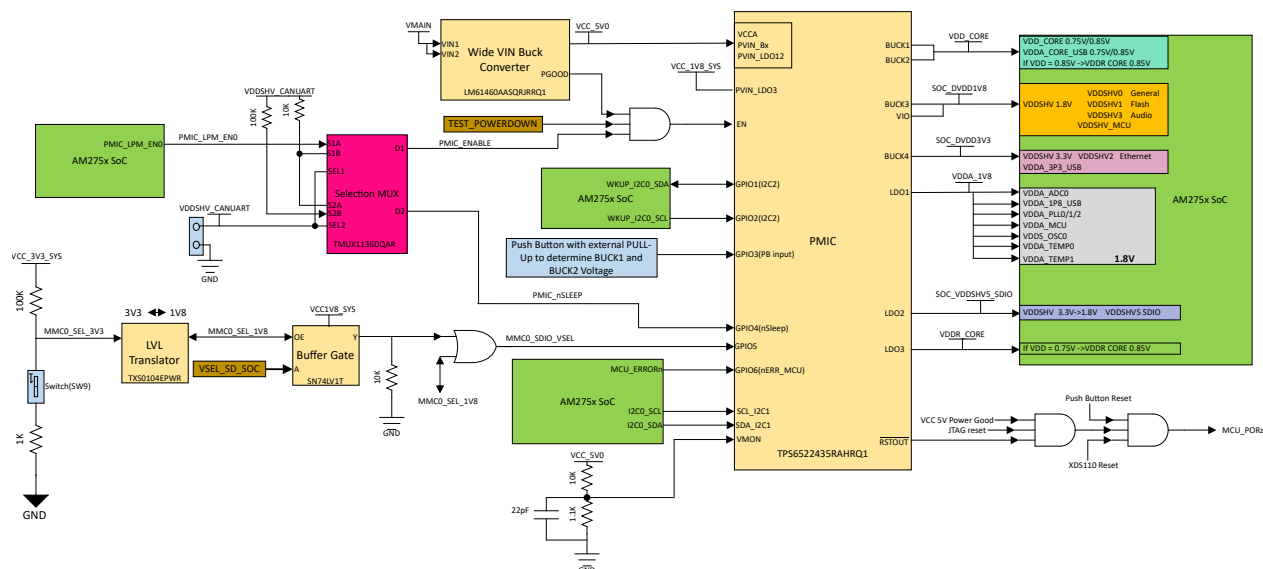


図 2-7. PMIC

PMIC 内部の独立した電圧監視ユニットが、電力供給システムのすべての内部電源レールおよびレギュレータ出力における低電圧および過電圧を監視します。すべての電源は、電流制限に加え、過熱警告およびシャットダウン機能により保護されています。

この PMIC は、boot ピンとして機能する複数の GPIO ピンと、ブート後の各種インターフェイスを備えています。

表 2-2 に、GPIO の機能、ブート構成、デフォルト状態を示します。

表 2-2. PMIC GPIO

GPIOx	機能	ブート構成
GPIO1	I2C SDA ウェークアップ	該当なし
GPIO2	I2C SCL ウェークアップ	該当なし
GPIO3	Buck1/2 電圧用のプッシュ ボタン	1.8V への実装外部プルアップ: VDD_CORE = 0.85V (デフォルト)
		1.8V への未実装外部プルアップ: VDD_CORE = 0.75V
GPIO4	PMIC スリープ信号 (nSLEEP)	該当なし
GPIO5	SD カードまたは eMMC I/O 電圧選択	デジタル high: 1.8V LDO2 出力 (SW9 OFF)
		デジタル Low: 3.3V LDO2 出力 (SW9 ON)
GPIO6	ウォッチドッグ タイムアウト イネーブル/ディスエーブル	1.8V への実装外部プルアップ: ウォッチドッグ タイムアウト ディスエーブル (デフォルト)
		1.8V への未実装外部プルアップ: ウォッチドッグ タイムアウト イネーブル

2.3 リセット

図 2-8 に、AM275x 評価基板のリセットアーキテクチャを示します。

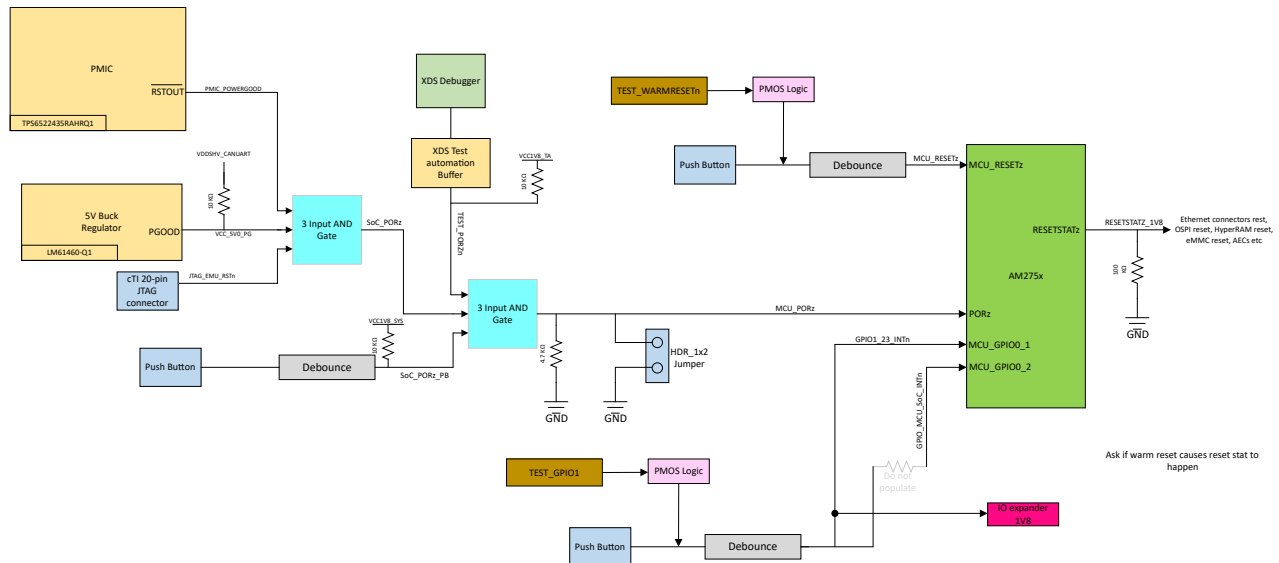


図 2-8. リセット アーキテクチャ図

AM275x SoC には以下のリセット機能があります。

- MCU_PORz は、AM275 SoC のパワーオンリセットです。
- MCU_RESETz は、AM275 SoC へのウォームリセットです。
- RESESTATz_1V8 は、メインドメインのリセットステータス出力です。

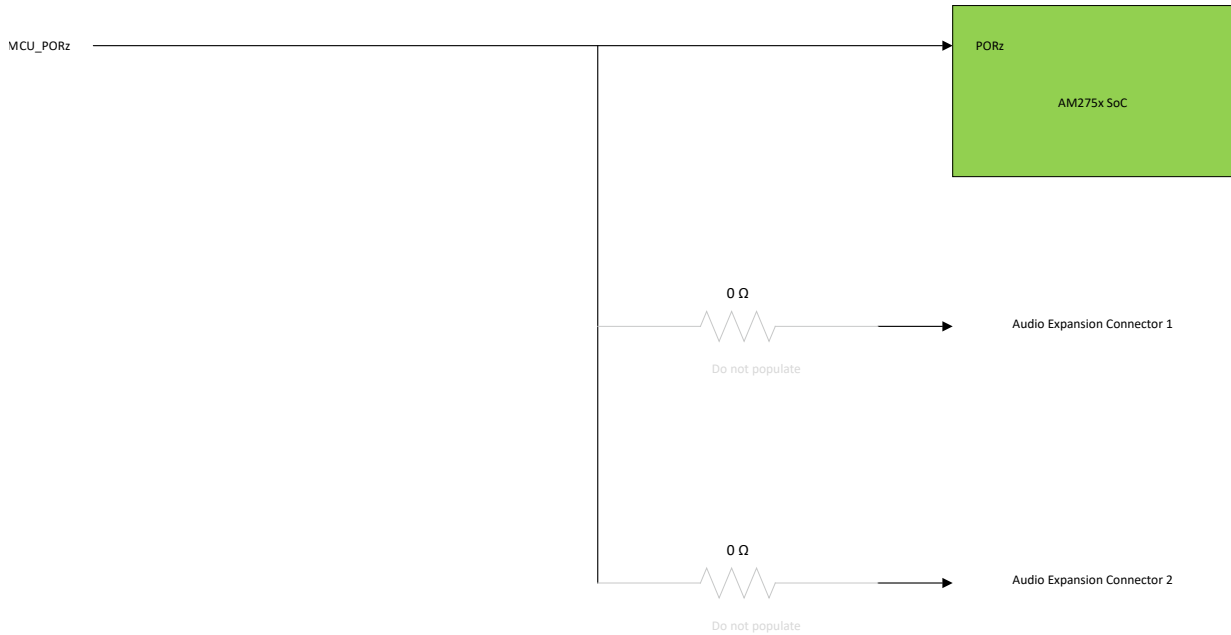


図 2-9. MCU_PORz リセット信号ツリー

MCU_PORz 信号は、以下の場合に SoC に対してパワーオンリセットを生成する 3 入力 AND ゲートによって駆動されます。

- PMIC が PMIC パワー グッド出力信号を Low レベルに駆動します。
- 5V 降圧レギュレータは、パワー グッド信号に Low 信号を出力します。
- 外部 JTAG デバッガが JTAG エミュレーションリセット信号を low に駆動します。
- XDS テストオートメーションヘッダーがロジック LOW 信号 (TEST_MCU_PORzn) を出力します。
- ユーザー プッシュ ボタン (SW8) が押されました。

MCU_PORz 信号は次のように接続されます。

- AM275x SoC PORz 入力
- オーディオ拡張コネクタ (1 および 2)

また、MCU_PORz はジャンパ J32 を実装することで LOW に駆動され、MCU_PORz をグランドに短絡させます。

MCU_RESETz 信号は、以下の場合に SoC に対してウォームリセットを生成します。

- ユーザー プッシュ ボタン (SW6) が押されました。
- テストオートメーションヘッダーは、P チャネル MOSFET ゲートにロジック LOW 信号 (TEST_WARMRESETn) を出力します。これにより、PMOS の V_{GS} がゼロ未満となり、MCU_RESETz 信号は、直接グランドに接続された PMOS のドレインへと接続されます。

MCU_RESETz 信号は次のように接続されます。

- AM275x SoC MCU_RESETz 入力

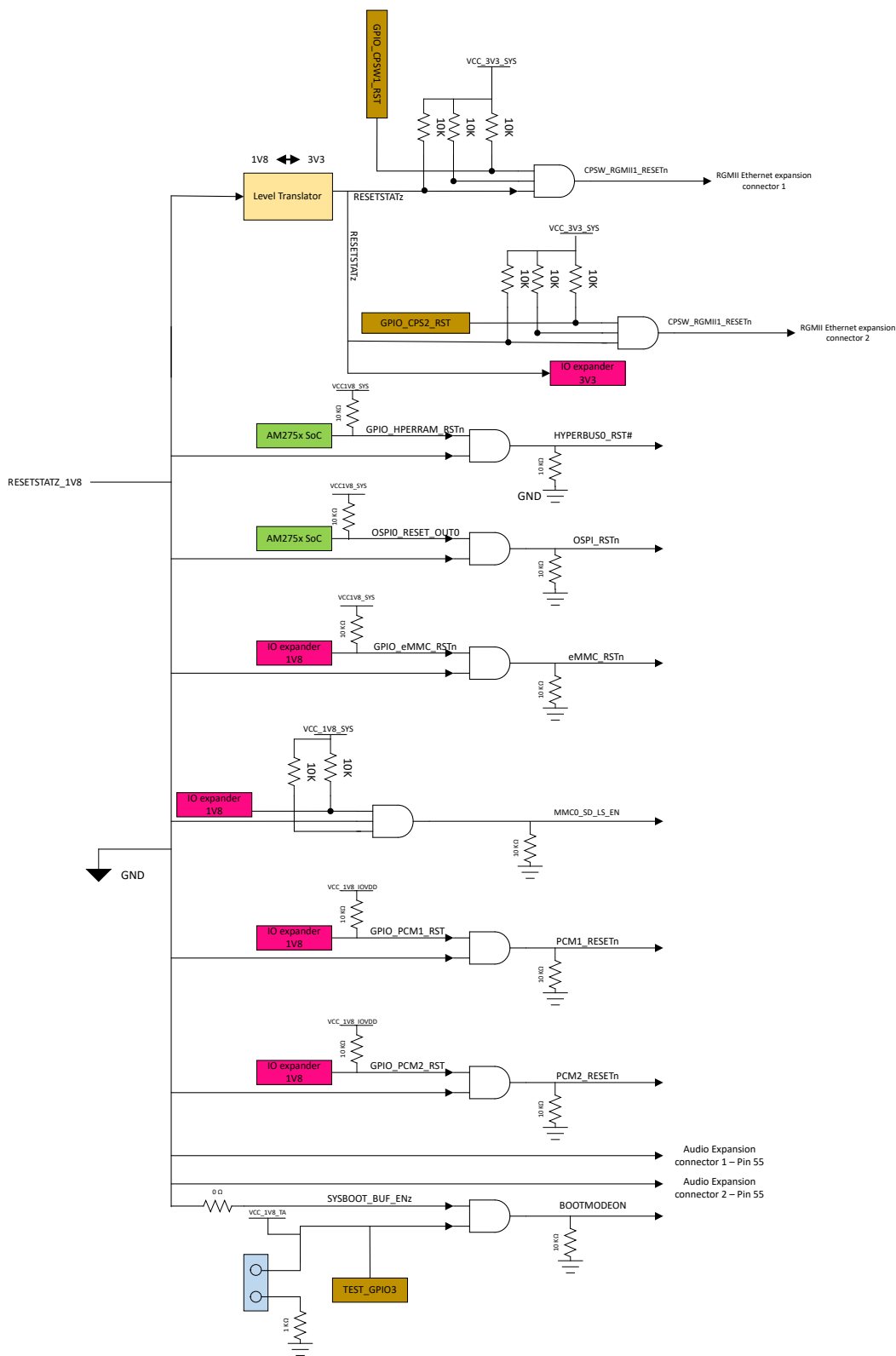


図 2-10. RESETSTATz リセット信号ツリー

RESETSTATz_1V8 信号は、パワーオンリセットまたはウォームリセットがトリガされたときのリセット ステータス信号です

RESETSTATz_1V8 信号は次のように接続されます。

- イーサネット拡張コネクタリセット (1 および 2)
- IO エクスパンダ (U18) リセット
- HYPERRAM リセット
- OSPI リセット
- eMMC リセット
- MMC0 SD イネーブル
- PCM リセット (1 および 2)
- オーディオ拡張コネクタ (1 および 2)
- BOOTMODE バッファ出力イネーブル

AM275x 評価基板には、SoC への 2 つの専用外部割り込みがあります。

1. GPIO1_23_INTn。これは次の場合に発生します。
 - ユーザー プッシュ ボタン (SW5) が押されました。
 - テスト オートメーション ヘッダーは、P チャネル MOSFET ゲートにロジック LOW 信号 (TEST_GPIO1) を出力します。これにより、PMOS の V_{GS} がゼロ未満となり、GPIO1_23_INTn 信号は、直接グラウンドに接続された PMOS のドレインへと接続されます。
2. PMIC 生成割り込み出力は、次のいずれかに接続されます。
 - AM275x SoC の GPIO1_29
 - AM275x SoC の EXTINTn
 - 両方のイーサネット アドオン コネクタ

2.4 クロック

AM275x SoC では、MCU_OSC0 用の 25MHz クロック入力が必要です。SoC および 2 つのイーサネット拡張コネクタに必要なすべての基準クロックは、単一の 3 出力クロック バッファ (LMK1C1103PWR) から生成されます。このクロック バッファには、デフォルトで単一の 25MHz LVCMOS 発振器 (LMK6CE25000) から供給されます。

また、この評価基板で必要なのは、UART-USB JTAG をサポートするための TM4C129 マイコン用の 16MHz クロック ソースと、USB-UART ブリッジ FTDI チップ用の別の 16MHz クロック ソースです。

リアルタイム クロック (RTC) アプリケーションには、32.768KHz の低周波水晶振動子も使用できます。

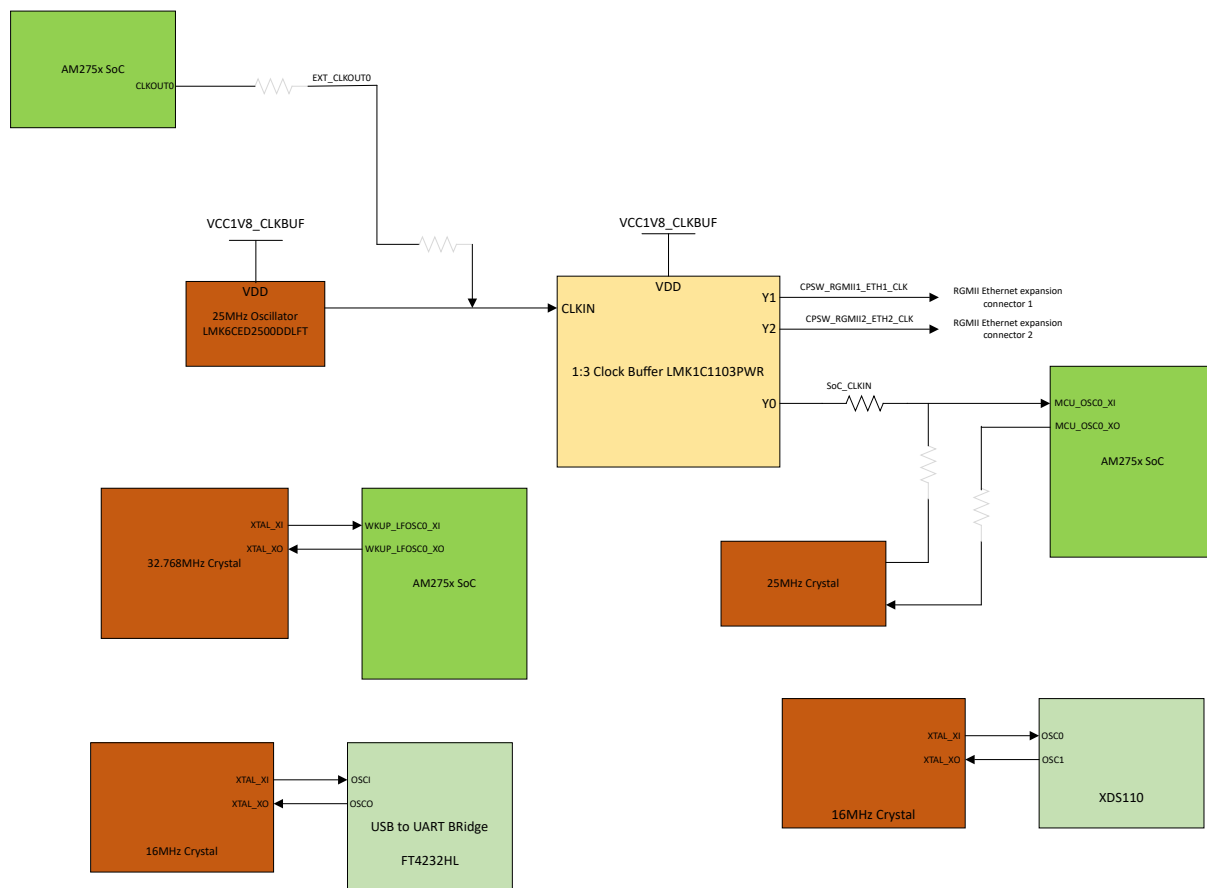


図 2-11. 発振器のクロック ツリー

SoC クロック入力を単一の 25MHz 水晶振動子から供給することもできます。水晶振動子を使用する場合、実装すべき抵抗と未実装にすべき抵抗があります。水晶発振子をクロック ソースとして使用する場合、AM275x CLKOUT0 (P1) 信号が、イーサネット拡張コネクタの基準クロック信号用である 3 出力クロック バッファのソースとして使用されます。

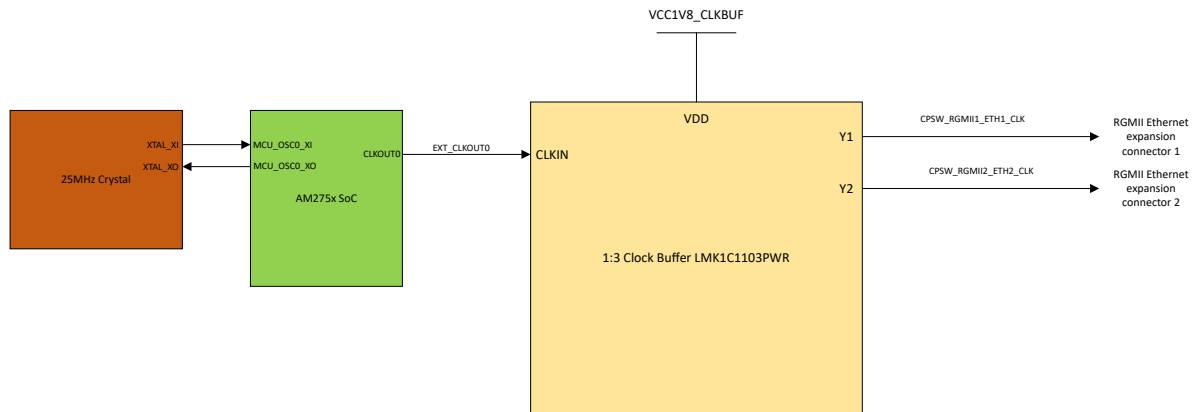


図 2-12. 水晶振動子のクロック ツリー

表 2-3 に、各クロック ソース構成でマウントおよび DNI される適切な抵抗とコンデンサを示します。

表 2-3. クロック ソース

クロック ソース	実装	DNI
25MHz LVCMOS 発振器 (デフォルト)	R336, R249, R349	R337, R170, R252, R253, C205, C209
25MHz 水晶振動子	R337, R170, R252, R253, C205, C209	R336, R249, R349

AM275x 評価基板には、3 つの双方向オーディオ外部基準クロック信号が搭載されています。これらは、外部オーディオ デバイスから Am275x のマルチチャネル オーディオ シリアル ポート (McASP) へ、あるいは McASP High クロックやオーディオ PLL といった内部オーディオ クロック ソースから外部オーディオ デバイスへと、オーディオ基準クロックを供給するために使用されます。

- AUDIO_EXT_REFCLK2
- AUDIO_EXT_REFCLK1
- AUDIO_EXT_REFCLK0

AUDIO_EXT_REFCLK2 基準クロック ソースは、マルチプレクサ (TS5A3357QDCURQ1) を使って 3 つの入力から選択されます。

- CPSW_RGMII1_BCLK_1V8 信号、オーディオ オーバー イーサネット アプリケーション用 RGMII イーサネット コネクタ 1 からのイーサネット オーディオ ビデオブリッジング (eAVB) ビット クロック信号。
- CPSW_RGMII2_BCLK_1V8 信号、オーディオ オーバー イーサネットアプリケーション用 RGMII イーサネット コネクタ 2 からの eAVB ビット クロック信号。
- CDCE_CLK_OUT1 信号、クロック ソースとして 24.576MHz 水晶振動子を内蔵したクロック ジェネレータ (CDCE6214RGET) から生成されるクロック出力。

両方の RGMII イーサネット コネクタ (CPSW_RGMII1_BCLK) からの AVB ビット クロック信号は、マルチプレクサ入力に印加される前に、レベルトランスレータ (SN74AVC2T244DQMR) によって 3.3V から 1.8V にレベル変換されます。

AUDIO_EXT_REFCLK2_S0 および AUDIO_EXT_REFCLK2_S1 は、AUDIO_EXT_REFCLK2 クロック入力を選択するためのマルチプレクサ入力選択ビットとして機能します。

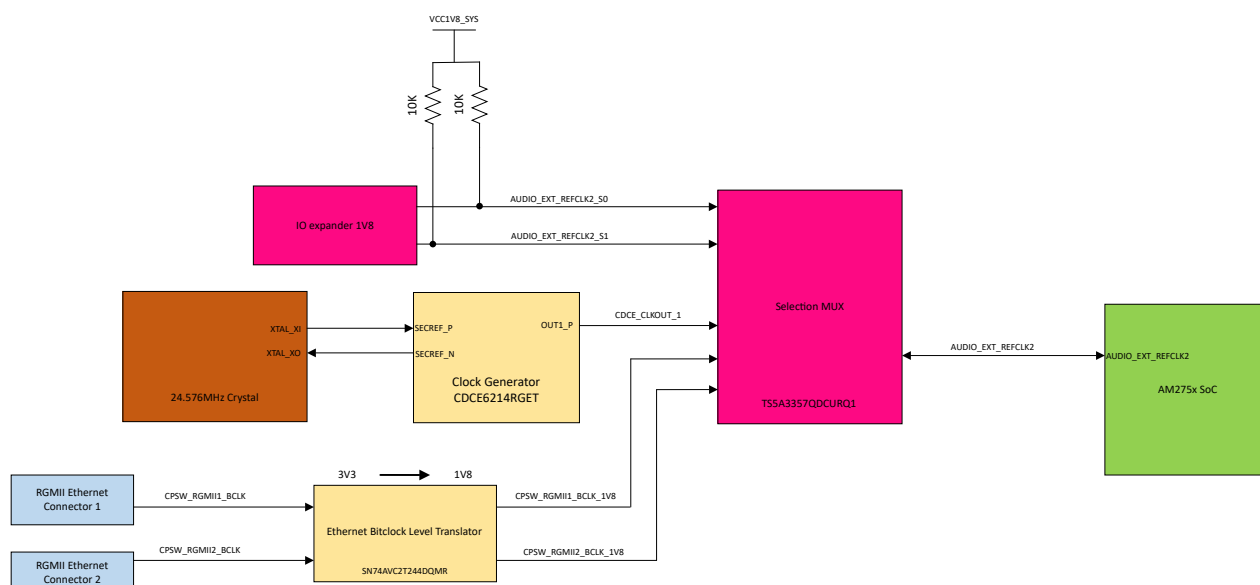


図 2-13. Audio_EXT_REFCLK2 クロック ツリー

表 2-4 に、AUDIO_EXT_REFCLK2 基準クロック ソースの選択オプションを示します。

表 2-4. AUDIO_EXT_REFCLK2 選択真理値表

AUDIO_EXT_REFCLK2_S0	AUDIO_EXT_REFCLK2_S1	AUDIO_EXT_REFCLK2
0	0	——
1	0	CPSW_RGMII2_BCLK_1V8
0	1	CPSW_RGMII1_BCLK_1V8
1	1	CDCE_CLK_OUT1(デフォルト選択)

AUDIO_EXT_REFCLK1 および AUDIO_EXT_REFCLK0 基準クロック信号は、同じ双方向マルチプレクサ (TMUX1136DQAR) を介して、それぞれ次の 2 つのオプションから選択されます。

AUDIO_EXT_REFCLK0 を以下から選択：

- AEC1_REFCLKOUT、オーディオ拡張コネクタ 1 からの基準オーディオ クロック信号。AEC1_REFCLKOUT が選択されている場合 (デフォルト)、AEC1_REFCLKOUT は AUDIO_EXT_REFCLK0 信号に出力されます。
- AEC1_REFCLKIN、オーディオ拡張コネクタ 1 への基準オーディオ クロック。AEC1_REFCLKIN が選択されている場合、AEC1_REFCLKIN は AM275x SoC から基準オーディオ クロック信号 AUDIO_EXT_REFCLK0 を取得します。

AUDIO_EXT_REFCLK1 を以下から選択：

- AEC2_REFCLKOUT、オーディオ拡張コネクタ 2 からの基準オーディオ クロック信号。AEC2_REFCLKOUT が選択されている場合、AEC2_REFCLKOUT は AUDIO_EXT_REFCLK1 信号に出力されます。
- AEC2_REFCLKIN、オーディオ拡張コネクタ 2 への基準オーディオ クロック。AEC2_REFCLKIN が選択されている場合、AEC2_REFCLKIN は AM275x SoC から基準オーディオ クロック信号 AUDIO_EXT_REFCLK1 を取得します。

AEC1_REFCLK_SEL および AEC2_REFCLK_SEL は、それぞれ AUDIO_EXT_REFCLK0 と AUDIO_EXT_REFCLK1 のマルチプレクサ入力選択ビットとして機能します。

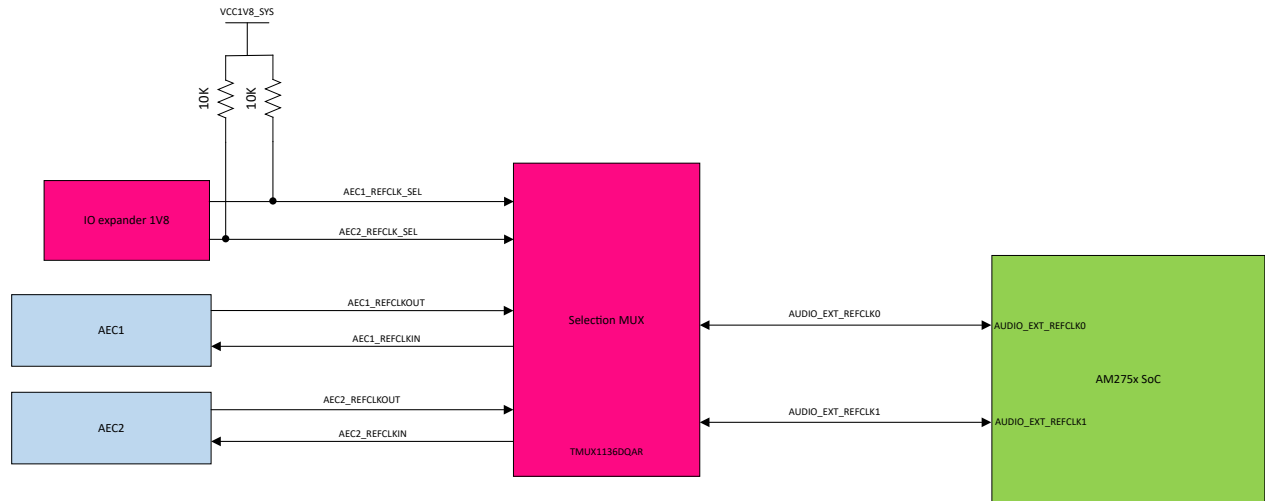


図 2-14. AUDIO_EXT_REFCLK0 および AUDIO_EXT_REFCLK1 のクロック ツリー

表 2-5 に、AUDIO_EXT_REFCLK0 および AUDIO_EXT_REFCLK1 基準クロック信号の選択オプションを示します。

表 2-5. AUDIO_EXT_REFCLK0 および AUDIO_EXT_REFCLK1 の選択真理値表

AECx_REFCLK_SEL	AUDIO_EXT_REFCLK0	AUDIO_EXT_REFCLK1
0	AEC1_REFCLKOUT	AEC2_REFCLKOUT
1 (デフォルト選択)	AEC1_REFCLKIN	AEC2_REFCLKIN

特定のオーディオ周波数を必要とするアプリケーション向けに、24.576MHz 水晶振動子は AM275x SoC にオーディオクロック入力 OSC1 を供給するためにも使用されます。

2.5 ブートモードの選択

AM275x のブートモードは、SW2(0:7) と SW1(8:15) という 2 つの DIP スイッチによって選択されます。

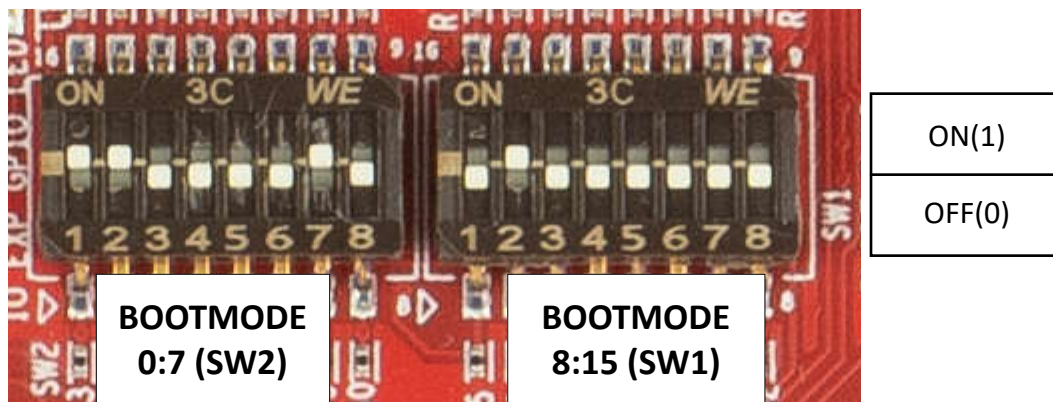


図 2-15. ブートモード スイッチ SW2 および SW1 (MMC SD カード ブート)

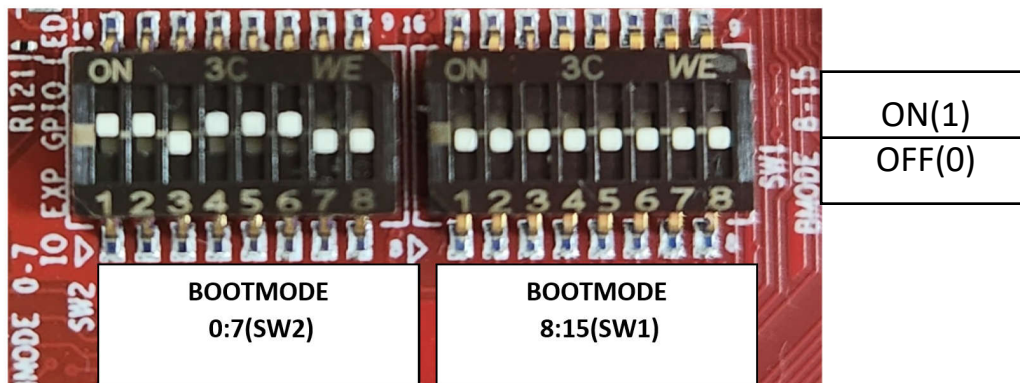


図 2-16. ブートモード スイッチ SW2 および SW1 (UART ブート)

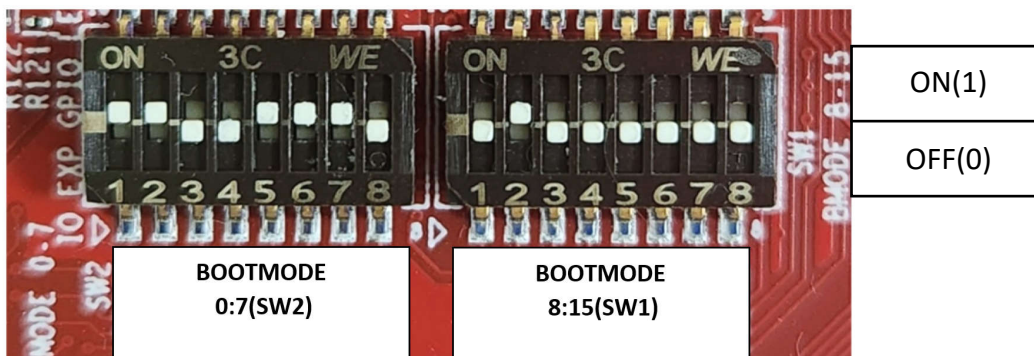


図 2-17. ブートモード スイッチ SW2 および SW1 (OSPI ブート)

表 2-6. PLL 基準クロック選択ブートモード[2:0]

SW2.3	SW2.2	SW2.1	PLL REF CLK (MHz)
OFF	OFF	OFF	RVSD
OFF	OFF	ON	RSVD
OFF	ON	OFF	24MHz
OFF	ON	ON	25MHz
ON	OFF	OFF	26MHz
ON	OFF	ON	RSVD
ON	ON	OFF	RSVD
ON	ON	ON	RSVD

表 2-7. プライマリ ブートモード選択[6:3]

SW2.7	SW2.6	SW2.5	SW2.4	プライマリ ブートモード選択
OFF	OFF	OFF	OFF	シリアル NAND
OFF	OFF	OFF	ON	OSPI
OFF	OFF	ON	OFF	QSPI
OFF	OFF	ON	ON	SPI
OFF	ON	OFF	OFF	RGMII1
OFF	ON	OFF	ON	RMII1
OFF	ON	ON	OFF	I2C0
OFF	ON	ON	ON	UART0
ON	OFF	OFF	OFF	MMC/SD カード (SW9 ON)
ON	OFF	OFF	ON	eMMC (SW9 OFF)
ON	OFF	ON	OFF	USB
ON	OFF	ON	ON	RSVD
ON	ON	OFF	OFF	RSVD
ON	ON	OFF	ON	Fast-xSPI
ON	ON	ON	OFF	xSPI
ON	ON	ON	ON	ブートなし/開発ブート

表 2-8. プライマリ ブートモード構成[9:7]

SW1.2	SW1.1	SW2.8	プライマリ ブートモード
RVSD	Mode2 を読み取り 0:RSVD (読み取りモードは読み取りモード 1 から取得) 1:SPI/1-1-1 モード (読み取りモードは読み取りモード 2 から取得され、読み取りモード 1 は無視されます)	Mode1 を読み取り 0: OSPI/ 1-1-8 モード (読み取りモード 2 が 0 の場合のみ有効) 1: QSPI/ 1-1-4 モード (読み取りモード 2 が 0 の場合のみ有効)	シリアル NAND
RVSD	RSVD	チップ選択 0:チップ セレクト 0 1:チップ セレクト 1	OSPI
RVSD	RSVD	チップ選択 0:チップ セレクト 0 1:チップ セレクト 1	QSPI
RVSD	モード 0:SPI モード 0 1:SPI モード 3	チップ選択 0:チップ セレクト 0 1:チップ セレクト 1	SPI
0	0	リンク ステータス 0:速度/二重モードの設定のための Phy スキャン 1:速度/二重モードの設定のための RGMII ステータスレジスタ	RGMII1
CLKOUT 0:50MHz クロックは CLKOUT0 で生成されません 1:CLKOUT0 で生成される 50MHz クロック	CLK SRC 0:外部クロック ソース 1:内部クロック ソース	0	RMII1
バスリセット 0:1ms 後にハング バスリセットを試行 1:ハング バスリセットの試行なし	RSVD	アドレス 0:0x50 1:0x51	I2C0
RSVD	RSVD	RSVD	UART0
0	RSVD	Fs/Raw 0:ファイルシステム モード 1:Raw モード	MMC/SD カード
RSVD	RSVD	RSVD	eMMC
コア電圧 0:0.85V コア電圧 1:0.75V コア電圧	モード 0:DFU(デバイス) 1:未定	レーン スワップ 0:DP/DM のスワップなし 1:DP/DM のスワップあり	USB
RSVD	RSVD	RSVD	RSVD
RSVD	RSVD	RSVD	RSVD
RSVD	RSVD	RSVD	Fast-xSPI
SFDP 0:SFDP はディセーブル 1:SFDP はイネーブル	読み取りコマンド 0:0x0B 読み取りコマンド 1:0xEE 読み取りコマンド	モード 0:1S-1S-1S モード (50MHz) 25MHz での 1:8D-8D-8D モード	xSPI

表 2-8. プライマリ ブートモード構成[9:7] (続き)

SW1.2	SW1.1	SW2.8	プライマリ ブートモード
RSVD	ARM/Thumb	なし / デバイス	ブートなし/開発ブート
	0: ARM モード	0: 開発ブート	
	1: サム モード	1: ブートなし	

表 2-9. バックアップ ブートモード選択ブートモード[12:10]

SW1.5	SW1.4	SW1.3	バックアップ ブートモードが選択
OFF	OFF	OFF	なし
OFF	OFF	ON	USB
OFF	ON	OFF	RSVD
OFF	ON	ON	UART
ON	OFF	OFF	イーサネット
ON	OFF	ON	MMC/SD
ON	ON	OFF	SPI
ON	ON	ON	I2C

表 2-10. バックアップ ブートモード構成ブートモード[13]

SW1.6	バックアップ ブートモード	バックアップ ブートモードのデフォルト値
RSVD	なし	
モード	0: DFU (デバイス)	USB
	1: 未定	
RSVD	RSVD	
RSVD	UART	
IF	0: 内部遅延付き RGMII	イーサネット
	1: 外部クロック ソース使用の RGMII	
0	MMC	リンク ステータス ビット = 0 (RGMII の場合)
RSVD	SPI	ClkOut ビット = 0 および Clksrc ビット = 1 (RMII の場合)
RSVD	I2C	Csel ビット = 0 モード = 0
RSVD		Addr = 0 バス レスト = 0

2.6 ヘッダー情報

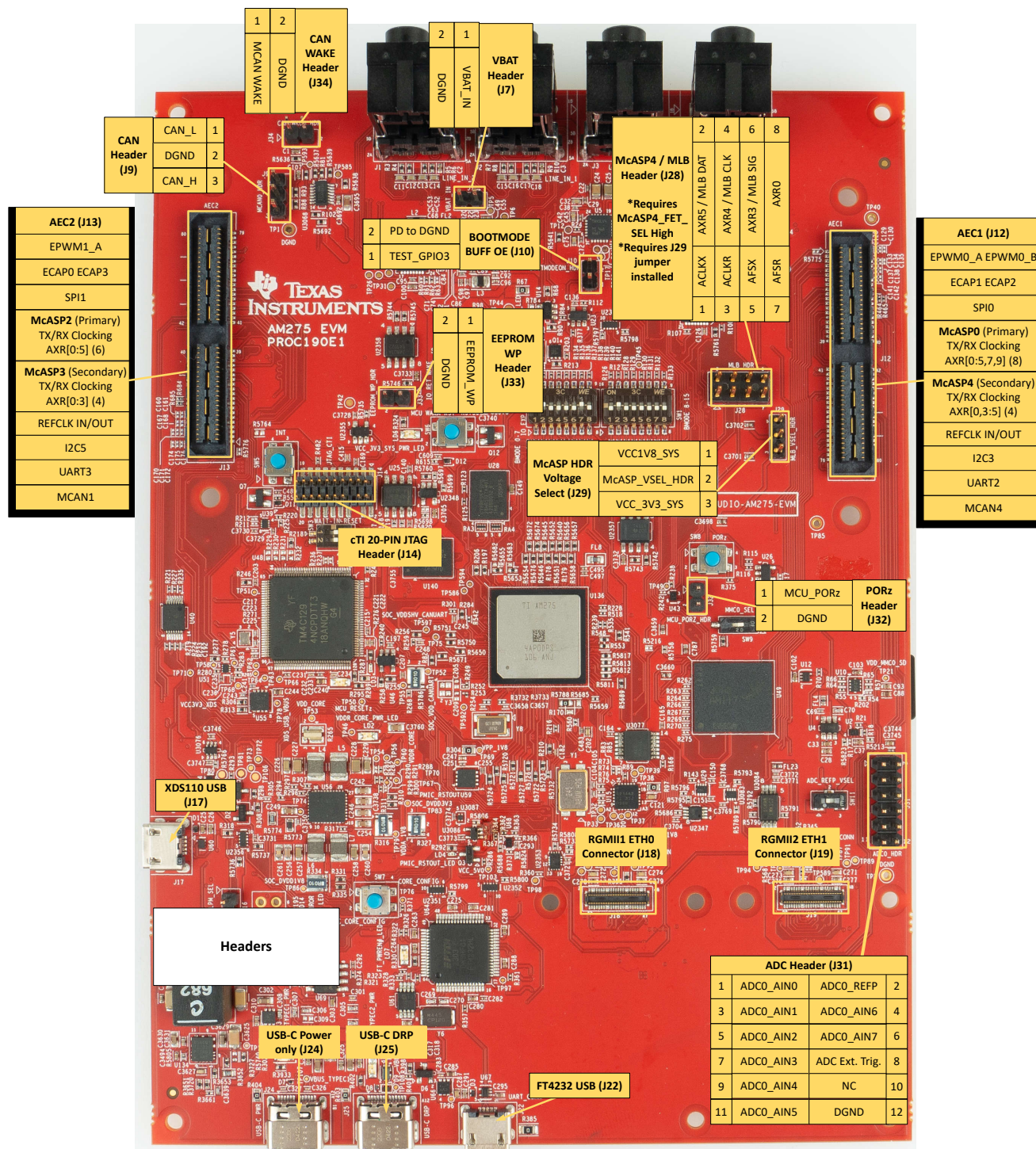


図 2-18. ヘッダー

2.7 プッシュ ボタン

評価基板は、プロセッサにリセット入力进行供給する複数のユーザー用プッシュ ボタンをサポートしています。

評価基板プッシュ ボタンに、AM275x 評価基板のプッシュ ボタンが記載されています。

表 2-11. プッシュ ボタン

プッシュ ボタン	信号	機能
SW8	PORz	SoC PORz リセット入力
SW6	RESETz	SoC ウォーム リセット入力
SW5	INTn	ユーザー割り込み信号
SW10	IO RET WAKE PB	I/O 保持ウェーク入力

2.8 スイッチ

SW9 は、MMC0 IO のルーティング先を eMMC にするか SD カードにするかを決定します。

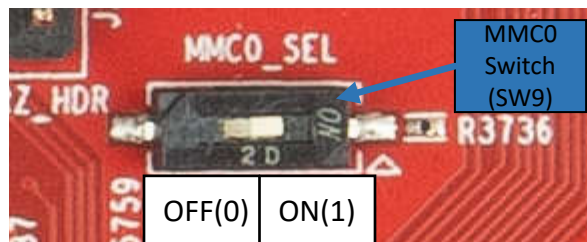


図 2-19. MMC0 配線スイッチ

表 2-12. SW9 の位置表

スイッチの位置	MMC0 配線
ON	uSD インターフェイス
OFF	eMMC インターフェイス

SW11 は、AM275x の ADC0 が使用する 1.8V リファレンスを決定します。VDDA_1V8 PMIC アナログ出力、またはヘッダー J31 (ピン 2) からの 1.8V 外部リファレンス。

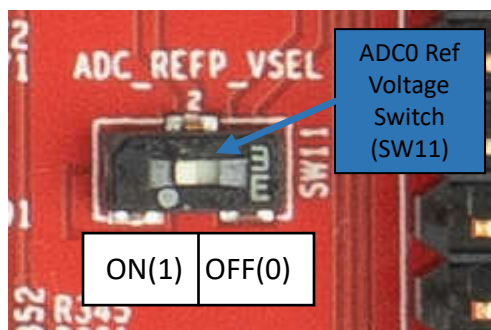


図 2-20. ADC0 電圧リファレンス スイッチ

表 2-13. SW11 の位置表

スイッチの位置	ADC リファレンス ソース
SW11 の位置 1-2	VDDA_1V8
SW11 の位置 3-2	ADC0_REFP_HDR (J31 からの外部リファレンス)

2.9 GPIO へのマッピング

表 2-14. GPIO マッピング表

SI 番号	GPIO 名称	GPIO ネット名	機能	使用した GPIO	パッケージ信号名	制御の方向	デフォルト状態	アクティブ状態	SoC 側の電圧ドメイン	AM275x 評価基板上に接続されている電圧レール
1	User_Test_LED_1	SOC_GPIO1_49	GPIO	GPIO1_38	MCASP1_AXR3	出力	Low	High	VDDSHV3	SoC_DVDD1V8
2	User_interrupt	GPIO_MCU_SoC_IN Tn	GPIO	MCU_GPIO0_2	MCU_GPIO0_2	入力	該当なし	該当なし	VDDSHV_MCU	SoC_DVDD1V8
3	PMIC SD/DDR 電圧の選択、および EMMC/SD FET バスの選択	VSEL_SD_SOC	電圧の選択	MCU_GPIO0_0	WKUP_TIMER_IO0	出力	該当なし	該当なし	VDDSHV_MCU	SoC_DVDD1V8
4	プッシュ ボタン IORET WAKE	IORET_WAKE	GPIO	MCU_GPIO0_16	MCU_GPIO0_16	入力	High	Low	VDDSHV_CANUART	SOC_VDDSHV_CANUART
5	AEC コネクタ 1 GPIO_0	AEC1_GPIO0_0	GPIO	MCU_GPIO0_15	MCU_GPIO0_15	該当なし	該当なし	該当なし	VDDSHV_CANUART	
6	AEC コネクタ 1 GPIO_1	AEC1_GPIO0_1	GPIO	GPIO0_12	OSPI0_CSn1	該当なし	該当なし	該当なし	VDDSHV1	SoC_DVDD1V8
7	PMIC 割り込み用	MCU_INTn	割り込み	GPIO1_29	I2C1_SDA	入力	High	Low	VDDSHV0	SoC_DVDD1V8
8	ユーザー割り込み IO エクスパンダ割り込み	GPIO1_23_INTn	割り込み	MCU_GPIO0_1	WKUP_TIMER_IO1	入力	High	Low	VDDSHV_MCU	SoC_DVDD1V8
9	AEC コネクタ 2 GPIO_0	AEC2_GPIO0_0	GPIO	MCU_GPIO0_4	MCU_GPIO0_4	該当なし	該当なし	該当なし	VDDSHV_MCU	SoC_DVDD1V8
10	AEC コネクタ 2 GPIO_1	AEC2_GPIO0_1	GPIO	MCU_GPIO0_3	MCU_GPIO0_3	該当なし	該当なし	該当なし	VDDSHV_MCU	SoC_DVDD1V8
IO EXPANDER-01										
1	RGMII2_RST	GPIO_CPSW2_RST	イネーブル	IO EXPANDER-P10		出力	High	Low		VCC_3V3_SYS
2	RGMII1_RST	GPIO_CPSW1_RST	イネーブル	IO EXPANDER-P11		出力	High	Low		VCC_3V3_SYS
3	MMC0 FET の選択	MMC0_FET_EN	ペリフェラルの選択	IO EXPANDER-P02		出力	High	Low		VCC_3V3_SYS
4	McASP4 FET の選択	McASP4_FET_SEL	ペリフェラルの選択	IO EXPANDER-P03		出力	Low	High		VCC_3V3_SYS
5	パワー デリバリ I2C 割り込み要求	PD_I2C_IRQ	イネーブル	IO EXPANDER-P05		入力	High	Low		VCC_3V3_SYS
6	ユーザー テスト LED 2	IO_EXP_TEST_LED	GPIO	IO EXPANDER-P12		出力	Low	High		VCC_3V3_SYS
IO EXPANDER-02										
1	PCM1 RESET	GPIO_PCM1_RST	イネーブル	IO EXPANDER-P20		出力	High	Low		VCC1V8_SYS
2	PCM2 RESET	GPIO_PCM2_RST	イネーブル	IO EXPANDER-P22		出力	High	Low		VCC1V8_SYS
3	XDS IC から GPIO をテスト	TEST_GPIO2	GPIO	IO EXPANDER-P21		該当なし	High	該当なし		VCC1V8_TA
4	オーディオ外部 refclk2 の選択	AUDIO_EXT_REFCLK2_S0	クロックの選択	IO EXPANDER-P24		出力	High	Low		VCC1V8_SYS
5	オーディオ外部 refclk2 の選択	AUDIO_EXT_REFCLK2_S1	クロックの選択	IO EXPANDER-P25		出力	High	Low		VCC1V8_SYS
6	AEC 1 および 2 コネクタ refclk の選択	AEC1_REFCLK_SE L	クロックの選択	IO EXPANDER-P26		出力	High	Low		VCC1V8_SYS
7	AEC 1 および 2 コネクタ refclk の選択	AEC2_REFCLK_SE L	クロックの選択	IO EXPANDER-P27		出力	High	Low		VCC1V8_SYS

表 2-14. GPIO マッピング表 (続き)

SI 番号	GPIO 名称	GPIO ネット名	機能	使用した GPIO	パッケージ信号名	制御の方向	デフォルト状態	アクティブ状態	SoC 側の電圧ドメイン	AM275x 評価基板に 接続されている電圧レ ール
8	eMMC フラッシュリセ ット	GPIO_eMMC_RSTn	イネーブル	IO EXPANDER-P10		出力	High	Low		VCC1V8_SYS
9	TCAN1043A イネーブ ル	IO_MCAN0_EN	イネーブル	IO EXPANDER-P11		出力	High	Low		VDDSHV_CANUART
10	TCAN1043A STB 制 御	IO_MCAN0_STB#	モード選択	IO EXPANDER-P13		出力	High	Low		VDDSHV_CANUART
11	UART2 FET の選択	UART2_FET_SEL	ペリフェラルの選択	IO EXPANDER-P14		出力	Low	High		VCC1V8_SYS
12	UART3 FET の選択	UART3_FET_SEL	ペリフェラルの選択	IO EXPANDER-P15		出力	Low	High		VCC1V8_SYS
13	PCM6240_INT	PCM1_INT_1V8	割り込み	IO EXPANDER-P16		入力	該当なし	High		VCC1V8_SYS
14	PCM6240_INT	PCM2_INT_1V8	割り込み	IO EXPANDER-P17		入力	該当なし	High		VCC1V8_SYS
15	uSD インターフェイス 電圧イネーブル	MMC0_SD_EN	イネーブル	IO EXPANDER-P03		出力	High	Low		VCC1V8_SYS
16	VPP 電源イネーブル	VPP_EN	イネーブル	IO EXPANDER-P04		出力	Low	High		VCC1V8_SYS

2.10 インターフェイス

2.10.1 メモリ インターフェイス

2.10.1.1 OSPI

AM275 評価基板は、AM275x SoC の OSPI0 インターフェイスに接続された 512Mb OSPI メモリ デバイス (S28HS512TGABHM010) を搭載しています。OSPI0 インターフェイスは、166MHz SDR および 166MHz DDR (333MB/s) までのシングル データレートおよびダブル データレートをサポートしています。

AM275 評価基板は、OSPI_DQ[0:7]、OSPI_DQS、OSPI_CLK、OSPI_INTn 信号用の 0Ω 抵抗を備えています。OSPI フラッシュのフットプリントにより、QSPI フラッシュまたは OSPI フラッシュのいずれかを取り付けることができます。QSPI フラッシュを実装する場合、信号 OSPI DQ[4:7] 用に設けられている 0Ω の直列抵抗は取り外すことができます。また、バスのフローティング状態を防ぐため、OSPI_DQ[0:7] には外部プルアップ抵抗が配置されています。

OSPI フラッシュリセット信号 OSPI_RSTn は、AM275x SoC からのコールド/ウォームリセット信号 RESTSTATz_1V8 と AM275x SoC からの OSPI 専用リセット信号 OSPI0_RESET_OUT0 との AND 演算 (論理積) による AND ゲートの出力です。

OSPI フラッシュには、オンボードの 1.8V システム電源 VCC1V8_SYS から電力が供給されます。OSPI I/O グループは、AM275x SoC の VDDSHV1 ドメインから電力が供給され、1.8V システム電源 VCC1V8_SYS にも接続されています。

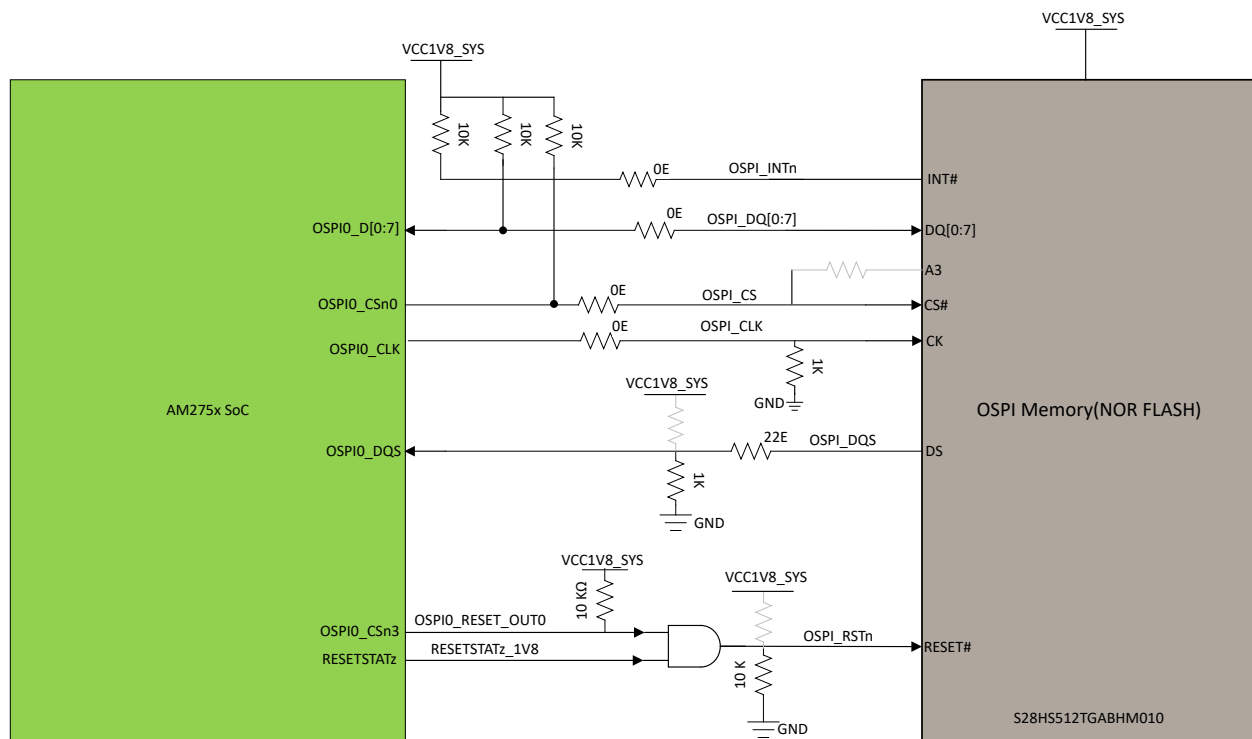


図 2-21. OSPI のブロック図

2.10.1.2 基板 ID EEPROM

AM275x 評価基板は、ボードのバージョンとシリアル番号のデータを保存するオンボード EEPROM (CAT24M01WI-GT3) を搭載しています。基板 ID EEPROM は、AM275x 評価基板 SoC の I2C0 ポートと接続されており、アドレス 0x54 に応答するように構成されています。EEPROM の I2C アドレスは、A2 ピンと A1 ピンを HIGH/LOW に駆動して、4 つの可能なアドレスのいずれかを選択することで変更できます。メモリには、各ボードの識別情報があらかじめプログラムされています。

EEPROM は、メモリ全体に対する書き込み保護を備えています。EEPROM への書き込み動作を実行するには、WP ピンをジャンパ J33 で短絡する必要があります。

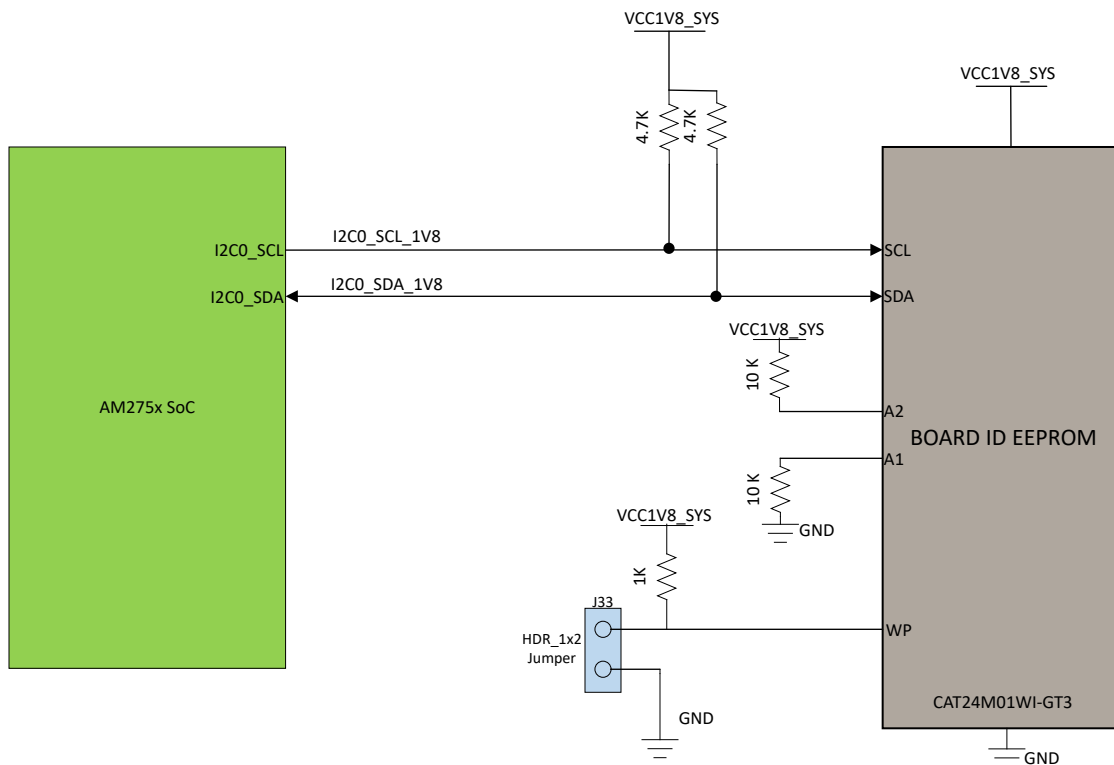


図 2-22. 基板 ID EEPROM インターフェイス図

2.10.1.3 MMC0 インターフェイス

AM275x SoC は、1 つの MMC0 ポート (MMC0) を備えています。MMC0 は、1:2 FET スイッチ (TS3DDR3812RUAR) を介して eMMC フラッシュ (MTFC32GAZAQHD-IT) またはマイクロ SD カード コネクタ (MEM2052-00-195-00-A) に配線できます。MMC0 の配線方向は、FET スイッチの SELx ピンに接続された MMC0_SEL_3V3 信号によって決定されます。図 2-19 に示されているように、MMC0_SEL_3V3 信号状態 (High または Low) は SW9 によって制御されます。

表 2-15. MMC0 配線の真理値表

MMC0_SEL_3V3	MMC0	VDDSHV5 IO 電圧	SW9 の位置
0	マイクロ SD インターフェイス	3.3V	ON
1	eMMC インターフェイス	1.8V	OFF

AM275x 評価基板は、32GB eMMC フラッシュ メモリ (MTFC32GAZAQHD-IT) を搭載しており、SW9 (図 2-19) がオフのときに MMC0 に配線できます。

eMMC フラッシュは、マルチメディア カード (MMC) インターフェイスと NAND フラッシュ部品を搭載している通信および大容量データストレージ デバイスです。

AM275x SoC MMC0 インターフェイスは、eMMC フラッシュに接続されている場合、最大 50MHz または 100Mbps の高速ダブル データ レート (DDR) をサポートします。AM275x 評価基板には、バスのフローティングを防ぐために、データライン eMMC0_D[1:7] に外部プルアップ抵抗を実装するオプションが用意されています。シグナル インテグリティを確保するため、クロック信号 MMC0_CLK 用として、AM275X SoC の近傍に直列抵抗が配置されています。

eMMC フラッシュには、NAND メモリ用の 3.3V (VCC_3V3_SYS)、eMMC インターフェイス用の 1.8V (VCC1V8_SYS) から電力が供給されます。MMC0 I/O グループは VDDSHV5 電源ドメインから電力が供給されており、このドメインは 1.8V I/O 電源 (SW9 OFF) に接続されています。

eMMC フラッシュには、ホストからのアクティブ Low リセットが必要です。デフォルトでは、ハードウェア リセット機能は eMMC フラッシュ内で一時的に無効になっています。ホストがこの機能を使用するには、事前に ECSD レジスタ バイト 162、ビット[1:0] を 0x1 に設定して、この機能を有効化する必要があります。外部リセットは、AM275x SoC からの RESETSTATz 信号と 1.8V I/O エキスパンダからの eMMC 専用リセット信号 GPIO_eMMC_RSTn との AND 演算 (論理積) によって生成されます。

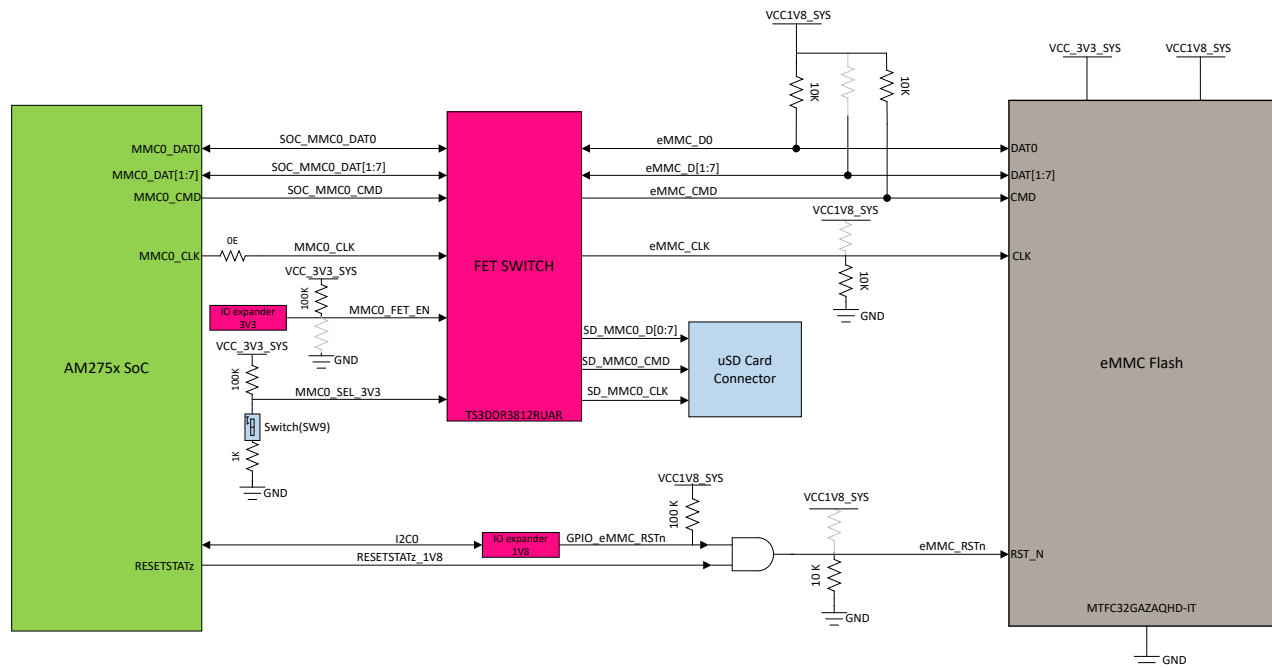


図 2-23. eMMC インターフェイスのブロック図

また、SW9 (図 2-19) がオンの場合、MMC0 はマイクロ SD カード コネクタ (MEM2052-00-195-00-A) に接続できます。

AM275x SoC MMC0 インターフェイスは、マイクロ SD カードに接続されている場合、超高速位相 I (UHS_I) 動作をサポートしています。

マイクロ SD カード インターフェイスは、デフォルトで SD モードで動作するように設定されています。高速カードの場合、AM275x SoC の ROM コードは、カードとコントローラがサポートする最高速度の特定を試み、その後、AM275x SoC からの VSEL_SD_SoC 信号を介して 1.8V I/O へ移行します。

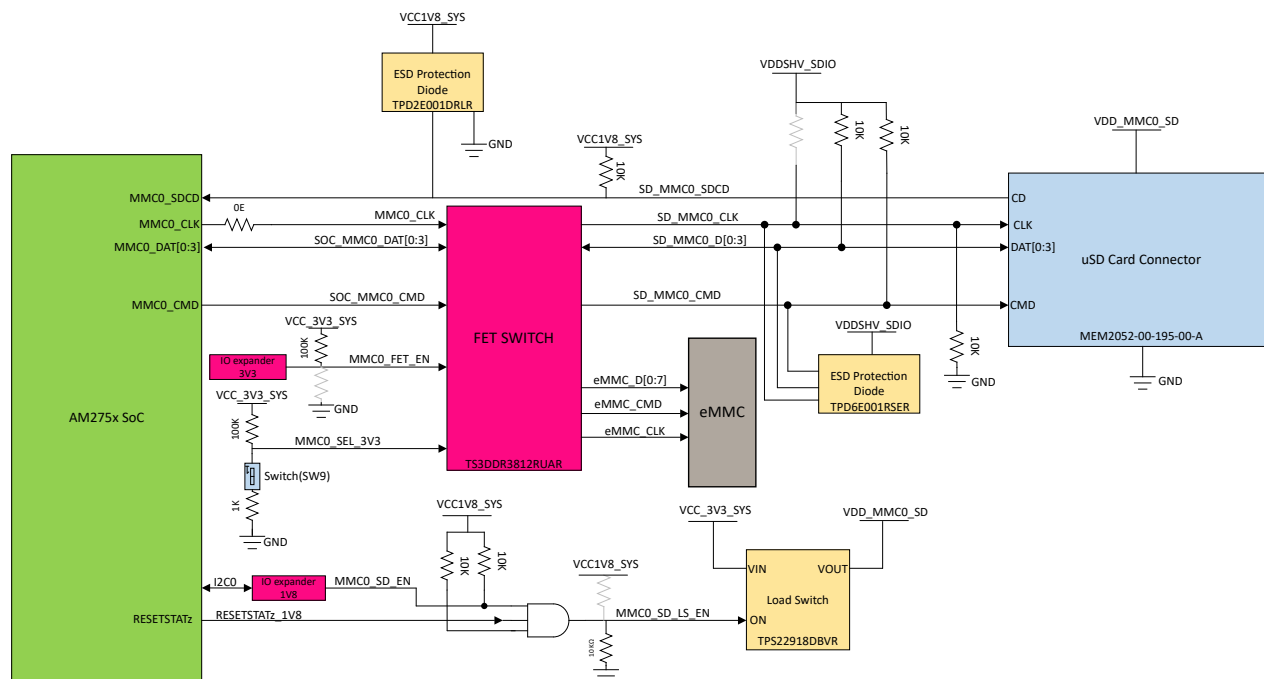


図 2-24. マイクロ SD カード インターフェイスのブロック図

2.10.1.4 HYPERRAM

AM275x 評価基板は、AM275x SoC の HYPERBUS0 インターフェイスにマッピングされた 512Mb HYPERRAM (S80KS5122) を搭載しています。HYPERBUS0 インターフェイスは、最大 166MHz DDR のクロック速度に対応しており、最大 333MBps のスループットを達成します。

HYPERRAM リセット信号 HYPERBUS0_RST# は、AM275x SoC のコールド/ウォーム リセット信号 RESETSTATz_1V8 と AM275x SoC の HYPERRAM 専用リセット信号 GPIO_HYPERRAM_RSTn との AND 演算 (論理積) による AND ゲートの出力です。

HYPERRAM には、オンボードの 1.8V システム電源 VCC1V8_SYS から供給されます。OSPI I/O グループは、AM275x SoC の VDDSHV1 ドメインから電力が供給され、1.8V システム電源 VCC1V8_SYS にも接続されています。

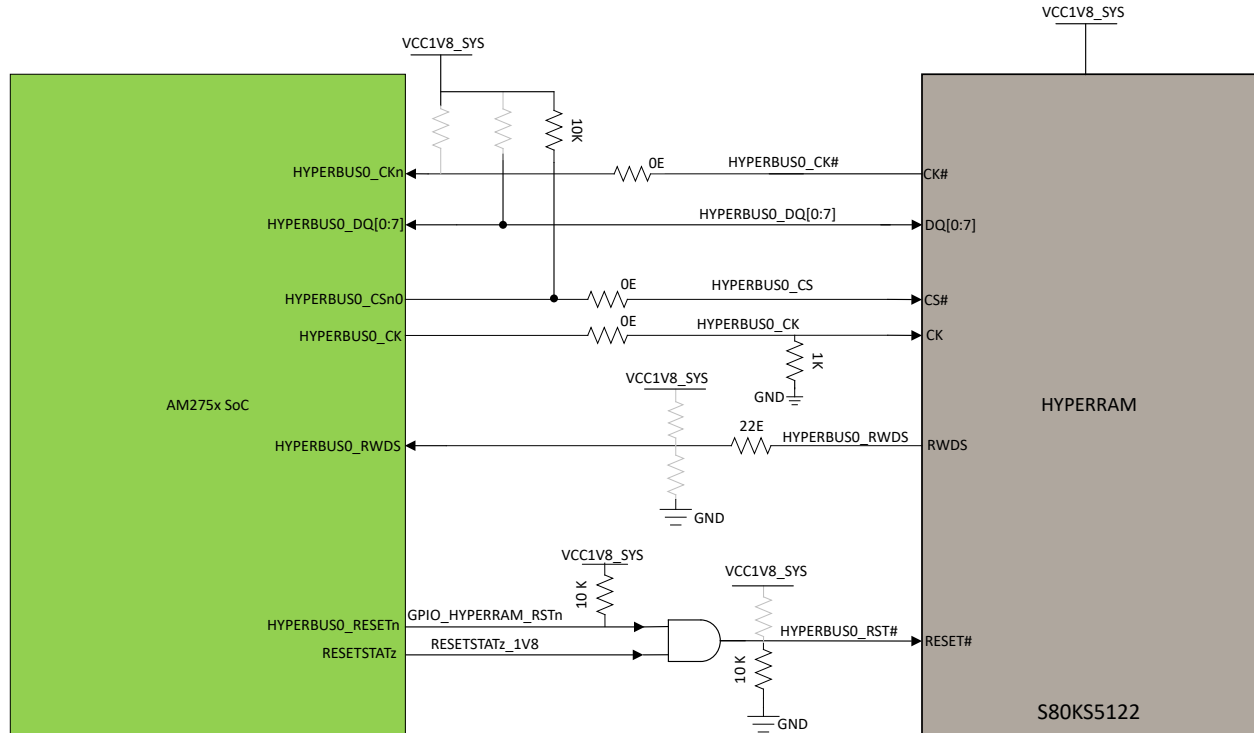


図 2-25. HYPERRAM インターフェイスのブロック図

2.10.2 イーサネット インターフェイス

AM275 評価基板は、外部通信用に 2 つの 1Gb イーサネット ポートを備えています。AM275x SoC には、2 つの CPSW3G イーサネット RGMII (Reduced Gigabit Media Independent Interface) チャンネルである RGMII1 および RGMII2 が 2 つの独立したイーサネット拡張コネクタに接続されています。

イーサネット拡張コネクタは、産業用イーサネットドーター カードまたは車載イーサネットドーター カードと接続でき、高い柔軟性が実現します。

イーサネット拡張コネクタ (CPSW RGMII1 および CPSW RGMII2) ポートは、外部 PHY トランシーバと通信するために共通の MDIO バスを共有しています。

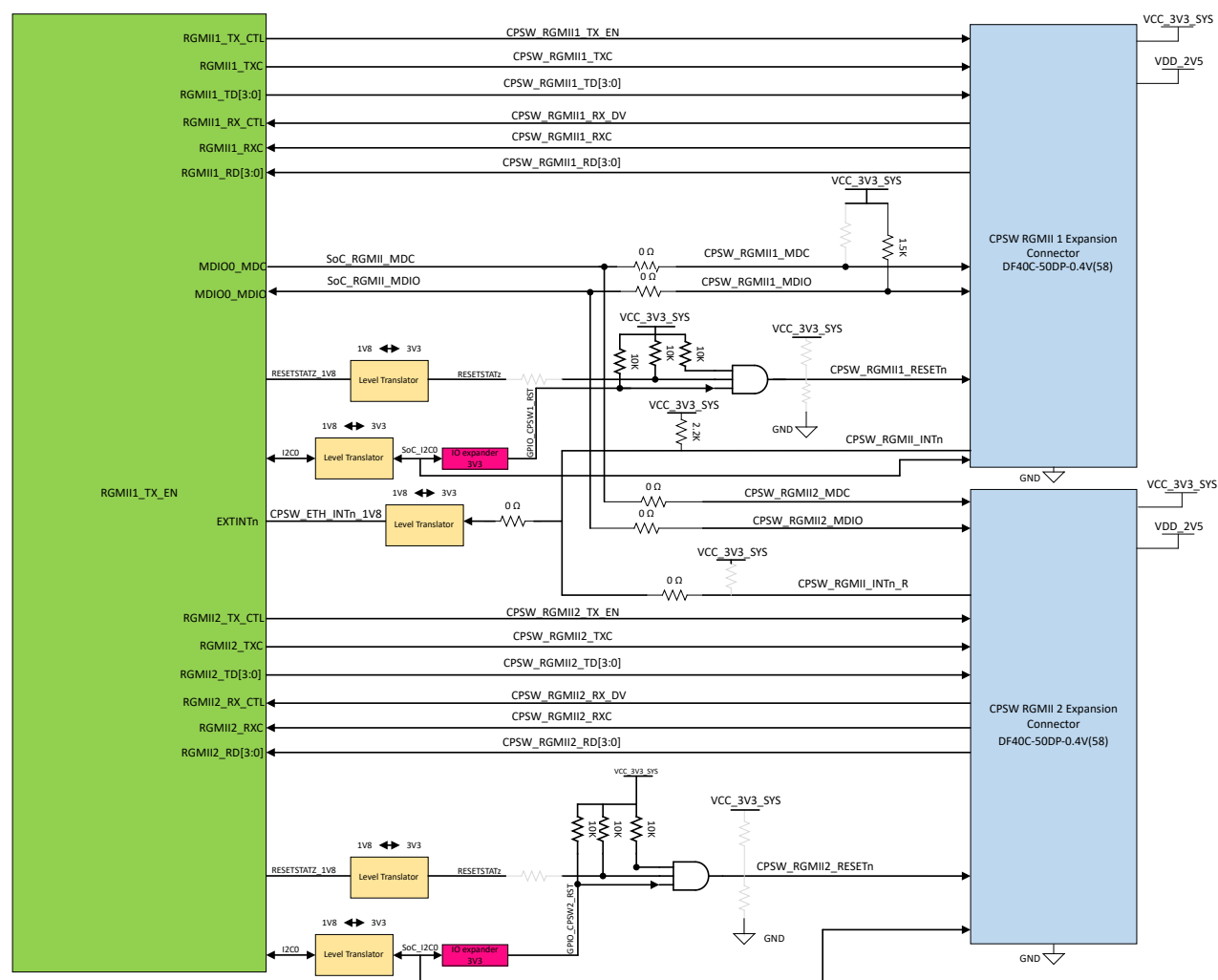


図 2-26. イーサネット インターフェイスのブロック図

2.10.2.1 イーサネット アドオン コネクタ

AM275x 評価基板には、2 つの共通プラットフォーム スイッチ (CPSW) RGMII イーサネット拡張コネクタが搭載されています。

表 2-16 に、イーサネット拡張コネクタのピン配置を示します。

注

I/O 方向とは、イーサネット拡張コネクタの観点からの方向を指します。

表 2-16. CPSW RGMII イーサネット拡張コネクタ 1 のピン配置

ピン番号	ネット名/信号	I/O 方向	ピン番号	ネット名/信号	I/O 方向
1	DGND	電源	2	EXT_VMON2_1	電源
3	CPSW_RGMII1_TXC	入力	4	VDD_2V5	電源
5	DGND	電源	6	VDD_2V5	電源
7	CPSW_RGMII1_TD0	入力	8	DGND	電源
9	CPSW_RGMII1_TD1	入力	10	CPSW_RGMII1_INTn	出力
11	CPSW_RGMII1_TD2	入力	12	CPSW_RGMII1_RESETh	入力
13	CPSW_RGMII1_TD3	入力	14	CPSW_RGMII1_COL	出力
15	DGND	電源	16	DGND	電源
17	DGND	電源	18	DGND	電源
19	CPSW_RGMII1_RXC	出力	20	CPSW_RGMII1_MDC	入力
21	DGND	電源	22	CPSW_RGMII1_MDIO	BIDIRECTIONAL
23	CPSW_RGMII1_RD0	出力	24	DGND	電源
25	CPSW_RGMII1_RD1	出力	26	RGMII1_INH_3V3	出力
27	CPSW_RGMII1_RD2	出力	28	CPSW_RGMII1_ETH1_CLK	入力
29	CPSW_RGMII1_RD3	出力	30	CPSW_RGMII1_CRS	出力
31	DGND	電源	32	DGND	電源
33	DGND	電源	34	DGND	電源
35	CPSW_RGMII1_TX_EN	入力	36	CPSW_RGMII1_BRD_CONN_DET	出力
37	I2C_ADDR0_A2	入力	38	SYNC1_OUT_ETH1	入力
39	RGMII1_RX_ER	出力	40	SoC_I2C0_SCL	入力
41	DGND	電源	42	SoC_I2C0_SDA	BIDIRECTIONAL
43	RGMII1_RX_LINK	出力	44	VCC_3V3_SYS	電源
45	CPSW_RGMII1_RX_DV	出力	46	VCC_3V3_SYS	電源
47	I2C_ADDR0_A0	入力	48	CPSW_RGMII1_BCLK	出力

表 2-17. CPSW RGMII イーサネット拡張コネクタ 2 のピン配置

ピン番号	ネット名/信号	I/O 方向	ピン番号	ネット名/信号	I/O 方向
1	DGND	電源	2	EXT_VMON2_2	電源
3	CPSW_RGMII2_TXC	入力	4	VDD_2V5	電源
5	DGND	電源	6	VDD_2V5	電源
7	CPSW_RGMII2_TD0	入力	8	DGND	電源
9	CPSW_RGMII2_TD1	入力	10	CPSW_RGMII2_INTn_R	出力
11	CPSW_RGMII2_TD2	入力	12	CPSW_RGMII2_RSTn	入力
13	CPSW_RGMII2_TD3	入力	14	CPSW_RGMII2_COL	出力
15	DGND	電源	16	DGND	電源
17	DGND	電源	18	DGND	電源
19	CPSW_RGMII2_RXC	出力	20	CPSW_RGMII2_MDC	入力
21	DGND	電源	22	CPSW_RGMII2_MDIO	BIDIRECTIONAL
23	CPSW_RGMII2_RD0	出力	24	DGND	電源

表 2-17. CPSW RGMII イーサネット拡張コネクタ 2 のピン配置 (続き)

ピン番号	ネット名/信号	I/O 方向	ピン番号	ネット名/信号	I/O 方向
25	CPSW_RGMII2_RD1	出力	26	RGMII2_INH_3V3	出力
27	CPSW_RGMII2_RD2	出力	28	CPSW_RGMII2_ETH2_CLK	入力
29	CPSW_RGMII2_RD3	出力	30	CPSW_RGMII2_CRS	出力
31	DGND	電源	32	DGND	電源
33	DGND	電源	34	DGND	電源
35	CPSW_RGMII2_TX_EN	入力	36	CPSW_RGMII2_BRD_CONN_DET	出力
37	I2C_ADDR0_A2	入力	38	SYNC1_OUT_ETH2	入力
39	RGMII2_RX_ER	出力	40	SoC_I2C0_SCL	入力
41	DGND	電源	42	SoC_I2C0_SDA	BIDIRECTIONAL
43	RGMII2_RX_LINK	出力	44	VCC_3V3_SYS	電源
45	CPSW_RGMII2_RX_DV	出力	46	VCC_3V3_SYS	電源
47	I2C_ADDR0_A0	入力	48	CPSW_RGMII2_BCLK	出力

2.10.3 オーディオ インターフェイス

2.10.3.1 オーディオ クロック処理

AM275x 評価基板では、各 MCASP 送信 (X) と受信 (R) でオーディオ クロック リファレンスとして 2 つのオプションがあります。

- OSC1 の 24.576MHz 水晶振動子入力を使用して、内部で生成されるオーディオ基準クロック

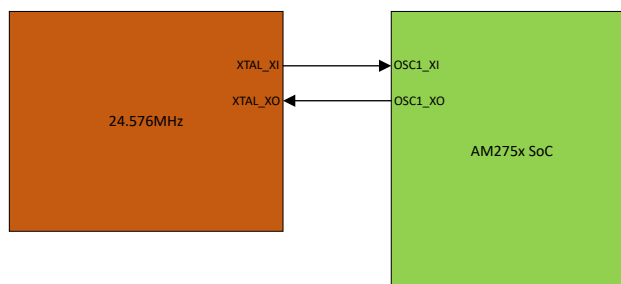


図 2-27. 内部オーディオ基準クロック

- 外部で生成されるオーディオ基準クロック (3 つのオプション):
 - クロック ジェネレータ (CDCE6214) から AUDIO_EXT_REFCLK2 に生成された外部オーディオ基準クロック
 - オーディオ拡張コネクタ AEC1 および AEC2 から、それぞれ AUDIO_EXT_REFCLK0 および AUDIO_EXT_REFCLK1 を介して生成される外部オーディオ基準クロック。

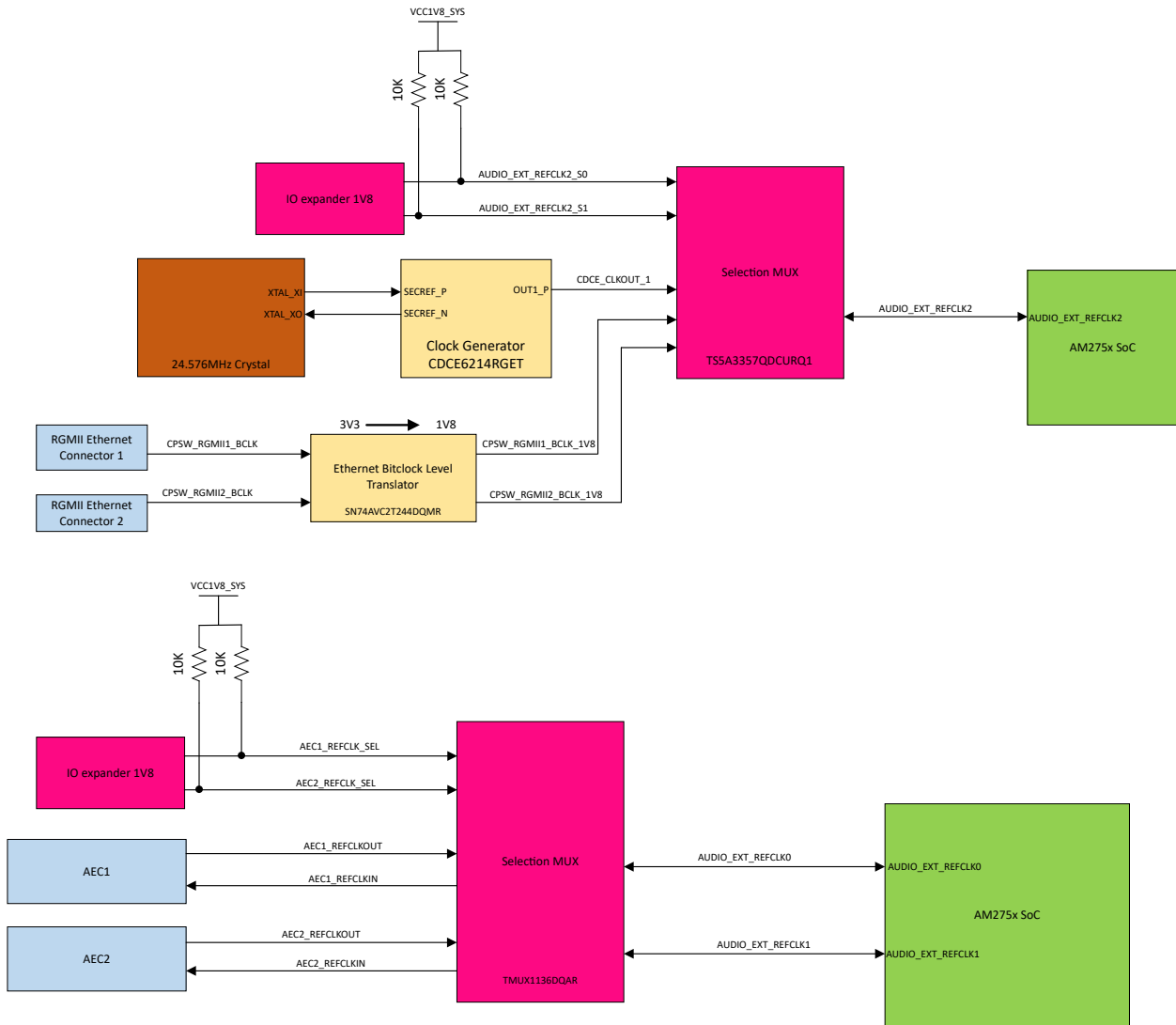


図 2-28. 外部オーディオ基準クロック

2.10.3.2 McASP

AM275x は、5 つのマルチチャネル オーディオ シリアル ポート (McASP)、McASP[0:4] を搭載しています。各 McASP は、送信と受信用に独立したクロックゾーンを備えています。

McASP1 は、AM275x 評価基板オンボード ADC/DAC の入出力で使用されます。

AM275x 評価基板に搭載されている ADC/DAC の入出力は、以下で構成されています。

- 8 つのステレオ チャネル DAC ライン AC 結合出力に接続する 4 つの 3.5mm TRS オーディオ ジャック コネクタ。各 TRS オーディオ ジャック コネクタは、2 チャネル ステレオ オーディオ DAC (TAD5212) デバイス (合計 4 つの DAC) に接続されています。
- 8 つのステレオ チャネル マイクライン AC 結合入力に接続する 4 つの入力 3.5mm TRS オーディオ ジャック コネクタ。TRS オーディオ ジャック コネクタの各ペアは、4 チャネル オーディオ ADC (PCM6240) デバイス (合計 2 つの ADC) に接続されています。

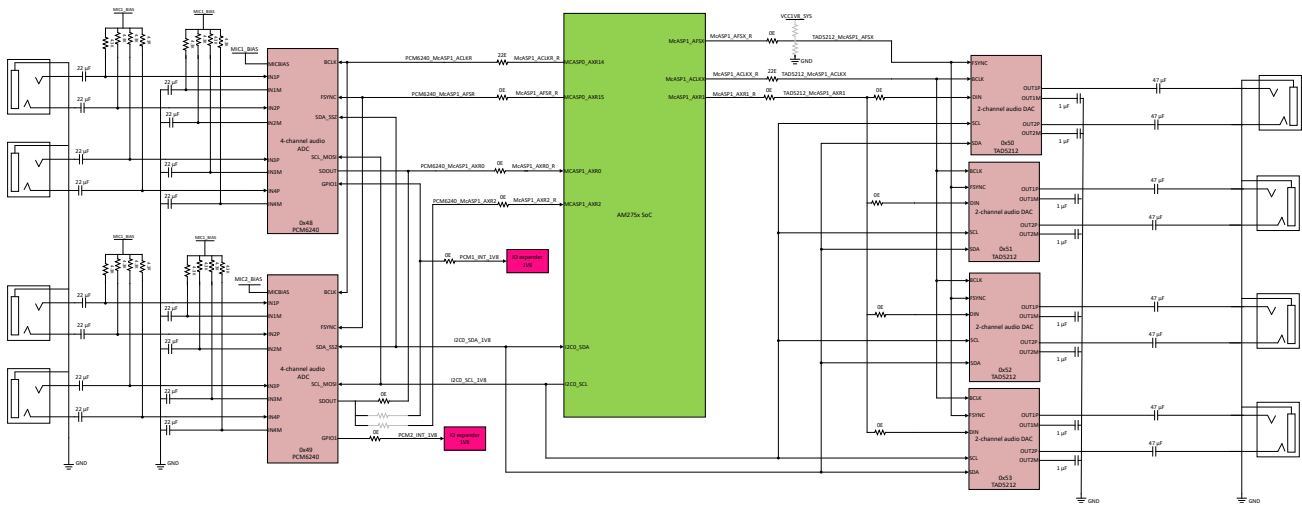


図 2-29. McASP1

McASP0 は、オーディオ拡張コネクタ 1 (AEC1) のプライマリ McASP インターフェイスとして使用されます。McASP0 には 8 つのオーディオ送信/受信チャンネルがあります (McASP0_AXR[0:7])。

McASP4 は、オーディオ拡張コネクタ 1 (AEC1) のセカンダリ McASP インターフェイスとして使用されます。McASP4 には、4 つの送信/受信チャンネル (McASP4_AXR0, McASP4_AXR[3:5]) があります。McASP4 は、1:2 マルチプレクサ (SN74CBTLV) を介して McASP4/MLB ヘッダーに配線できます。McASP4 を MLB ヘッダーに配線するには、MLB ヘッダー上の I/O 電圧レベルを定義するために、ジャンパ J29 を実装する必要があります。

McASP2 は、オーディオ拡張コネクタ 2 (AEC2) のプライマリ McASP インターフェイスとして使用されます。McASP2 には 6 つのオーディオ送信/受信チャンネルがあります (McASP2_AXR[0:5])。

McASP3 は、オーディオ拡張コネクタ 2 (AEC2) のプライマリ McASP インターフェイスとして使用されます。McASP3 には 4 つのオーディオ送信/受信チャンネルがあります (McASP3_AXR[0:3])。

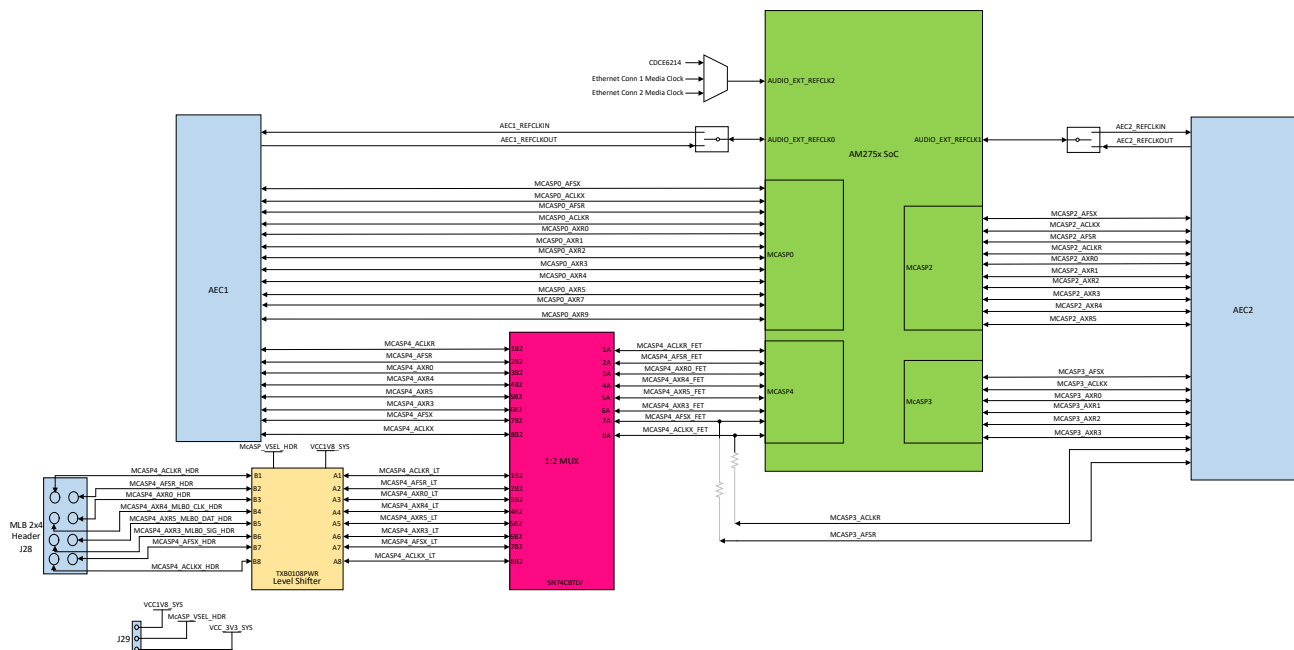


図 2-30. McASP0、McASP2、McASP3、McASP4

注

McASP の特長と構成の詳細については、『[McASP 設計ガイド](#)』を参照してください。

2.10.3.3 MLB

AM275x 評価基板は、メディア ローカル バス (MLB) ヘッダー オプションを備えています。1:2 スイッチ マルチプレクサ (SN74CBTLV) は、MLB ヘッダーまたは AEC1 の間で AM275x SoC オーディオ信号を選択します。

McASP_FET_SEL 信号は、このマルチプレクサの選択ビットです。MLB ヘッダー オプションは、ヘッダー J29 で定義された電圧レベルを持つレベル シフタ (TXB0108PWR) を通過します。

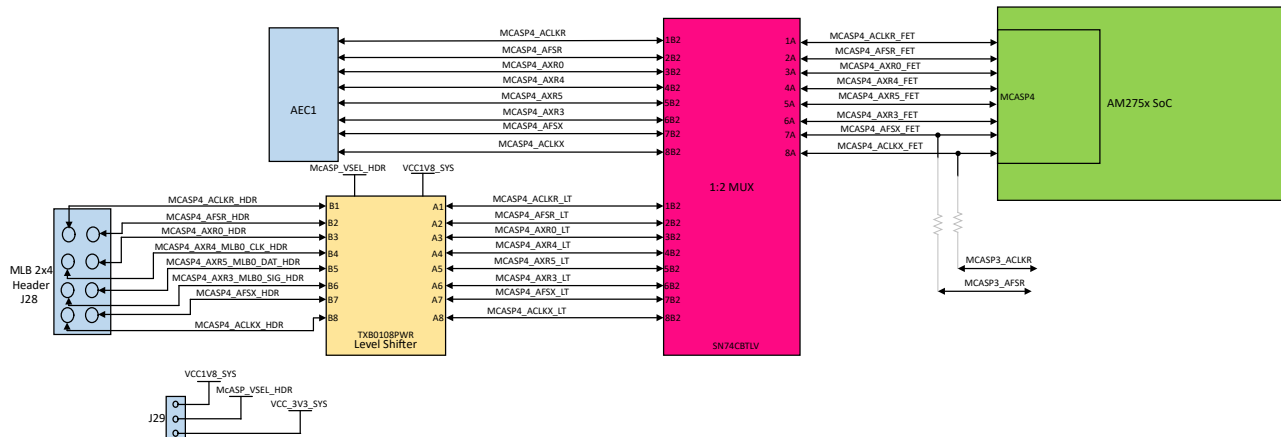


図 2-31. MLB ヘッダー

2.10.4 I2C インターフェイス

AM275x 評価基板は、AM275x SoC からの 4 つの I2C インターフェイスを搭載しています。

- **I2C0 インターフェイス:** AM275x SoC の I2C0 ポートは、基板 ID EEPROM、USB PD コントローラ、PCM6240 (x2)、TAD5212 (x4)、CDCE6214、電流モニタ (x7)、温度センサ、CPSW RGMII 拡張コネクタ (x2)、GPIO エクスパンダ (x2) にマッピングされています
- **I2C3 インターフェイス:** AM275x SoC の I2C3 ポートは、オーディオ拡張コネクタ 1 (AEC 1) にマッピングされています
- **I2C5 インターフェイス:** AM275x SoC の I2C5 ポートは、オーディオ拡張コネクタ 2 (AEC 2) にマッピングされています。
- **WKUP_I2C0 インターフェイス:** AM275x SoC の WKUP_I2C0 ポートは、Q&A ウォッチドッグの PMIC にマッピングされています。

ブートモード IO エクスパンダの I2C ピンは、BOOTMODE_I2C 信号を介して XDS110 デバッガの I2C1 ポートにマッピングされています。

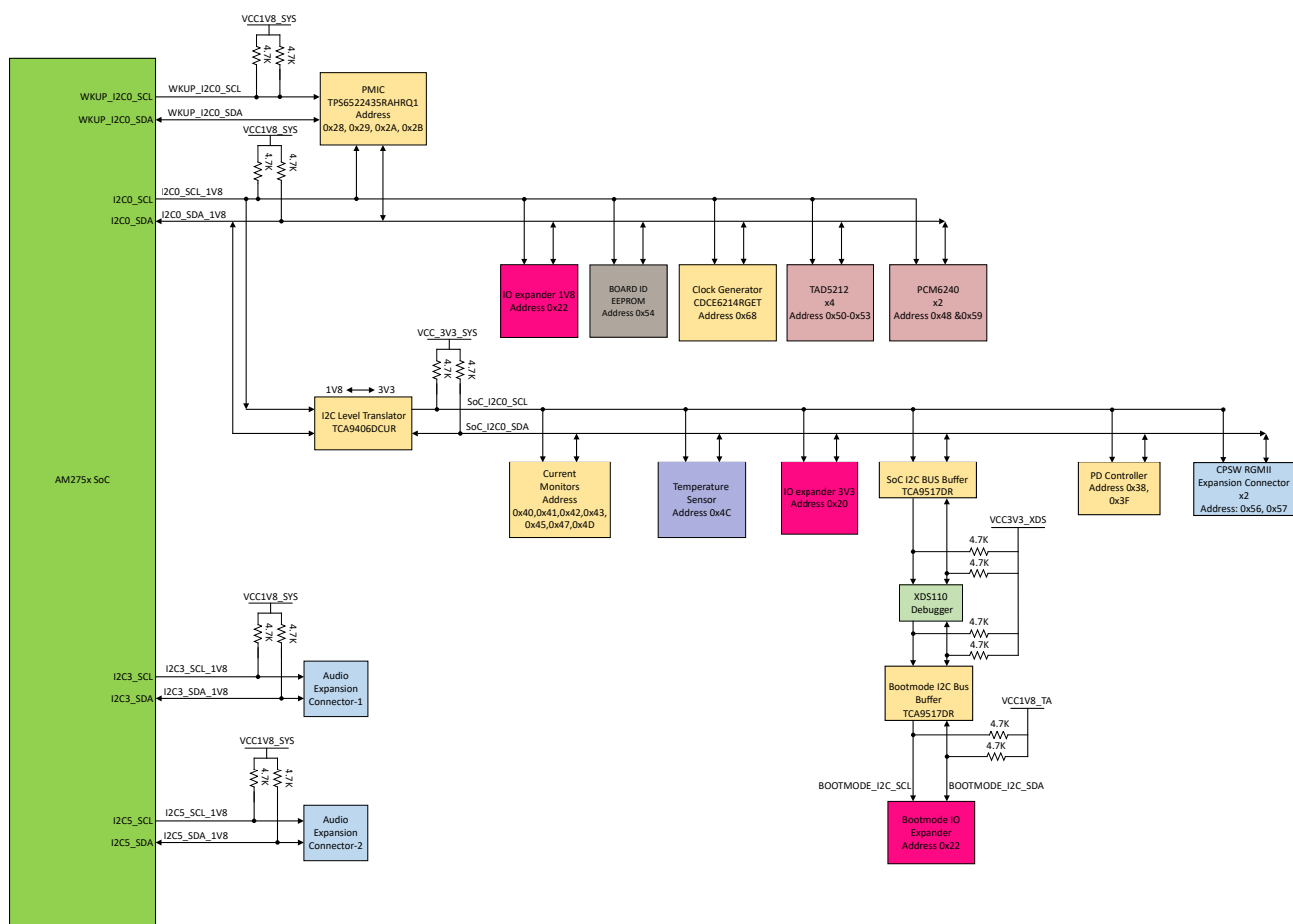


図 2-32. I2C インターフェイス ツリー

表 2-18. I2C マッピング表

I2C ポート	デバイス	部品番号	I2C アドレス
I2C0	基板 ID EEPROM	CAT24M01WI-GT3	0x54
I2C0	イーサネット拡張コネクタ 1	DF40C-50DP-0.4V(58)	0x57
I2C0	イーサネット拡張コネクタ 2	DF40C-50DP-0.4V(58)	0x56
I2C0	USB PD コントローラ	TPS65988DHRSHR	0x38, 0x3F
I2C0	4 チャンネル オーディオ ADC	PCM6240QRTVRQ1	0x48, 0x49
I2C0	2 チャンネル オーディオ DAC	TAD5212IRGER	0x50, 0x51, 0x52, 0x53
I2C0	クロック ジェネレータ	CDCE6214RGET	0x68
I2C0	電流モニタ	INA228AIDGSR	0x40, 0x41, 0x42, 0x43, 0x45, 0x47, 0x4D
I2C0	温度センサ	TMP411ADR	0x4C
I2C0	GPIO エクスパンダ 1V8	TCA6424ARGJR	0x22
I2C0	GPIO エクスパンダ 3V3	TCA6416ARTWR	0x20
I2C0	PMIC	TPS6522435RAHRQ1	0x28, 0x29, 0x2A, 0x2B
WKUP_I2C0			0x12
I2C3	オーディオ拡張コネクタ 1	QSE-040-01-L-D-A	
I2C5	オーディオ拡張コネクタ 2	QSE-040-01-L-D-A	
XDS110			
BOOTMODE_I2C	ブートモード I/O エクスパンダ	TCA6424ARGJR	0x22

2.10.5 SPI

AM275x 評価基板は、次の 2 つの SPI を搭載しています。

- SPI0: SPI0 ポートは AM275x SoC からオーディオ拡張コネクタ 1 (AEC1) にマッピングされます
- SPI1: SPI1 ポートは AM275x SoC からオーディオ拡張コネクタ 2 (AEC2) にマッピングされます

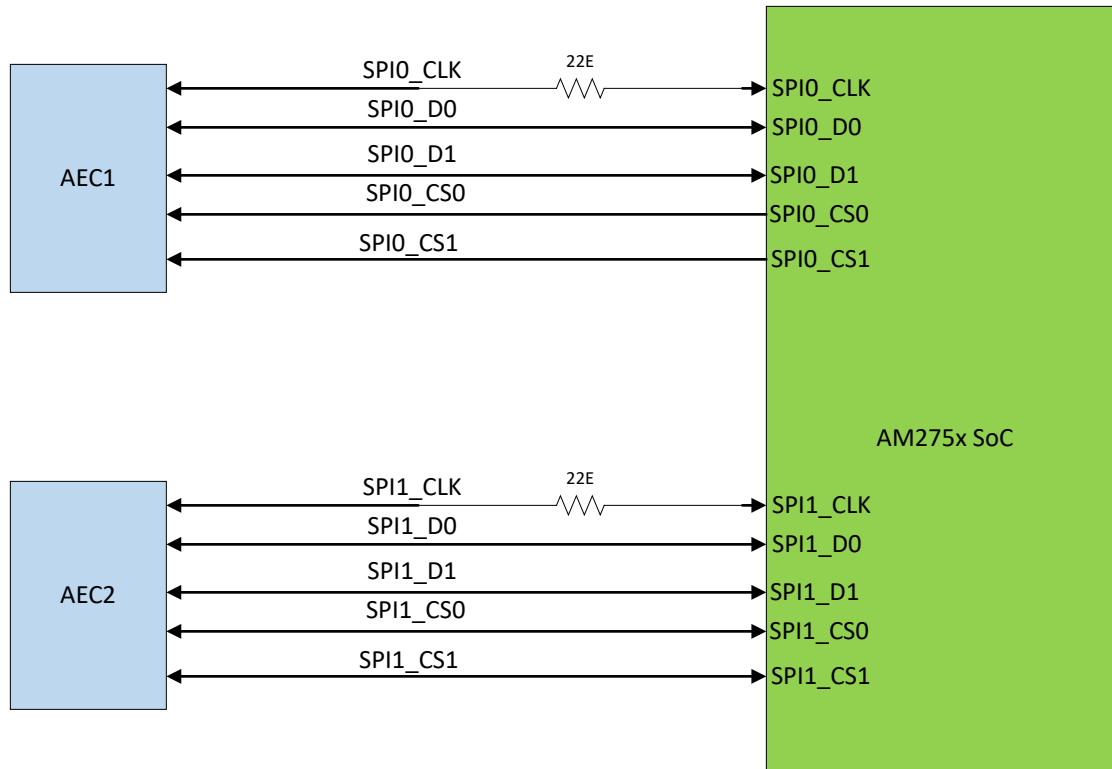


図 2-33. SPI のブロック図

2.10.6 UART

AM275x 評価基板は、次の 4 つの UART ポートを備えています。

- WKUP_UART0
- UART2
- UART3
- UART0

WKUP_UART0、UART2、UART3 の各ポートは、USB-UART 変換を行う FDTI ブリッジ (FT4232HL) に接続されるように、AM275x SoC から配線されています。FDTI ブリッジは、Micro-B USB コネクタ (J22) に配線されます。

UART0 ポートは、AM275x SoC から XDS110 デバッガ (TM4C1294) に配線されます。XDS110 デバッガは、別の Micro-B USB コネクタ (J17) に配線されます。

AM275x 評価基板をこれらの Micro-B USB コネクタのいずれかで USB ケーブル経由でホストに接続すると、ホストは仮想 COM ポートを確立でき、任意の端末エミュレーション アプリケーション経由で通信できます。

FT4232HL と TM4C1294 デバイスは、どちらもバス電力供給で動作します。両方のデバイスは USB バスから電源供給されているため、AM275x 評価基板の電源が切り離されても COM ポートへの接続が失われることはありません。

表 2-19. UART マッピング表

UART ポート	USB から UART へのブリッジ	USB コネクタ	COM ポート ⁽¹⁾
UART0	TM4C1294	J17	XDS110 ユーザー UART
UART2	FT4232HL	J22	FT4232 シリアル バス A
UART3			FT4232 シリアル バス B
WKUP_UART0			FT4232 シリアル バス C

(1) FT4232 シリアル バス D が NC に維持されます

FT4232 ブリッジは、ブリッジに接続された外部 SPI EEPROM (93LC46B) の構成ファイルを使用して、「シングル チップ USB - 4 チャネル UART」モードで動作するように構成されています。EEPROM は、1Mbit/s のクロック レートをサポートしています。EEPROM は、FTDI の Web サイトから入手できる FT_PROG というユーティリティ プログラムを使用して、USB 経由で回路内でプログラム可能です。FT_PROG は、ボードのシリアル番号を書き込むためにも使用されます。これにより、1 つまたは複数のボードがコンピュータに接続された際、ユーザーはボードのシリアル番号で接続先の COM ポートを識別できるようになります。

FTDI ブリッジの代わりに、UART2 ポートと UART3 ポートは、選択マルチプレクサ (TMUX1136DQAR) を使用して、UART2_FET_SEL 信号と UART3_FET_SEL 信号を介して、AM275x SoC から AEC1 と AEC2 にそれぞれルーティングできます。

表 2-20. UART2 選択の真理値表

UART2_FET_SEL	UART2_TXD_FET	UART2_RXD_FET
0 (デフォルト)	FT4232_UART2_TXD_1V8	FT4232_UART2_RXD_1V8
1	UART2_TXD	UART2_RXD

表 2-21. UART3 選択の真理値表

UART3_FET_SEL	UART3_TXD_FET	UART3_RXD_FET
0 (デフォルト)	FT4232_UART3_TXD_1V8	FT4232_UART3_RXD_1V8
1	UART3_TXD	UART3_RXD

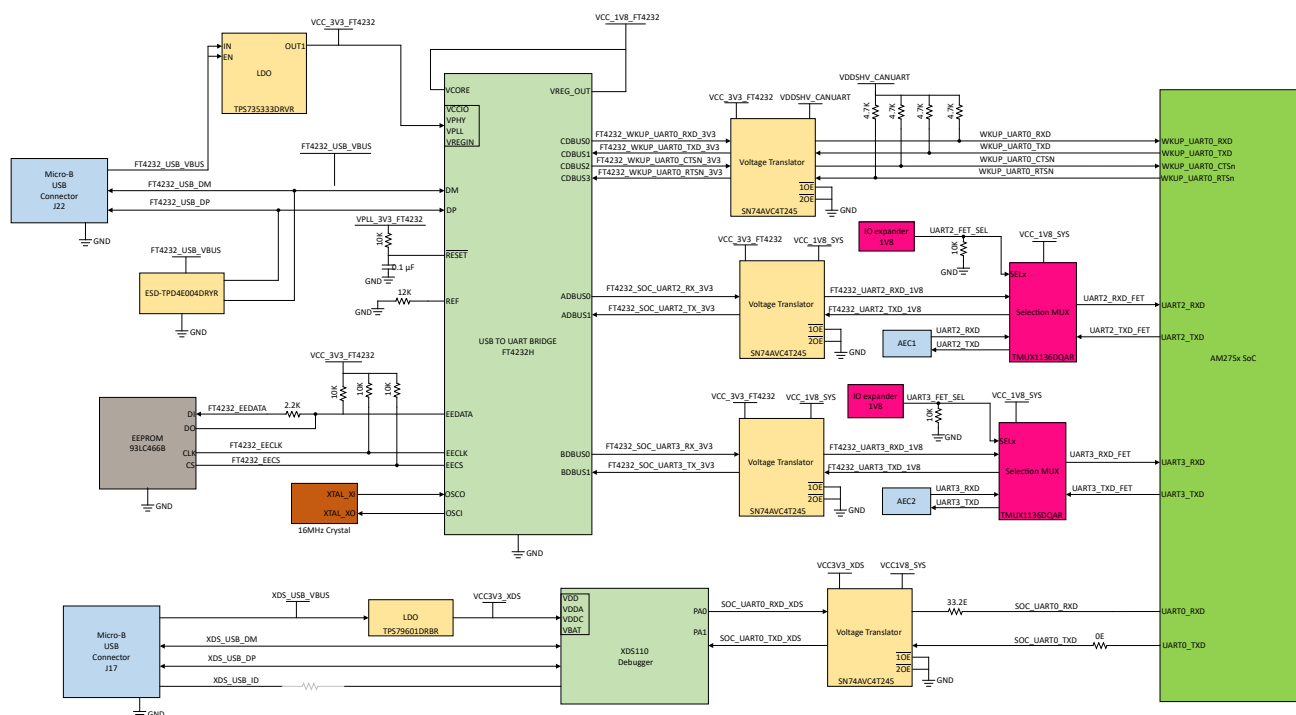


図 2-34. UART インターフェイスのブロック図

2.10.7 MCAN

AM275x 評価基板は、AM275x SoC の MCAN0 インターフェイスにマッピングされた MCAN トランシーバ (TCAN1043ADYYRQ1) を 1 つ搭載しています。MCAN トランシーバには、次の 3 つの独立した電源入力があります。VIO、VCC、VSUP。VIO はトランシーバの 1.8V システム レベル電源電圧、VCC は CAN トランシーバの 5V 電源電圧、VSUP はデジタル コアと低消費電力 CAN レシーバをサポートする内部レギュレータに電源を供給します。

電磁干渉 (EMI) 性能を向上させるために、MCAN0_CAN_H 信号と MCAN0_CAN_L 信号に 120Ω の分割終端を実装しています。分割終端は、メッセージ送信の開始時と終了時におけるバス同相電圧の変動を排除することで、電磁放射に関するネットワークの挙動を改善します。

トランシーバの WAKE ピンは、ローカル ウェークアップ (LWU) 機能を備えています。ローカル ウェークアップ イベントは、WAKE ピンの状態が High から Low に、または Low から High に遷移するときに発生します。LWU イベントが発生すると、デバイスはスリープ モードから復帰します。

INH ピンにより、トランシーバは評価基板のペリフェラル電源降圧レギュレータ (LM61460AASQRJRRQ1) を有効化/無効化することができます。

トランシーバの EN ピンは、nSTB ピンと組み合わせてトランシーバ モード制御のための入力を提供します。

トランシーバの nSTB ピンは、トランシーバのスタンバイ モード制御のための入力を提供します。

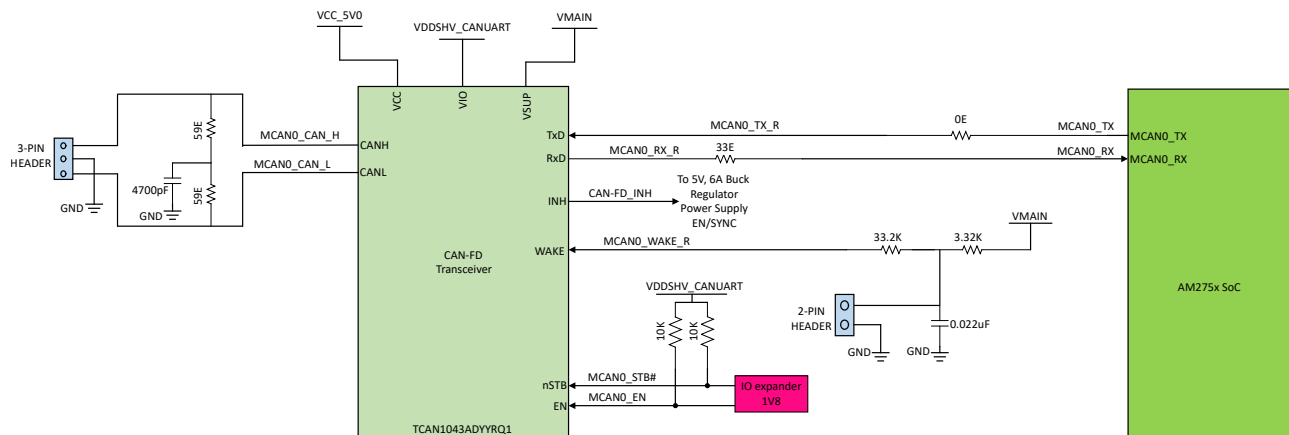


図 2-35. MCAN インターフェイスのブロック図

2.10.8 JTAG

AM275x 評価基板は、XDS110 クラスのオンボード JTAG エミュレーション IC (TM4C1294NCPDTT3R) を搭載しています。XDS110 クラス オンボード JTAG エミュレータは、Micro-B USB 2.0 コネクタ (J17) に接続されます。USB コネクタからの XDS_USB_VBUS 信号が XDS110 に電力を供給するため、AM275x 評価基板の電源が切れても、XDS110 JTAG エミュレータとの接続が維持されます。電圧変換バッファは、XDS110 JTAG エミュレータを評価基板の他の部分から分離するために使用されます。

オプションとして、AM275x 評価基板は 20 ピンの標準 JTAG cTI ヘッダー (J19) を搭載しています。これにより、JTAG エミュレータ ケーブルを介して AM275x 評価基板を外部 JTAG エミュレータに接続するオプションが利用できます。電圧変換バッファは、cTI ヘッダーの JTAG 信号を AM275x 評価基板の他の部分から分離するために使用されます。

表 2-22. cTI JTAG ヘッダーのピン配置

ピン番号	信号
1	JTAG_TMS
2	JTAG_TRST#
3	JTAG_TDI
4	JTAG_TDIS
5	VCC_3V3_SYS
6	NC
7	JTAG_TDO
8	SEL_XDS110_INV
9	JTAG_cTI_RTCK
10	DGND
11	JTAG_cTI_TCK
12	DGND
13	JTAG_EMU0
14	JTAG_EMU1
15	JTAG_EMU_RSTn
16	DGND
17	NC
18	NC
19	NC
20	DGND

XDS110 セクションおよび cTI ヘッダー セクションの変換バッファからの JTAG 信号出力は、多重化されて、AM275x SoC の JTAG ポートに接続されます。自動存在検出回路を使用して cTI 20 ピン JTAG コネクタへの接続が検出されると、マルチプレクサはオンボードの JTAG エミュレータの代わりに cTI コネクタからの 20 ピン信号を AM275x SoC にルーティングします。

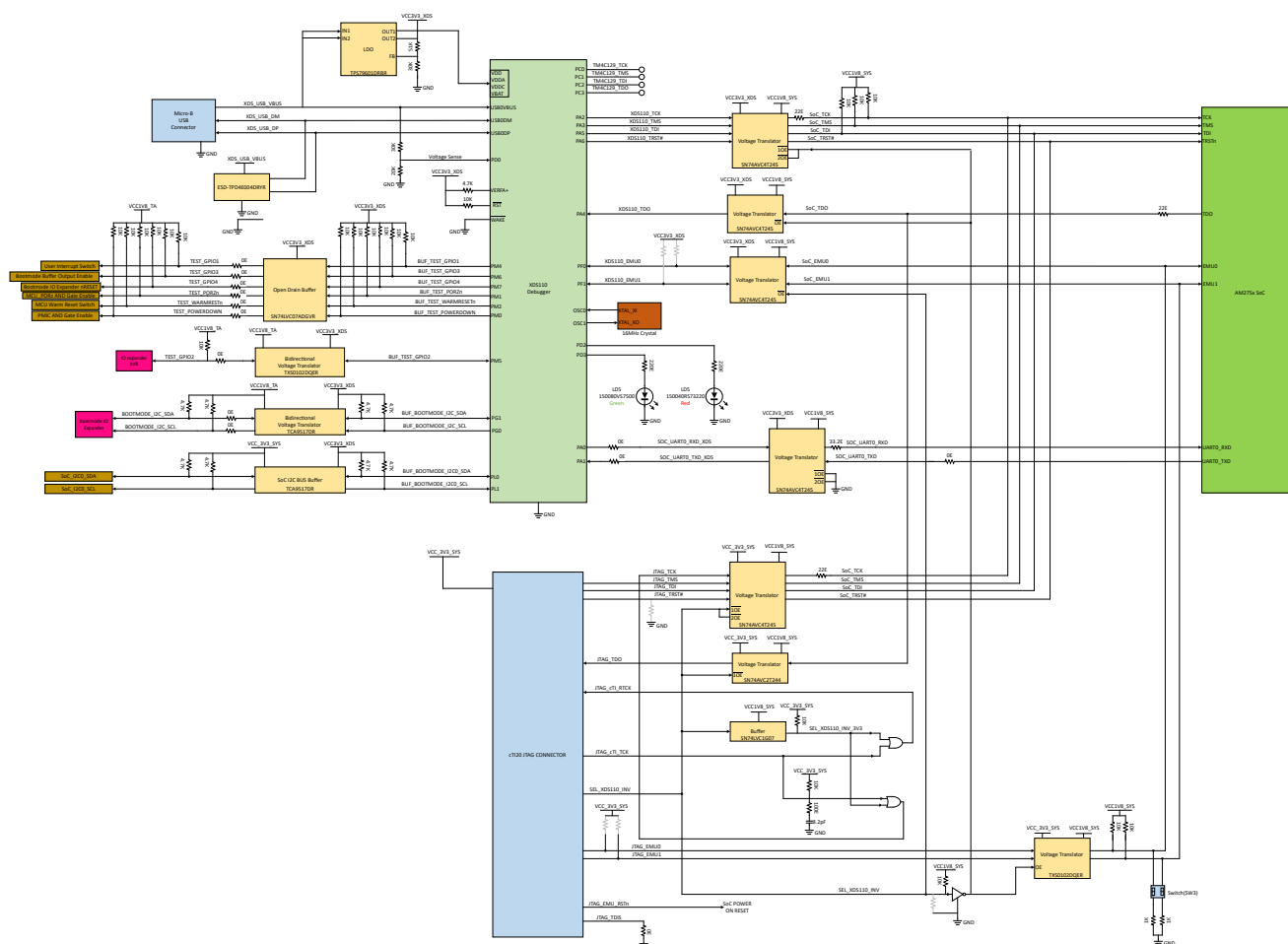


図 2-36. JTAG インターフェイスのブロック図

2.10.9 USB

AM275x 評価基板は、USB Type-C コネクタ (J25) 経由の USB 2.0 インターフェイスを搭載し、最大 480Mbps のデータレートに対応します。USB Type-C コネクタ 2 (J25) は、データ通信および/または AM275x 評価基板への電源コネクタとして使用できます。USB Type-C ポートは、デュアル PD コントローラ (TPS65988DHRSHR) を使用してデュアル ロール ポート (DRP) ポートとして構成されています。これは、ポートがホストとデバイスのどちらとしても動作できることを意味します。ポートのロールは、コネクタを介して評価基板に接続されるデバイスのタイプや、そのデバイスがシンクとソースのどちらを行う能力があるかによって決まります。ダウンストリーム フェイシング ポート (DFP) として動作する場合、そのポートは 500mA で最大 5V を供給できます。

USB 2.0 Type-C コネクタ 2 (J25) データラインである USBC_CONN2_DP および USBC_CONN2_DM には、チョークと ESD 保護デバイスが実装されています。Am275x SoC の USB0_VBUS への VBUS_TYPEC2 の供給は、5V ~ 30V の VBUS 動作に対応する抵抗デバイダ回路を介して行われます。

EMI/EMC 低減のため、USB データラインに同相モード チョーク (DLW21SZ900HQ2B) が配置されています。USB2.0 DP/DM 信号の ESD 衝撃を放散させるため、ESD 保護デバイス (ESD122DMXR) が搭載されています。USB-C コネクタ 1 と 2 (J24 および J25) の両方の CC 信号に ESD 保護デバイス (TPD1E01B04DPLT) が含まれています。ESD 衝撃を放散させるため、Type-C コネクタ 2 (J25) の VBUS レールにサージ保護デバイス (TVS2200DRVR) が組み込まれています。

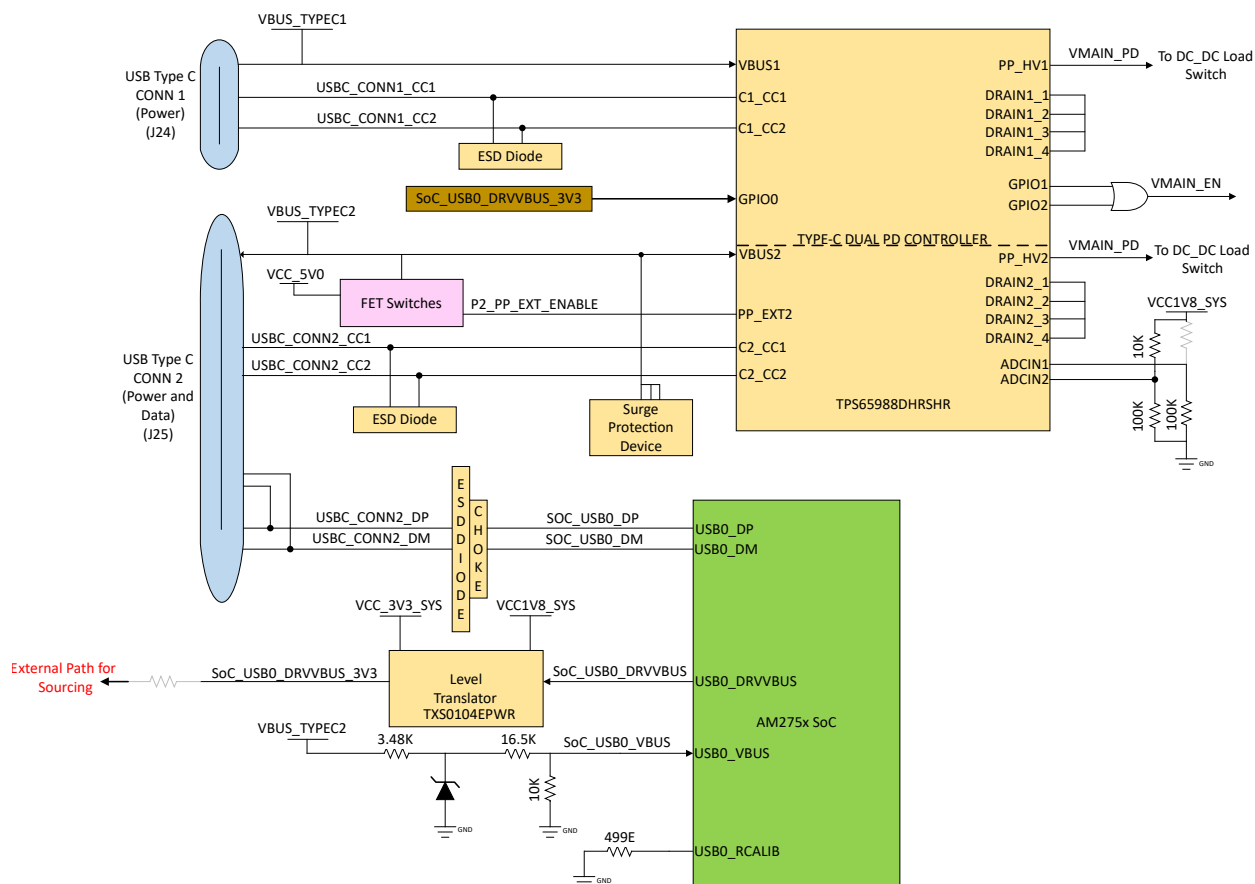


図 2-37. USB 2.0 インターフェイスのブロック図

2.10.10 ADC

Am275x 評価基板は、8 つの ADC アナログ入力チャネルを搭載しており、それらは 6X2 ヘッダー (J31) にマッピングされています。すべての ADC 信号は、ESD 保護デバイス (TPD4E02B04DQAR) によって ESD 保護されています。

単極双投スイッチ (SW11) により、AM275x ADC0 が以下のどの 1.8V リファレンス電圧源を使用するかが決定されます。VDDA_1V8 PMIC アナログ出力、または ADC ヘッダー J31(ピン 2) からの 1.8V 外部リファレンス。

表 2-23. ADC0_REFP 電圧リファレンス スイッチ

SW11 の位置	リファレンスの選択
位置 1-2	オンボードの 1.8V リファレンス (VDDA_1V8)
位置 3-2	外部ヘッダー Vref (ADC0_REFP_HDR)

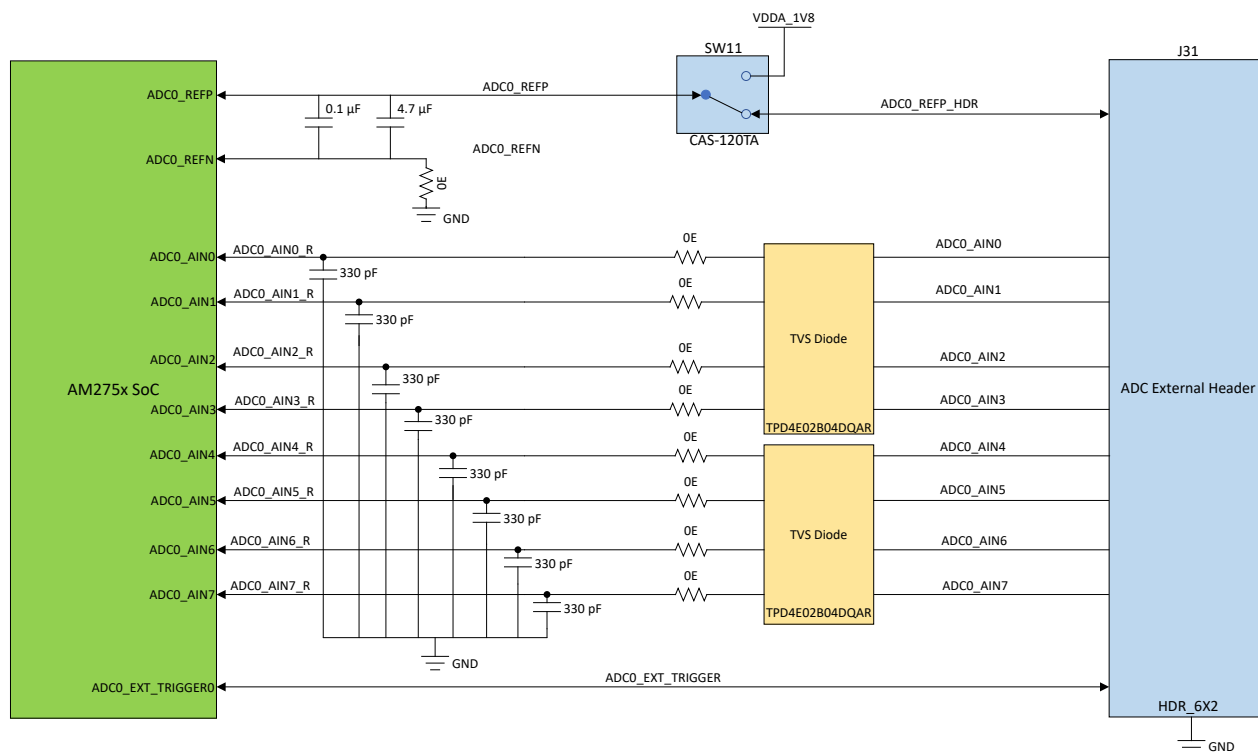


図 2-38. ADC インターフェイスのブロック図

2.11 AEC へのマッピング

2.11.1 オーディオ拡張コネクタ 1

オーディオ拡張コネクタ 1 (AEC1) には、次のインターフェイスと IO が含まれています。

- 1 x SPI: 2 つのチップ セレクト付き SPI0 (SPI0_CS0 および SPI0_CS1)
- 1 x I2C: I2C3
- 1 x UART: UART2
- 2 x PWM: EPWM0_A, EPWM0_B
- 1 x 基準クロック入力: AEC1_REFCLKIN
- 1 x 基準クロック出力: AEC1_REFCLKOUT
- 1 x MCAN: MCAN4
- 2 x eCAP: ECAP1, ECAP2
- 2 x McASP: McASP0, McASP4
- 2 x GPIO: AEC1_GPIO_0, AEC1_GPIO_1
- 5V および 1.8V の電源電圧 (電流は 150mA および 250mA に制限)

表 2-24 に、AEC1 に配線されたすべての AM275 評価基板信号を示します。

表 2-24. AEC1 ピン配置

ピン番号	ネット名	ピン番号	ネット名
1	MCU_PORz	2	VCC_5V0
3	EPWM0_A	4	VCC_5V0
5	EPWM0_B	6	VCC_5V0
7	DGND	8	DGND
9	ECAP1_IN_APWM_OUT	10	VCC1V8_SYS
11	ECAP2_IN_APWM_OUT	12	VCC1V8_SYS

表 2-24. AEC1 ピン配置 (続き)

ピン番号	ネット名	ピン番号	ネット名
13	NC	14	NC
15	DGND	16	DGND
17	SPI0_CLK	18	I2C3_SCL_1V8
19	SPI0_D0	20	I2C3_SDA_1V8
21	SPI0_D1	22	DGND
23	SPI0_CS0	24	SPI0_CS1
25	DGND	26	DGND
27	MCASP0_AXR0	28	MCASP0_AXR2
29	MCASP0_AXR1	30	MCASP0_AXR3
31	DGND	32	MCASP0_AXR4
33	AEC1_REFCLKIN	34	MCASP0_AXR5
35	DGND	36	DGND
37	MCASP0_ACLKX	38	MCASP0_AXR7
39	MCASP0_AFSX	40	MCASP0_AXR9
41	MCASP0_AFSR	42	AEC1_GPIO0_0
43	MCASP0_ACLKR	44	AEC1_GPIO0_1
45	DGND	46	DGND
47	AEC1_REFCLKOUT	48	NC
49	DGND	50	DGND
51	MCAN4_TX	52	NC
53	MCAN4_RX_R	54	NC
55	RESETSTATZ_1V8	56	NC
57	DGND	58	DGND
59	NC	60	UART2_TXD
61	NC	62	UART2_RXD
63	NC	64	NC
65	DGND	66	DGND
67	MCASP4_AXR0	68	NC
69	MCASP4_AXR3	70	NC
71	MCASP4_AXR4	72	NC
73	MCASP4_AXR5	74	NC
75	DGND	76	DGND
77	MCASP4_ACLKX	78	MCASP4_ACLKR
79	MCASP4_AFSX	80	MCASP4_AFSR

2.11.2 オーディオ拡張コネクタ 2

オーディオ拡張コネクタ 2 (AEC2) には、次のインターフェイスと IO が含まれています。

- 1 x SPI: 2 つのチップ セレクト付き SPI1 (SPI1_CS0 および SPI1_CS1)
- 1 x I2C: I2C5
- 1 x UART: UART3
- 1 x PWM: EPWM1_A
- 1 x 基準クロック入力: AEC2_REFCLKIN
- 1 x 基準クロック出力: AEC2_REFCLKOUT
- 1 x MCAN: MCAN1
- 2 x eCAP: ECAP0、ECAP3
- 2 x McASP: McASP2、McASP3

- 2 x GPIO: AEC2_GPIO_0, AEC2_GPIO_1
- 5V および 1.8V の電源電圧 (電流は 150mA および 250mA に制限)

表 2-25 に、AEC1 に配線されたすべての AM275 評価基板信号を示します。

表 2-25. AEC2 ピン配置

ピン番号	ネット名	ピン番号	ネット名
1	MCU_PORz	2	VCC_5V0
3	EPWM1_A	4	VCC_5V0
5	NC	6	VCC_5V0
7	DGND	8	DGND
9	ECAP3_IN_APWM_OUT	10	VCC1V8_SYS
11	ECAP0_IN_APWM_OUT	12	VCC1V8_SYS
13	NC	14	NC
15	DGND	16	DGND
17	SPI1_CLK	18	I2C5_SCL_1V8
19	SPI1_D0	20	I2C5_SDA_1V8
21	SPI1_D1	22	DGND
23	SPI1_CS0	24	SPI1_CS1
25	DGND	26	DGND
27	MCASP2_AXR0	28	MCASP2_AXR2
29	MCASP2_AXR1	30	MCASP2_AXR3
31	DGND	32	MCASP2_AXR4
33	AEC2_REFCLKIN	34	MCASP2_AXR5
35	DGND	36	DGND
37	MCASP2_ACLKX	38	NC
39	MCASP2_AFSX	40	NC
41	MCASP2_AFSR	42	AEC2_GPIO0_0
43	MCASP2_ACLKR	44	AEC2_GPIO0_1
45	DGND	46	DGND
47	AEC2_REFCLKOUT	48	NC
49	DGND	50	DGND
51	MCAN1_TX	52	NC
53	MCAN1_RX_R	54	NC
55	RESETSTATZ_1V8	56	NC
57	DGND	58	DGND
59	NC	60	UART3_TXD
61	NC	62	UART3_RXD
63	NC	64	NC
65	DGND	66	DGND
67	MCASP3_AXR0	68	NC
69	MCASP3_AXR1	70	NC
71	MCASP3_AXR2	72	NC
73	MCASP3_AXR3	74	NC
75	DGND	76	DGND
77	MCASP3_ACLKX	78	MCASP3_ACLKR
79	MCASP3_AFSX	80	MCASP3_AFSR

2.12 テスト ポイント

AM275 評価基板は、電源、グランド、重要な信号への複数のテスト ポイントを備えています。

表 2-26 に、AM275x 評価基板上の各電力出力のテスト ポイントの概要を示します。

表 2-26. テスト ポイント

テスト ポイント	電源	電圧
TP107	VBUS_TYPEC1	5V/9V/15V
TP108	VBUS_TYPEC2	5V/9V/15V
TP104	VMAIN	5V/9V/15V
TP96	FT4232_USB_VBUS	5V
TP86	SOC_DVDD1V8	1.8V
TP83	SOC_DVDD3V3	3.3V
TP103	VCC_5V0	5V
TP79	VDDA_1V8	1.8V
TP53	VDD_CORE	0.85V/0.75V
TP60	VDDR_CORE	0.85V
TP92	VDD_2V5	2.5V
TP69	VPP_1V8	1.8V
TP68	VCC3V3_XDS	3.3V
TP21	VDD_MMC0_SD	3.3V
TP78	XDS_USB_VBUS	5V
TP74	VINT_LDO	1.8V
J29.3	VCC_3V3_SYS	3.3V
J29.1	VCC1V8_SYS	1.8V
TP80	VDDSHV_CANUART	1.8V
TP52	VDD_CANUART	0.85V
TP75	PMIC_LPM_EN0	1.8V
TP81	PMIC_EN	1.8V
TP54	MCU_ERRORn	1.8V
TP50	MCU_RESETz	1.8V
TP592	RESETSTATz	1.8V
TP100	RESETSTATz_1V8	1.8V
TP586	WKUP_CLKOUT0	1.8V
TP49	MCU_PORz	1.8V
TP587	OSBCLK0	1.8V
J34.2、J9.2、TP1、J7.2、TP40、TP44、TP42、TP41、TP85、J32.2、TP106、J2.2、J21.2、J21.10、J31.12、TP2	DGND	0V

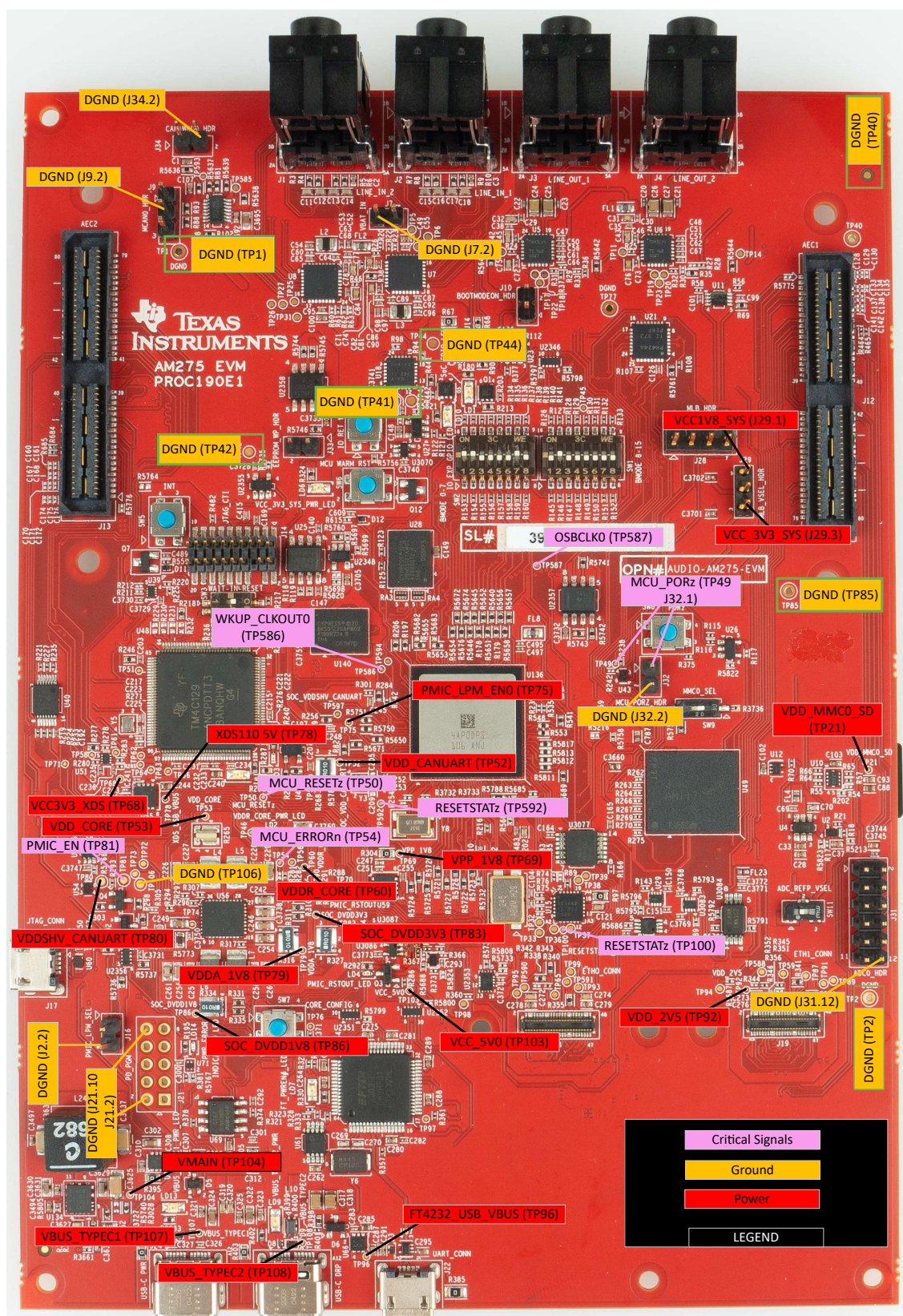


図 2-39. テストポイント

3 ハードウェア設計ファイル

評価基板に対応する最新の設計ファイルを含む zip ファイルをダウンロードするには、次の[リンク](#)をクリックしてください。

4 追加情報

4.1 ハードウェアまたはソフトウェアに関する既知の問題

このセクションでは、各評価基板リビジョンにおける現時点での既知の問題と、それに対する適用可能な回避方法について説明します。パッチが適用された問題には、評価基板アセンブリに変更ラベルが付けられています。

表 4-1. AUDIO-AM275-EVM の既知の問題と変更

問題の番号	問題のタイトル	問題の説明	影響を受けるバリエーション
問題 1	RGMII ブート 失敗	DP83867-EVM-AM Industrial PHY の使用時に RGMII のブートが失敗します。	E1、A

4.1.1 問題 1 - RGMII 起動エラー

該当する評価基板のリビジョン: E1、A

問題の説明: AUDIO-AM275-EVM ボードで DP83867-EVM-AM 産業用 PHY Rev A カードを使用すると、RGMII ブートの起動が失敗します。

注

この問題は、RGMII 起動プロセス中にのみ発生します。アプリケーションの実行中、ソフトウェアは MDIO 経由で PHY にアクセスし、正しい TX クロック スキューをプログラムで設定することで、二重スキューの問題を回避します。また、このタイミングの問題は 1000Mbps (ギガビット) のリンク速度動作に固有のもので、リンク速度が低い場合 (10Mbps および 100Mbps)、RGMII TX クロックのタイミング マージンは、累積する二重クロック スキューを許容するのに十分であり、ハードウェアを変更することなく、起動に成功します。

根本原因: DP83867-EVM-AM 産業用 PHY Rev A カードは、ハードウェア ストラップを使用して、PHY 側に 2ns の TX クロック スキューを印加するように構成されています。ただし、AM62D/AM275 MAC インターフェイスは、デフォルトですでに TX クロック スキューを追加しています。その結果、RGMII TX クロック ラインに累積的な二重クロック スキューが発生し、タイミング違反や起動エラーが発生します。

回避方法: MAC 側が TX クロック スキューを内部的に補償しているため、この問題を回避するには、PHY カード ストラップの TX クロック スキューの設定を 2ns から 0ns に変更する必要があります。以下の手順に従います。

1. DP83867-EVM-AM 産業用 PHY Rev A カードの R23 に実装されている既存の抵抗を取り外し、10kΩ 抵抗を取り付けます。
2. DP83867-EVM-AM 産業用 PHY Rev A カードの R24 に実装されている既存の抵抗を取り外し、2.49kΩ 抵抗を取り付けます。

次の図は、産業用 PHY カード上の抵抗の位置を示しています。

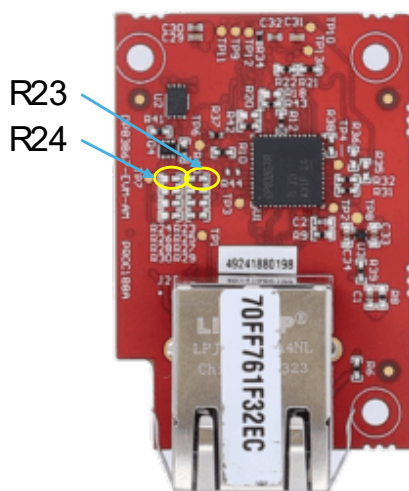


図 4-1. 産業用 PHY カード

4.2 サポートが必要な場合

ご意見やご質問がある場合は、TI 製品情報センター (PIC) および [TI E2E™ フォーラム](#) によって AM275x 評価基板のサポートが提供されています。PIC の連絡先情報は、[TI の Web サイト](#)に掲載されています。デバイス固有の追加情報は、[セクション 5.1](#)に記載されています。

4.3 商標

イーサネット™ is a trademark of ODVA, Inc.

Code Composer Studio™ is a trademark of Texas Instruments.

is a trademark of ODVA Inc.

eMMC™ is a trademark of MultiMediaCard Association.

Cortex™ is a trademark of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

USB Type-C® and USB-C® are registered trademarks of USB Implementers Forum.

E2E® is a registered trademark of Texas Instruments.

Arm® is a registered trademark of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

すべての商標は、それぞれの所有者に帰属します。

4.4 Rev. E2 の設計変更

AM275x 評価基板については、ボードの Rev E2 でさまざまな設計変更が加えられました。変更内容は以下のとおりです。

- C640 を 1uF コンデンサに置き換え、R680 と R677 を 1kΩ の抵抗に置き換え、VCC_5V0 レールの不要なリーケージを除去しました。
- 負荷容量を増加させるため、C213 および C216 を 18pf コンデンサに置き換えました。
- GPIO_eMMC_RSTn プルアップ抵抗 R115 を 10kΩ 抵抗に置き換えました。
- eMMC data[D7-D0] および CMD ピンのプルアップ抵抗を 47kΩ 抵抗に置き換えました。
- uSD コネクタ信号のプルアップ抵抗を 47kΩ 抵抗に置き換えました。
- XDS110 デバッグ IC との間に適切な配線を行うため、UART0 TX および RX の回路図のネット名を変更しました。
- バッファへの入力フローティング状態にならないように、VSEL_SD_SOC に 1kΩ プルダウン抵抗を追加しました。
- 電源シーケンス全体が完了するまで SoC からの干渉なしに PMIC ウォッチドッグを無効に維持するように、SAFETY_ERRORn 出力と PMIC WD_DISABLE (GPIO6) の間にバッファを追加しました。
- FT4232 UART バッファの出力イネーブル ロジックを Resetstatz の逆によって駆動できるようにし、デバイスがリセットされたときに UART2 RX が BOOTMODE8 ラインのみを駆動できるようにしました。
- eMMC チップ (MTFC32GAZAQHD-IT) を Micron の新しい代替 MTFC32GBCAQTC-AAT に置き換えました。
- GPIO モードで対応する SoC インスタンス名と一致するように、SoC_GPIO1_49 のネット名を SoC_GPIO0_38 に、GPIO1_23_INTn を MCU_GPIO0_1_INTn に変更しました。

5 参考資料

5.1 参考資料

このドキュメントに加えて、以下のドキュメントが www.ti.com からダウンロードできます。

- 『AM275x 信号処理マイコン』
- 『AM275x 信号処理マイコン データシート』
- 『AM275x 信号処理マイコン テクニカル リファレンス マニュアル』
- テキサス インスツルメンツ [Code Composer Studio](#)
- [XDS110 ファームウェアの更新](#)

5.2 この設計を使用した他の TI 部品

この評価基板は、その機能を実現するために、他のさまざまな TI 部品を使用しています。これらの部品の総合的なリストと TI 製品データシートへのリンクを以下に示します。

- [TPS65224-Q1 PMIC](#)
- [TPS746 低ドロップアウトレギュレータ](#)
- [TLV7589P 低ドロップアウトレギュレータ](#)
- [TPS7A21-Q1 低ドロップアウトレギュレータ](#)
- [TPS22810 ロード スイッチ](#)
- [TPS65988 パワー デリバリ コントローラ](#)
- [LM61460-Q1 降圧コンバータ](#)
- [TMUX154E 2:1 アナログ スイッチ](#)
- [LMK6C LVCMOS 発振器](#)
- [LMK1C1103 クロック バッファ](#)
- [TMC1294NCPDT XDS110 コントローラ](#)
- [TMP411 温度センサ](#)
- [TAD5212 ステレオ オーディオ DAC](#)
- [PCM6240 オーディオ ADC](#)
- [CDCE6214 クロック ジェネレータ](#)
- [TS5A3357-Q1 3:1 アナログ スイッチ マルチプレクサ](#)
- [TPS22919 ロード スイッチ](#)
- [TPS22918 ロード スイッチ](#)
- [TPS62824 ロード スイッチ](#)
- [TS3DDR3812 1:2 スイッチ マルチプレクサ](#)
- [TMUX1136 2:1 アナログ スイッチ](#)
- [TXB0108 電圧レベルトランスレータ](#)
- [I2C インターフェイス搭載 INA228 電流モニタ](#)
- [TCAN1043A-Q1 CAN トランシーバ](#)
- [TCA6424A I/O エクスパンダ](#)
- [SN74AVC8T245 ブート バッファ](#)

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision C (June 2025) to Revision D (July 2026)	Page
「ハードウェアまたはソフトウェアに関する既知の問題」セクションを追加	51
「問題 1 — RGMII 起動エラー」セクションとその回避方法を追加	51

Changes from Revision B (March 2025) to Revision C (June 2025)	Page
--	------

- | | |
|---|-------------------|
| • 注を追加:AM275 評価基板の Rev E2 は AM275 評価基板の Rev A と同じです | 2 |
|---|-------------------|
-

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。 日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿 6 丁目 2 4 番 1 号
西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

4 *EVM Use Restrictions and Warnings:*

4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.

4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.

4.3 *Safety-Related Warnings and Restrictions:*

4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.

4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.

4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.

5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. *Disclaimers:*

6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.

6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.

7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.
10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月