

EVM User's Guide: SK-AM62A-LP

AM62A 低電力スタータ キット評価基板



説明

SK-AM62A-LP スタータ キット (SK) 評価基板 (EVM) は、人工知能 (AI) ビジョン プロセッサである TI の AM62A をベースとした製品です。このプロセッサは、60fps で最大 5MP をサポートする画像信号プロセッサ (ISP)、2TOPS (tera-operations-per-second: 1 秒あたり 1 兆回の動作) の AI アクセラレータ、クワッドコア 64 ビット Arm® Cortex®-A53 マイクロプロセッサ、シングルコア Arm Cortex-R5F、H.264/H.265 ビデオのエンコード / デコード機能を搭載しています。SK-AM62A-LP は、低消費電力のスマートカメラ、ダッシュボードカメラ、マシンビジョンカメラ、車載フロントカメラの各アプリケーション開発のための優れた選択肢になります。

設計を開始

1. [SK-AM62A-LP](#) で EVM を注文します。
2. 最新のライブラリをダウンロードします。
3. [SK-AM62A-LP](#) から総合リファレンス デザイン ファイルをダウンロードします。
4. このテクニカル ユーザー ガイドをお読みください。

特長

- プロセッシング
 - 4 個の Arm Cortex-A53 を搭載した AM62A74
 - Cortex-R5F
 - ディープラーニング アクセラレータ

- ディスプレイ
 - オーディオ コーデック TLV320AIC3106 を搭載し、RGB888 を経由する 1 個の HDMI™ (高品位マルチメディア インターフェイス) コネクタ
- Wi-Fi® と Bluetooth® の各モジュールに対応する M.2 Key E インターフェイス サポート、4 レーンの MIPI CSI-2 カメラ コネクタ、最大 2 個のギガビット イーサネット
- コネクティビティ
 - 1 個の USB Type-A 2.0
 - 1 個の USB Type-C® デュアル ロール デバイス (DRD) USB 2.0 が USB ブートをサポート
 - オンボードの XDS110 JTAG (Joint Test Action Group) エミュレータ
 - USB Type-B 2.0 使用する 4 個の UART (ユニバーサル非同期レシーバ / トランスミッタ)
- 保存
 - 4GB LPDDR4
- SK [microSD、USB、QSPI、イーサネット、UART] 上の複数のブート可能インターフェイス
- ソフトウェア
 - TI のプロセッサ SDK Linux®
 - RT-Linux

アプリケーション

- [マシンビジョンカメラ](#)
- [ダッシュボードカメラ](#)
- [車載フロントカメラシステム](#)
- [スマートカメラ](#)



このリファレンスデザインは HDMI®技術を採用しています。

1 評価基板の概要

1.1 概要

この評価基板ユーザー ガイドは、TI の AM62A 低消費電力 SK 評価基板を使用したアプリケーションの開発を検討しているエンジニアに最適なリソースです。この低コストのスタータ キットは、TI の AM62A AI ビジョン プロセッサをベースとした製品です。このプロセッサは、60FPS で最大 5MP をサポートする画像信号プロセッサ (ISP)、2TOPS (teraoperations per second: 1 秒あたり 1 兆回の動作) の AI アクセラレータ、クワッドコア 64 ビット Arm-Cortex A53 マイクロプロセッサ、シングルコア Arm Cortex-R5F、H.264/H.265 ビデオのエンコード / デコード機能を搭載しています。SK-AM62A-LP は、スマート カメラ、ダッシュボード カメラ、マシン ビジョン カメラ、車載用フロント カメラ アプリケーションを開発する際の最適な選択肢です。

スタータ キットは、1 台のカメラに対応する MIPI CSI-2 コネクタと、最大 4 台のカメラに対応する拡張コネクタの両方を含み、エッジのさまざまな組込みビジョン アプリケーションと AI アプリケーションに適した選択肢です。TI の ISP は多様なアプリケーションで、HDR エンコード機能と RGB-IR カメラ サポートを使用して、ビデオ ストリームのさまざまな照明条件に対応することができます。エッジ AI を活用することで、AM62A の AI アクセラレータでは、画像分類や物体検出などのビデオ ストリームに関するディープ ラーニングの性能が大幅に向上しました。そのため、フレーム レート、レイテンシ、パフォーマンスが大幅に改善され、大量のプロセスを汎用コアからオフロードできるようになります。

さらに、このスタータ キットは、豊富な機能を備えた EdgeAI SDK を活用した Linux 開発をサポートしています。TI の Code Composer Studio™ のような標準的な開発ツールを使用し、オンチップのエミュレーション ロジックを通じてエミュレーションとデバッグを実施することもできます。

注

この評価ボードは量産開始前のリリースであり、量産システムにコピーされるべきでない既知の問題がいくつかあります。

SK-AM62A-LP は、シングル カメラ向けの MIPI® (mobile industry processor interface: モバイル産業用プロセッサ インターフェイス) CSI-2 カメラ コネクタと、最大 4 台のカメラに対応する追加拡張コネクタの両方を搭載しており、SK-AM62A-LP をエッジ側にあるさまざまな組込みビジョンおよび AI アプリケーションに適したものにしています。TI の ISP は多様なアプリケーションで、HDR (広いダイナミック レンジ) エンコード機能と RGB-IR カメラ サポートを使用して、ビデオ ストリームのさまざまな照明条件に対応することができます。AI アクセラレータである AM62A をエッジ AI と組み合わせると、画像分類や物体検出などのビデオ ストリームに関するディープ ラーニングの性能が大幅に向上します。その結果、フレーム レート、レイテンシ、性能を大幅に改善し、演算集約型プロセスを汎用コアからオフロードすることができます。

さらに、SK-AM62A-LP は、機能の豊富なエッジ AI SDK (ソフトウェア開発キット) を使用した Linux® ベースの開発をサポートしています。オンチップ エミュレーション ロジックを搭載しているため、Code Composer Studio™ (CCSTUDIO) 統合開発環境 (IDE) などの標準的な開発ツールと、設計評価の迅速な開始に役立つ、すぐに使用できる直観的なユーザー ガイドを使用して、エミュレーションとデバッグを行うことができます。

カスタム ボードを設計する際、お客様は SK の設計ファイルを再利用し、その設計ファイルを編集する傾向があります。お客様はその代わりに、SOC、メモリ、通信インターフェイスなどの一般的な実装方法を再利用することもできます。SK は追加機能を搭載しているので、お客様は基板設計要件に合わせて、SK の実装を最適化できます。一方、SK の回路図を最適化する際にカスタム設計にエラーが生じ、機能、性能、信頼性の問題を引き起こす可能性もあります。最適化の際に SK の実装に関しての不明点が残っており、それが設計エラーの原因になる場合があります。最適化と設計に関するエラーの多くは、設計全般で共通点があります。学習内容とデータシートのピン接続に関する推奨事項に基づき、SK 回路図の各セクション付近に包括的な設計ノート (D-Note)、レビュー ノート (R-Note)、Cad ノート (Cad Note) が追加されています。お客様がこれらを確認してそれらの方針に従うと、エラーを最小限に抑えることができます。設計ダウンロードには、お客様による評価をサポートするための追加ファイルも含まれています。

1.2 キットの内容

付属:

- EVM
- クイック スタート ガイド

注

IO ケーブルの最大長が 3m を超えないことを推奨します。

付属しない:

- USB-C の 5V から 15V への変換、3A 電源、ケーブル
- microSD カード
- UART シリアル通信との接続向け USB micro-B ケーブル

1.3 仕様

1.3.1 主な特長

AM62A 低消費電力 SK 評価基板は、高性能のスタンドアロン開発プラットフォームです。これにより、テキサス インストルメンツの AM62A システム オン チップ (SoC) 用の産業用アプリケーションの評価と開発を行うことができます。

以下のセクションでは、SK 評価基板の主な特長について説明します。

1.3.1.1 プロセッサ

AM62A SOC、18mm x 18mm、0.8mm ピッチ、484 ピン FCBGA および FCCSP。

1.3.1.2 メモリ

- 最大 3733Mb/s のデータ レートをサポートする 4GB LPDDR4
- UHS-1 対応の マイクロ SD カード スロット
- 1Gbit オクタル SPI フラッシュ メモリ
- 512Kbit 基板 ID EEPROM
- 16GB の eMMC フラッシュ

1.3.1.3 JTAG エミュレータ

- XDS110 オンボード エミュレータ
- 外付けエミュレータからの 20 ピン JTAG 接続に対応

1.3.1.4 サポートされるインターフェイスおよびペリフェラル

- 1x DFP および UFP モード (データ) と DRP モード (電源) をサポートしている USB2.0 Type-C インターフェイス
- 1x USB2.0 ホスト インターフェイス、Type A
- 1x HDMI インターフェイス
- オーディオ ライン入力およびマイク + ヘッドフォン出力
- M.2 Key E インターフェイスは、Wi-Fi と Bluetooth の両方のモジュールをサポート
- 2x RJ45 コネクタで 10/100/1000Mbps のデータ レートをサポートするギガビット イーサネット ポート
- microB USB コネクタ経由のクワッド ポート UART to USB 回路
- ユーザー テスト LED
- 電流監視用 INA デバイス
- SoC と LPDDR4 付近に温度監視用温度センサ x 2

1.3.1.5 アプリケーション固有のアドオン基板をサポートするための拡張コネクタ ヘッダー

- CSI 22 ピン カメラ フレックス コネクタ
- CSI MIPI コネクタ
- ユーザー拡張コネクタ
- MCU ヘッダー

1.4 製品情報

AM62A プロセッサを中心に構築された設計は、ARM Cortex コアを統合し、低消費電力で高性能コンピューティングをサポートします。パワー マネージメントは、TPS65988 USB PD コントローラと PMIC、DC/DC コンバータで行われ、SoC とペリフェラルに安定した電源レールを提供します。このシステムは、ギガビット イーサネット、USB 2.0、SD/eMMC インターフェイスを含む、幅広いコネクティビティを備えています。マルチメディア サポートは、HDMI トランスミッタ、ヘッドフォン / マイク インターフェイス付きオーディオ コーデック、CSI カメラ入力向けの拡張機能を使用して実現されます。追加のペリフェラルには UART I2C SPI および GPIO が含まれているため、産業用車載 / コンシューマ アプリケーションが動作するプラットフォームの柔軟性が向上します。この基板には、デバッグ コネクタと拡張コネクタ、システム統合も搭載されています。

2 ハードウェア

2.1 評価基板のリビジョンおよびアセンブリ バリエーション

AM62A SK 評価基板のさまざまな PCB 設計リビジョンとアセンブリ バリエーションを、表 2-1 に示します。各 PCB リビジョンは、PCB 上にシルクスクリーンで示されています。各アセンブリ バリエーションは、追加のステッカー ラベルに示されています。

表 2-1. SK 評価基板の PCB 設計リビジョンおよびアセンブリ バリエーション

OPN	PCB リビジョン	アセンブリ バリエーション	リビジョンとアセンブリ バリエーションの説明
SK-AM62A-LP	PROC135E1	該当なし (単一バリエーションのみ)	AM62A SK 評価基板の最初のプロトタイプ、初期リリース リビジョン。PMIC 電源デバイスを使用して Sitara™ AM62A MPU を実装します。
SK-AM62A-LP	PROC135E2	該当なし	AM62A SK 評価基板の 2 番目のプロトタイプ、初期リリース リビジョン。多数の変更とバグ修正が実施されています。
SK-AM62A-LP	PROC135E3	該当なし	3 つ目のプロトタイプ。2 つ目のオンボード イーサネット ポートを追加し、デュアル コア電圧 (0.85V および 0.75V) をサポート
SK-AM62A-LP	PROC135A	該当なし	量産バージョン。
SK-AM62A-LP	PROC135A1	該当なし	SoC の型番を更新した量産バージョン (AM62A74AVMSIANFRQ1)。PROC135A (AM62A74AUMSIAMBRQ1) と機能的に同等で、パッケージの変更のみです。PCB 設計の変更はありません

2.2 システムの説明

2.2.1 マーキング付きのボードの画像

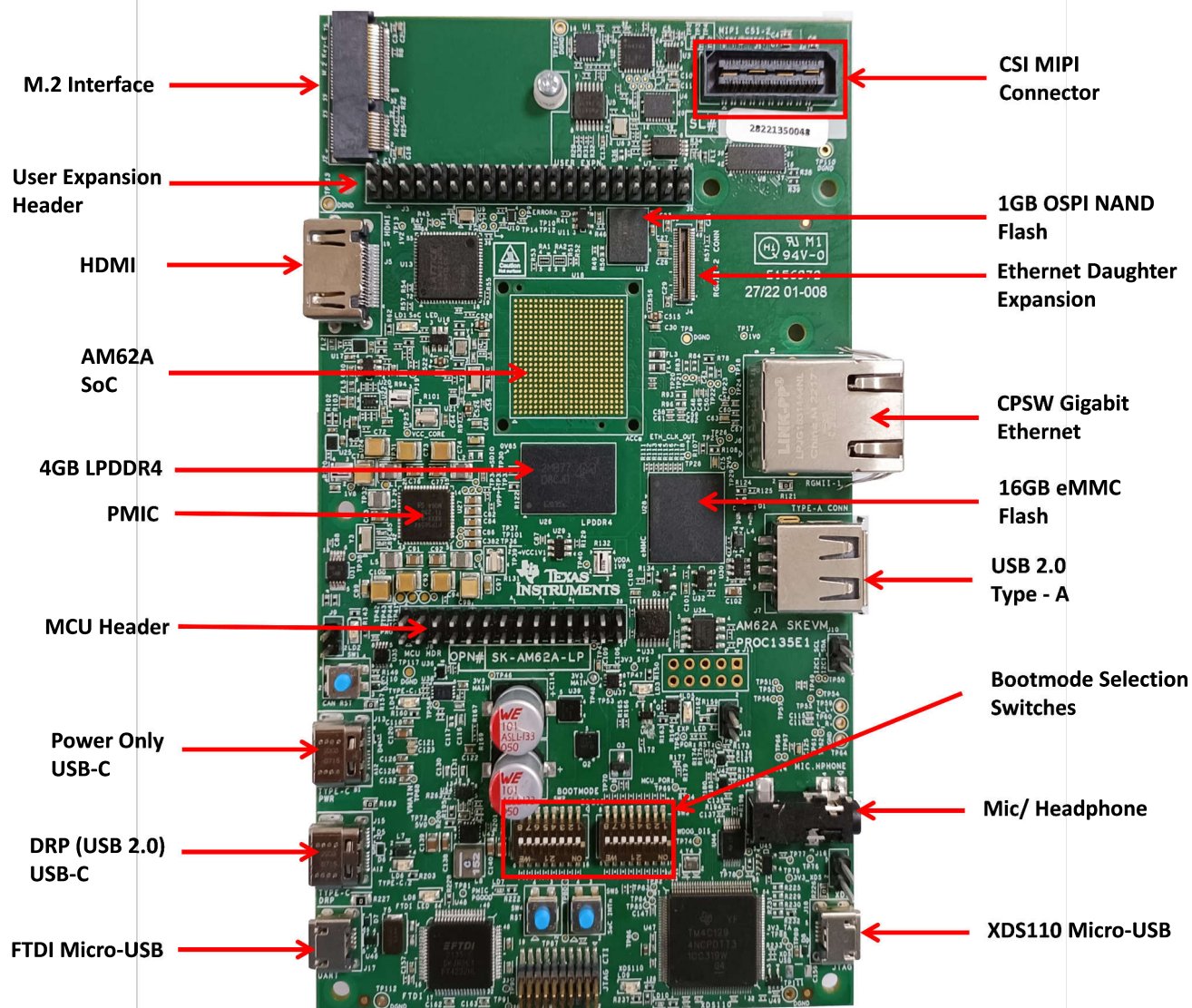


図 2-1. 上面 — Rev E1 および E2

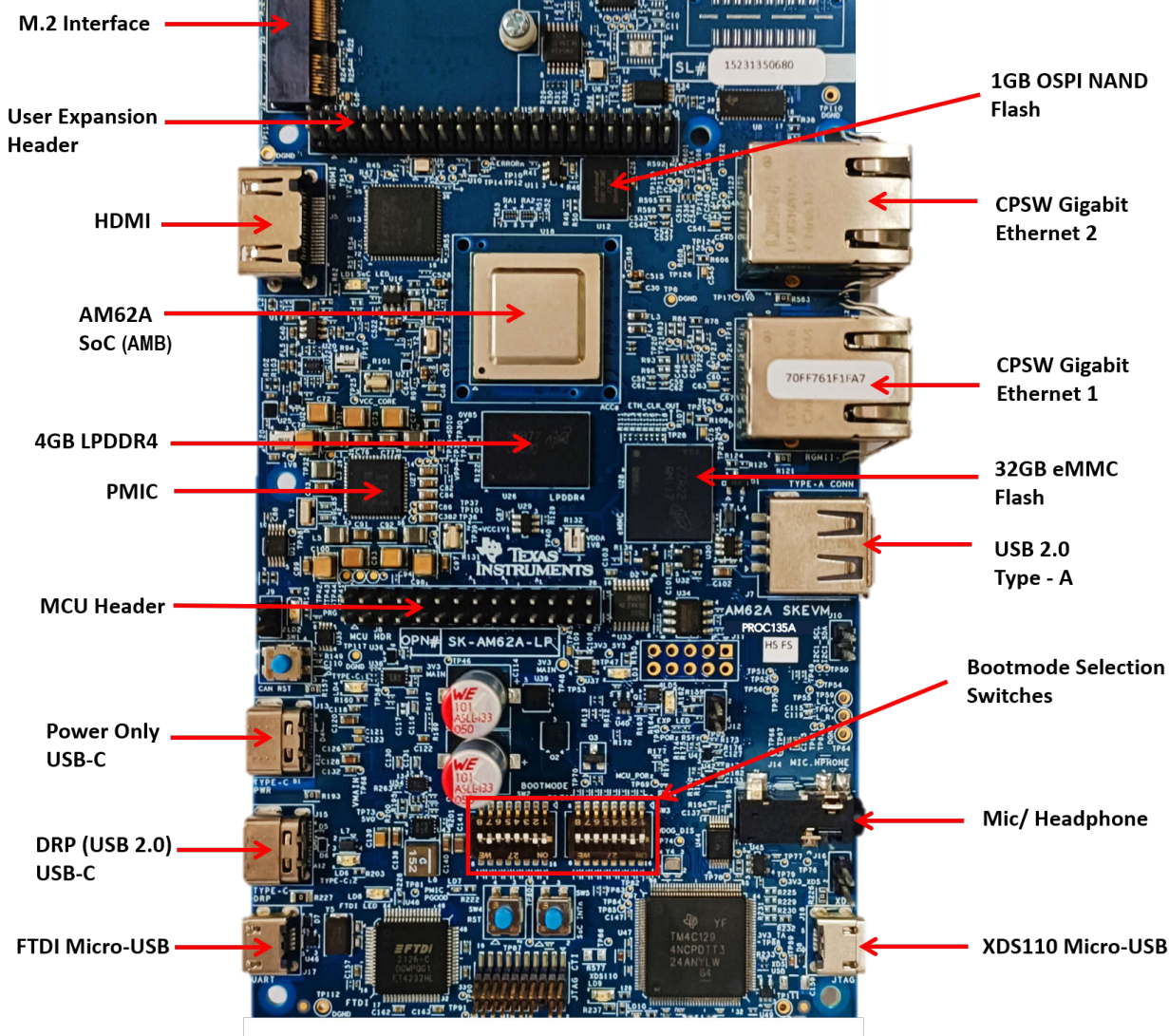


図 2-2. 上面 — Rev E3 および A

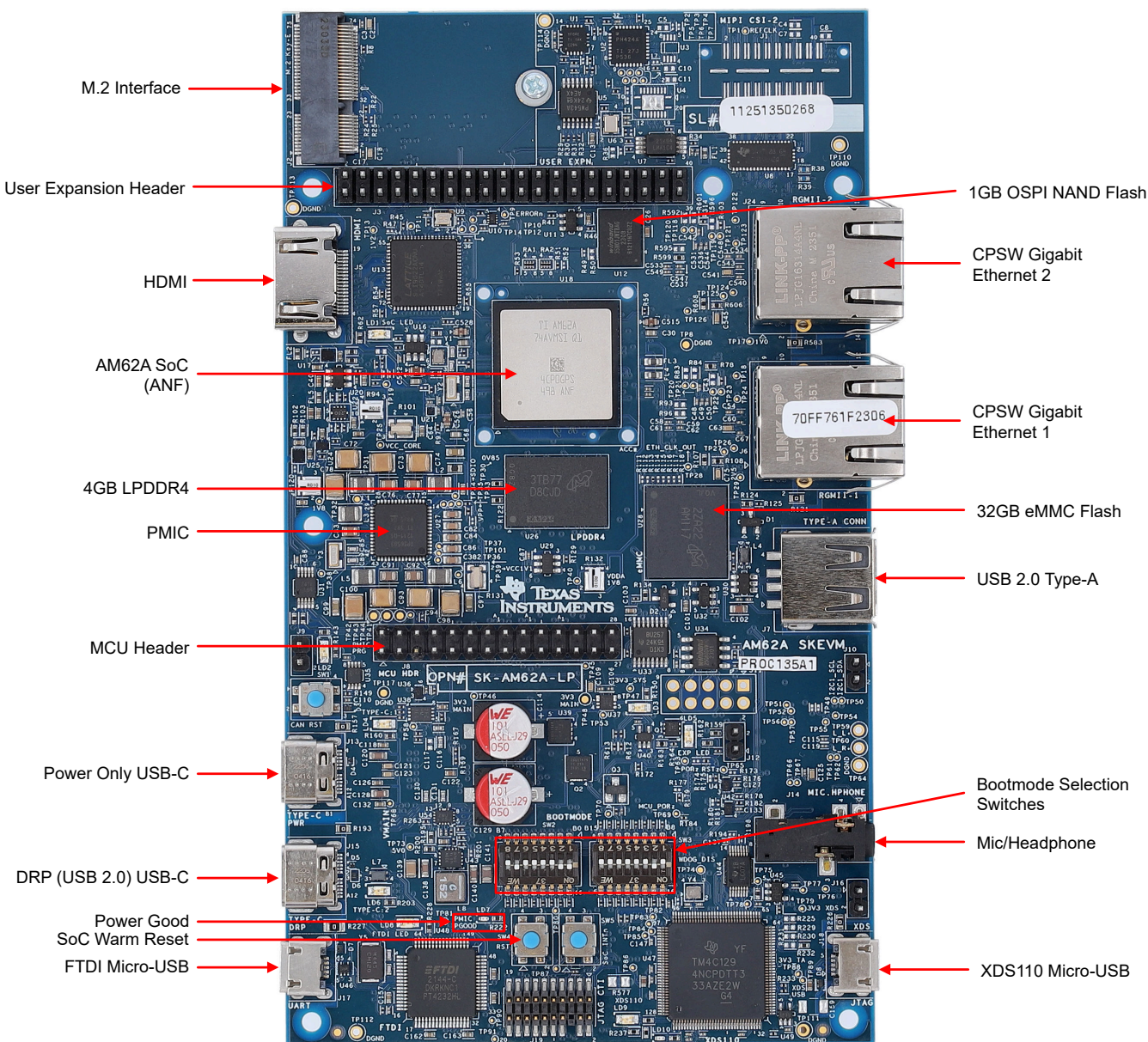
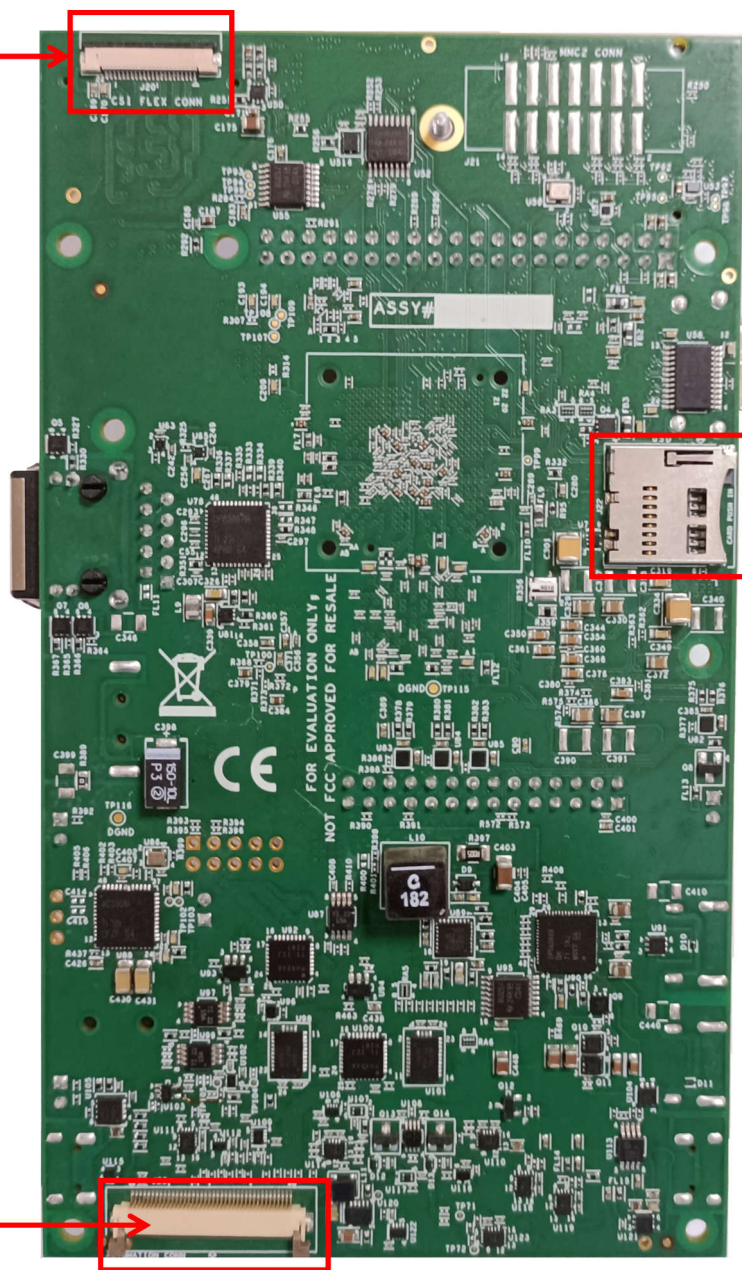


図 2-3. 上面 — Rev A1

CSI 22 Pin
Flex Connector



Micro SD Card
Connector

Test Automation
Header

図 2-4. 底面 — Rev E1 および E2

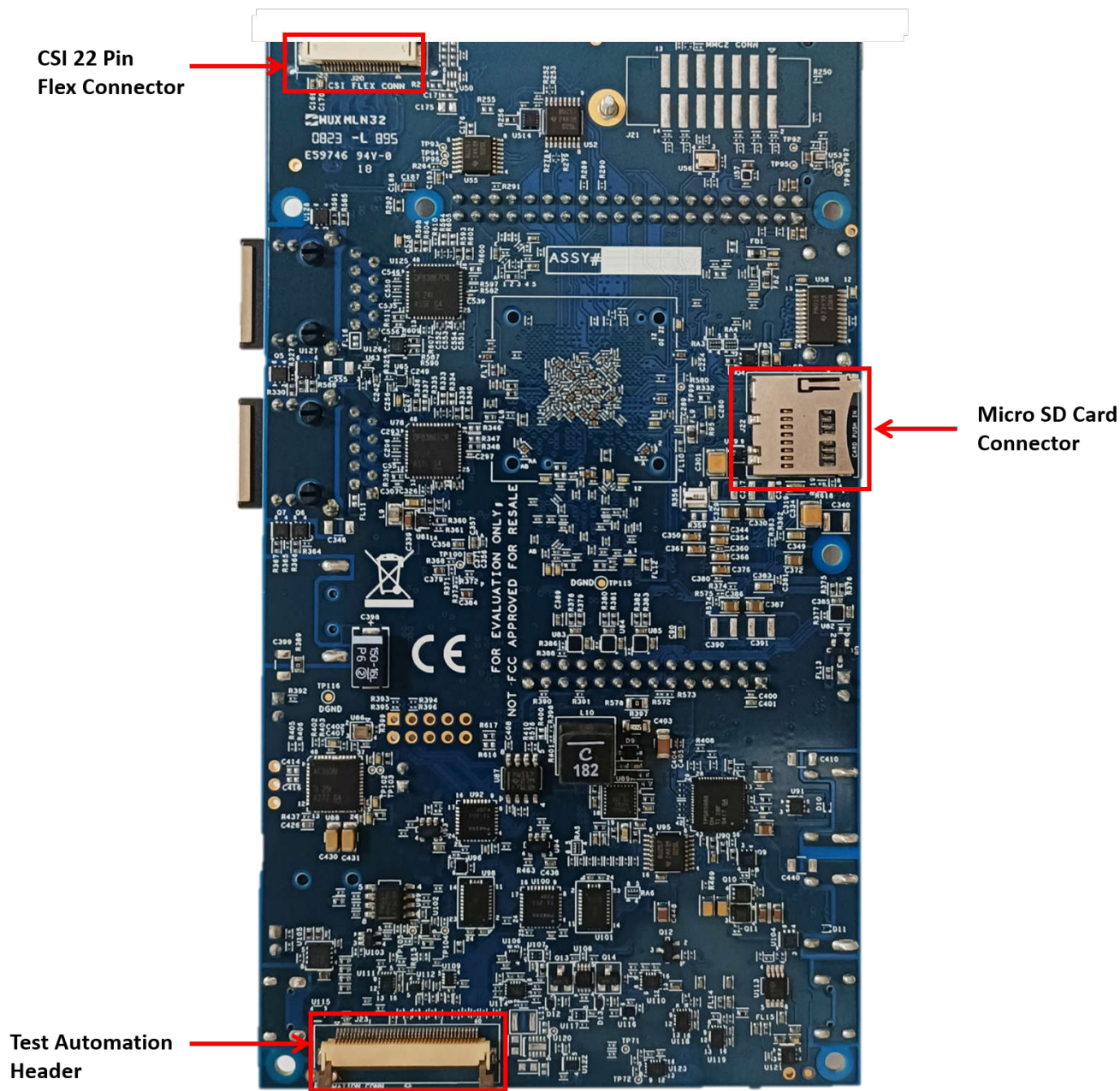


図 2-5. 底面 — Rev E3 および A

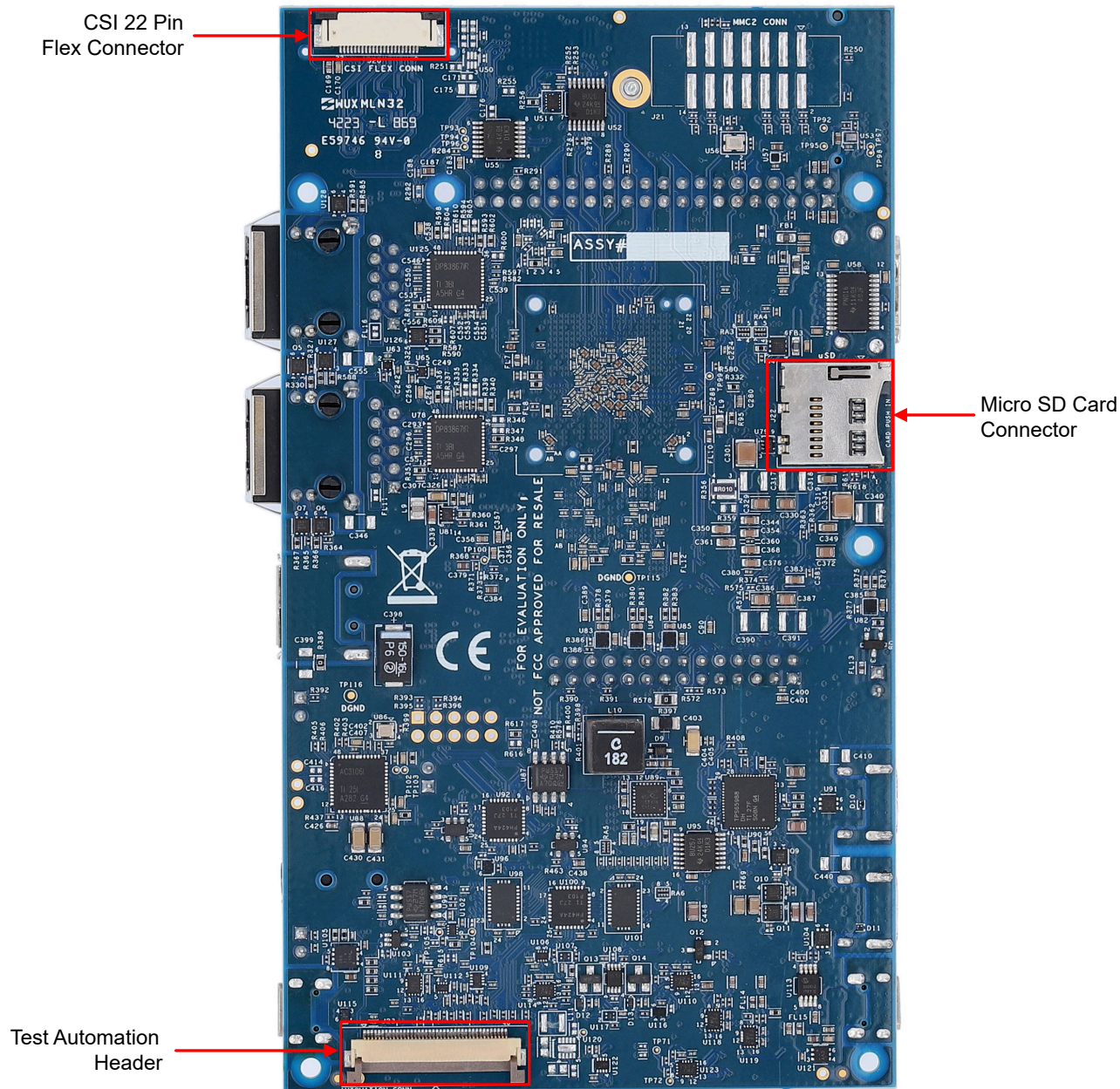


図 2-6. 底面 — Rev A1

2.2.2 機能ブロック図

図 2-7 および図 2-8 に、AM62A 低消費電力 SKEVM 基板の機能ブロック図を示します。

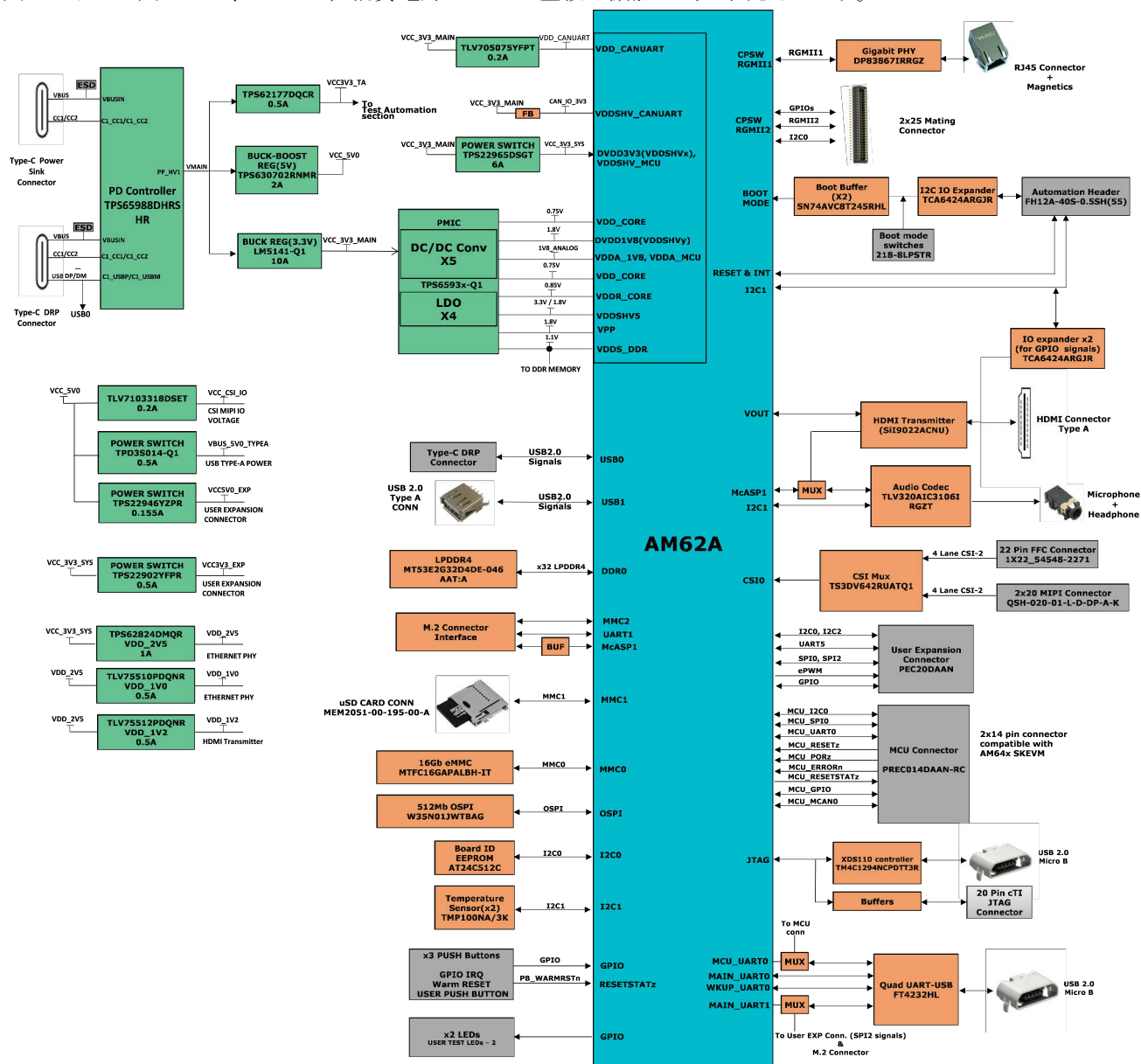


図 2-7. ブロック図 - Rev E1 および E2

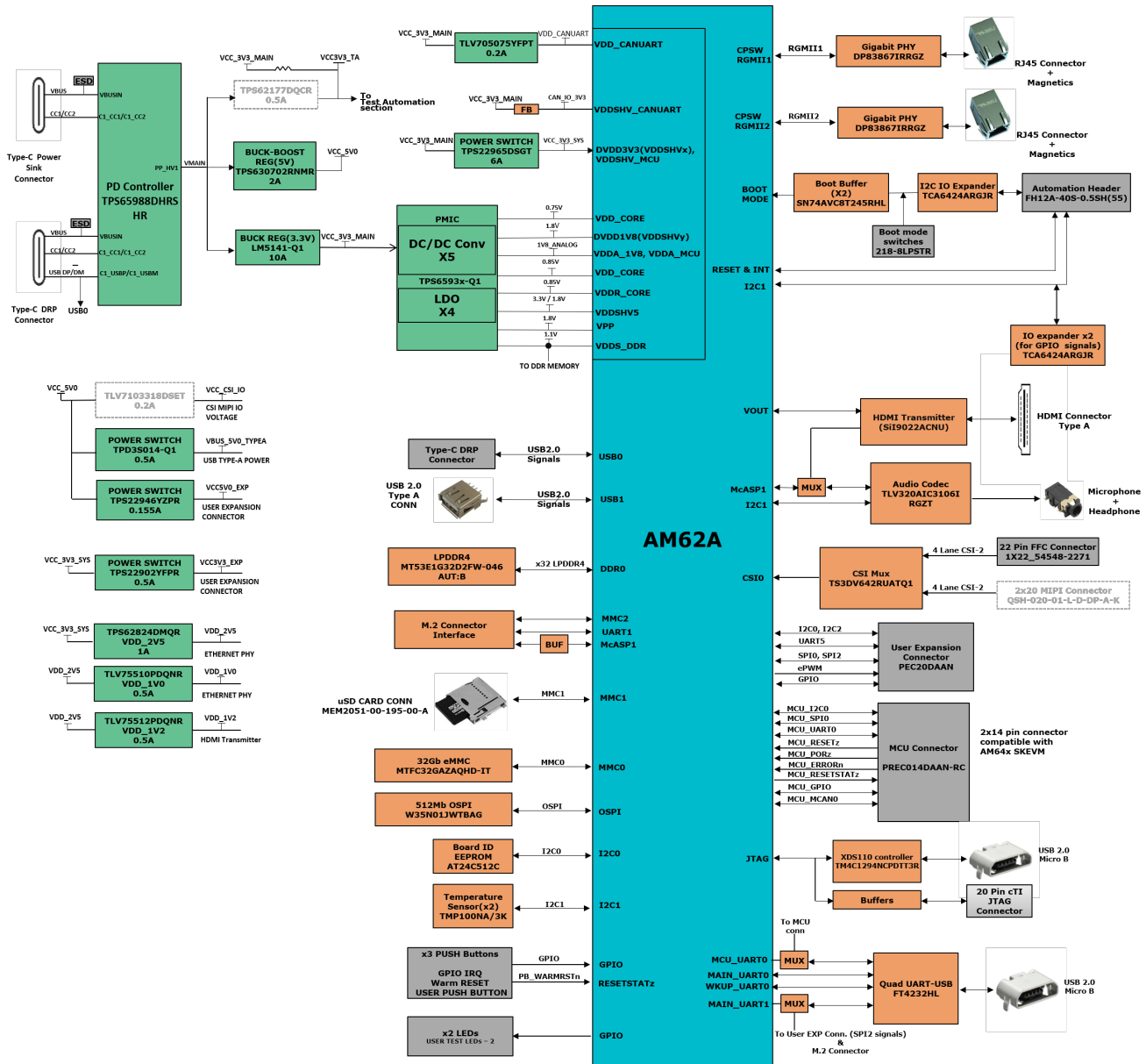


図 2-8. ブロック図 - Rev E3 および A

2.2.3 電源要件

AM62A 低消費電力 SK 評価基板は、2 つの USB Type-C コネクタのいずれかを通じて電力を供給できます。

- コネクタ 1 (J13) – 電源ロール – SINK、データロールなし
- コネクタ 2 (J15) – 電源ロール – DRP、データロール – USB 2.0 DFP または UFP

AM62A SK 評価基板は、5V ~ 15V の電圧入力範囲と、3A の電流に対応しています。USB PD コントローラ (メーカー型番: TPS65988DHRSHR) は、ケーブル検出時の PD ネゴシエーションに使用され、基板に必要な電力を取得します。コネクタ 1 は UFP ポートとして構成され、データロールはありません。コネクタ 2 は DRP ポートとして構成されているため、コネクタ 1 が基板に電力を供給しているときのみ、コネクタが DFP として動作します。両方のコネクタが外部電源に接続されている場合、PD の電力供給能力が最も高いポートが基板の電源として選択されます。

表 2-2. Type-C の電源ロール

J13 (UFP)	J15 (DRP)	基板の電源	注記
接続済み	NC	ON - J13	J13 は UFP であり、電力のシンクのみを行うことができます。J15 は、ペリフェラルが接続されている場合に DFP として動作します
NC	接続済み	ON - J15	J15 は UFP で、電力のシンクのみを行います
接続済み	接続済み	ON - J13 または J15	基板は、PD の電力コントラクトが最も高いポートから電力を供給されます

PD IC は、パワーアップ時に SPI EEPROM を使用して必要な構成をロードすることで、互換性のある電源と電力供給能力をネゴシエートできます。

構成ファイルは、ヘッダー J11 を使用して EEPROM にロードされます。EEPROM がプログラムされると、PD は SPI 通信を使用して構成ファイルを取得します。構成ファイルがロードされると、PD は必要な電源要件を満たすために電源とネゴシエートします。

注

EEPROM には、PD コントローラの動作に必要な構成ファイルがあらかじめプログラムされています。

SKEVM 基板に電力を供給しているコネクタを識別するために、両方の Type-C コネクタには電源表示 LED が搭載されています。外部電源 (Type-C 出力) は評価基板の電源として使用できますが、SKEVM キットには含まれていません。

外部電源の要件 (Type-C) は次のとおりです。

最小電圧: 5VDC、推奨最小電流: 3000mA

最大電圧: 15VDC、最大電流: 5000mA

表 2-3. 推奨電源

メーカー	メーカー型番
GlobTek, Inc.	TR9CZ3000USBCG2R6BF2
Qualtek	QADC-65-20-08CB

注

SK-AM62A は電源用に USB PD を実装しているため、このデバイスは、デバイスと電源アダプタの両方がサポートする最大電圧と電流の組み合わせにネゴシエートすることができます。上記の最大電圧と電流要件を上回っても、電源アダプタが USB-C®PD 仕様に準拠している限り許容されます。

注

TI は、UL、CSA、VDE、CCC、PSE などの該当する地域の安全規格に準拠した外部電源または電源アクセサリの使用を推奨します。

注意

Raspberry Pi USB Type-C® AC アダプタ (モデル: KSA-15E-051300HU、出力: 5.1V DC 3.0A) では、SK-AM62A-LP EVM に正しく電力が供給されないことが確認されています。このアダプタはパッシブ USB Type-C® ケーブルを使用しますが、USB パワー デリバリ (USB-PD) ネゴシエーションを実装していません。そのため、評価基板のブートに失敗したり、このアダプタから電源を供給したときに予期しない動作をしたりする可能性があります。

SK-AM62A-LP 評価基板と互換性のある電源設計:

- USB-C® レセプタクル付き電力供給対応電源アダプタ

- キャプティブ USB-C® ケーブル付き電力供給対応電源アダプタ
- 電力供給に対応した PC USB Type-C® ポート
 - Thunderbolt
 - USB ロゴの後ろのバッテリー

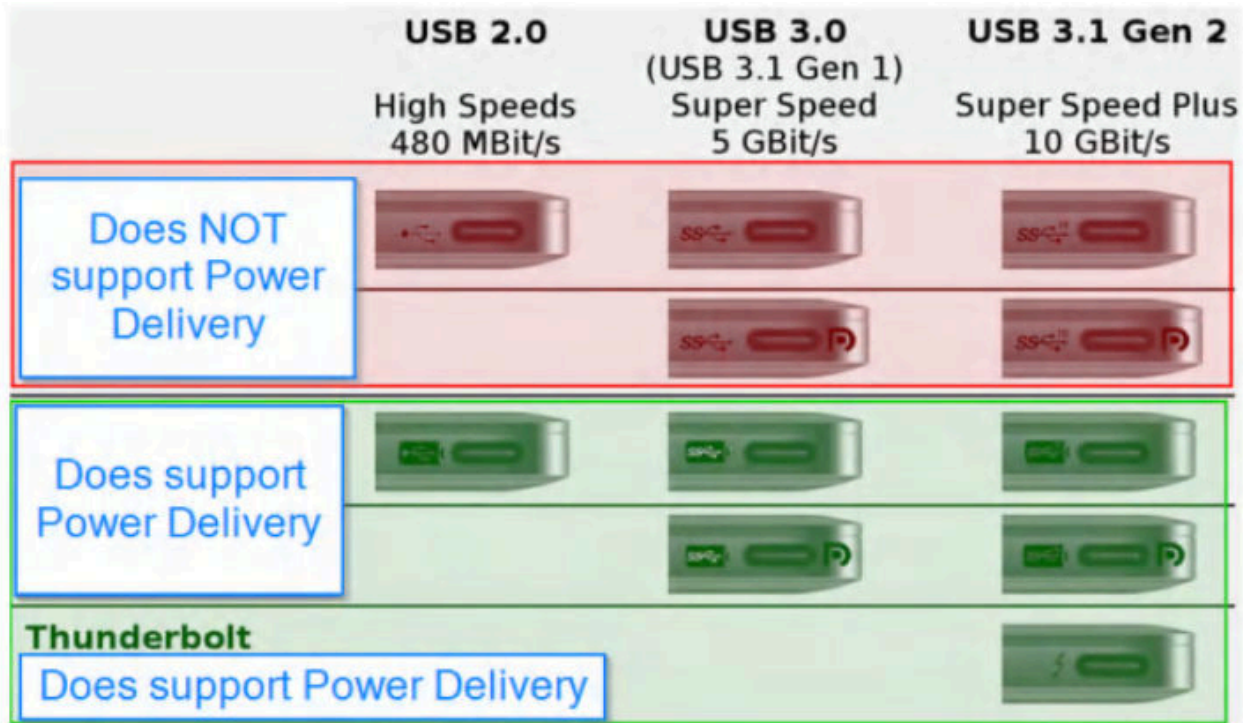


図 2-9. USB Type-C® ポートの機能

SK-AM62A-LP 評価基板と互換性のない電源設計:

- 次のような任意の USB アダプタ ケーブル:
 - Type-A - Type-C
 - micro-B - Type-C
 - DC バレル ジャック - Type-C
- USB-C® キャプティブ ケーブルまたはレセプタクルを使用する、5V、1.5A 電源アダプタ
- PC USB Type-C® ポートには 3A は使用不可

2.2.4 電源オン/オフの手順

EVM への電力供給は、2 つの USB Type-C ポートのいずれかによって、PD 機能を備えた外部電源から行われます。

2.2.4.1 電源オンの手順

1. SKEVM ブートスイッチ セレクタ (SW2、SW3) を選択したブート モードに設定します。図 2-10 に、SD カードのブート モードの例を示します。
2. ブート メディアを接続します (該当する場合)。
3. PD 対応の USB Type-C ケーブルを、SKEVM の Type-C (J13 または J15) コネクタに取り付けます。
4. Type-C ケーブルのもう一方の端を AC 電源アダプタまたは Type C ソース デバイス (ノートコンピュータなど) に接続します。
5. LD4 または LD6 の LED が点灯していることを目視で確認します。
6. XDS110 JTAG と UART のデバッグ コンソール出力は、それぞれ micro-USB ポート J18 と J17 に接続されています。

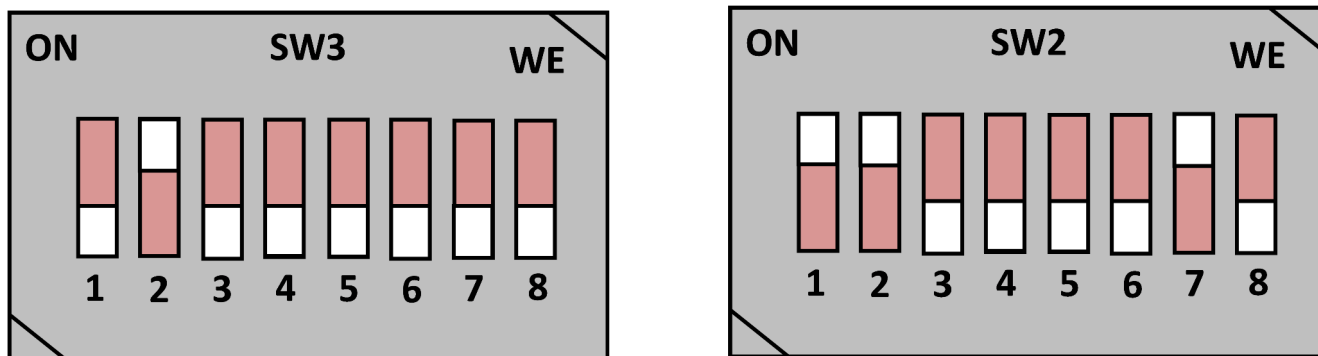


図 2-10. ブート モードの例 (SD ブート)

2.2.4.2 電源オフの手順

1. AC/DC コンバータから AC 電源を切り離します。
2. SKEVM から USB Type-C ケーブルを取り外します。

2.2.4.3 電源インジケータ LED

表 2-4 に電源インジケータ LED を示します。

表 2-4. 電源インジケータ LED

SL 番号	電源インジケータ	LED	色
1	電源インジケータ LED:VBUS_TYPEC1	LD4	緑色
2	電源インジケータ LED:VBUS_TYPEC2	LD6	緑色
3	PMIC パワー グッド インジケータ LED	LD7	緑色
4	電源インジケータ LED:VCC_3V3_SYS	LD3	緑色
5	FT4232 USB から UART へのブリッジ パワー イネーブル	LD8	緑色

2.2.4.4 電力テスト ポイント

基板上的の各電力出力のテスト ポイントを、表 2-5 に示します。

表 2-5. 電力テスト ポイント

SL 番号	電源	テスト ポイント	電圧
1	VDD_1V2	TP13	1.2
2	VDDSHV_SDIO	TP34	3.3/1.8
3	VPP_1V8	TP35	1.8
4	VDDA1V8	TP40	1.8
5	VCC_0V85	TP30	0.85
6	VCC1V8_SYS	TP32	1.8
7	VCC_CORE	TP25	0.75
8	VCC1V1	TP39	1.1
9	VMAIN	TP68	12
10	VCC_5V0	TP73	5
11	VCC3V3_TA	TP88	3.3
12	VCC3V3_XDS	TP79	3.3
13	VCC_3V3_SYS	TP47	3.3
14	VCC_3V3_MAIN	TP46	3.3
15	VDD_2V5	TP29	2.5
16	VDD_1V0	TP17	1
17	VINT_PMIC_1V8	TP101	1.8
18	VRTC_PMIC_1V8	TP37	1.8
19	VDD_CANUART	C507.1	0.75
20	VDD_MMC1	FL5.1	3.3
21	XDS_USB_VBUS	TP89	5
22	VCC3V3_EXP	J3.1	3.3
23	VCC5V0_EXP	J3.2	5
24	VBUS_5V0_TYPEA	U30.4	5
25	VCC_CSI_IO	C8.1	1.8/3.3
26	VBUS_TYPEC1	C118.1	12
27	VBUS_TYPEC2	R203.1	12
28	VCC_3V3_FT4232	C152.2	3.3
29	LDO_3V3	U34.8	3.3
30	LDO_1V8	C122.1	1.8
31	FT4232_USB_VBUS	J17.1	5
32	VCC_5V0_HDMICONN	J5.18	5
33	VCC_1V8_FT4232	C157.2	1.8

2.2.5 AM62A 低消費電力 SK 評価基板インターフェイスのマッピング

表 2-6. インターフェイス マッピング

インターフェイス名	SoC 上のポート	デバイス型番
メモリ – LPDDR4	DDR0	MT53E2G32D4DE-046 AAT:A
メモリ –OSPI	OSPI0	W35N01JWTBAG
メモリ –Micro SD ソケット	MMC1	MEM2051-00-195-00-A
メモリ –eMMC	MMC0	MTFC16GAPALBH-IT
メモリ - 基板 ID EEPROM	SoC_I2C0	AT24C512C-MAHM-T
イーサネット 1– RGMII	SoC_RGMII1	DP83867IRRGZ

表 2-6. インターフェイス マッピング (続き)

インターフェイス名	SoC 上のポート	デバイス型番
イーサネット 2- RGMII	SoC_RGMII2	DP83867IRRGZ
GPIO ポート エクスパンダ 1	SoC_I2C1	TCA6424ARGJR
ユーザー拡張コネクタ – 2x20 HDR	SPI0、SPI2、UART5、SoC_I2C0、SoC_I2C2、McASP1、GPIO	PEC20DAAN
MCU ヘッダー – 2x14 HDR	MCU MCU_UART0、MCU_MCAN0、MCU_SPI0、MCU_I2C0 および MCU GPIOs	PREC014DAAN-RC
USB– 2.0 タイプ C	USB0	2012670005
USB– 2.0 タイプ A	USB1	629104151021
CSI インターフェイス	CSI0	54548-2271
		QSH-020-01-L-D-DP-A-K
HDMI	VOUT0、McASP1and、SoC_I2C1	SiI9022ACNU+ TPD12S016PWR + 10029449-001RLF
オーディオ コーデック	McASP1and SoC_I2C1	TLV320AIC3106IRGZT+ SJ-43514-SM
GPIO ポート エクスパンダ 2	SoC_I2C1	TCA6424ARGJR
UART 端子 (UART-to-USB)	SoC_UAR SoC_UART[1:0]、WKUP_UART0、MCU_UART0	FT4232HL + 629105150521
テスト オートメーション ヘッダー	SoC_I2C1	FH12A-40S-0.5SH
温度センサ	SoC_I2C1	TMP100NA/3K
電流モニタ	SoC_I2C1	INA231AIYFDR
コネクティビティ — M.2 Key E	MMC2、McASP1、SoC_UART1	2199119-4

2.2.6 ペリフェラルと主要コンポーネントの概要

以下のセクションでは、AM62A 低消費電力 SK 評価基板のさまざまなインターフェイスと回路の概要について説明します。

2.2.6.1 クロック処理

図 2-11 に、AM62A 低消費電力 SK 評価基板のクロック アーキテクチャを示します。

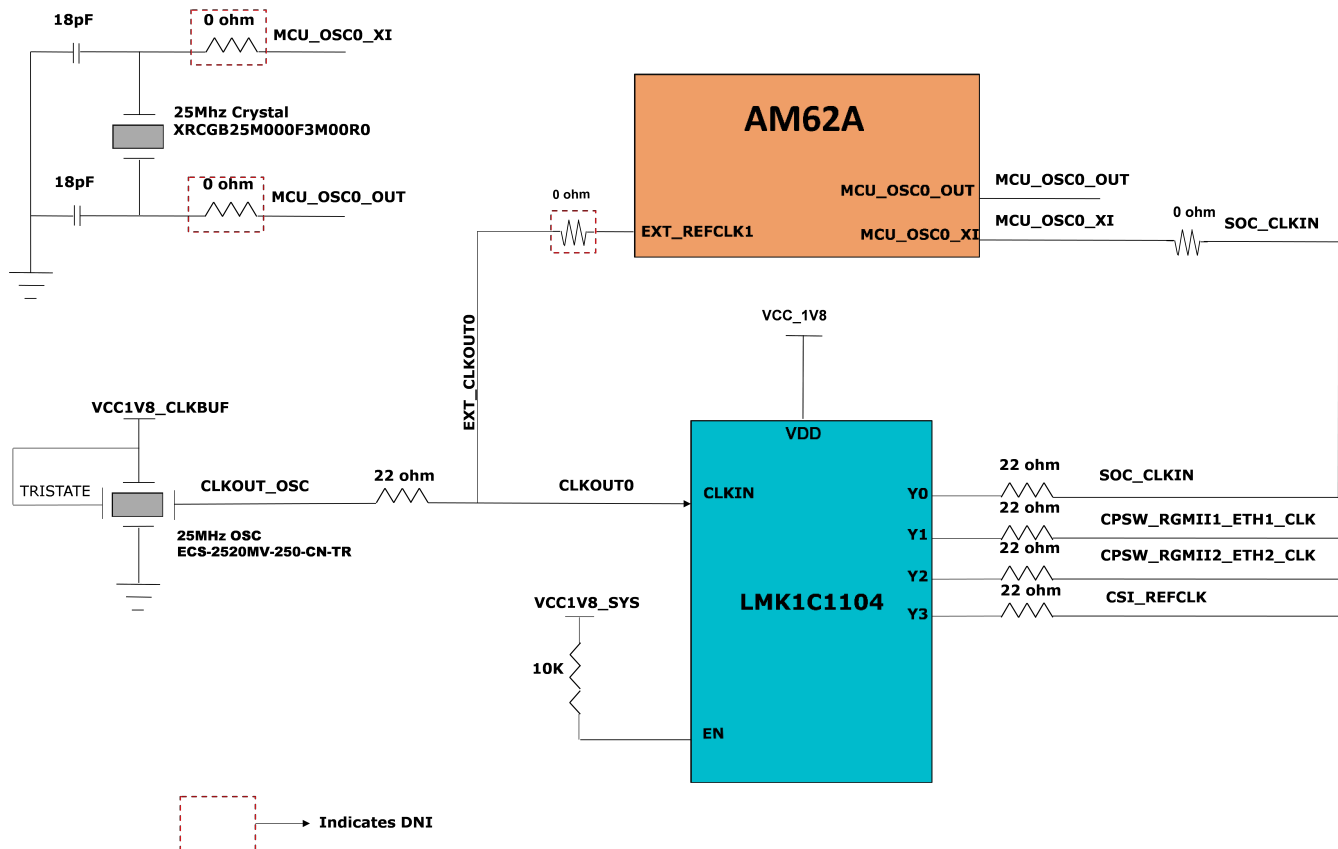


図 2-11. クロック アーキテクチャ

クロック ジェネレータ (型番 LMK1C1104PWR) は、SOC、2 つのイーサネット PHY、CSI カメラ デバイスに 25MHz クロックを供給するために使用されます。LMK1C1104PWR は 1:4 の LVCMOS クロック バッファで、25MHz 水晶振動子 / LVCMOS リファレンス入力を取り込み、4 つの 25MHz LVCMOS クロック出力を提供します。クロック バッファのソースは、SOC からの CLKOUT0 ピンまたは 25MHz 発振器のいずれかであり、抵抗セットを使用して選択します。デフォルトでは、AM62A 低消費電力 SK 評価基板のクロック バッファへの入力として発振器が使用されます。クロック バッファの出力 Y1 と Y2 は、2 つのギガビット イーサネット PHY のリファレンス クロック入力として使用されます。クロック バッファの出力 Y3 は、CSI カメラ インターフェイスのリファレンス クロック入力として使用されます。

AM62A SOC には、WKUP ドメインにクロックを供給するために、1 つの外部水晶振動子 (32.768KHz) が取り付けられています。

SOC WKUP DOMAIN

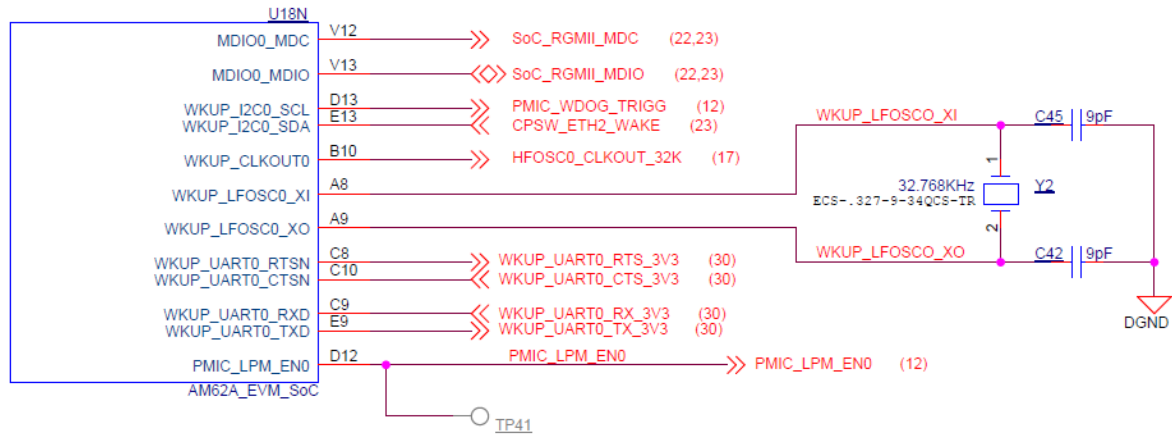


図 2-12. SOC WKUP ドメイン クロック

2.2.6.1.1 ペリフェラル リファレンス クロック

XDS110、FT4232、M.2 インターフェイス、HDMI トランスミッタ、オーディオ コーデックなどのペリフェラルに必要なクロック入力、個別の水晶振動子または発振器を使用してローカルで生成されます。EVM ペリフェラルにリファレンス クロックを提供するために使用される水晶振動子または発振器を、表 2-7 に示します。

表 2-7. クロック表

ペリフェラル	部品番号	説明	周波数
XDS110 エミュレータ (Y4)	XRCGB16M000FXN01R0	CRY 16.000MHz 8pF SMD	16.000MHz
FT4232 ブリッジ (Y5)	445I23D12M00000	CRY12.000MHz 18pF SMD	12.000MHz
M.2 インターフェイス (U56)	ECS-327MVATX-2-CN-TR	OSC 32.768KHz CMOS SMD	32.768KHz
オーディオ コーデック (U86)	MC2016Z12.2880C19XSH	OSC12.288MHz CMOS SMD	12.288MHz
HDMI トランスミッタ (U9)	MC2016Z12.2880C19XSH	OSC12.288MHz CMOS SMD	12.288MHz

HDMI トランスミッタが必要とするクロックは、オンボード発振器または SOC の AUDIO_EXT_REFCLK1 のいずれかから供給できます。これらは、抵抗マルチプレクサで選択できます。SOC の EXT_REFCLK1 は、SKEVM のユーザー拡張コネクタにクロックを供給するために使用されます。M.2 モジュールへの 32.768KHz のクロックは、AM62A SOC の WKUP_CLKOUT0 ボールからデフォルトで供給されます。

2.2.6.2 リセット

図 2-13 に、AM62A 低消費電力 SK 評価基板のリセット アーキテクチャを示します。SOC には次のリセット機能があります。

- RESETSTATz は、マインドメインのウォームリセットステータス出力です
- PORz_OUT は、メインドメインのパワーオンリセットステータス出力です
- RESET_REQz は、メインドメインのウォームリセット入力です
- MCU_PORz は、MCUドメインのパワーオン / コールドリセット入力です。
- MCU_RESETSTATz は、MCUドメインのウォームリセットステータス出力です。

パワーオンリセット時に、マインドメインに接続されているすべてのペリフェラル デバイスは RESETSTATz によってリセットされます。

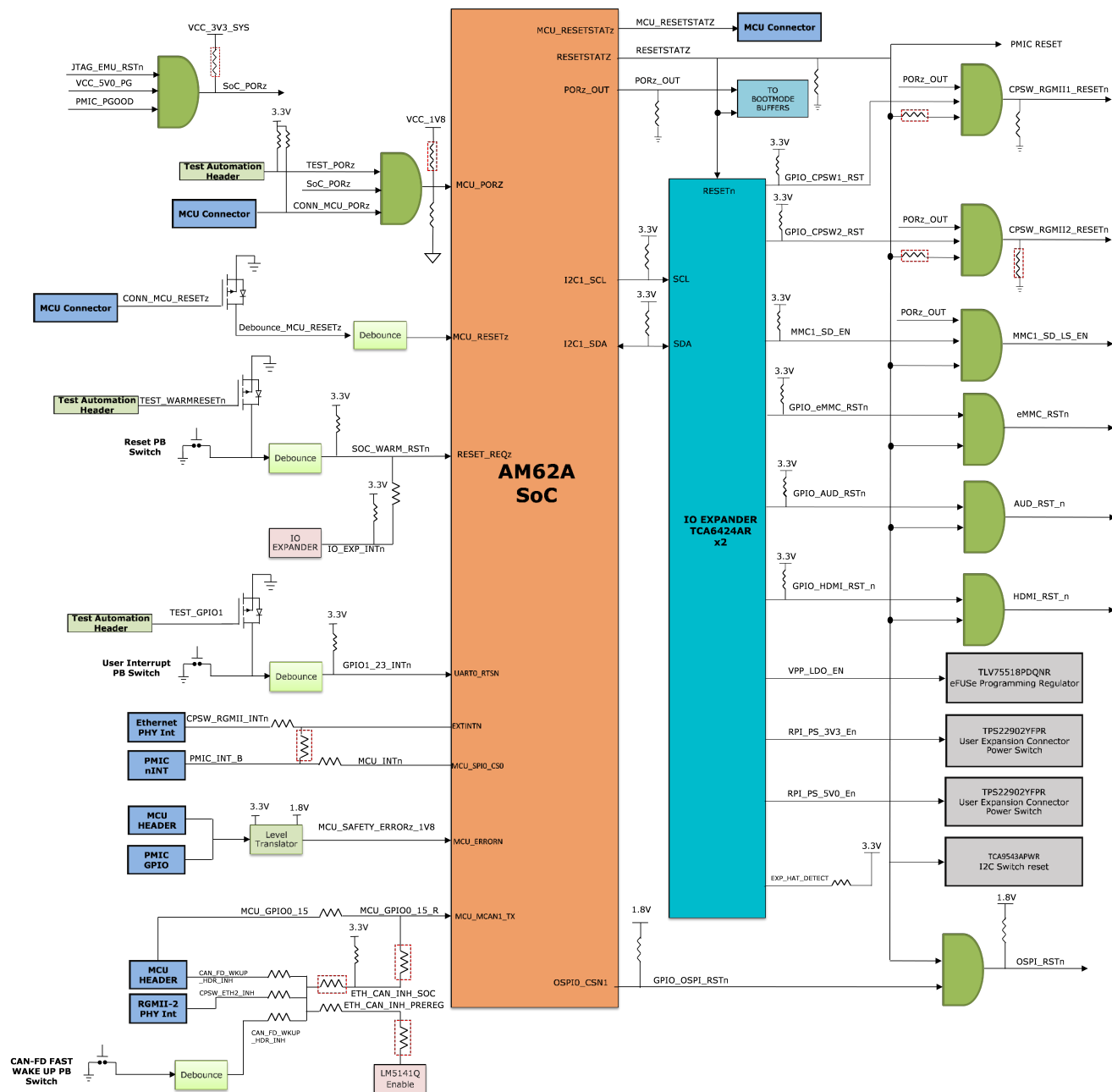


図 2-13. リセットのブロック図

2.2.6.3 CSI インターフェイス

AM62A SOC からの CSI-2 信号は、22 ピン FFC コネクタに接続して、CSI-2 標準カメラ カード / モジュールと、または 12 ビット マルチプレクサ / デマルチプレクサを経由して FPD-Link インターフェイス用の MIPI コネクタに接続できます。FFC と MIPI コネクタは、IO エクスパンダからのいくつかの一般的な補助入力を共有しています。

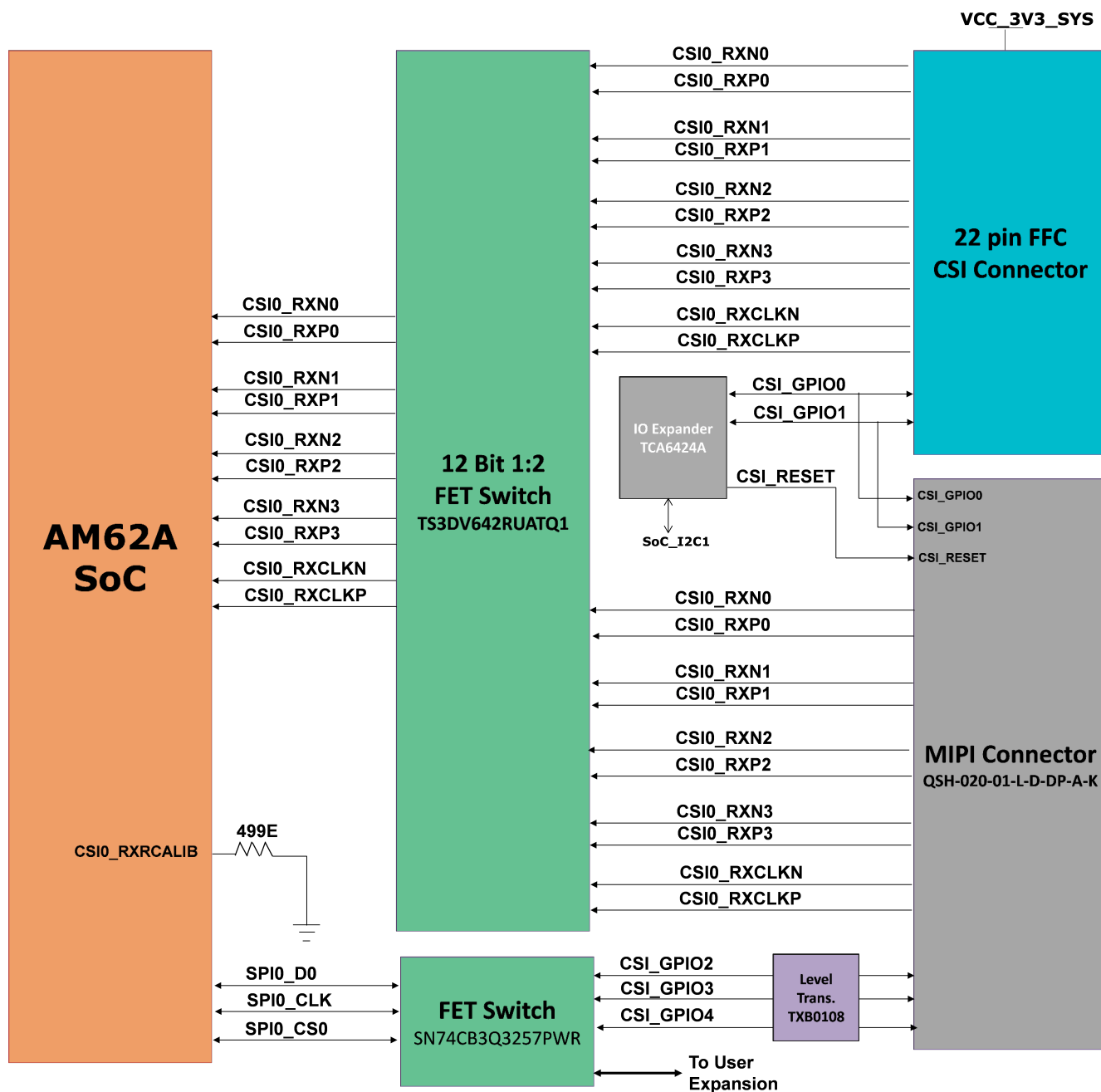


図 2-14. CSI インターフェイスのブロック図

表 2-8 には、40 ピン カメラ MIPI コネクタのピン配置が示されています。

表 2-8. CSI カメラ コネクタ (J1) のピン配置

ピン番号	ピン説明	ピン番号	ピン説明
1	NC	21	CSI0_MIPI_RXP3
2	CSI_MIPI_I2C2_SCL	22	CSI_MIPI_GPIO4
3	NC	23	CSI0_MIPI_RXN3
4	CSI_MIPI_I2C2_SDA	24	グラウンド
5	CSI0_MIPI_RXCLKP	25	NC
6	CSI_MIPI_GPIO0	26	NC
7	CSI0_MIPI_RXCLKN	27	NC
8	CSI_MIPI_GPIO1	28	NC
9	CSI0_MIPI_RXP0	29	NC
10	CSI_REFCLK	30	VCC_3V3_SYS
11	CSI0_MIPI_RXN0	31	NC
12	グラウンド	32	VCC_3V3_SYS
13	CSI0_MIPI_RXP1	33	NC
14	CSI_MIPI_RSTz	34	VCC_3V3_SYS
15	CSI0_MIPI_RXN1	35	NC
16	グラウンド	36	VCC_3V3_SYS
17	CSI0_MIPI_RXP2	37	NC
18	CSI_MIPI_GPIO2	38	VCC_CSI_IO
19	CSI0_MIPI_RXN2	39	NC
20	CSI_MIPI_GPIO3	40	VCC_CSI_IO

2.2.6.4 オーディオ コーデック インターフェイス

AM62A 低消費電力 SK 評価基板には、McASP1 の信号グループ経由で AM62A とインターフェイス接続できるように、TI の TLV320AIC3106 ステレオ オーディオ コーデックが搭載されています。

TLV320AIC3106 は、ステレオ ヘッドフォン アンプを内蔵した低消費電力ステレオ オーディオ コーデックであり、シングル エンドまたは完全差動構成でプログラマブルな複数の入力と出力を備えています。TLV320AIC3106 の録音パスには、内蔵マイクローフォン バイアス、デジタル制御のステレオ マイク プリアンプ、自動ゲイン制御 (AGC) が含まれており、複数のアナログ入力の間にミックスおよびマルチプレクサ機能があります。ステレオ オーディオ DAC は、8kHz ~ 96kHz のサンプリング レートをサポートします。

1 つの標準 3.5mm TRRS オーディオ ジャック コネクタ (J14) (メーカー型番: SJ-43514) が、MIC 入力およびヘッドフォン出力用に装備されています。オーディオ コーデックのライン入力は、テスト ポイントで終端されています。

コーデックは I2C を介して構成し、デバイス アドレスを 0x1B に設定できます。

オーディオ コーデックへのコントローラ クロック入力である MCLK は、12.288MHz の発振器から供給されます。オーディオ シリアル データ バス ビット クロック (BCLK) とオーディオ シリアル データ バス入出力 (DIN および DOUT) は、マルチプレクサまたはデマルチプレクサを経由して SOC の MCASP1_AXR0 および MCASP1_AXR2 インスタンスに接続されます。RESETSTATz の AND 出力と、IO エクスパンドを経由で供給される GPIO は、オーディオ コーデックをリセットするために使用されます。

TLV320AIC3106 は、3.3V のアナログ電源、1.8V のデジタルコア電源、3.3V のデジタル I/O 電源で動作します。

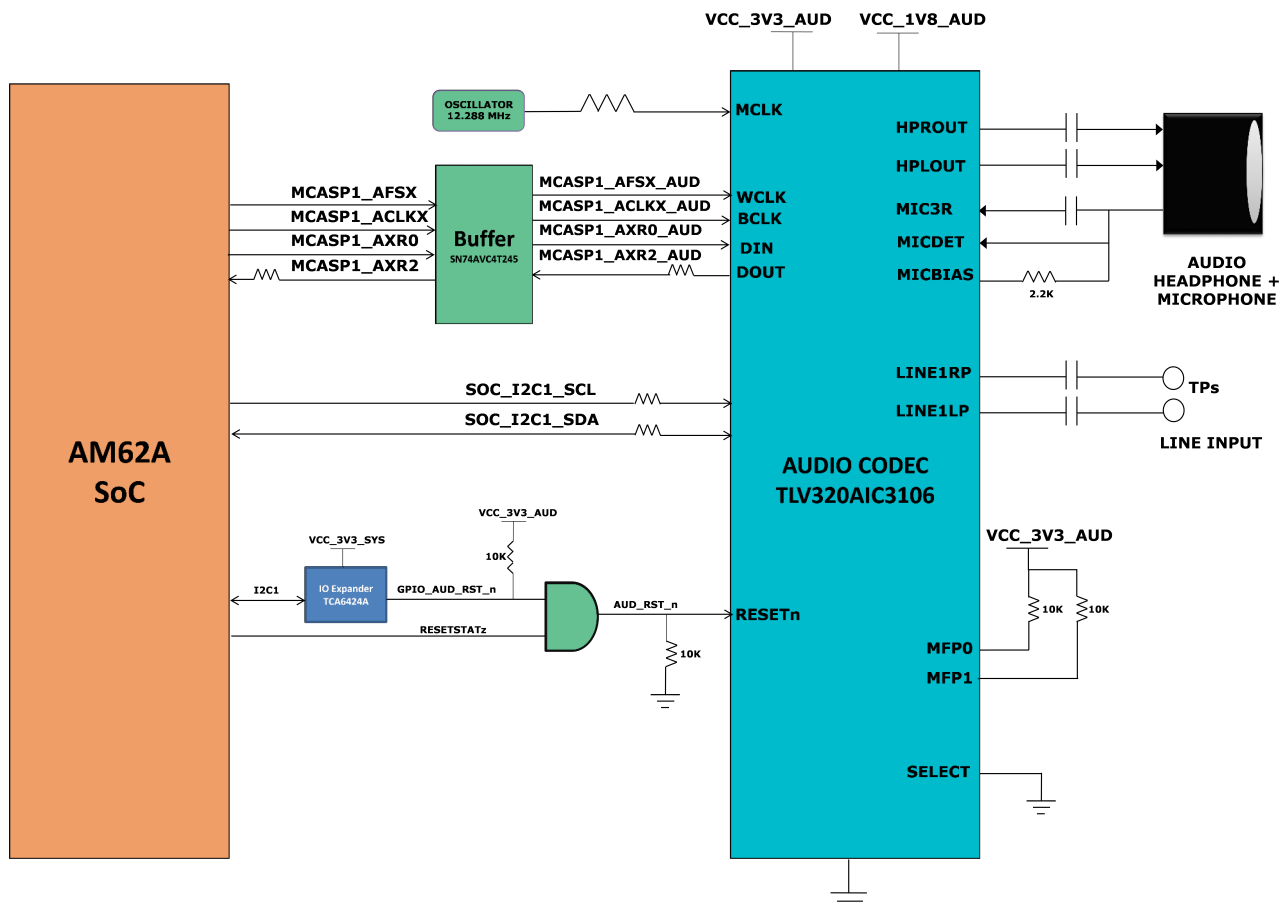


図 2-15. オーディオ コーデック インターフェイスのブロック図

2.2.6.5 HDMI ディスプレイ インターフェイス

AM62A SoC の DSS (ディスプレイ サブ システム) インターフェイスは、SKEVM で使用され、標準的な Type-A コネクタ経由で HDMI インターフェイスを提供します。SKEVM は、Lattice Semiconductor の SiI9022A HDMI トランスミッタを搭載しており、24 ビットの平行 RGB DSS 出力ストリームおよび McASP1 信号を HDMI 準拠のデジタル オーディオ / ビデオ信号に変換します。

使用されるデータ マッピング フォーマットは RGB888 です。データ バス幅は 24 ビットです。

SiI9022A を使用するには、SOC によるデバイスの設定が必要です。SOC と SiI9022A の間の I2C1 インターフェイスを使用してデバイスを設定します。HDMI トランスミッタに接続された SoC_I2C1 インスタンスは、互換モードレジスタ、TPI レジスタ、CPI レジスタにアクセスします。オーディオ データは、McASP1 インスタンスを介して SOC から HDMI トランスミッタに送信されます。HDMI_I2C バスは、接続されたシンク デバイスの EDID と HDCP データにアクセスします。

TMD5 差動データ ペアとトランスミッタからの差動クロック信号は、HDMI ESD デバイスを通じて HDMI コネクタに接続されています (メーカー型番: TPD12S016PWR)。このデバイスは、ロード スイッチとしても機能し、基板の 5V 電源から HDMI コネクタに供給される電流を制限します。

HDMI フレーマには、3.3V 基板 IO 電源から給電されます。また、専用 LDO から、AVCC および DVCC 電源用の 1.2V が給電されます。

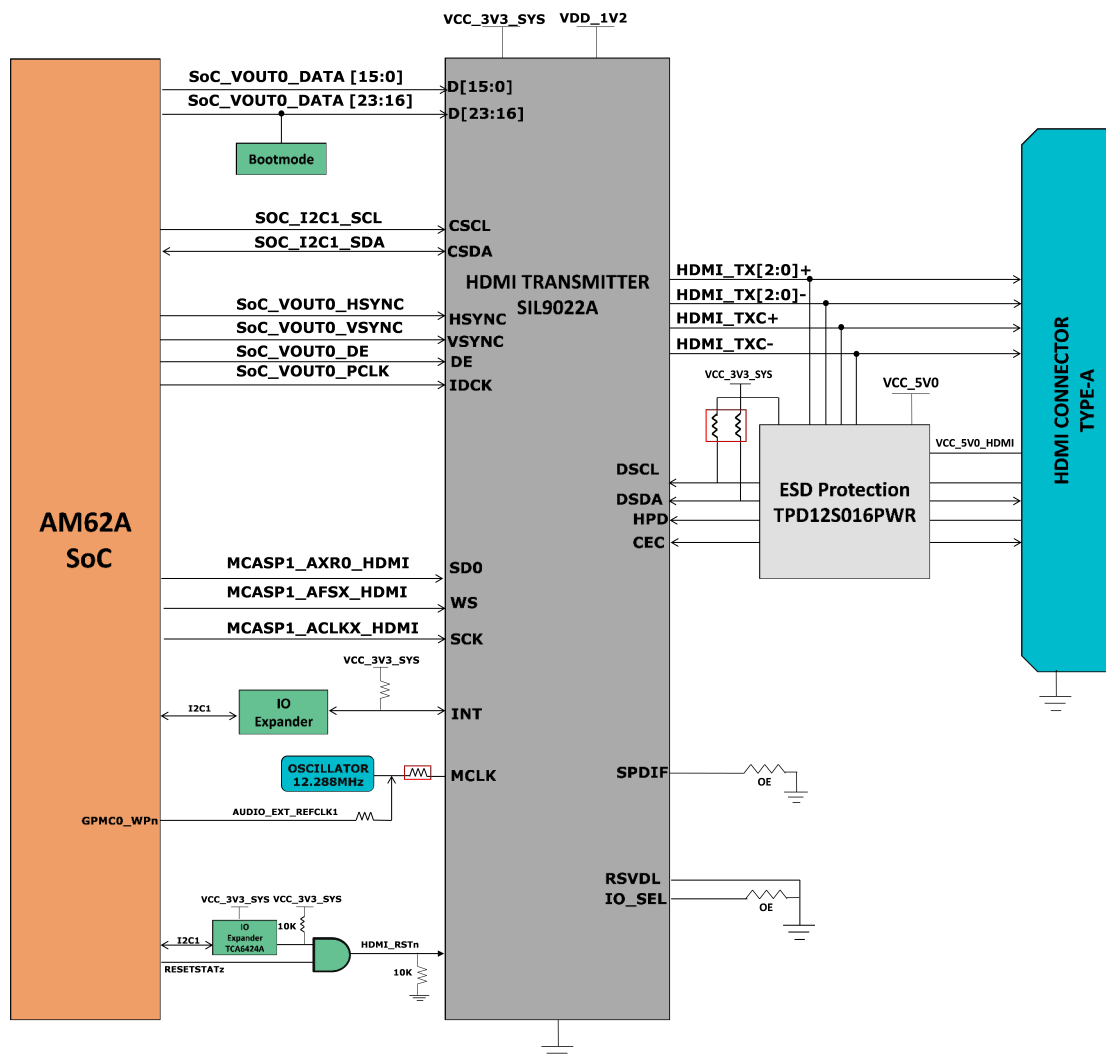


図 2-16. HDMI インターフェイスのブロック図

2.2.6.6 JTAG インターフェイス

AM62A 低消費電力 SK 評価基板には、XDS110 クラスのオンボード エミュレーション機能が搭載されています。このエミュレータの接続には USB 2.0 micro-B コネクタが使用され、回路はバス電源供給方式の USB デバイスとして機能します。コネクタからの VBUS 電源はエミュレーション回路に電源として使用されているため、SKEVM 電源が切り離されてもエミュレータへの接続が失われることはありません。電圧変換バッファは、XDS110 回路を SKEVM の他の部分から分離するために使用されます。

オプションとして、SKEVM の JTAG インターフェイスは、20 ピンの標準 JTAG cTI ヘッダ (J19) を通じて提供されます。これにより、外部 JTAG エミュレータ ケーブルを接続することができます。電圧変換バッファは、cTI ヘッダの JTAG 信号を SKEVM の他の部分から分離するために使用されます。XDS110 セクションと cTI ヘッダー セクションの電圧トランスレータの出力はマルチプレクサによって切り替えられ、AM62A の JTAG インターフェイスに接続されています。自動存在検出回路を使用して cTI 20 ピン JTAG コネクタへの接続が検出されると、マルチプレクサはオンボードのエミュレーション回路の代わりに cTI コネクタからの 20 ピン信号を AM62A SoC にルーティングします。

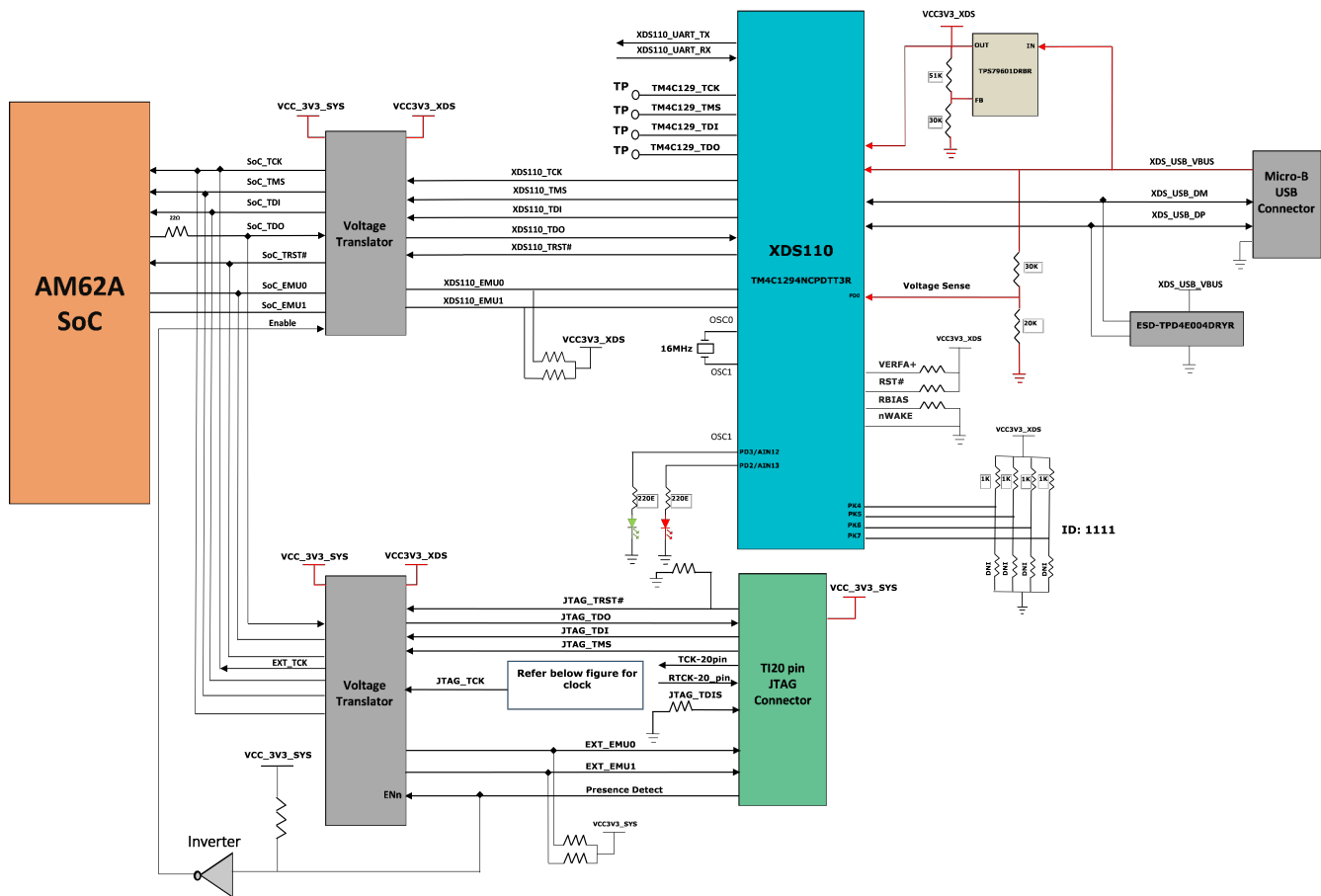


図 2-17. JTAG インターフェイスのブロック図

表 2-9 に、cTI 20 ピン JTAG コネクタのピン配列を示します。USB 信号には、ESD 電流パルスを VCC または GND に誘導する ESD 保護デバイス (型番 TPD4E004) が用いられています。TPD4E004 は、IEC 61000-4-2 で規定されている最大 $\pm 15\text{kV}$ の人体モデル (HBM) の ESD パルスから保護し、 $\pm 8\text{kV}$ の接触放電と $\pm 12\text{kV}$ のエアギャップ放電を提供します。

表 2-9. JTAG コネクタ (J19) のピン配置

ピン番号	信号
1	JTAG_TMS
2	JTAG_TRST#
3	JTAG_TDI
4	JTAG_TDIS
5	VCC_3V3_SYS
6	NC
7	JTAG_TDO
8	SEL_XDS110_INV
9	JTAG_cTI_RTCK
10	DGND
11	JTAG_cTI_TCK
12	DGND
13	JTAG_EMU0
14	JTAG_EMU1
15	JTAG_EMU_RSTn
16	DGND
17	NC
18	NC
19	NC
20	DGND

2.2.6.7 テストオートメーション ヘッダー

AM62A 低消費電力 SK 評価基板は、40 ピンのテストオートメーション ヘッダー (FH12A-40S-0.5SH) を搭載しており、パワーダウン、POR、ウォームリセット、ブートモード制御などの基本動作を外部コントローラで操作できます。

テストオートメーション回路は、常時オンの専用レギュレータから生成された 3.3V 電源から電源を供給されます (メーカー型番:TPS62177DQCR)。SOC の I2C1 インスタンスは、テストオートメーション ヘッダーに接続されています。テストオートメーション ヘッダーのもう 1 つの I2C インスタンス (BOOTMODE_I2C) は、24 ビット I2C ブートモード IO エクspanda (TCA6424ARGJR) に接続されており、AM62A SOC のブートモードを制御できます。

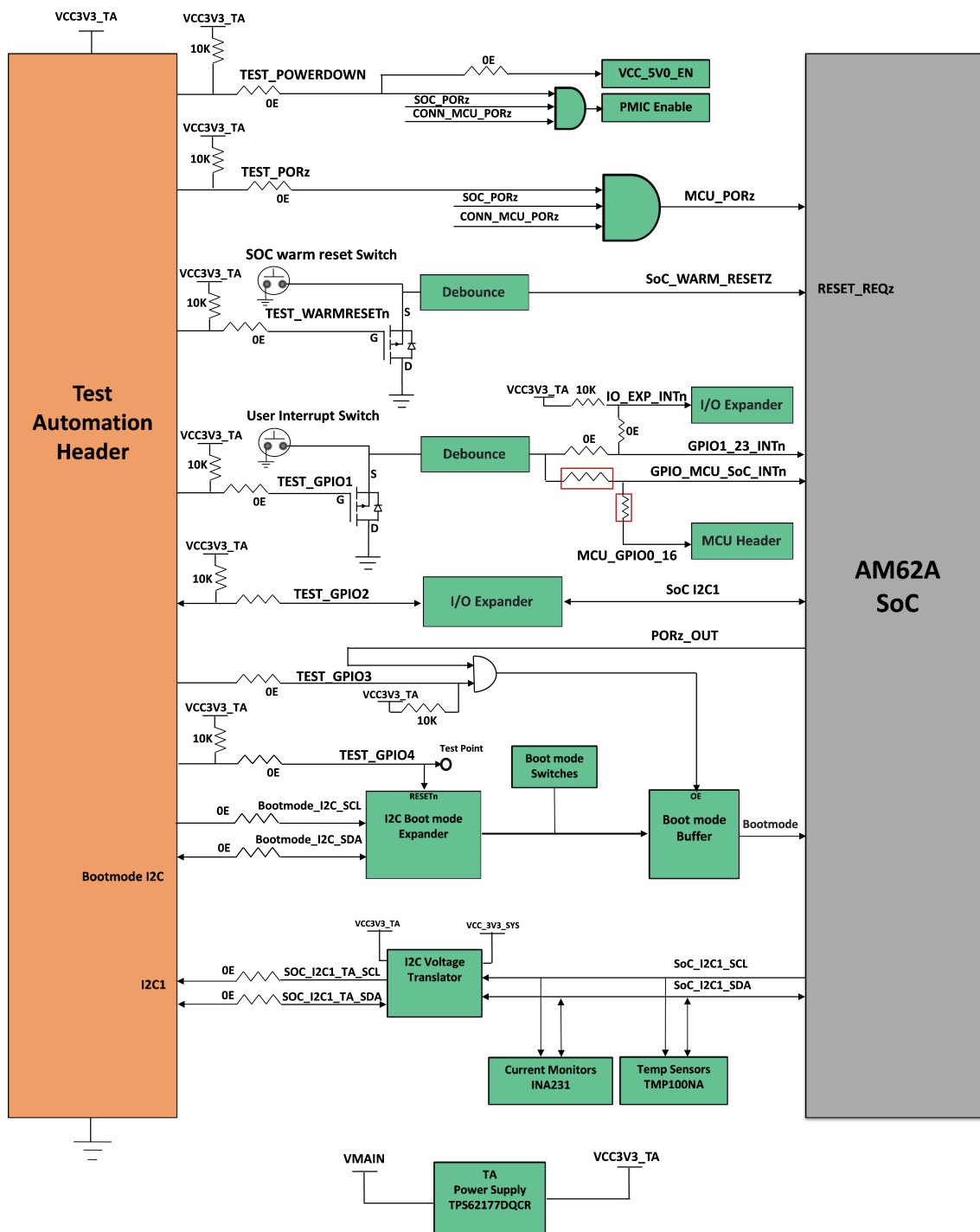


図 2-18. テストオートメーション インターフェイスのブロック図

テスト オートメーション回路には電圧変換回路があり、コントローラは **AM62A** で使用される **IO** 電圧から絶縁されています。**AM62A** のブートモードは、**DIP** スイッチまたは **I2C IO** エクспанダによるテスト オートメーション ヘッダーを使用して、ユーザーが制御できます。ブート モード バッファは、**DIP** スイッチまたは **I2C IO** エクспанダによって駆動されるブート モード制御を分離するために使用されます。ブート モードは、ボード上の 2 つの 8 ビット **DIP** スイッチを使用して設定することもでき、スイッチが **ON** 位置に設定されている場合はプルアップ抵抗をバッファの出力に、**OFF** 位置に設定されている場合は弱いプルダウン抵抗に接続します。バッファの出力は **AM62A SOC** のブート モード ピンに接続され、リセット サイクル中にブート モードが必要な場合にのみ出力が有効になります。

テスト オートメーション ヘッダーによってブート モードを設定する場合、必要なスイッチ値が **I2C IO** エクспанダ出力に設定されます。これにより、**DIP** スイッチ値が書き込まれ、**SOC** に目的のブート値が得られます。ブート モード用に使用されるピンにはそれ以外の機能もあるため、これらは、通常動作時にブート モード バッファをディスエーブルにすることによって自動的に分離されます。

テスト オートメーション ヘッダーからのパワー ダウン信号は、基板上の専用電源を除くすべてのレールをパワー ダウンするように **SKEVM** 基板に指示します。同様に、**PORZn** 信号は **SOC** にハードリセットを行い、**WARM_RESETn** は **SOC** にウォームリセットを行います。

ピン番号	信号	IO 方向	ピン番号	信号	IO 方向
1	VCC3V3_TA	電源	21	NC	該当なし
2	VCC3V3_TA	電源	22	NC	該当なし
3	VCC3V3_TA	電源	23	NC	該当なし
4	NC	該当なし	24	NC	該当なし
5	NC	該当なし	25	DGND	電源
6	NC	該当なし	26	TEST_POWERDOWN	入力
7	DGND	電源	27	TEST_PORZn	入力
8	NC	該当なし	28	TEST_WARMRESETn	入力
9	NC	該当なし	29	NC	該当なし
10	NC	該当なし	30	TEST_GPIO1	入力
11	NC	該当なし	31	TEST_GPIO2	双方向
12	NC	該当なし	32	TEST_GPIO3	入力
13	NC	該当なし	33	TEST_GPIO4	入力
14	NC	該当なし	34	DGND	電源
15	NC	該当なし	35	NC	該当なし
16	DGND	電源	36	SoC_I2C1_TA_SCL	双方向
17	NC	該当なし	37	BOOTMODE_I2C_SCL	双方向
18	NC	該当なし	38	SoC_I2C1_TA_SDA	双方向
19	NC	該当なし	39	BOOTMODE_I2C_SDA	双方向
20	NC	該当なし	40	DGND	電源

2.2.6.8 UART インターフェイス

SOC の 4 つの **UART** ポート (**MCU UART0**, **WKUP UART0**, **SOC UART0**, **SOC UART1**) は、**UART-to-USB** 機能を実現するために **FTDI** ブリッジ **FT4232HL** とインターフェイス接続され、基板上の **micro-B USB** コネクタ (**J17**) で終端されています。**USB** ケーブルを使用して **AM62A** 低消費電力 **SK** 評価基板をホストに接続すると、コンピュータは仮想 **COM** ポートを確立でき、任意の端末エミュレーション アプリケーションで使用できます。**FT4232HL** デバイスはバス電源供給方式です。

この回路は **USB BUS** から電源供給されているため、**SKEVM** の電源が切り離されても **COM** ポートへの接続が失われることはありません。

表 2-10. UART インターフェイス

UART ポート	USB から UART へのブリッジ	USB コネクタ	COM ポート
SOC_UART0	FT4232HL	J17	COM1
SOC_UART1			COM2
WKUP_UART0			COM3
MCU_UART0			COM4

FT4232 チップは、チップに接続された外部 SPI EEPROM からの構成ファイルを使用して、「シングル チップ USB から 4 チャンネル UART」モードで動作するよう構成されています。EEPROM (93LC46B) は、1Mbit/s のクロック レートに対応しています。EEPROM は、FTDI の Web サイトから入手できる FT_PROG というユーティリティ プログラムを使用して、USB 経由で回路内でプログラム可能です。FT_PROG は、1 つまたは複数の基板がコンピュータに接続されているときに、ユーザーが基板のシリアル番号を使用して接続されている COM ポートを識別できるように、基板のシリアル番号をプログラムするためにも使用されます。

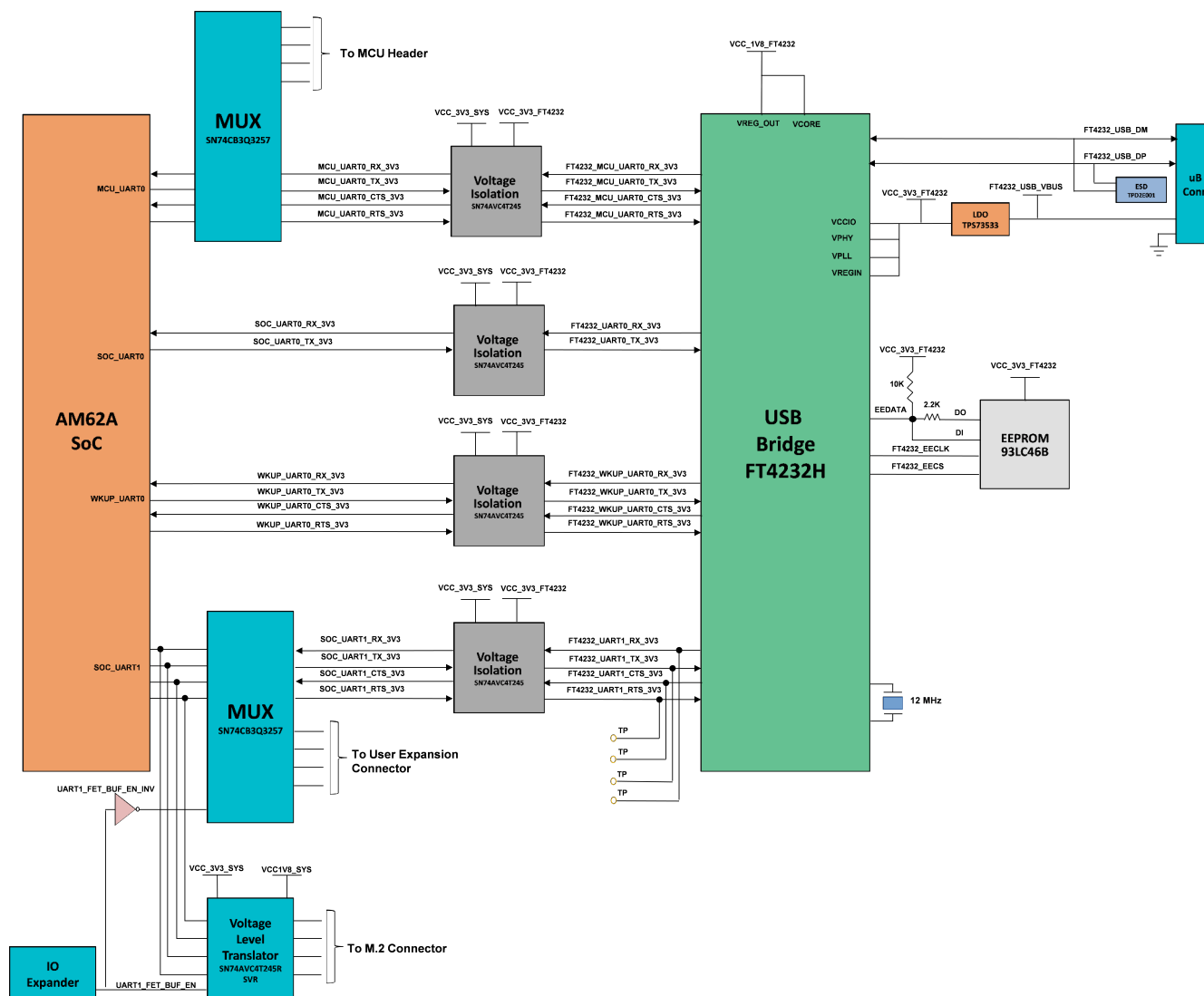


図 2-19. UART インターフェイスのブロック図

2.2.6.9 USB インターフェイス

2.2.6.9.1 USB 2.0 タイプ A インターフェイス

Type A コネクタ J7 からの USB2.0 データラインは、AM62A SOC の USB1 インターフェイスに接続されており、USB 高速 / フルスピード通信を実現しています。SOC への USB1_VBUS は、(5V~30V) の VBUS 動作に対応する抵抗分圧回路を介して供給されます。SOC の USB1_DRVVBUS は、ロードスイッチのイネーブルピン (メーカー型番: TPD3S014DBVR) に接続されており、オンボードの 5V 電源で VBUS に電力を供給できます。

EMI および EMC 低減のため、USB データラインにコモン モード チョーク (メーカー型番 DLW21SZ900HQ2B) が配置されています。Type-A コネクタからの USB データラインは、電流制限ロードスイッチと ESD 保護 IC (メーカー型番: TPD3S014DBVR) にも接続されています。このスイッチは、電流を 500mA に制限し、IEC 61000-4-2 で規定されている最大レベルを上回る ESD 衝撃を吸収します。

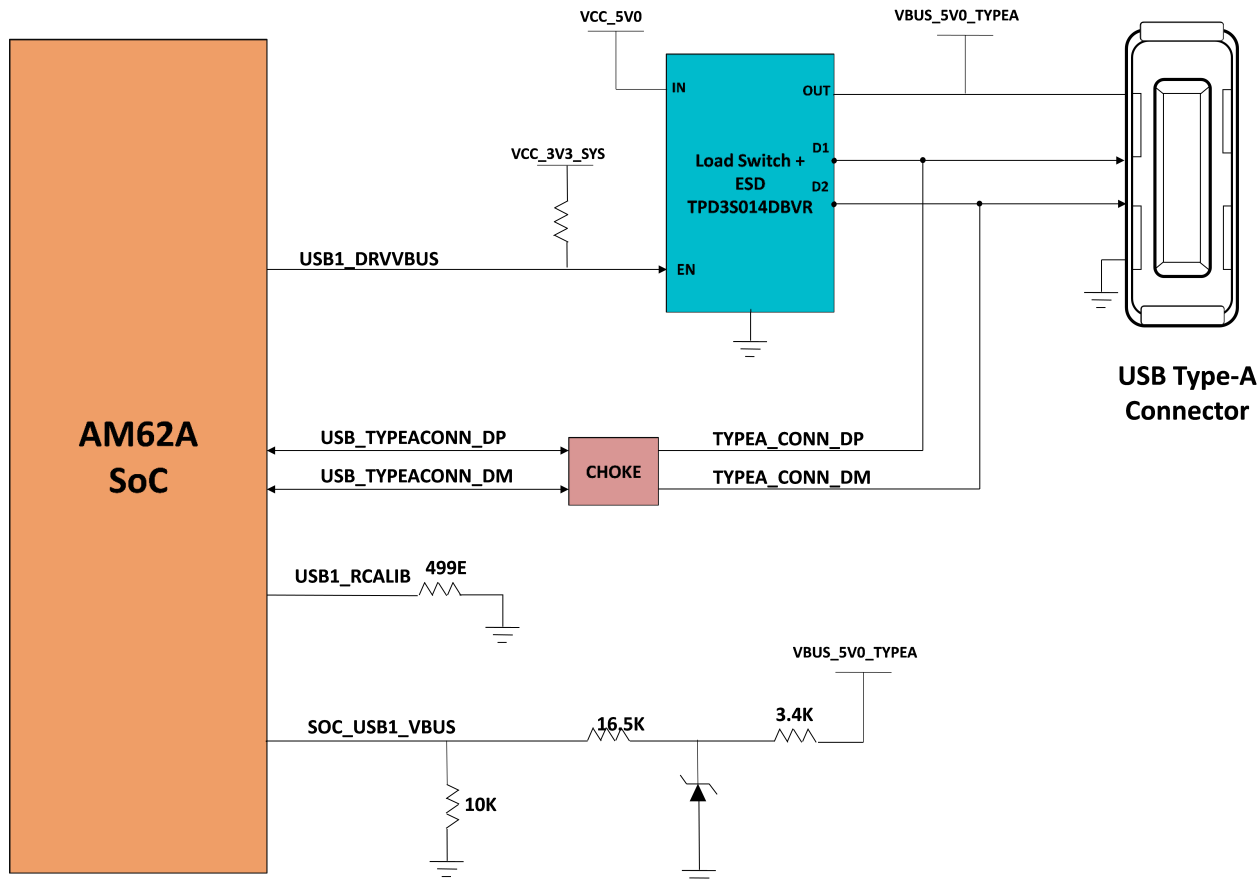


図 2-20. USB Type A インターフェイスのブロック図

2.2.6.9.2 USB 2.0 Type C インターフェイス

SK EVM では、USB 2.0 インターフェイスが USB Type-C コネクタ J15 (メーカー型番: 2012670005) を通じて提供されており、最大 480Mbps のデータレートをサポートします。J15 はデータ通信や、低消費電力 SK 評価基板への電源コネクタとして使用することもできます。J15 は、PD コントローラ TPS65988DHRSHR IC を使用して DRP ポートとして構成されているため、ホストとしてもデバイスとしても動作できます。ポートの役割は、コネクタに接続されるデバイスのタイプと、そのデバイスがシンクまたはソースのどちらであるかによって決まります。ポートが DFP として機能している場合、500mA で最大 5V を供給できます。

J15 からの USB2.0 データラインには、チョークと ESD 保護デバイスがあります。SOC への USB0_VBUS は、(5V ~ 30V) の VBUS 動作に対応する抵抗分圧ネットワークを介して供給されます。

EMI および EMC 低減のため、USB データラインに同相モード チョーク DLW21SZ900HQ2B が配置されています。USB2.0 DP または DM 信号の ESD 衝撃を放散させるため、ESD 保護デバイス (型番 ESD122DMXR) が搭載されて

います。CC 信号には ESD 保護デバイス (部品番号 TPD1E01B04DPLT) が搭載されており、ESD 衝撃を放散させるため、Type-C コネクタ J15 の VBUS レールには TVS2200DRVR IC が組み込まれています。

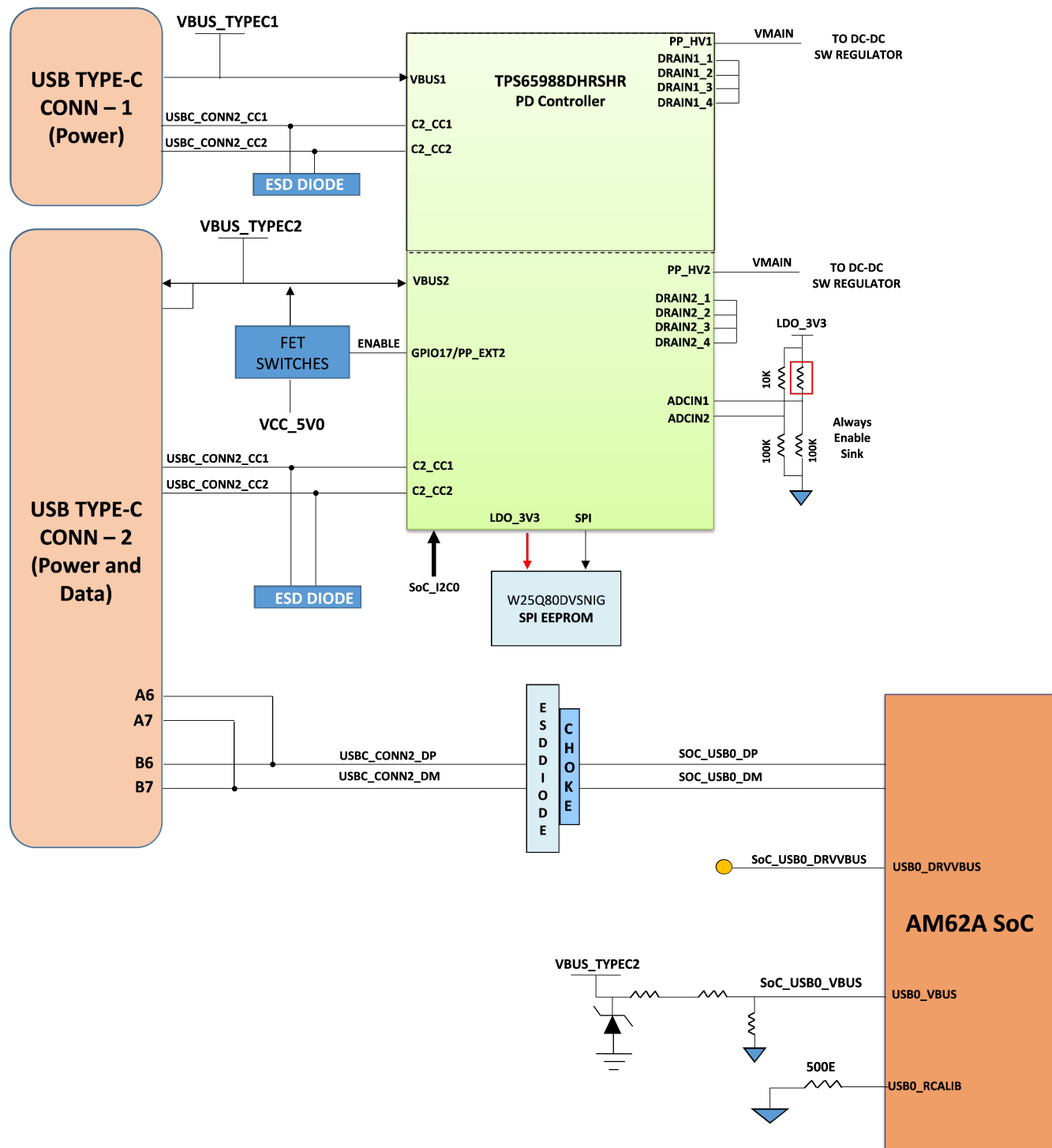


図 2-21. USB2.0 Type C インターフェイスのブロック図

2.2.6.10 メモリ インターフェイス

2.2.6.10.1 LPDDR4 インターフェイス

AM62A 低消費電力 SK EVM には、最大 4266Mb/s のデータレートをサポートする Micron のデュアル ランク、デュアル ダイ 4GB、32 ビット幅 LPDDR4 メモリ (MT53E2G32D4DE-046) が搭載されています。LPDDR4 メモリが配置され、SOC の DDR0 グループに接続されて、ポイント ツー ポイント通信をサポートしています。

LPDDR4 メモリはコア電源に 1.8V が必要であるため、電力需要が抑えられます。I/O には、PMIC の 1.1V 電源出力から電力が供給されます。デフォルトのアクティブ状態を設定するため、AM62A SOC によって制御される LPDDR4 リセット (アクティブ Low) はプルダウンされています。また、プルアップ抵抗の実装も可能です。

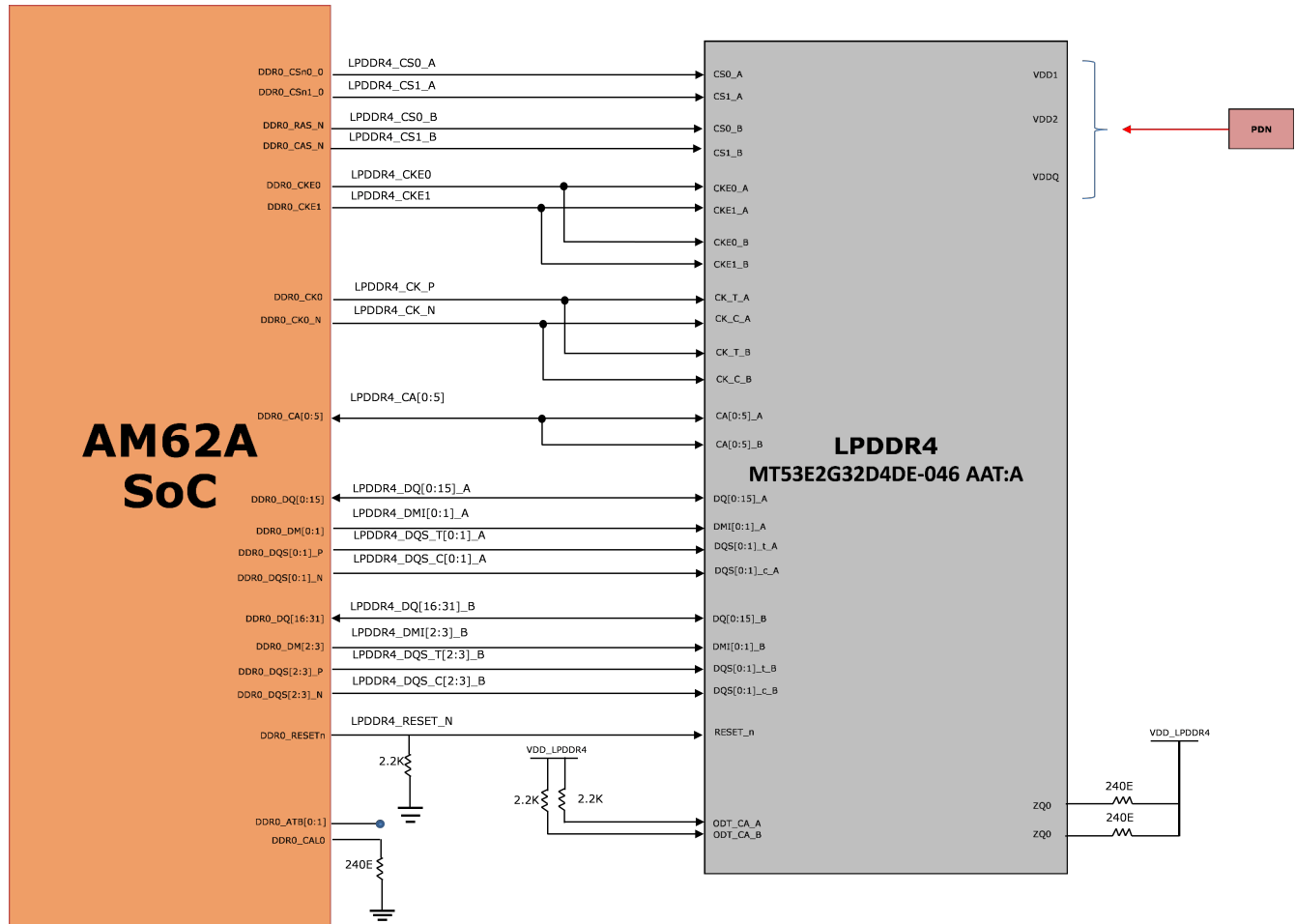


図 2-22. LPDDR4 インターフェイスのブロック図

2.2.6.10.2 オクタル シリアル ペリフェラル インターフェイス (OSPI)

AM62A 低消費電力 SK 評価基板では、1Gbit OSPI メモリ デバイス (Cypress 型番: W35N01JWTBAG) を、AM62A SOC の OSPI0 インターフェイスに接続しています。OSPI は、最大 166Mhz STR および 120Mhz DTR のクロック速度でシングルおよびダブル データ レートに対応しています。

OSPI および QSPI の実装: DATA[7:0]、DQS、INT#、CLK の各信号には 0Ω の抵抗が搭載されています。バスのフローティングを防ぐため、DATA[7:0] には外部プルアップ抵抗を実装できるフットプリントが用意されています。OSPI メモリのフットプリントでは、QSPI メモリまたは OSPI メモリのいずれかを取り付けることもできます。QSPI フラッシュを実装する場合は、OSPI_DATA[4:7] ピンに配置された 0Ω の直列抵抗は取り外すことができます。

リセット: OSPI フラッシュのリセットは、AM62A SOC の RESETSTATz 信号と SOC の GPIO_OSPI_RSTn 信号を論理積する回路に接続されています。デフォルトのアクティブ状態を設定するために、GPIO_OSPI_RSTn にはプルアップ抵抗が配置されています。

電源: OSPI フラッシュメモリの VCC ピンと VCCQ ピンは両方とも、オンボードの 1.8V システム電源から供給されます。OSPI I/O グループは、SOC の VDDSHV1 ドメインから電力を供給され、1.8V システム電源にも接続されています。

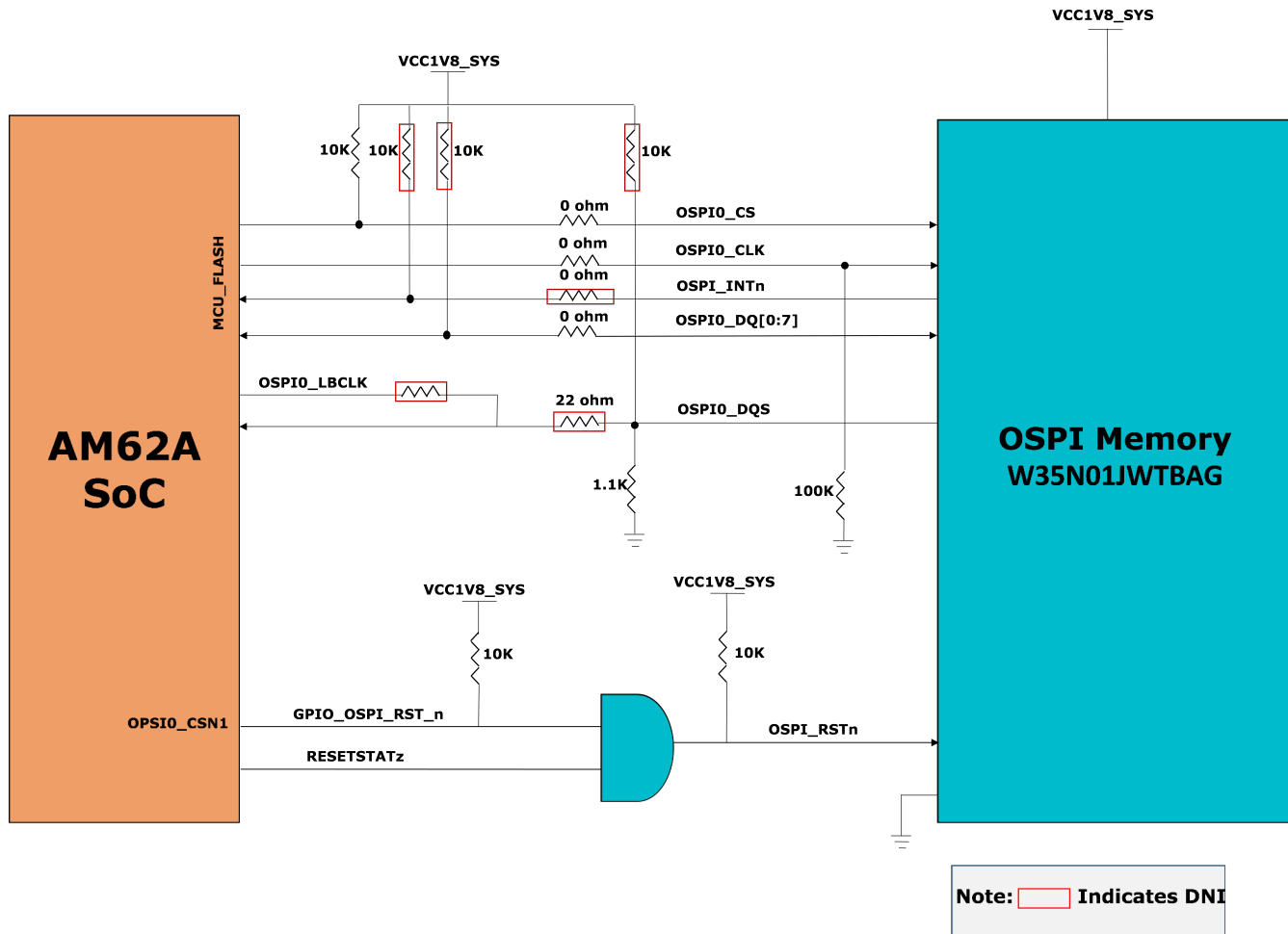


図 2-23. OSPI のブロック図

2.2.6.10.3 MMC インターフェイス

AM62A SOC には、3 つの MMC ポート (MMC0、MMC1、MMC2) があります。MMC0 は eMMC に、MMC1 はマイクロ SD カード コネクタにインターフェイス接続され、MMC2 は Wi-Fi および BT モジュール インターフェイス用のフォームファクタ M.2 コネクタに終端されています。

2.2.6.10.3.1 MMC0 - eMMC インターフェイス

この SKEVM 基板には、AM62A SOC の MMC0 ポートに接続された 16GB の eMMC フラッシュメモリ (Micron、型番 MTFC16GAPALBH-IT) が搭載されています。

このフラッシュは、最大 200MHz の HS400 ダブル データ レートをサポートする MMC0 インターフェイスの 8 ビットに接続されています。Micron の eMMC は、マルチメディア カード (MMC) インターフェイスと NAND フラッシュ コンポーネントを搭載している通信および大容量データ ストレージ デバイスです。DAT[7:1] にはバスのフローティング状態を防ぐため、外付けプルアップ抵抗を取り付けるオプションがあり、CLK 信号には PCB の特性インピーダンスに合わせるため、SOC パッドの近くに直列抵抗が配置されています。

eMMC デバイスには、NAND メモリ用の 3.3V、eMMC インターフェイス用の 1.8V の 2 つの電源が必要です。SOC の MMC0 インターフェイスは、1.8V IO 電源に接続された VDDSHV4 電源ドメインから電力が供給されます。

eMMC デバイスには、ホストからのアクティブ low リセットが必要です。デフォルトでは、RST_n 信号はデバイスで一時的に無効になっています。ホストがこのレジスタ バイトを使用するには、事前に ECSD レジスタ バイト 162、ビット [1:0] を

0x1 に設定して、この機能を有効化する必要があります。外部リセットは、SOC の RESETSTATz と IO エクスパンダの GPIO を論理積することで生成されます。デフォルトのアクティブ状態を設定するため、GPIO ピンにプルアップが提供されています。

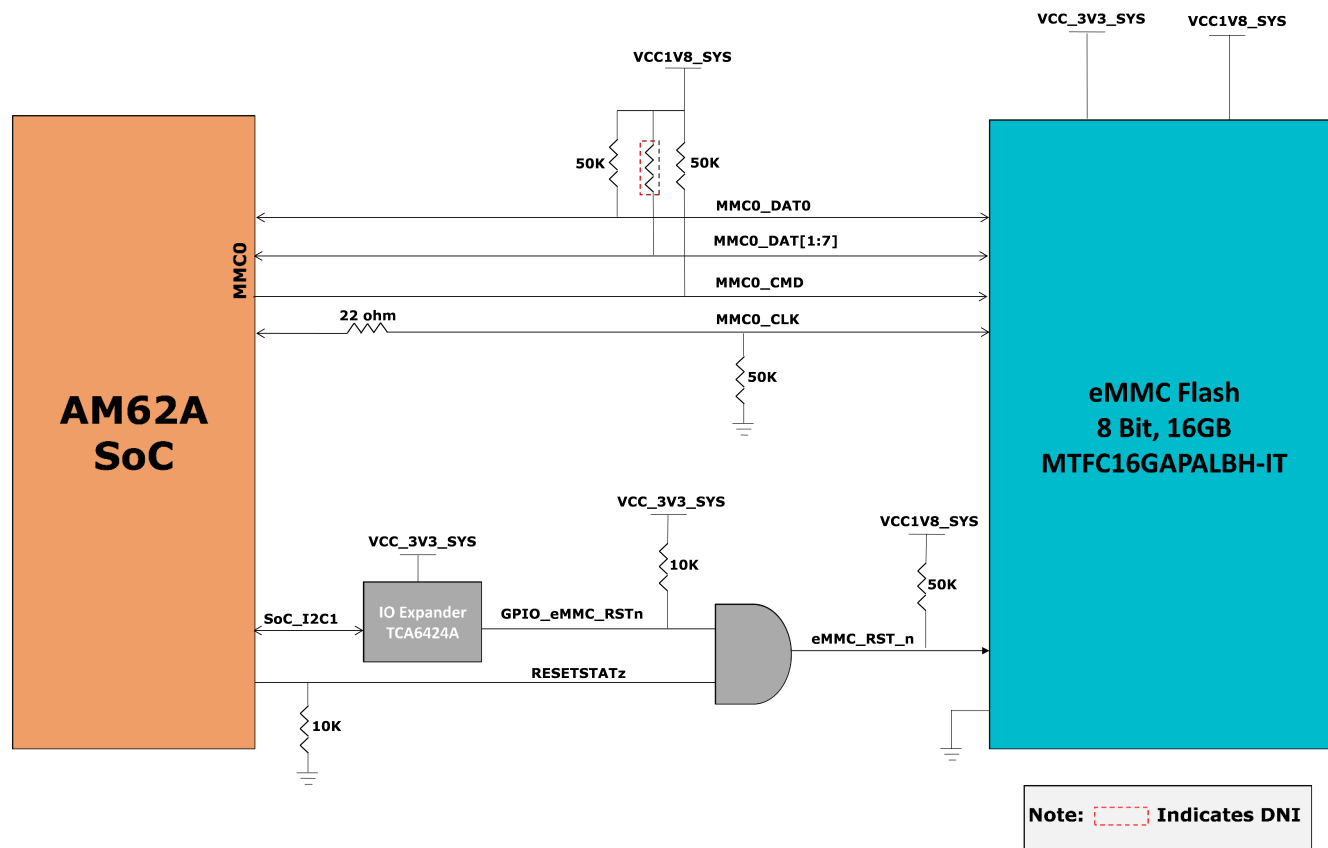


図 2-24. EMMC インターフェイスのブロック図

2.2.6.10.3.2 MMC1 — マイクロ SD インターフェイス

この SKEVM 基板には、AM62A SOC の MMC1 ポートに接続されたマイクロ SD カード インターフェイスが搭載されています。このインターフェイスをサポートするため、MEM2051-00-195-00-A の MicroSD カード ソケットを使用しています。1.8V と 3.3V の両方での IO 動作を含む UHS1 動作がサポートされています。マイクロ SD カード インターフェイスは、デフォルトで SD モードで動作するように設定されています。高速カードの場合、SOC の ROM コードはカードとコントローラがサポートできる最速の速度を検出しようと試み、その後で VSEL_SD_SOC 信号を通して 1.8V への遷移を試みます。

SD カード コネクタの電源は、ロード スイッチ TPS22918DBVR を使用して供給され、RESETSTATz、PORz_OUT、IO エクスパンダの GPIO 出力の論理積によって制御されます。

データ、クロック、コマンド信号用に、ESD 保護デバイス TPD6E001RSE が搭載されています。TPD6E001RSE は TVS ダイオードを内蔵したライン終端デバイスで、IEC 61000-4-2 に準拠したシステムレベルの ESD 保護、±8kV の接触放電、±15kV のエアギャップ放電を提供します。

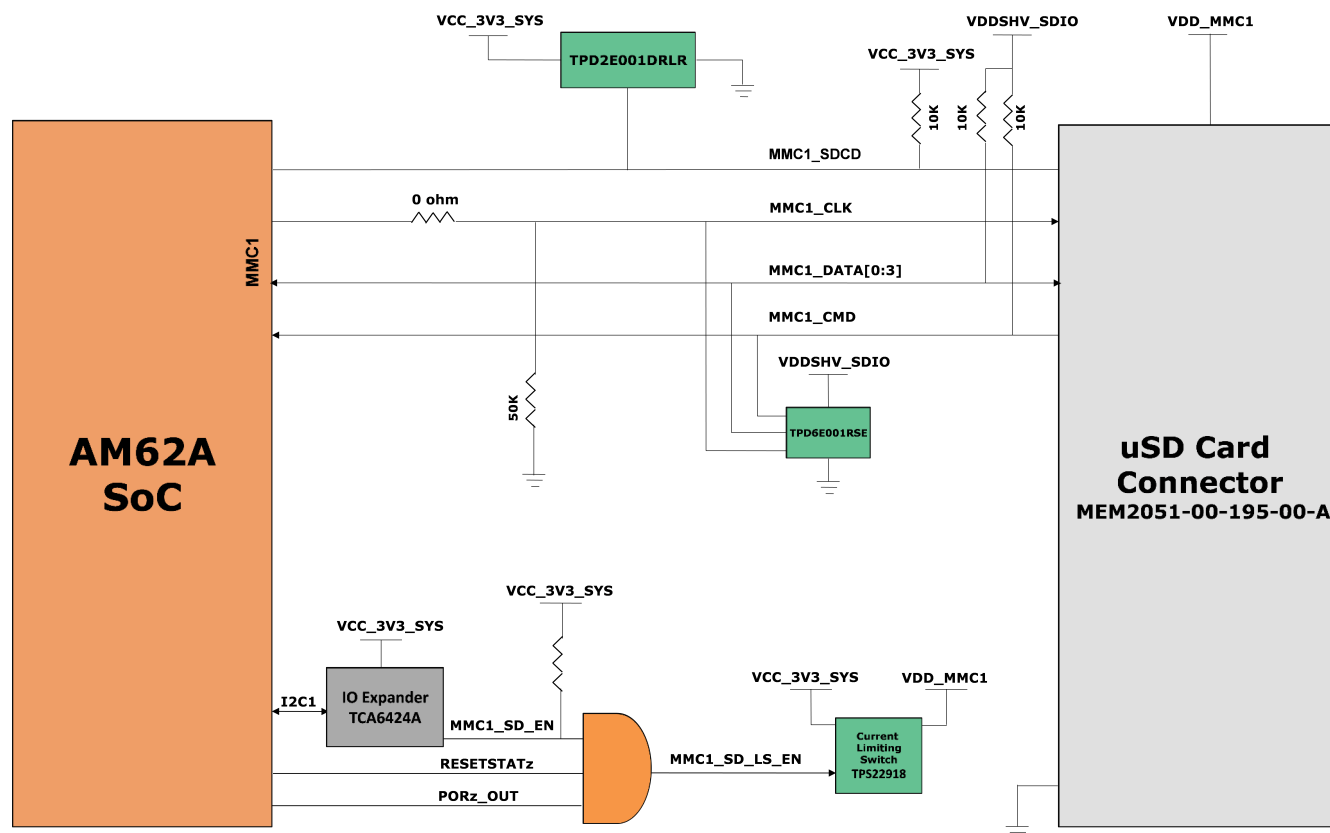


図 2-25. Micro SD インターフェイスのブロック図

2.2.6.10.3.3 MMC2 - M.2 Key E インターフェイス

AM62A 低消費電力 SK 評価基板は M.2 Key E インターフェイスを搭載しており、WiFi BT モジュールを、バッファ経由で MMC2、UART2 インスタンス、McASP1 インターフェイスに接続できます。これは、産業用温度グレードをサポートするアンテナを搭載した Wi-Fi、デュアルバンド、2.4GHz および 5GHz のモジュールとのインターフェイスとして使用できます。M.2 には、IEEE 規格 802.11a/b/g/n のデータをサポートする MMC2 インターフェイスの 4 ビット IO が付属しています。M.2 コネクタは、高いスループットと到達範囲の延長ができるほか、Wi-Fi と Bluetooth の共存も実現できるモジュールとインターフェイスできるため、消費電力を最適化する設計に適しています。

M.2 コネクタには、インターフェイス モジュールの電源要件を満たすため、3.3V の電源がオンボード電源として供給されます。SOC の MMC2 インターフェイスは、1.8V IO 電源に接続された VDDSHV6 電源ドメインから電力が供給されます。

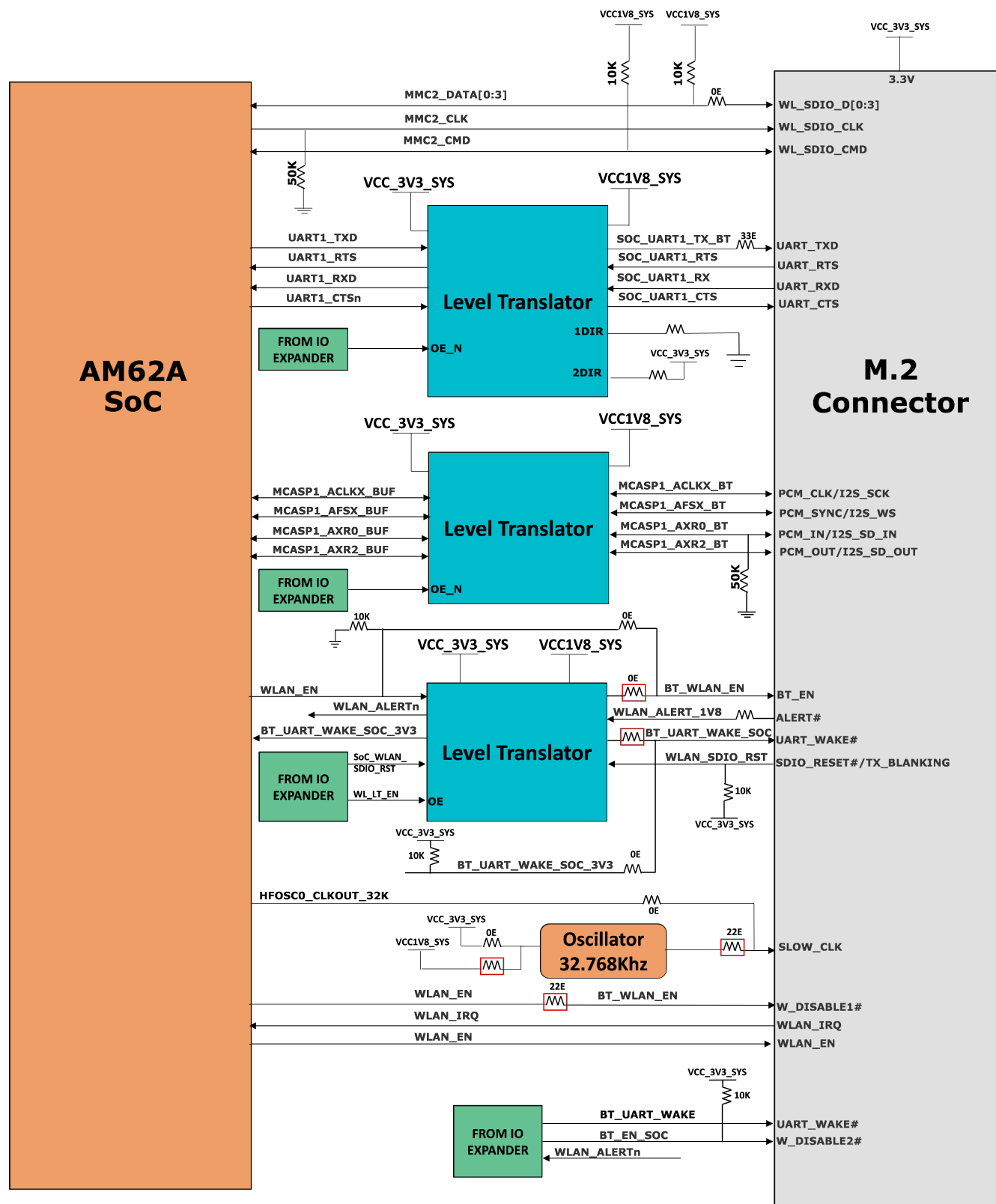


図 2-26. M.2 Key E インターフェイスのブロック図

2.2.6.10.4 基板 ID EEPROM

AM62A 低消費電力 SK 評価基板は、オンボード EEPROM に保存されているバージョンとシリアル番号のデータからリモートで識別可能です。

Microchip の基板 ID メモリ AT24C512C-MAHM-T は、SOC の I2C0 ポートに接続されており、ヘッダー記述でプログラムされたアドレス 0x51 に応答するように構成されています。EEPROM の I2C アドレスは、A0 ピンを High に駆動し、A1 ピン、A2 ピンを Low に駆動することで変更できます。メモリの最初の 259 バイトは、各基板の識別情報であらかじめプログラムされています。残りの 65277 バイトは、データまたはコードの保存用にユーザーが使用できます。

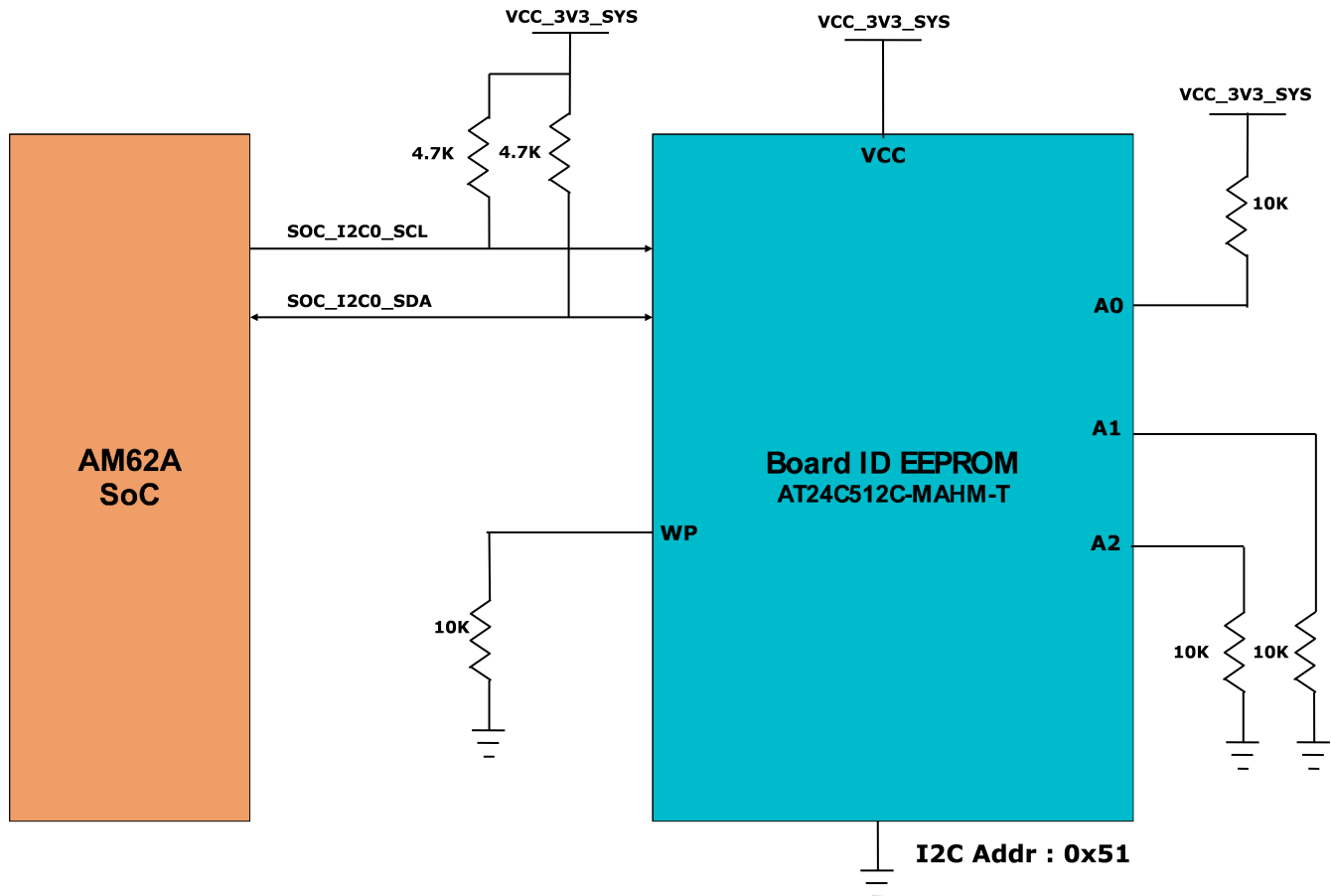


図 2-27. 基板 ID EEPROM ブロック図

2.2.6.11 イーサネット インターフェイス

AM62A 低消費電力 SK 評価基板には、外部通信向けに、1 ギガビット速度のイーサネット ポートが 2 つあります。

AM62A SOC の RGMII1 および RGMII2 ギガビット イーサネット CPSW ポートは、オンボード PHY トランシーバ DP83867 に接続されています。

CPSW_RGMII1 ポートおよび CPSW_RGMII2 ポートは、外部 PHY トランシーバと通信するために、共通の MDIO バスを使用しています。

注

E1 および E2 バージョン EVM の RGMII2 モジュール コネクタは対象外です。

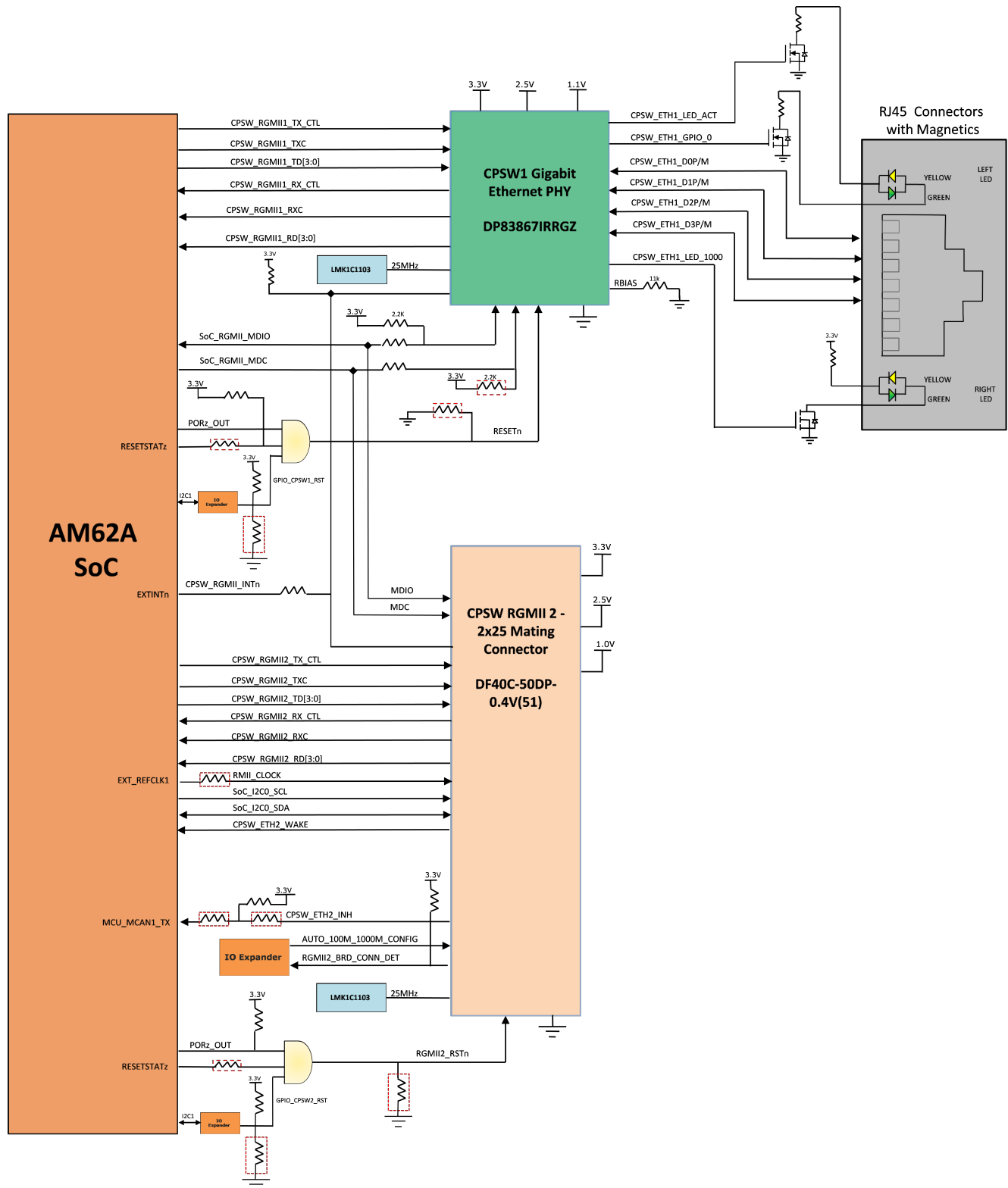


図 2-28. イーサネット インターフェイスのブロック図 – Rev E1 および E2

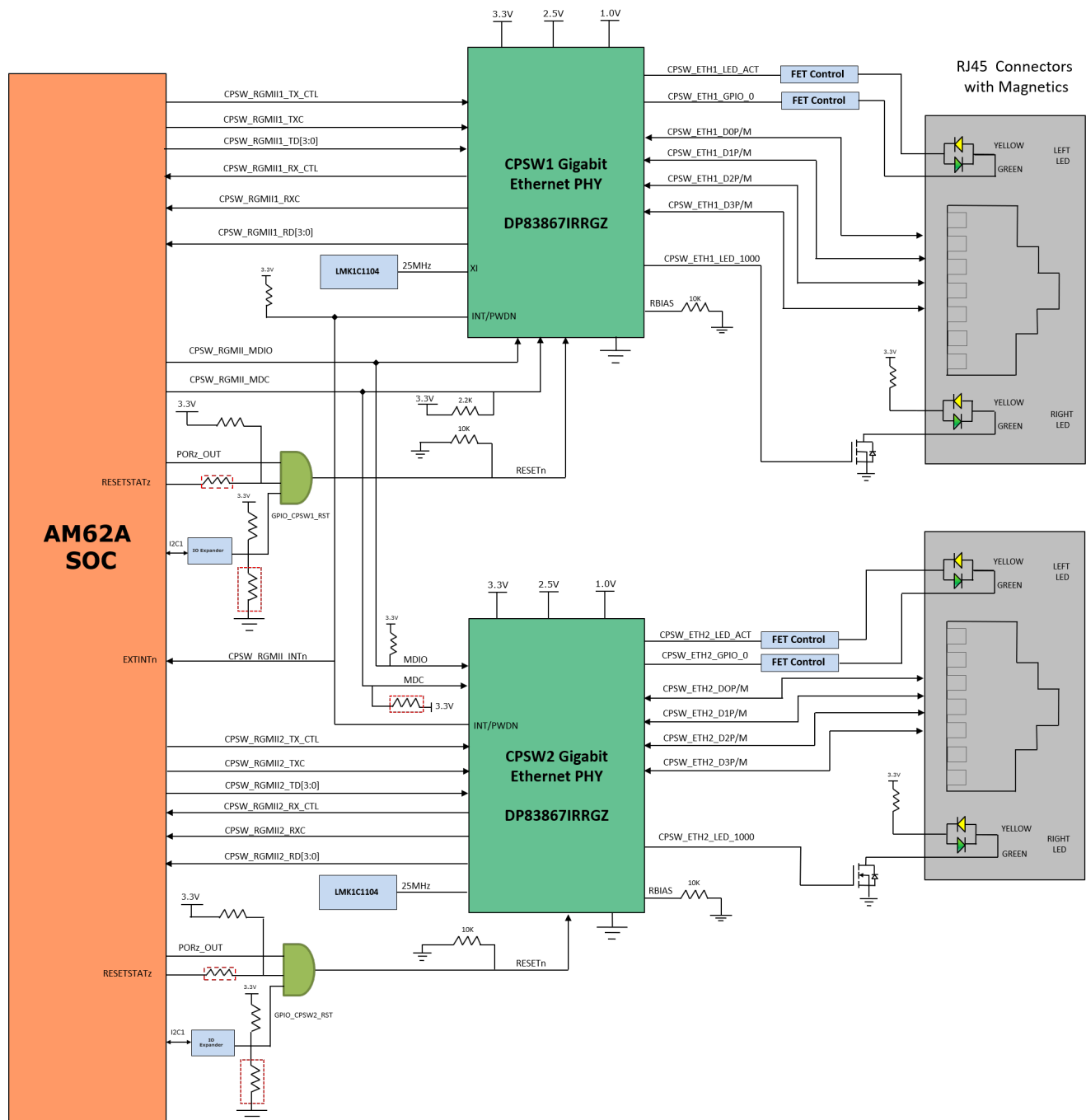


図 2-29. イーサネット インターフェイスのブロック図 – Rev E3 および A

2.2.6.11.1 CPSW イーサネット PHY のデフォルト構成

DP83867 のデフォルト構成は、PHY の特定のピンにあるいくつかの抵抗プルアップおよびプルダウン値に基づいて決定されています。インストールされている値に応じて、各構成ピンを次の 4 つのモードのいずれかに設定できます。

AM62A 低消費電力 SK 評価基板は、RGMII インターフェイスをサポートする 48 ピン QFN パッケージを使用しています。

DP83867 PHY は、抵抗ストラッピングに基づいて 4 つのレベル構成を使用して、4 つの異なる電圧範囲を生成します。これらの抵抗は、通常 PHY によって駆動されてプロセッサへの入力となる、RX データおよび制御ピンに接続されます。各モードの電圧範囲を以下に示します。

モード 1 — 0V ~ 0.3V

モード 2 - 0.462V ~ 0.6303V

モード 3 — 0.7425V ~ 0.9372V

モード 4 — 2.2902V ~ 2.9304V

LED_0 を除くすべてのストラッピング ピンには、プルアップおよびプルダウンの両方のフットプリントが用意されています。LED_0 はミラー イネーブル用で、デフォルトではモード 1 に設定されています。モード 4 は適用されず、モード 2 およびモード 3 のオプションは使用しません。PHY は、以下の構成で抵抗ストラップされています。

PHY アドレス:00000

Auto_neg:有効

ANG_SEL: 10/100/1000

RGMII TXCLK スキュー:0ns

RGMII RXCLK スキュー:2ns

表 2-11. CPSW イーサネット ストラップ設定

ストラップ設定	ピン名	ストラップ機能	モード	ストラップ機能の値	説明
PHY アドレス	RX_D2	PHY_AD3	1	0	PHY アドレス:0000
		PHY_AD2	1	0	
	RX_D0	PHY_AD1	1	0	
		PHY_AD0	1	0	
自動ネゴシエーション	RX_DV/ RX_CTRL	Auto- neg	3	0	Autoneg Disable=0
動作モード	LED2	RGMII クロック スキュー TX[1]	5	0	RGMII TX のクロック スキューは 0ns に設定されています
		RGMII クロック スキュー TX[0]	5	0	
	LED_1	RGMII Clock スキュー TX[2]	5	1	
		ANEG_SEL	1	0	10/100/1000 のアダプタイズ機能
	LED_0	ミラーの有効化	1	0	ミラーの有効化が無効です
	GPIO_1	RGMII クロック スキュー RX[2]	1	0	RGMII RX のクロック スキューは 2ns に設定されています
		RGMII クロック スキュー TX[1]	1	0	
	GPIO_0	RGMII クロック スキュー RX[0]	1	0	

2.2.6.12 GPIO ポート エクスパンダ

AM62A 低消費電力 SKEVM で使用されている I/O エクスパンダは、24 ビットの I2C ベース I/O エクスパンダであり、ドーター カードのプラグイン検出や、接続されている各種ペリフェラル デバイスに対するリセット信号やイネーブル信号の生成に使用されます。AM62A SOC の SoC_I2C1 バスは、I/O エクスパンダとのインターフェイス接続に使用されます。I/O エクスパンダの I2C デバイス アドレスは 0x21 および 0x23 です。

表 2-12. IO エクスパンダ - 01

ピン番号	信号	方向	目的
P00	NC	-	-
P01	GPIO_CPSW1_RST	出力	CPSW イーサネット PHY-1 リセット制御 GPIO
P02	BT_EN_SOC	出力	M.2 モジュールの Bluetooth のイネーブル
P03	MMC1_SD_EN	出力	SD カード ロード スイッチの有効化
P04	VPP_EN	出力	SOC eFuse 電圧 (VPP = 1.8V) レギュレータの有効化
P05	EXP_PS_3V3_EN	出力	EXP CONN 3.3V パワー スイッチのイネーブル
P06	EXP_PS_5V0_EN	出力	EXP CONN 5V パワー スイッチのイネーブル
P07	EXP_HAT_DETECT	入力	EXP CONN HAT ボード検出
P10	GPIO_AUD_RSTn	出力	オーディオ コーデック リセット制御 GPIO
P11	GPIO_eMMC_RSTn	出力	eMMC リセット制御 GPIO
P12	UART1_FET_BUF_EN	出力	SOC UART1 マルチプレクサの選択
P13	BT_UART_WAKE_SOC_3V3	入力	BT UART WKUP 信号
P14	GPIO_HDMI_RSTN	出力	HDMI トランスミッタ リセット制御 GPIO
P15	CSI_GPIO0	該当なし	CSI0 GPIO1
P16	CSI_GPIO1	該当なし	CSI0 GPIO2
P17	WLAN_ALERTn	入力	M.2 モジュール WLAN アラート
P20	HDMI_INTN	入力	HDMI 割り込み
P21	TEST_GPIO2	入力	テスト オートメーション コネクタからの GPIO2 のテスト
P22	MCASP1_FET_EN	出力	MCASP1 イネーブルおよび方向制御
P23	MCASP1_BUF_BT_EN	出力	
P24	MCASP1_FET_SEL	出力	
P25	UART1_FET_SEL	出力	UART1 マルチプレクサ / デマルチプレクサの選択制御
P26	PD_I2C_IRQ	入力	PD コントローラからの割り込み要求
P27	IO_EXP_TEST_LED	出力	ユーザー テスト LED 2

表 2-13 に、エクスパンダによって制御される信号のリストを示します。

表 2-13. IO エクスパンダ - 02

ピン番号	信号	方向	デバイス
P10	WL_LT_EN	出力	M.2 インターフェイス レベル トランスレータのイネーブル
P11	CSI_RSTZ	出力	CSI リセット制御 GPIO
P20	SPI0_FET_SEL	出力	SOC SPI0 マルチプレクサの選択
P21	SPI0_FET_OE	出力	SOC SPI0 マルチプレクサのイネーブル
P22	GPIO_CPSW2_RST	出力	CPSW イーサネット PHY-2 リセット制御 GPIO
P23	CSI_SEL2	出力	CSI マルチプレクサ / デマルチプレクサ選択制御
P24	CSI_EN	出力	CSI マルチプレクサ / デマルチプレクサ イネーブル
P25	AUTO_100M_1000M_CONFIG	出力	WLAN リセット制御 GPIO
P26	CSI_VLDO_SEL	出力	CSI I/O 電圧選択制御 (VCC_CSI_IO)
P27	SOC_WLAN_SDIO_RST	出力	M.2 モジュール WLAN/SDIO のリセット

2.2.6.13 GPIO へのマッピング

表 2-14 に、AM62A 低消費電力 SK 評価基板ペリフェラルを搭載した AM62A SOC の GPIO へのマッピングの詳細を示します。

表 2-14. AM62A 低消費電力 SK 評価基板ペリフェラルを搭載した AM62A SoC のマッピング

シリアル番号	GPIO 名称	GPIO ネット名	機能	使用 GPIO	パッケージ信号名	制御の方向	デフォルト状態	アクティブ状態	SoC 側の電圧ドメイン	SKEVM に接続されている電圧レール
1	WLAN インターフェイスのイネーブル	WLAN/EN	イネーブル	GPIO0_71	MMC2_SDCD	出力	Low	High	VDDSHV6	SoC_DVDD1V8
2	WLAN 割り込み	WLAN_IRQ	割り込み	GPIO0_72	MMC2_SDWP	入力	High	Low	VDDSHV6	SoC_DVDD1V8
3	BT インターフェイスのイネーブル	BT_EN_SOC	イネーブル	MCU_GPIO0_0	MCU_SPI0_CS0	出力	Low	High	VDDSHV_MCU	SoC_DVDD3V3
4	CPSW イーサネット PHY 割り込み	CPSW_RGMII_INTn	割り込み	GPIO1_31	EXTINTn	入力	High	Low	VDDSHV0	SoC_DVDD3V3
5	OSPI リセット制御 GPIO	GPIO_OSPI_RSTn	リセット	GPIO0_12	OSPI0_CSn1	出力	High	Low	VDDSHV1	SoC_DVDD1V8
6	マイコン ヘッダー GPIO0_16	MCU_GPIO0_16	GPIO	MCU_GPIO0_16	MCU_MCAN1_RX	該当なし	該当なし	該当なし	VDDSHV_CANUART	CAN_IO_3V3
7	マイコン ヘッダー GPIO0_15	MCU_GPIO0_15	GPIO	MCU_GPIO0_15	MCU_MCAN1_TX	該当なし	該当なし	該当なし	VDDSHV_CANUART	CAN_IO_3V3
8	PMIC 割り込み	PMIC_INT_B	割り込み	GPIO0_31	EXTINTn	入力	High	Low	VDDSHV3	SoC_DVDD3V3
9	スイッチからの CAN-FD 高速ウェークアップ信号	CAN_FD_WKUP_SW_INH	割り込み	MCU_GPIO0_15	MCU_MCAN1_TX	入力	High	Low	VDDSHV_CANUART	CAN_IO_3V3
10	マイコン ヘッダーからの CAN-FD 高速ウェークアップ信号	CAN_FD_WKUP_HD_R_INH								
11	車載イーサネット アドオン ボードからの割り込み信号	CPSW_ETH2_INH								
12	ユーザー テスト LED 制御信号	SOC_GPIO1_49	GPIO	GPIO1_49	MMC1_SDWP	出力	Low	High	VDDSHV0	SoC_DVDD3V3
13	ウォッチドッグ トリガ モードのウォッチドッグ トリガ 入力信号	PMIC_WDOG_TRIGG	イネーブル	MCU_GPIO0_19	WKUP_I2C0_SCL	IPNUT	Low	High	VDDSHV_MCU	SoC_DVDD3V3
14	RGMII2 からの WKUP 信号	CPSW_ETH2_WAKE	割り込み	MCU_GPIO0_20	WKUP_I2C0_SDA	入力	Low	High	VDDSHV_MCU	SoC_DVDD3V3
15	ユーザー EXP Conn GPIO	EXP_GPIO1_22	GPIO	GPIO1_22	UART0_CTSn	該当なし	該当なし	該当なし	VDDSHV0	SoC_DVDD3V3
16	IO エクスパンダ割り込み	GPIO1_23_INTn	割り込み	GPIO1_23	UART0_RTSn	入力	High	Low	VDDSHV0	SoC_DVDD3V3
17	ユーザー割り込み									
18	ユーザー EXP Conn GPIO	EXP_GPIO0_14_LT	GPIO	GPIO0_14	OSPI0_CSn3	該当なし	該当なし	該当なし	VDDSHV1	SoC_DVDD1P8
19	PMIC スタンバイ無効化	PMIC_LPM_EN0	イネーブル	MCU_GPIO0_22	PMIC_LPM_EN0	出力	Low	High	VDDSHV_CANUART	CAN_IO_3V3
20	ユーザー EXP Conn GPIO	EXP_EHRPWM1_B	GPIO	GPIO1_10	MCASP0_AXR0	該当なし	該当なし	該当なし	VDDSHV0	SoC_DVDD3V3
IO エクスパンダ - 01										
1	eMMC リセット制御 GPIO	GPIO_EMMC_RSTN	リセット	IO_EXPANDER-P11		出力	High	Low		VCC_3V3_SYS
2	CPSW イーサネット PHY-1 リセット制御 GPIO	GPIO_CPSW1_RST	リセット	IO_EXPANDER-P01		出力	High	Low		VCC_3V3_SYS
3	CPSW イーサネット PHY-2 リセット制御 GPIO	GPIO_CPSW2_RST	リセット	IO_EXPANDER-P00		出力	High	Low		VCC_3V3_SYS
4	SD カード ロード スwitchの有効化	MMC1_SD_EN	イネーブル	IO_EXPANDER-P03		出力	High	Low		VCC_3V3_SYS
5	SOC eFuse 電圧 (VPP = 1.8V) レギュレータのイネーブル	VPP_EN	イネーブル	IO_EXPANDER-P04		出力	Low	High		VCC_3V3_SYS
6	EXP CONN 3.3V パワー スwitch イネーブル	EXP_PS_3V3_EN	イネーブル	IO_EXPANDER-P05		出力	Low	High		VCC_3V3_SYS
7	EXP CONN 5V パワー スwitch イネーブル	EXP_PS_5V0_EN	イネーブル	IO_EXPANDER-P06		出力	Low	High		VCC_3V3_SYS
8	オーディオ コーデックリセット制御 GPIO	GPIO_AUD_RSTN	リセット	IO_EXPANDER-P10		出力	High	Low		VCC_3V3_SYS
9	EXP CONN HAT ボード検出	EXP_HAT_DETECT	検出	IO_EXPANDER-P07		入力	High	Low		VCC_3V3_SYS
10	SOC UART1 マルチプレクサの選択	UART1_FET_BUF_EN	選択	IO_EXPANDER-P12		出力	High	Low		VCC_3V3_SYS

表 2-14. AM62A 低消費電力 SK 評価基板ペリフェラルを搭載した AM62A SoC のマッピング (続き)

シリアル番号	GPIO 名称	GPIO ネット名	機能	使用 GPIO	パッケージ信号名	制御の方向	デフォルト状態	アクティブ状態	SoC 側の電圧ドメイン	SKEVM に接続されている電圧レール
11	BT UART WKUP 信号	BT_UART_WAKE_SOC	割り込み	IO_EXPANDER-P13		入力	High	Low		VCC_3V3_SYS
12	HDMI トランスミッタ リセット制御 GPIO	GPIO_HDMI_RSTN	リセット	IO_EXPANDER-P14		出力	High	Low		VCC_3V3_SYS
13	Raspberry Pi カメラ CSI0 GPIO1	CSI_GPIO0	入力/出力	IO_EXPANDER-P15		該当なし	該当なし	該当なし		VCC_3V3_SYS
14	Raspberry Pi カメラ CSI0 GPIO2	CSI_GPIO1	入力/出力	IO_EXPANDER-P16		該当なし	該当なし	該当なし		VCC_3V3_SYS
15	WLAN アラート割り込み	WLAN_ALERTn	割り込み	IO_EXPANDER-P17		入力	Low	High		VCC_3V3_SYS
16	HDMI 割り込み	HDMI_INTN	割り込み	IO_EXPANDER-P20		入力	High	Low		VCC_3V3_SYS
17	テスト オートメーション コネクタからの GPIO2 のテスト	TEST_GPIO2	GPIO	IO_EXPANDER-P21		入力	High	Low		VCC_3V3_SYS
18	MCASP1 イネーブルおよび方向制御	MCASP1_FET_EN	イネーブル	IO_EXPANDER-P22		出力	Low	Low		VCC_3V3_SYS
19		MCASP1_BUF_BT_EN	イネーブル	IO_EXPANDER-P23		出力	Low	High		VCC_3V3_SYS
20		MCASP1_FET_SEL	方向制御	IO_EXPANDER-P24		出力	High	Low		VCC_3V3_SYS
21		UART1_FET_SEL	方向制御	IO_EXPANDER-P25		出力	High	Low		
22	パワー デリバリ I2C 割り込み要求	PD_I2C_IRQ	割り込み	IO_EXPANDER-P26		入力	High	Low		VCC_3V3_SYS
23	IO エクスパンダ - 01	IO_EXP_TEST_LED	GPIO	IO_EXPANDER-P27		出力	Low	High		VCC_3V3_SYS
IO エクスパンダ - 02										
1	SoC SPI0 マルチプレクサの選択	SPI0_FET_SEL	イネーブル	IO_EXPANDER-P20		出力	Low	High		VCC_3V3_SYS
2	SoC SPI0 マルチプレクサのイネーブル	SPI0_FET_OE	制御	IO_EXPANDER-P21		出力	Low	Low		VCC_3V3_SYS
3	CSI レギュレータ イネーブル (VCC_CSI_IO)	CSI_VLDO_SEL	イネーブル	IO_EXPANDER-P26		出力	Low	High		VCC_3V3_SYS
4	WLAN リセット制御 GPIO	SOC_WLAN_SDIO_RST	リセット	IO_EXPANDER-P27		出力	High	Low		VCC_3V3_SYS
5	WiLink イネーブル	WL_LT_EN	イネーブル	IO_EXPANDER-P10		出力	Low	Low		VCC_3V3_SYS
6	CSI リセット制御 GPIO	CSI_RSTZ	リセット	IO_EXPANDER-P11		出力	Low	High		VCC_3V3_SYS
7	CSI フレックスと mipi マルチプレクサの選択	CSI_SEL2	イネーブル	IO_EXPANDER-P23		出力	High	High		VCC_3V3_SYS
6	CSI マルチプレクサ イネーブル	CSI_EN	イネーブル	IO_EXPANDER-P24		出力	High	High		VCC_3V3_SYS

2.2.6.14 電源

2.2.6.14.1 電源入力

Type-C コネクタ (VBUS ラインと CC ライン) はどちらも、デュアル PD コントローラに接続されています (メーカー型番: TPS65988)。TPS65988is は、スタンドアロンの USB Type-C およびパワー デリバリ (PD) コントローラであり、2 つの USB Type-C コネクタのケーブルのプラグと向きを検出します。ケーブルを検出すると、TPS65988 は USB PD プロトコルを使用して CC ワイヤで通信を行います。ケーブルの検出と USB PD ネゴシエーションが完了すると、TPS65988 は適切な電力パスを有効にします。TPS65988 の 2 つの内部電力パスは、2 つの Type-C ポートのシンク パスとして構成され、DFP として動作する場合には Type-C CONN 2 から 5V を供給するための外部 FET パスが提供されています。外部 FET パスは、PD コントローラの GPIO17 と PP_EXT2 によって制御され、AM62A SOC の USB0 DRVVBUS の使用を可能にする抵抗オプションも備えています。TPS65988 PD コントローラは、CC ネゴシエーションにより、3A (最大 15V) の出力を供給できます。両方の Type-C コネクタからの VBUS ピンは、PD コントローラの VBUS ピンに接続されています。PD の出力は VMAIN です。この VMAIN はオンボードの昇降圧レギュレータと降圧レギュレータに供給され、SKEVM 基板用の 5V と 3.3V の固定電源を生成します。

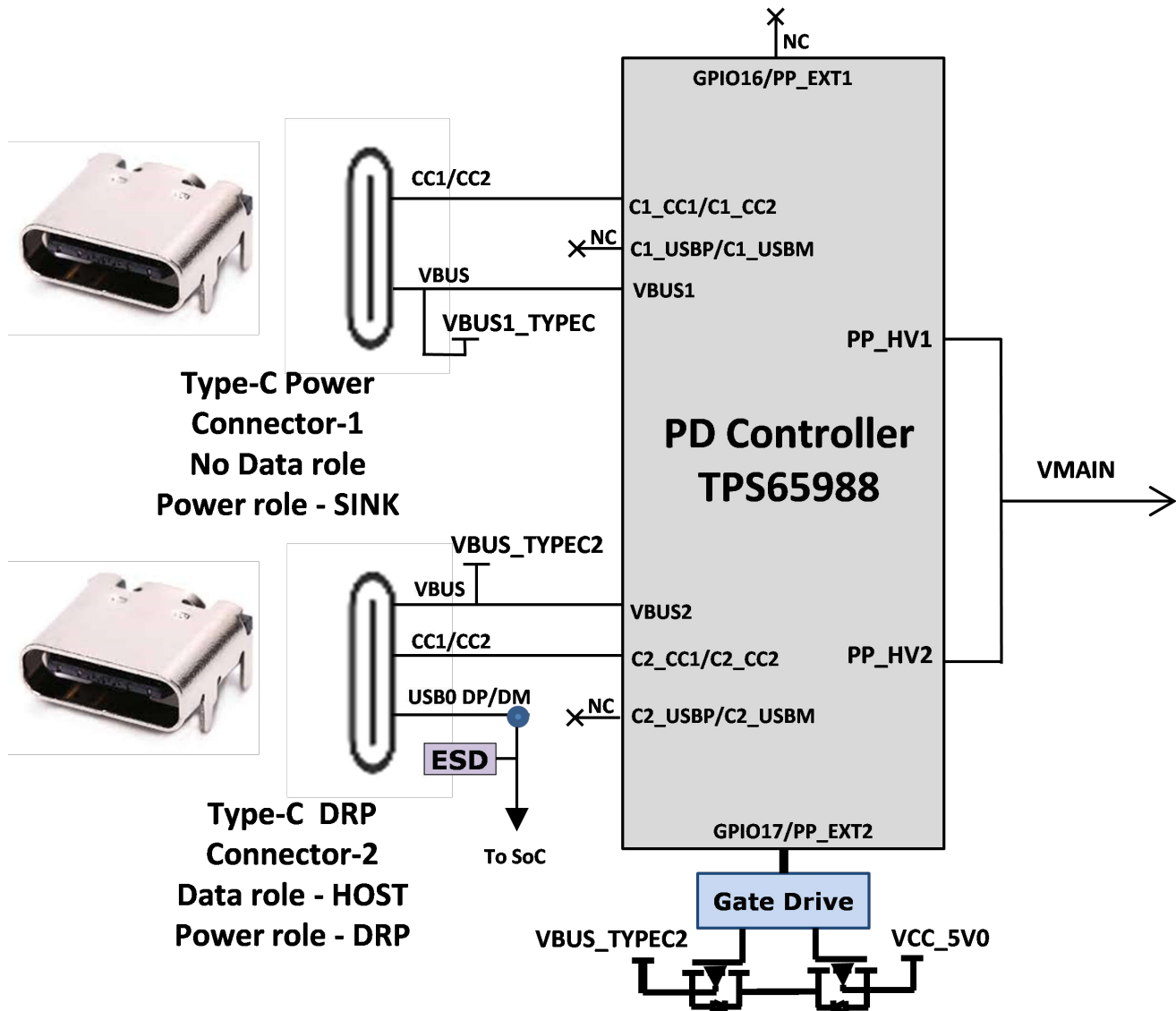


図 2-30. 電源入力のブロック図

2.2.6.14.2 電源

AM62A 低消費電力 SK 評価基板は、DC/DC コンバータのアレイを使用して、ボード上のさまざまなメモリ、クロック、SOC、その他の部品に必要な電圧と電力を供給します。

図 2-31 に、電源レールの生成に使用される各種のディスクリートレギュレータ、PMIC、LDO と、AM62A 低消費電力 SK 評価基板上の各ペリフェラルの消費電流を示します。

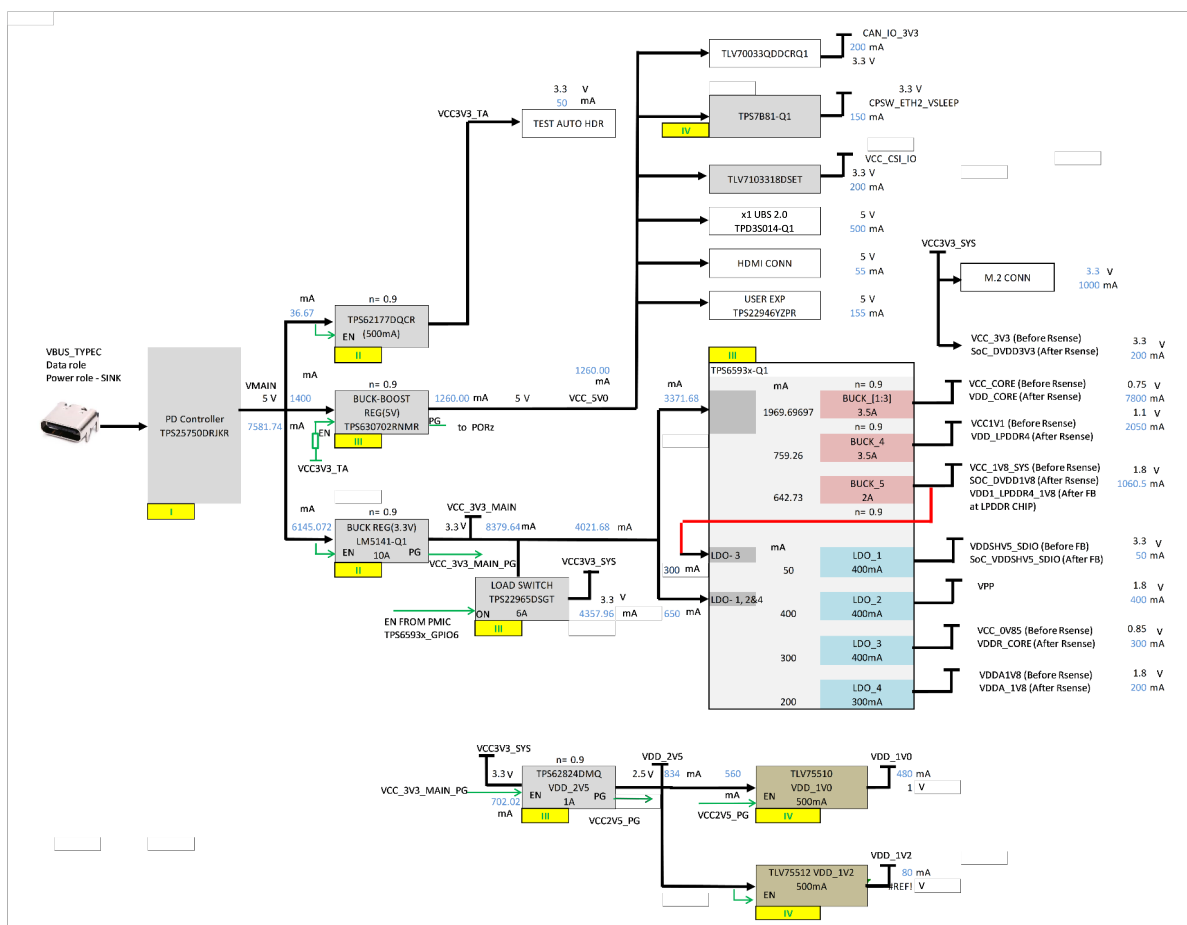


図 2-31. 電力アーキテクチャ

以下のセクションでは、**SKEVM** ボード、サポート コンポーネント、リファレンス電圧に電力を供給する電源分配ネットワークのトポロジについて説明します。

AM62A 低消費電力 SK 評価基板は、PMIC とディスクリート電源部品をベースとする電源デバイスを搭載しています。電源供給の初期段階は、2 つの USB Type-C コネクタ J13 と J15 のいずれかからの VBUS 電圧になります。USB Type-C デュアル PD コントローラ TPS65988DHRSHR は、システムに必要な電力のネゴシエーションに使用されます。

昇降圧コントローラ TPS630702RNMR と降圧コンバータ LM5141-Q1 は、それぞれ 5V と 3.3V の生成に使用され、レギュレータへの入力 PD 出力です。これらの 3.3V と 5V は、AM62A 低消費電力 SK 評価基板の電源リソースの主要な電圧です。降圧レギュレータ LM5141-Q1 から生成された 3.3V 電源は、PMIC、各種 SoC レギュレータ、LDO への入力電源です。昇降圧レギュレータ TPS630702RNMR から生成された 5V 電源は、オンボードのペリフェラルの電源に使用されます。基板上で使用されるディスクリートレギュレータと LDO は次のとおりです。

- TPS62824DMQR – PHY および DDR ペリフェラル用に VDD_2V5 レールを生成
- TLV75510PDQNR – イーサネット PHY 用の VDD_1V0 を生成
- TLV75512PDQNR – HDMI フレーマ用に VDD_1V2 を生成
- TPS65931-Q1 (PMIC) – 各種 SoC およびペリフェラルの電源を生成
- TPS62177 レギュレータ – テスト オートメーション セクションの常時オン回路に電力を供給

- TLV705075YFPT LDO – SoC の VDD_CANUART 電源
- TPS79601LDO - XDS110 オンボード エミュレータ用
- TPS73533LDO — FT4232 UART-to-USB ブリッジ
- TLV7103318DSET LDO – MIPI カメラ ボード用の CSI IO 電源

加えて、テスト オートメーション ヘッダーからの GPIO は、PMIC の nPWRON とイネーブル ピンに接続し、テスト オートメーション ボードを使用して SKEVM のオンとオフを切り替えることができます。GPIO は、他の複数の電源が派生する TPS630702RNMR の VCC_5V0 出力のみを無効化します。

2.2.6.14.3 AM62A SoC 電源

AM62A SOC のコア電圧は、PMIC 構成と電力最適化要件に基づいて、0.75V または 0.85V に設定できます。デフォルトでは、PMIC は VDD_CORE に 0.75V を供給するよう構成されています。PMIC 構成レジスタを変更して、コア電圧を 0.85V に変更します。電流モニタは、すべての SOC 電源レールに搭載されています。

SOC には異なる IO グループがあります。各 IO グループには、表 2-15 に示すように、特定の電源から電力供給されます。

表 2-15. SoC 電源

シリアル番号	電源	SoC 電源レール	IO 電源グループ	電圧
1	VDD_CORE	VDDA_CORE_USB	USB	0.75 または 0.85
		VDDA_CORE_CSI	CSI	
		VDD_CANUART	CANUART	
		VDD_CORE	CORE	
2	VDDR_CORE	VDDR_CORE	CORE	0.85
3	VDDA_1V8	VDDA_1V8_CSIRX	CSI	1.8
		VDDA_1V8_USB	USB	
		VDDA_1V8_MCU	MCU GENERAL	
		VDDA_1V8_OSCO	OSCO	
		VDDA_PLL[0:4]		
4	VDD_LPDDR4	VDDS_DDR	DDR0	1.1
		VDDS_DDR_C		
5	CAN_IO_3V3	VDDSHV_CANUART	CANUART	3.3
6	VPP_1V8	VPP_1V8		1.8
7	SoC_VDDSHV5_SDIO	VDDSHV5	MMC1	3.3/1.8
8	SOC_DVDD1V8	VDDSHV1	OSPI	1.8
		VDDSHV4	MMC0	
		VDDSHV6	MMC2	
		VMON_1P8_SOC		
9	SOC_DVDD3V3	VDDSHV0	一般	3.3
		VDDSHV2	RGMII	
		VDDSHV3	GPMC	
		VDDSHV_MCU	MCU GENERAL	
		VMON_3P3_SOC		
		VDDA_3P3_USB	USB	

2.2.6.14.4 電流監視

INA231 電力モニタ デバイスは、AM62A 低消費電力プロセッサの各種電源レールの電流と電圧を監視するために使用されます。INA231 は、I2C インターフェイス (SoC_I2C1) 経由で AM62A 低消費電力とのインターフェイス接続を確立します。負荷電流測定用に、4 端子の高精度シャント抵抗が実装されています。

表 2-16. INA I2C デバイス アドレス

ソース	電源ネット	デバイス アドレス	電源レールに接続されているシャントの値	センス抵抗
VCC_CORE	VDD_CORE	0x40	1mΩ± 1%	R101
VCC_0V85	VDDR_CORE	0x41	10mΩ± 1%	R356
VCC_3V3_SYS	SoC_DVDD3V3	0x4C	10mΩ± 1%	R94
VCC1V8_SYS	SoC_DVDD1V8	0x45	10mΩ± 1%	R120
VDDA1V8	VDDA_1V8	0x4D	10mΩ± 1%	R132
VCC1V1	VDD_LPDDR4	0x47	1mΩ± 1%	R131

2.2.6.15 AM62A 低消費電力 SK 評価基板のユーザー設定と構成

2.2.6.15.1 ブート モード

SK 評価基板のブート モードは、SW2 および SW3 の 2 つのスイッチからなる 2 つのバンクによって、もしくは、テスト オートメーション コネクタに接続された I2C バッファによって定義されます。これにより、AM62A SOC のブート モードは、ユーザー (DIP スイッチ制御) またはテスト オートメーション コネクタによって制御できます。

スイッチ (SW2 と SW3) のすべてのビットには、弱いプルダウン抵抗と強いプルアップ抵抗があります (図 2-32 を参照)。オフ設定のときは Low ロジックレベル (「0」) が、オン設定のときは High ロジックレベル (「1」) が提供されます。

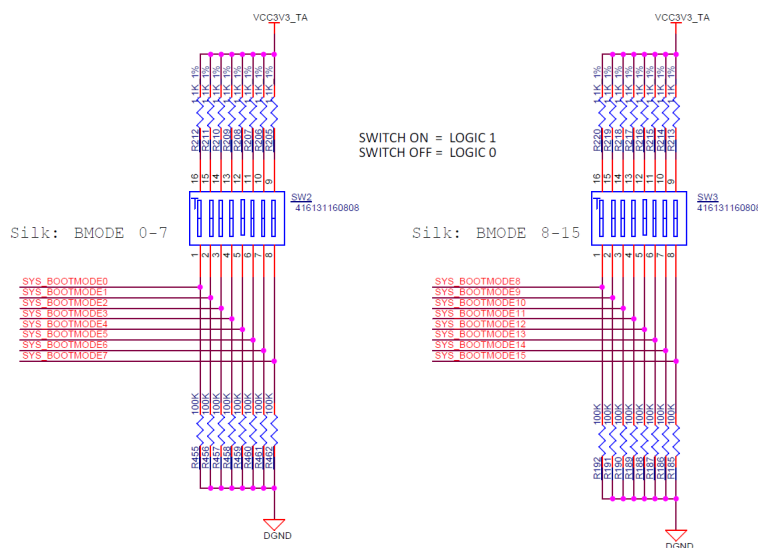


図 2-32. ブートモード スイッチ

SOC のブート モード ピンは、通常動作時には代替機能が関連付けられています。そのため、代替ピン機能に対応するために、バッファ IC による分離が行われます。バッファの出力は AM62A SOC のブート モード ピンに接続され、リセット サイクル中にブート モードが必要な場合にのみ出力が有効になります。

バッファへの入力、DIP スイッチ回路と、テスト オートメーション回路によって設定された I2C IO エクスパンダの出力に接続されています。テスト オートメーション回路がブート モードを制御する場合は、すべてのスイッチを手動でオフ位置に設定できます。ブート モード バッファは、SOC のパワー サイクルが行われてもブート モードが維持されるように、常時オンの電源から電源供給されます。

スイッチ SW2 と SW3 の各ビット [15:0] は、SOC ブート モードの設定に使用されます。

このブート モード機能へのスイッチ マッピングを以下の表に示します。

表 2-17. ブートモードピンストラップ

Bit15	Bit14	Bit13	Bit12	Bit11	Bit10	Bit9	Bit8	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
予約済み	予約済み	バックアップブートモードの構成	バックアップ ブート モード			プライマリ ブート モードの構成			プライマリ ブート モード				PLL の構成		

表 2-18. PLL リファレンス クロックの選択 BOOTMODE[2:0]

SW2.3 (B2)	SW2.2 (B1)	SW2.1 (B0)	PLL REF CLK (MHz)
OFF	OFF	OFF	19.2
OFF	OFF	ON	20
OFF	ON	OFF	24
OFF	ON	ON	25
ON	OFF	OFF	26
ON	OFF	ON	27
ON	ON	OFF	RSVD
ON	ON	ON	RSVD

表 2-19. ブート デバイス選択 BOOTMODE[6:3]

SW2.7 (B6)	SW2.6 (B5)	SW2.5 (B4)	SW2.4 (B3)	プライマリ ブート デバイスの選択
OFF	OFF	OFF	OFF	シリアル NAND
OFF	OFF	OFF	ON	OSPI
OFF	OFF	ON	OFF	QSPI
OFF	OFF	ON	ON	SPI
OFF	ON	OFF	OFF	イーサネット RGMII
OFF	ON	OFF	ON	イーサネット RMII
OFF	ON	ON	OFF	I2C
OFF	ON	ON	ON	UART
ON	OFF	OFF	OFF	MMC / SD カード
ON	OFF	OFF	ON	eMMC
ON	OFF	ON	OFF	USB0
ON	OFF	ON	ON	GPMC NAND
ON	ON	OFF	OFF	GPMC NOR
ON	ON	OFF	ON	予約済み
ON	ON	ON	OFF	xSPI
ON	ON	ON	ON	ブートなし / デバイス ブート

表 2-20. プライマリ ブート モードの構成 [9:7]

SW4.2 (B9)		SW4.1 (B8)		SW3.8 (B7)		プライマリ ブート モード
RVSD		読み取り モード 2	0: RSVD (読み取りモードは 読み取り モード 1 から取得) 1: SPI / 1-1-1 モード (読み 取りモードは読み取りモード 2 から取得され、読み取りモ ード 1 は無視されます)	読み取り モード 1	0: OSPI/ 1-1-8 モード (読み取 りモード 2 が 0 の場合のみ有効) 1: OSPI/ 1-1-4 モード (読み取 りモード 2 が 0 の場合のみ有効)	シリアル NAND
RVSD		RVSD		チップ選択	0: ブートフラッシュは CS 0 に 搭載 1: ブートフラッシュは CS 1 に 搭載	OSPI
RVSD		RVSD		チップ選択	0: ブートフラッシュは CS 0 に 搭載 1: ブートフラッシュは CS 1 に 搭載	QSPI
RVSD		モード	0: SPI モード 0 1: SPI モード 3	チップ選択	0: ブートフラッシュは CS 0 に 搭載 1: ブートフラッシュは CS 1 に 搭載	SPI
0		0		リンク ステ ータス	0: 速度/二重モードの設定のた めの Phy スキャン 1: 速度 / 二重モードの設定の ための RGMII ステータス レジ スタ	RGMII1
CLKOUT	0: 50MHz クロックは CLKOUT0 で生成されま せん 1: CLKOUT0 で生成され る 50MHz クロック	CLK SRC	0: 外部クロック ソース 1: 内部クロック ソース	0		RMI1
バスリセット	0: 1ms 後にハング バス リセットを試行 1: ハング バスリセットの 試行なし	RSVD		アドレス	0: 0x50 1: 0x51	I2C0
RSVD		RSVD		RSVD		UART0
1		RSVD		Fs/Raw	0: ファイルシステム モード 1: Raw モード	MMC/SD カード
RSVD		RSVD		RSVD		eMMC
コア電圧	0: 0.85V コア電圧 1: 0.75V コア電圧	モード	0: DFU (デバイス) 1: MSC (ホスト)	レーン スワ ップ	0: DP/DM のスワップなし 1: DP/DM のスワップあり	USB
RSVD		RSVD		RSVD		GPMC NAND
RSVD		RSVD		RSVD		GPMC NOR
RSVD		RSVD		RSVD		RSVD
SFDP	0: SFDP はディセーブル 1: SFDP はイネーブル	読み取りコ マンド	0: 0x0B 読み取りコマンド 1: 0xEE 読み取りコマンド	モード	0: 1S-1S-1S モード (50MHz) 25MHz での 1:8D-8D-8D モ ード	xSPI
RSVD		ARM/ Thumb	0: ARM モード 1: サム モード	なし / デバ イス	0: 開発ブート 1: ブートなし	ブートなし/開発 ブート

表 2-21. バックアップ ブートモード選択 BOOTMODE[12:10]

SW3.5 (B12)	SW3.4 (B11)	SW3.3 (B10)	バックアップ ブート デバイスの選択
OFF	OFF	OFF	なし (バックアップ モードなし)

表 2-21. バックアップ ブートモード選択 BOOTMODE[12:10] (続き)

SW3.5 (B12)	SW3.4 (B11)	SW3.3 (B10)	バックアップ ブート デバイスの選択
OFF	OFF	ON	USB
OFF	ON	OFF	予約済み
OFF	ON	ON	UART
ON	OFF	OFF	イーサネット
ON	OFF	ON	MMC/SD
ON	ON	OFF	SPI
ON	ON	ON	I2C

表 2-22. バックアップ ブート モードの構成 BOOTMODE[13]

SW4.6 (B13)		バックアップ ブート モード	バックアップ ブート モードのデフォルト値
RSVD		なし	
モード	0: DFU (デバイス)	USB	コア電圧ビット = 0 レーン スワップ ビット = 0
	1: MSC (ホスト)		
RSVD		RSVD	
RSVD		UART	
インターフェイス	0: 内部遅延付き RGMII	イーサネット	リンク ステータス ビット = 0 (RGMII の場合)
	1: 外部クロック ソース使用の RGMII		ClkOut ビット = 0 および Clksrc ビット = 1 (RMII の場合)
1		MMC	モード ビット = 0
RSVD		SPI	Csel ビット = 0 モード = 0
RSVD		I2C	Addr = 0 バス レスト = 0

2.2.6.15.2 ユーザー テスト LED

AM62A 低消費電力 SK 評価基板には、ユーザー定義による機能用に 2 つの LED が搭載されています。

表 2-23 に、ユーザー テスト LED と、LED の制御に使用される関連 GPIO を示します。

表 2-23. ユーザー テスト LED と関連する GPIO

SL 番号	LED	使用した GPIO	SCHNet 名
1	LD1	GPIO1_49	SOC_GPIO1_49
2	LD5	U92.24(P27)	IO_EXP_TEST_LED

2.2.6.16 拡張ヘッダ

AM62A 低消費電力 SK 評価基板は、2 個の拡張ヘッダー、40 ピン ユーザー拡張コネクタ、28 ピン マイコン ヘッダーを搭載しています。

2.2.6.16.1 ユーザー拡張コネクタ

AM62A 低消費電力 SK 評価基板は、40 ピン ユーザー拡張コネクタ (製造型番 PEC20DAAN) を使用する RPI 拡張インターフェイスをサポートしています。これらの HAT 基板を接続できるように、コネクタに 3 個の取り付け穴があります。

40 ピンのユーザー拡張コネクタに、以下のインターフェイスおよび IO が搭載されています。

- 2x SPI: 2 CS 付き SPI0 および 3 CS 付き SPI2
- 2x I2C: SoC_I2C0, SoC_I2C2
- 1 x UART: UART5
- 2x PWM: EHRPWM0_A, EHRPWM1_B
- 1 x CLK: CLKOUT0

- 10x GPIO:MAIN ドメインからの GPIO
- 5V および 3.3V 電源 (電流制限:155mA と 500mA)

5V および 3.3V の各電源は、それぞれ 155mA および 500mA に電流制限されます。2 個の個別ロード スイッチ (TPS22902YFPR と TPS22946YZPR) を使用して、電源を制限します。ロード スイッチのイネーブルは、I2C ベースの GPIO ポート エクスパンダを使用して制御できます。

表 2-24 に、ユーザー拡張コネクタから配線された信号を示します。

表 2-24. 40 ピン電源コネクタのピン配置

ピン番号	SoC ボール	ネット名
1	-	VCC3V3_EXP
2	-	VCC5V0_EXP
3	M20	EXP_I2C2_SDA
4	-	VCC5V0_EXP
5	M22	EXP_I2C2_SCL
6	-	DGND
7	B16	EXP_CLKOUT0
8	C18	EXP_UART5_TXD
9	-	DGND
10	B17	EXP_UART5_RXD
11	A19	EXP_SPI2_CS1
12	A21	EXP_SPI2_CLK
13	M21	EXP_GPIO0_42
14	-	DGND
15	F14	EXP_GPIO1_22
16	R17	EXP_GPIO0_38
17	-	VCC3V3_EXP
18	K17	EXP_GPIO0_39
19	B15	EXP_SPI0_D0
20	-	DGND
21	E15	EXP_SPI0_D1
22	G20	EXP_GPIO0_14
23	A17	EXP_SPI0_CLK
24	D16	EXP_SPI0_CS0
25	-	DGND
26	C16	EXP_SPI0_CS1
27	E16	SoC_I2C0_SDA
28	D17	SoC_I2C0_SCL
29	M18	EXP_GPIO0_36
30	L18	EXP_GPIO0_32
31	L17	EXP_GPIO0_33
32	K18	EXP_GPIO0_40/ PR0_ECAP0_IN_APWM_OUT
33	B20	EXP_EHRPWM1_B
34	-	DGND
35	B21	EXP_SPI2_CS0, EHRPWM0_A
36	B18	EXP_SPI2_CS2
37	M19	EXP_GPIO0_41
38	B19	EXP_SPI2_D1/ECAP2_IN_APWM_OUT
39	-	EXP_HAT_DETECT
40	C19	EXP_SPI2_D0

2.2.6.16.2 MCU コネクタ

AM62A 低消費電力 SK 評価基板は、14 x 2 の標準的な 0.1 インチ (2.54mm) 間隔のマイコン コネクタを搭載しており、このコネクタには SOC の MCU ドメインに接続された信号が含まれます。接続されている信号には、MCU_I2C0、MCU_UART0 (フロー制御付き)、MCU_SPI0、MCU_MCAN0 信号が含まれます。ヘッダーに接続された追加の制御信号には、CONN_MCU_RESETz、CONN_MCU_PORz、MCU_RESETSTATz、MCU_SAFETY_ERRORn、3.3V IO 電源、GND が含まれます。AM62A SOC からの MCU_UART0 信号は、マルチプレクサ (メーカー型番: SN74CB3Q3257PWR) 経由でマイコン ヘッダーと FT4232 ブリッジの両方に接続されています。MCU ヘッダーには、ボード ID メモリ インターフェイスは含まれていません。許容される電流制限は、3.3V レールでは 100mA です。

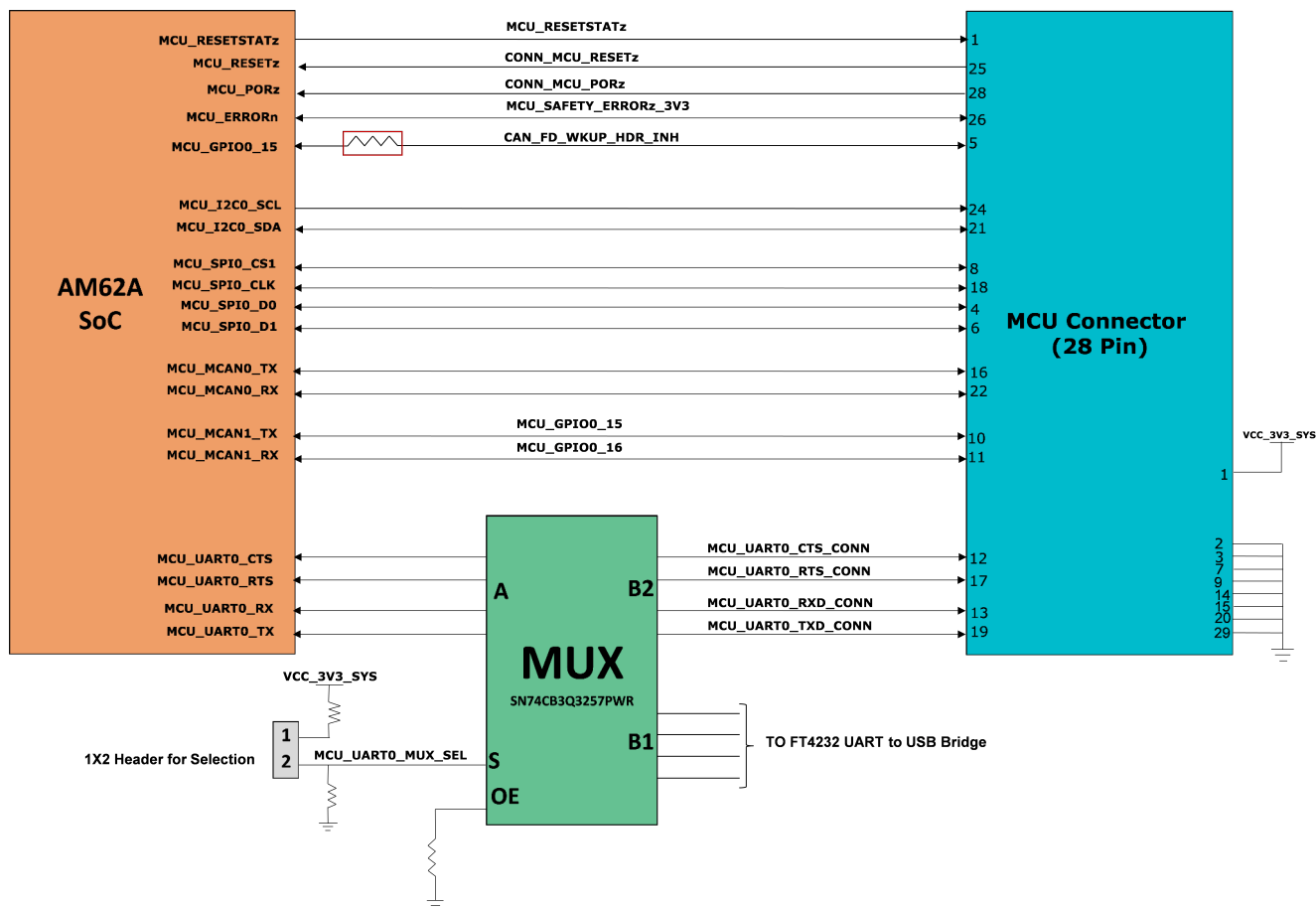


図 2-33. マイコン コネクタ インターフェイス

表 2-25. MCU テーブル コネクタ

ピン番号	SoCBall 番号	ネット名
1	-	VCC_3V3_SYS
2	-	DGND
3	-	DGND
4	B12	MCU_SPI0_D1
5	D7	CAN_FD_WKUP_HDR_INH
6	A15	MCU_SPI0_D0
7	-	DGND
8	C11	MCU_SPI0_CS1
9	-	DGND
10	D7	MCU_GPIO0_15
11	B9	MCU_GPIO0_16

表 2-25. MCU テーブル コネクタ (続き)

ピン番号	SoCBall 番号	ネット名
12	B11	MCU_UART0_CTS_CONN
13	D8	MCU_UART0_RXD_CONN
14	-	DGND
15	-	DGND
16	C7	MCU_MCAN0_TX
17	D10	MCU_UART0_RTS_CONN
18	B13	MCU_SPI0_CLK
19	F8	MCU_UART0_TXD_CONN
20	-	DGND
21	D9	MCU_I2C0_SDA
22	E8	MCU_MCAN0_RX
23	D14	MCU_RESETSTATz
24	E12	MCU_I2C0_SCL
25	C12	CONN_MCU_RESETz
26	B8	MCU_SAFETY_ERRORz_3V3
27	-	DGND
28	A7	CONN_MCU_PORz

2.2.6.17 I2C アドレス マッピング

SK 評価基板では、以下の 4 つの I2C インターフェイスを使用しています。

- SoC_I2C0 インターフェイス: SoC I2C[0] は、基板 ID EEPROM、ユーザー拡張コネクタ ヘッダー、USB PD コントローラ、PMIC に接続されています。
- SOC_I2C1 インターフェイス: SoC I2C[1] は、テスト オートメーション ヘッダー、電流モニタ (x6)、温度センサ (x2)、オーディオ コーデック、HDMI トランスミッタ、GPIO ポート エクスパンダ (x2) に接続されています。
- SOC_I2C2 インターフェイス: SoC I2C[2] は、ユーザー拡張コネクタ ヘッダーと両方の CSI カメラ コネクタ (フレックスと MIPI) に接続されています。
- MCU_I2C0 インターフェイス: MCU I2C[0] はマイコン ヘッダーおよび PMIC に接続されています。

図 2-34 に I2C ツリーを示し、表 2-26 に AM62A 低消費電力 SK 評価基板のすべての I2C アドレス マッピングの詳細を示します。

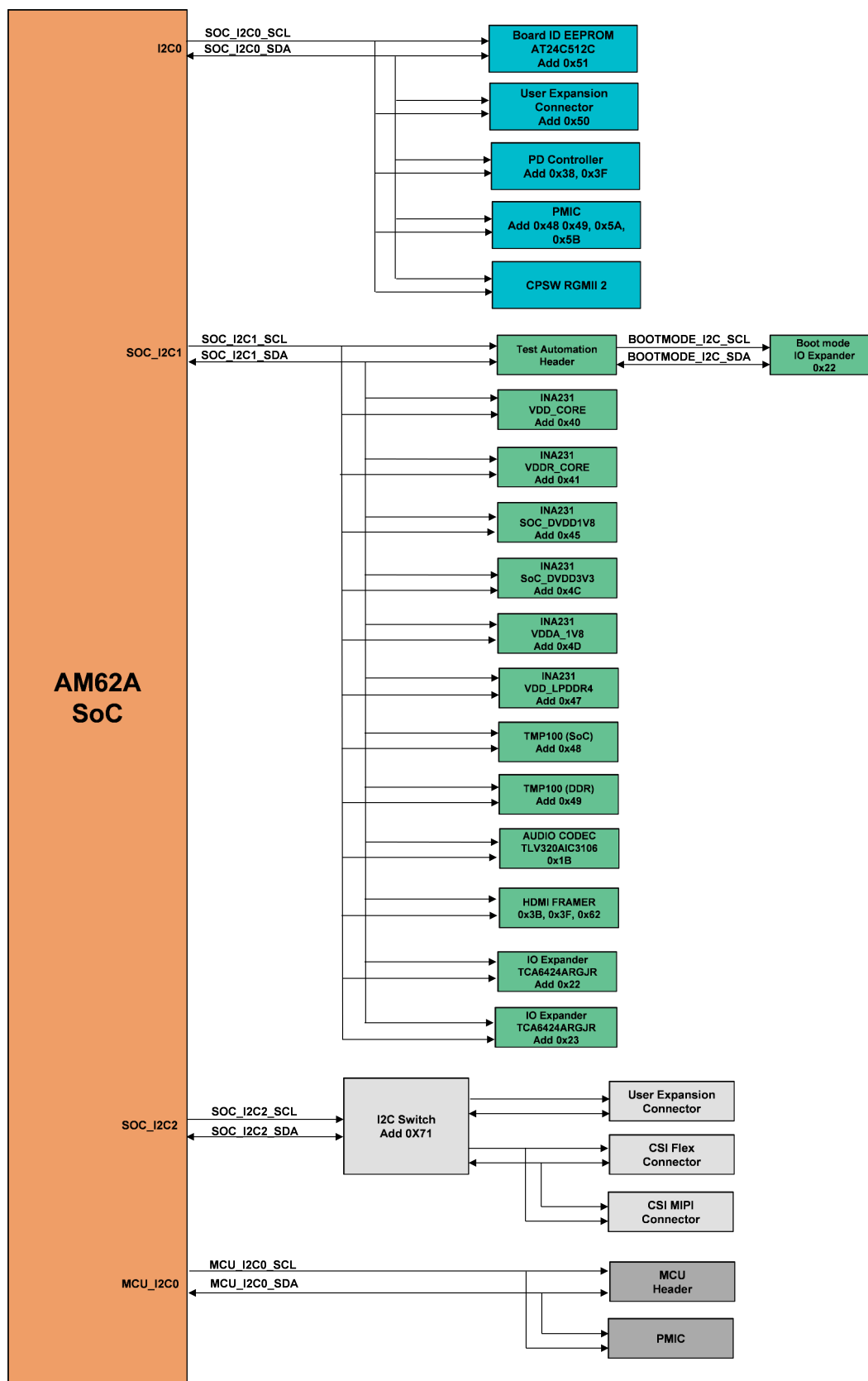


図 2-34. AM62A LP SK 評価基板 I2C ツリー – Rev E1 および E2

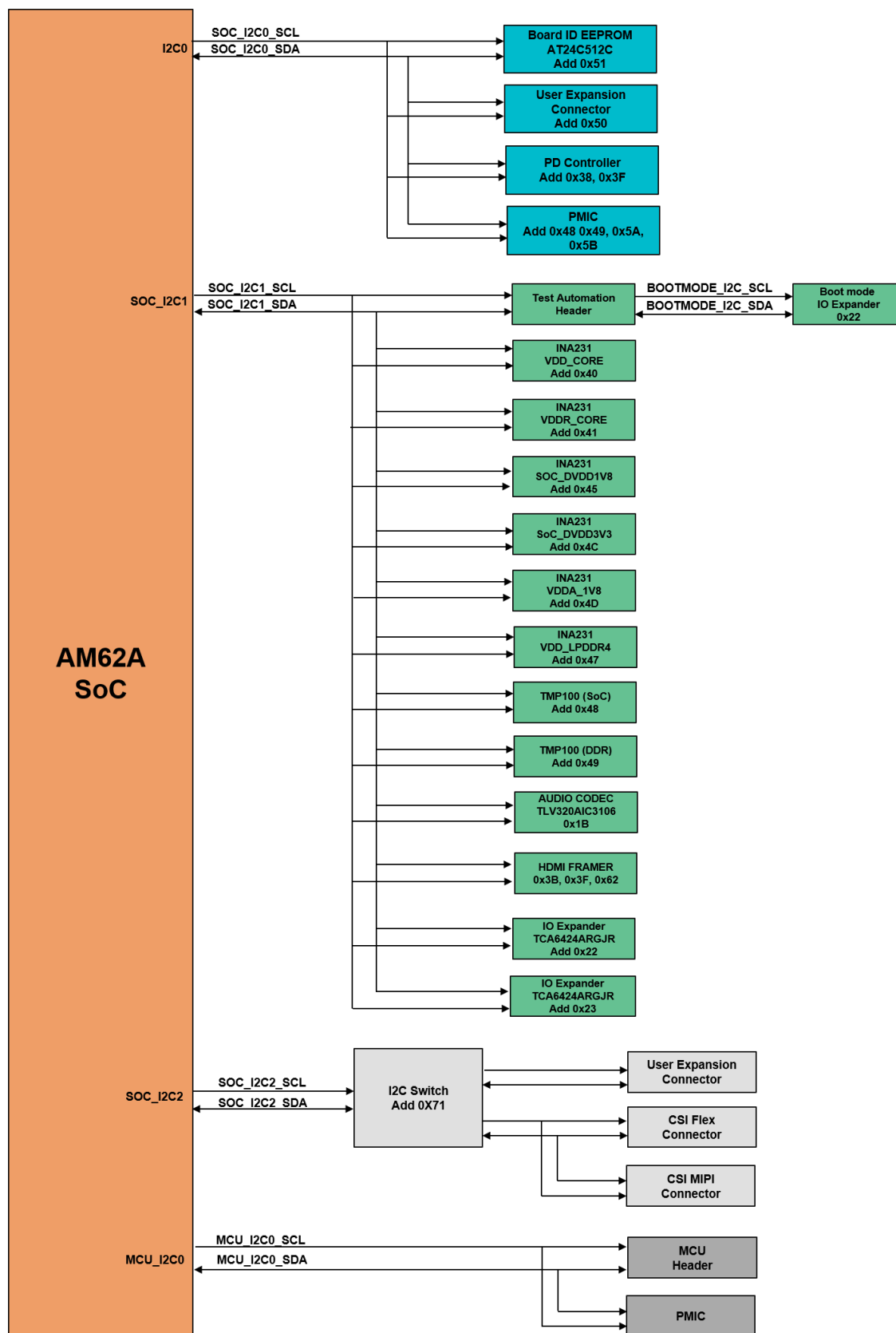


図 2-35. AM62A LP SK 評価基板 I2C ツリー – Rev E3 および A

表 2-26. I2C マッピング表

I2C ポート	デバイス / 機能	部品番号	I2C アドレス
SoC_I2C0	基板 ID EEPROM	AT24C512C-MAHM-T	0x51
SoC_I2C0	ユーザー拡張コネクタ	<コネクタ インターフェイス>	
SoC_I2C0	USB PD コントローラ	TPS65988DHRSHR	0x38、0x3F
SoC_I2C0	PMIC	TPS65931-Q1	0x48、0x49、0x5A、0x5B
SoC_I2C1	テスト オートメーション ヘッダー	<コネクタ インターフェイス>	
SoC_I2C1	電流モニタ	INA231AIYFDR	0x40、0x41、0x4C、0x45、0x4D、0x47
SoC_I2C1	温度センサ	TMP100NA/3K	0x48、0x49
SoC_I2C1	オーディオ コーデック	TLV320AIC3106IRGZT	0x1B
SoC_I2C1	HDMI トランスミッタ	SiI9022ACNU	0x3B、0x3F、0x62
SoC_I2C1	GPIO ポート エクスパンダ	TCA6424ARGJR	0x22、0x23
SoC_I2C2	CSI MIPI コネクタ	<コネクタ インターフェイス>	
	CSI フレックス コネクタ		
SoC_I2C2	ユーザー拡張コネクタ	<コネクタ インターフェイス>	
MCU_I2C0	PMIC	TPS65931-Q1	
MCU_I2C0	MCU ヘッダー	<コネクタ インターフェイス>	
その他			
BOOTMODE_I2C	I2C ブートモード バッファ	TCA6424ARGJR	0x22
BOOTMODE_I2C	テスト オートメーション ヘッダー	<コネクタ インターフェイス>	

3 ハードウェア設計ファイル

3.1 回路図、PCB レイアウト、BOM

- 設計ファイル エンジニアリング リビジョン E1、E2、E3: <https://www.ti.com/lit/zip/SPRR459>
- AMB パッケージの設計ファイル: <https://www.ti.com/lit/zip/SPRR491>
- ANF パッケージの設計ファイル: <https://www.ti.com/lit/zip/SPRCAM0>

4 追加情報

4.1 ハードウェアまたはソフトウェアに関する既知の問題

このセクションでは、各評価基板リビジョンにおける現時点での既知の問題と、それに対する適用可能な回避方法について説明します。パッチが適用された問題には、評価基板アセンブリに変更ラベルが付けられています。

問題の番号	問題のタイトル	問題の説明	影響を受けるバリエーション
1	eMMC 動作	eMMC は 4 ビット モードでは機能しません	E1
2	テスト オートメーション	テスト自動化が機能しません	E1
3	WiFi を有効にする	3.3V イネーブルの Wi-Fi モジュールが機能しません	E1
4	イーサネット (RGMII2) モジュール コネクタ	イーサネット (RGMII2) モジュール コネクタは対象外です	E1、E2
5	低消費電力モード	低消費電力モードが期待どおりに機能しないことがあります	E1、E2
6	LPDDR4 型番:	回路図と BOM で LPDDR4 型番が正しくありません	E1、E2
7	テスト オートメーション	XDS110 を使用したテスト自動化が機能しないことがあります	E2
8	MCU および WKUP UART によるウェークアップが機能しません	FT4232 チップから MCU UART および WAKEUP UART インターフェイスを介してトリガされると、ウェークアップ機能が正常に動作しません	E1、E2、E3、A

4.1.1 問題 8 – MCU と WKUP UART によるウェークアップが機能しない

該当する評価基板のリビジョン: E1、E2、E3、A

問題の説明: FT4232 チップから MCU UART および WAKEUP UART インターフェイスを介してトリガされると、ウェークアップ機能が正常に動作しません。

回避方法: この問題を解決するには、以下のハードウェアを変更し、VCC_3V3_SYS に接続されている U110 ピン 3 と U118 ピン 3 の間の配線を切断し、C467、C490、R516、R541 を取り外し、これらの部品を元の向きから 90 度回転させて半田付けし直します (正しい配置については、[図 4-1](#) を参照)。次に、U110.3 から次の接続ポイント C467.2、R516.2、R523.1、および U118.3 から次の接続ポイント C490.2、R541.2、R535.1 へのワイヤを半田付けします。さらに、[図 4-2](#) に示すように、R140.2 から C103.2 までのワイヤを PCB 上に半田付けします。U33.16 ピンを持ち上げ、持ち上げたピン 16 から反対側のピン C103.2 までのワイヤを半田付けします ([図 4-2](#) を参照)。部品の位置と配線の視覚的なガイダンスについては、[図 4-1](#) および [図 4-2](#) を参照してください

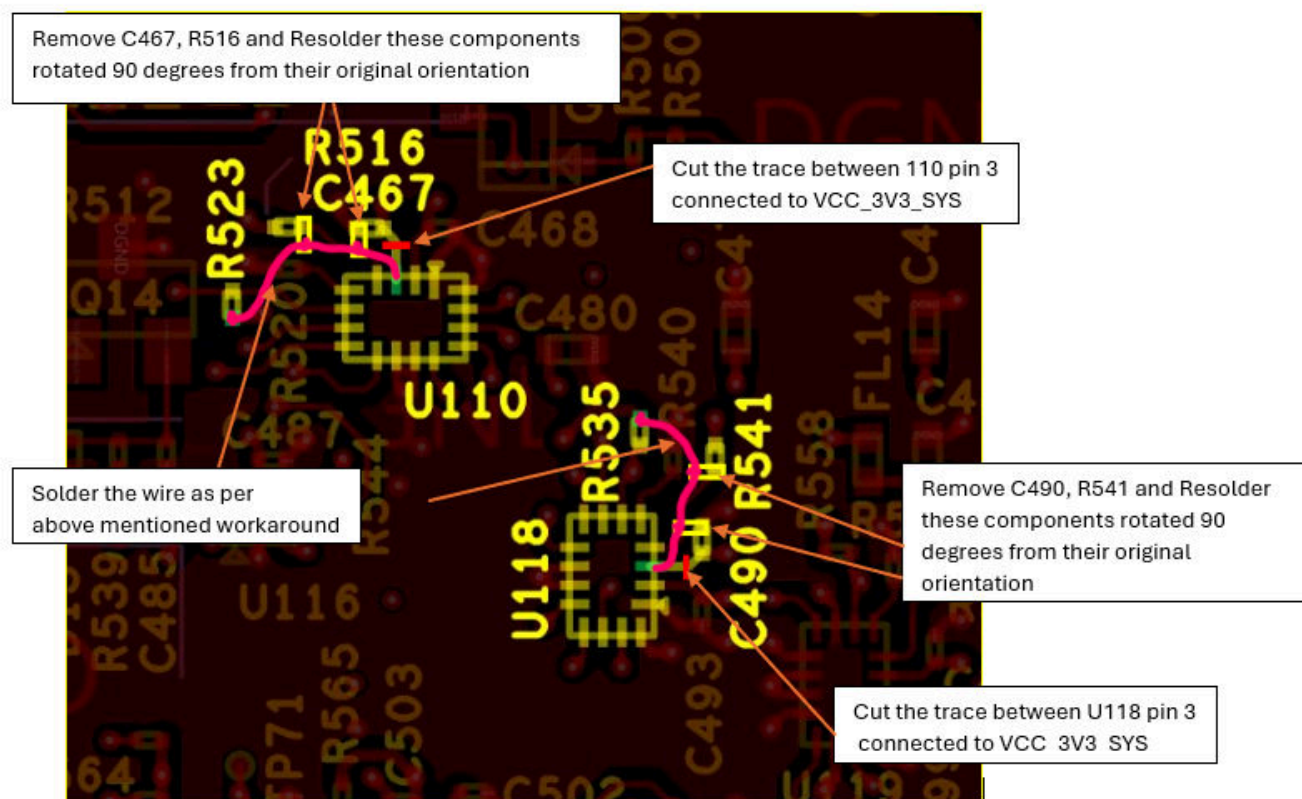


図 4-1. SK-AM62A-LP PCBA 底面

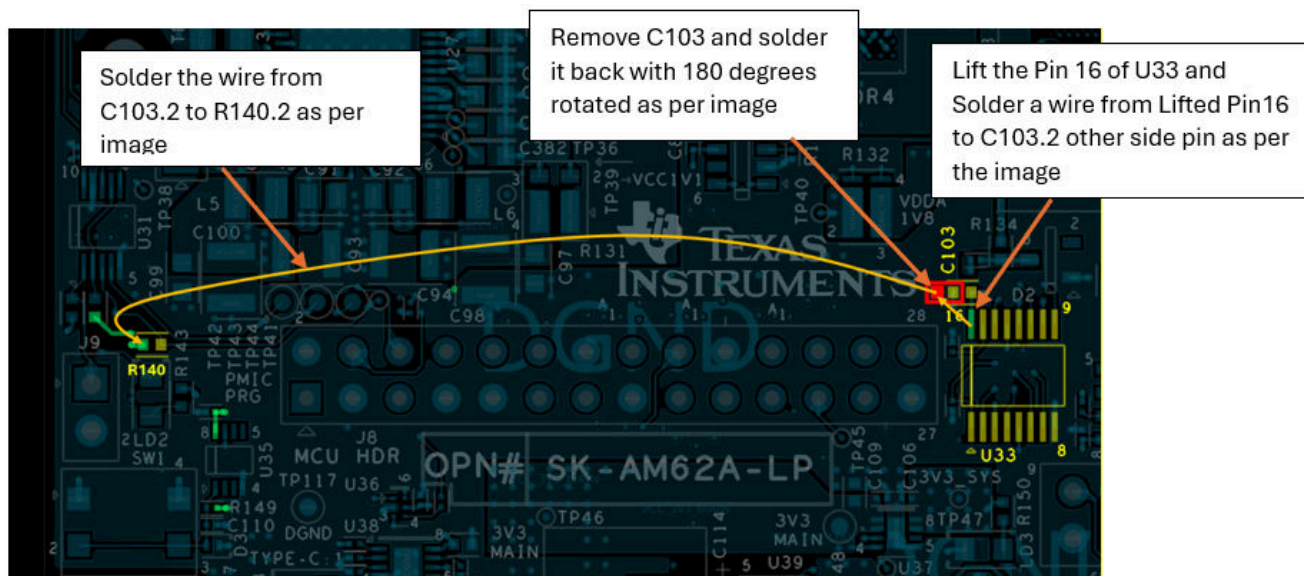


図 4-2. SK-AM62A-LP PCBA 上面

4.2 EMC、EMI、ESD への準拠

本製品に取り付けられているコンポーネントは、静電気放電 (ESD) の影響を受けやすくなっています。この製品は、ESD の蓄積を抑えるために温度や湿度を管理した環境など、ESD 管理環境でのみ使用してください。製品をインターフェイス接続する際は、リストストラップや ESD マットなどの ESD 保護対策を常に講じてください。

製品はラボに類似した基本的な電磁環境で使用され、EN IEC 61326-1:2021 に準拠した規格が適用されます。

4.3 商標

Code Composer Studio™ and Sitara™ are trademarks of Texas Instruments.

Arm® and Cortex® are registered trademarks of Arm Limited (or its subsidiaries) in the US and/or elsewhere.

Wi-Fi® is a registered trademark of Wi-Fi Alliance.

Bluetooth® is a registered trademark of Bluetooth SIG.

USB Type-C®, USB-C® are registered trademarks of USB Implementers Forum.

Linux® is a registered trademark of Linus Torvalds.

MIPI® is a registered trademark of Mobil Industry Processor Interface Alliance.

すべての商標は、それぞれの所有者に帰属します。

HDMI、HDMI High-Definition Multimedia Interface、HDMI トレードドレス、および HDMI ロゴは、HDMI Licensing Administrator Inc. の商標または登録商標です。

5 参考資料

1. テキサス インスツルメンツ、[\[FAQ\] AM62A7 / AM62A7-Q1 / AM62A3 / AM62A3-Q1 / AM62A1-Q1 / AM62D-Q1 – カスタムボードハードウェアの設計 – SK-AM62A-LP 回路図の再利用に関する設計とレビューの注釈](#) フォーラム投稿
2. テキサス インスツルメンツ、[\[FAQ\] AM62A7 / AM62A7-Q1 / AM62A3 / AM62A3-Q1 / AM62A1-Q1 / AM62D-Q1 カスタム ボード ハードウェア設計 – プロセッサ関連資料、機能、ペリフェラル、インターフェイス、スタータ キットに関する FAQ \(よくある質問\)](#) フォーラム投稿
3. テキサス インスツルメンツ、[\[FAQ\] AM62A7 / AM62A7-Q1 / AM62A3 / AM62A3-Q1 / AM62A1-Q1 / AM62D-Q1 設計上の推奨事項 / カスタム ボード ハードウェア設計 – カスタム ボード回路図セルフ レビュー](#) フォーラム投稿
4. テキサス インスツルメンツ、[\[FAQ\] AM62A7 / AM62A7-Q1 / AM62A3 / AM62A3-Q1 / AM62A1-Q1 – カスタム基板設計、セルフレビュー、起動のさまざまな段階での参照用資料](#) フォーラム投稿
5. テキサス インスツルメンツ、[\[FAQ\] カスタム ボード ハードウェア設計 – すべての Sitara プロセッサ \(AM62x、AM62Ax、AM62D-Q1、AM62Px、AM62L、AM64x、AM243x、AM335x\) ファミリに関する FAQ \(よくある質問\) のマスタ \(完全\) リスト](#) フォーラム投稿

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from SEPTEMBER 24, 2025 to JULY 29, 2026 (from Revision B (September 2025) to Revision C (July 2026))

	Page
• 注記を追加.....	12
• SK-AM62A-LP 評価基板と互換性のある電源設計の詳細を追加.....	12
• セクション 2.2.3 を移動.....	12
• セクション 2.2.4.3 を追加.....	15
• 表 2-16 にセンス抵抗の列を追加	48
• ブート構成フィールドの表を削除。.....	48
• セクション 2.2.6.15.1 の PLL リファレンス クロックの選択、ブート デバイスの選択、ブートモード選択 / 構成の表を更新.....	48
• セクション 4.1 に問題 8 を追加.....	57
• セクション 4.1.1 を追加.....	58
• セクション 5 を追加.....	60

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。 日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿 6 丁目 2 4 番 1 号
西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

4 EVM Use Restrictions and Warnings:

4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.

4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.

4.3 Safety-Related Warnings and Restrictions:

4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.

4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.

4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.

5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. Disclaimers:

6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.

6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.

7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.
10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月