

EVM User's Guide: LP-AM263P

AM263Px LaunchPad™ 開発キット



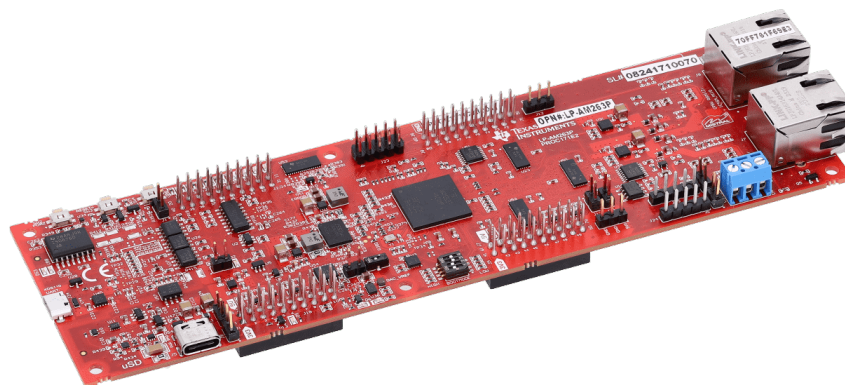
説明

AM263Px LaunchPad™ 開発キットは、テキサス インストルメンツ™の Sitara™ AM263Px シリーズのマイコン (MCU) 向けのシンプルで低コストのハードウェア評価基板 (EVM) です。この評価基板には、プログラミングおよびデバッグ用のオンボード エミュレーションが搭載され、ユーザーが制御可能なボタンや LED を備えたシンプルなユーザー インターフェイスが用意されているため、AM263Px マイコンでの開発を簡単に始めることができます。この LaunchPad にはさらに、2 つの独立した BoosterPack XL 拡張コネクタ、オンボードのコントローラエリア ネットワーク (CAN) トランシーバ、2 つの RJ45 イーサネットポート、オンボードの XDS110 デバッグプロンプも搭載されています。

特長

- PCB の寸法サイズ: 195.56mm × 58.42mm
- 5V、3A の USB Type-C 入力経由で電力を供給
- 2 つの RJ45 イーサネットポートは、1Gbps の速度に対応
- オンボード XDS110 デバッグプロンプ
- 3 つのプッシュボタン:
 - PORz
 - ユーザー割り込み
 - RESETz

- LED:
 - 電源ステータス
 - 電源が良好ではありません
 - ユーザー テスト
 - イーサネット接続
 - I2C 駆動アレイ
- オンボード CAN トランシーバとの CAN 接続
- 専用 FSI コネクタ
- 必要な電源を生成するディスクリート DC/DC 降圧レギュレータと LDO に加え、DNP として Vpp LDO 1.7 (TLV75801PDRVR) の追加オプションも提供
- テキサス・インストルメンツのテスト オートメーション ヘッド
- TIVA のテスト オートメーション ヘッド
- マイクロ SD カード コネクタへの MMC インターフェイスまた、ユーザーが MTFC8GAMALBH-AT などの Embedded Multi-Media Card (eMMC) をマウントするためのフットプリント オプションも用意されています。現在、eMMC は DNP になっています。
- 2 つの独立した拡張直交エンコーダ パルス (EQEP) ベースのエンコーダ コネクタ
- BoosterPack エコシステムを活用して拡張性を最大限に高めるスタッカブル ヘッドを搭載した、2 つの独立した BoosterPack XL (40 ピン) 標準コネクタ
- オンボード メモリ:
 - 256Mb OSPI フラッシュ - ISSI IS25LX256-JHLE
 - 1 Mb I2C 基板 ID EEPROM



1 LaunchPad モジュールの概要

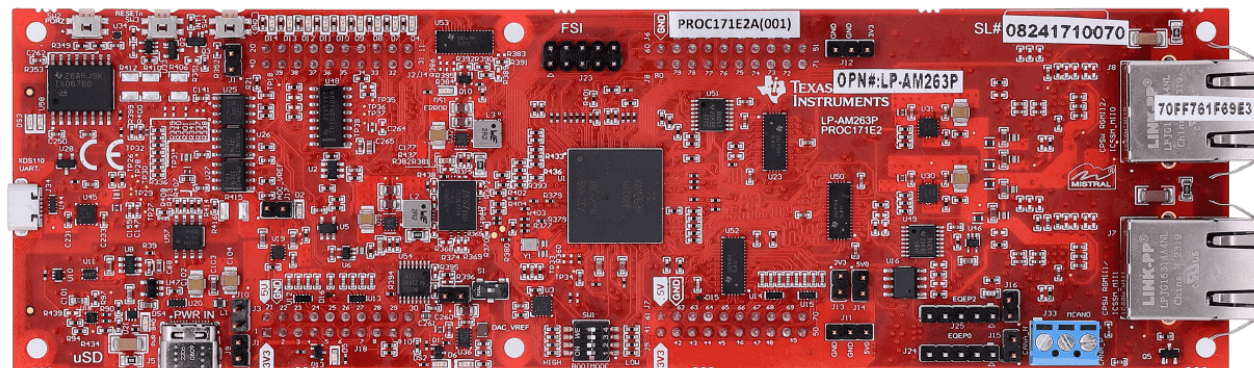


図 1-1. AM263Px LaunchPad 基板

1.1 はじめに

このユーザー ガイドでは、評価基板の設計の詳細、および各インターフェイスの適切な使用方法について説明しています。また、ユーザー ガイドでは、電源要件、ブートモードの選択、マルチプレクサ / スイッチ信号のルーティングなど、基板の多数の重要な要素についても詳細に説明しています。

1.2 キットの内容

Sitara AM263Px シリーズ LaunchPad 開発キットには、以下のものが含まれています。

- AM263Px Sitara シリーズ LaunchPad 開発基板
- USB micro-B ケーブル
- Micro SD カード
- CAT5 イーサネット ケーブル

注

IO ケーブルの最大長は 3 メートル未満である必要があります。

キットには以下のものは含まれていません。

- USB Type-C 5V/3A AC/DC 電源
- USB Type-C ケーブル

1.3 製品情報

1.3.1 システム アーキテクチャの概要

図 1-2 は、AM263Px LaunchPad の最上位アーキテクチャ全体を示しています。

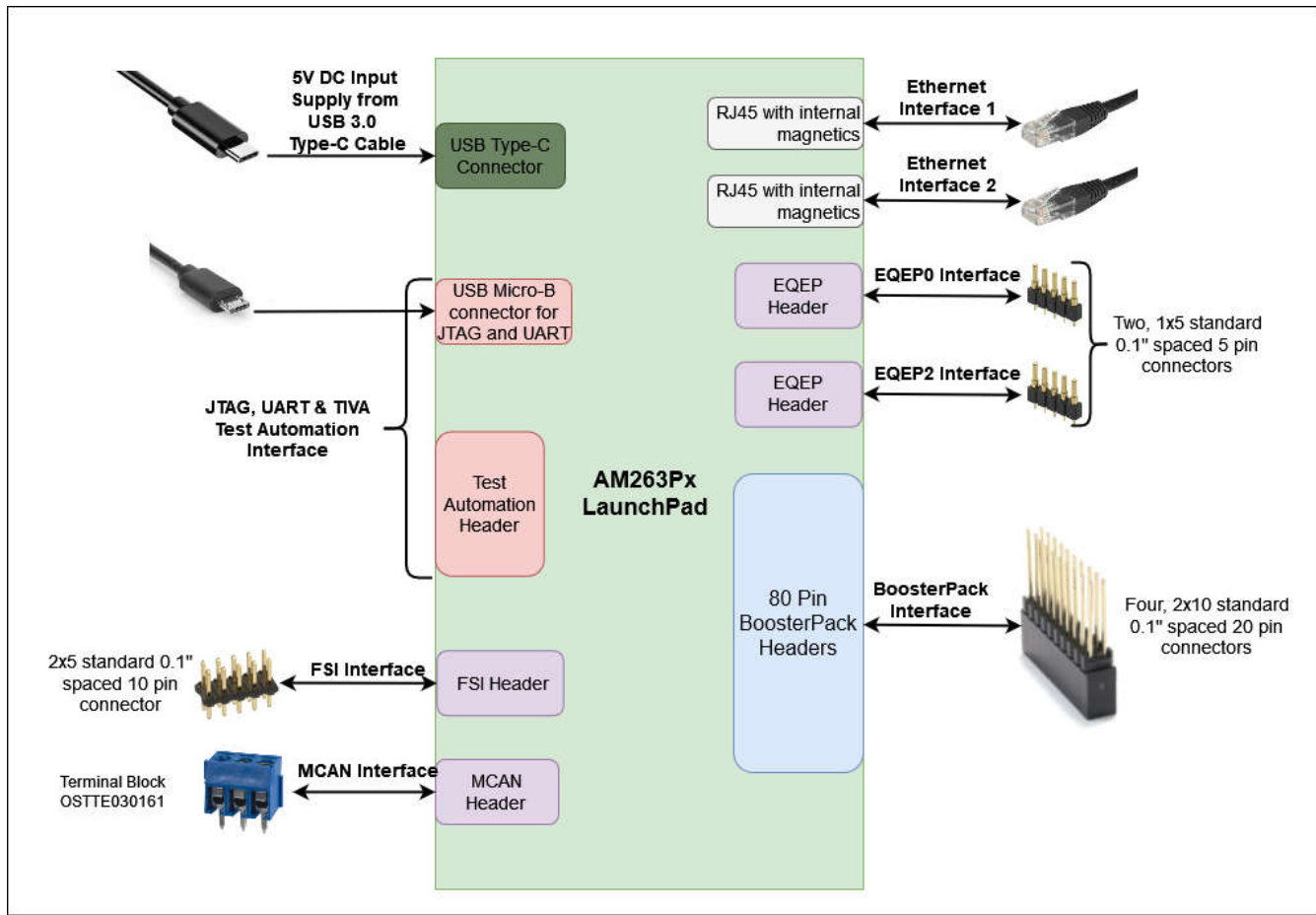


図 1-2. システム アーキテクチャ

1.3.2 セキュリティ

AM263Px LaunchPad は、HS-FS (High Security, Field Securable: 高度セキュリティ対応、フィールドでのセキュア化可能) デバイスを搭載しています。HS-FS デバイスは、1 回のプログラミングを使用して、デバイスを HS-FS デバイスから HS-SE (High Security, Security Enforced: 高度セキュリティ対応、セキュリティ強化) デバイスに変換できます。

AM263Px デバイスは、顧客キーがプログラムされていない HS-FS 状態の TI 工場出荷時に以下の属性を備えています。

- セキュア ブート プロセスを強制的に実行しない
- M4 JTAG ポートは閉じている
- R5 JTAG ポートはオープン
- セキュリティ サブシステム ファイアウォールは閉じている
- SoC ファイアウォールはオープン
- ROM ブートには TI の署名付きバイナリが想定されている (暗号化はオプション)
- TIFS-MCU バイナリは、TI の秘密鍵によって署名されている

ワンタイム プログラマブル (OTP) Keywriter は、セキュア デバイスを HS-FS から HS-SE に変換します。OTP Keywriter は、顧客キーをデバイスの efuse にプログラムして、セキュア ブートを強制し、信頼できるルートを確認します。セキュア ブートを使用するには、1 枚のイメージを暗号化 (オプション) し、顧客キーを使用して署名する必要があります。これらのイメージは、SoC によって検証されます。HS-SE 状態のセキュア デバイスには、次の属性があります。

- M4、R5 JTAG ポートの両方が閉じている
- セキュリティ サブシステムと SoC ファイアウォールの両方が閉じている
- TIFS-MCU と SBL は、アクティブな顧客キーを使用して署名する必要があります

1.3.3 BoosterPack

AM263Px LaunchPad 開発キットを使用すると、AM263Px シリーズのマイコンを使用してアプリケーションを簡単かつ低コストで開発できます。ブースタパックは、テキサス インストルメンツが作成したピン配置標準に準拠したアドオン ボードです。TI とサードパーティーのブースタパック エコシステムにより、AM263Px LaunchPad で簡単に確認できるペリフェラルと潜在的なアプリケーションが大幅に拡張されています。AM263Px LaunchPad の詳細なピン配置図については、「[ブースタパック ヘッダー](#)」を参照してください。

TI のウェブサイトの設計ガイドラインに従って、独自のブースタパックを構築することもできます。テキサス インストルメンツは、ブースタパックをコミュニティの他のメンバーにプロモーションすることも可能にしています。TI は、お客様が貴社のソリューションを使用して潜在的なお客様に連絡できるように、さまざまな手段を提供しています。

1.3.4 部品の識別

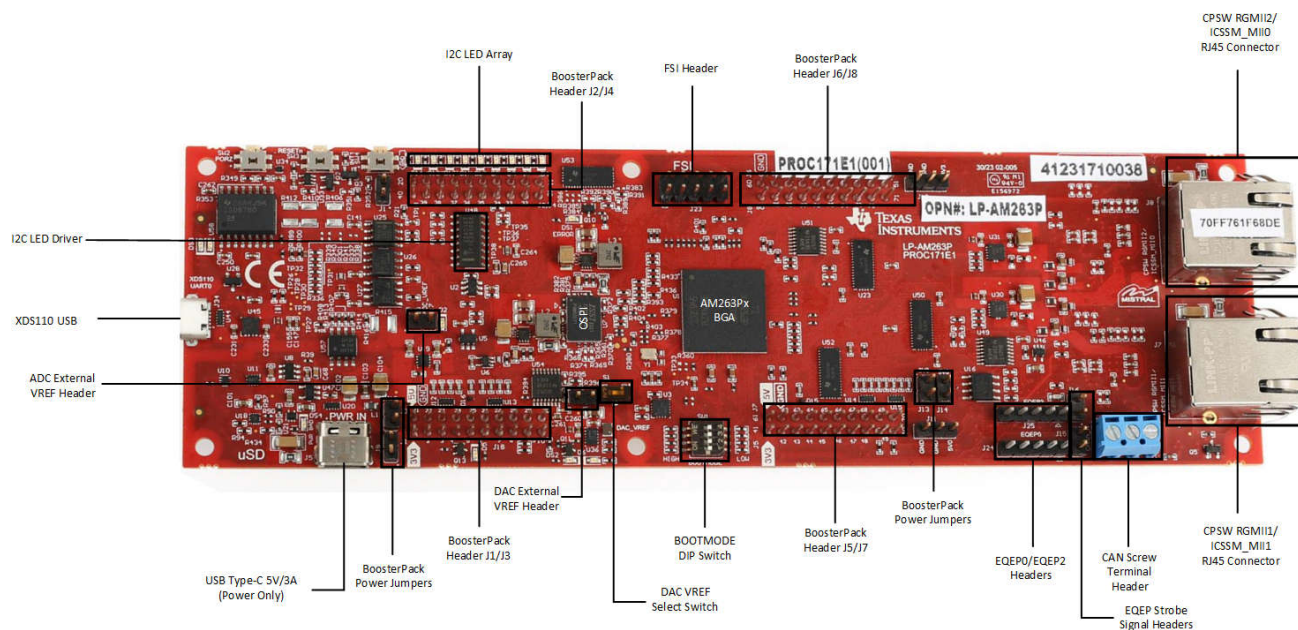


図 1-3. AM263Px LaunchPad の主要部品の識別

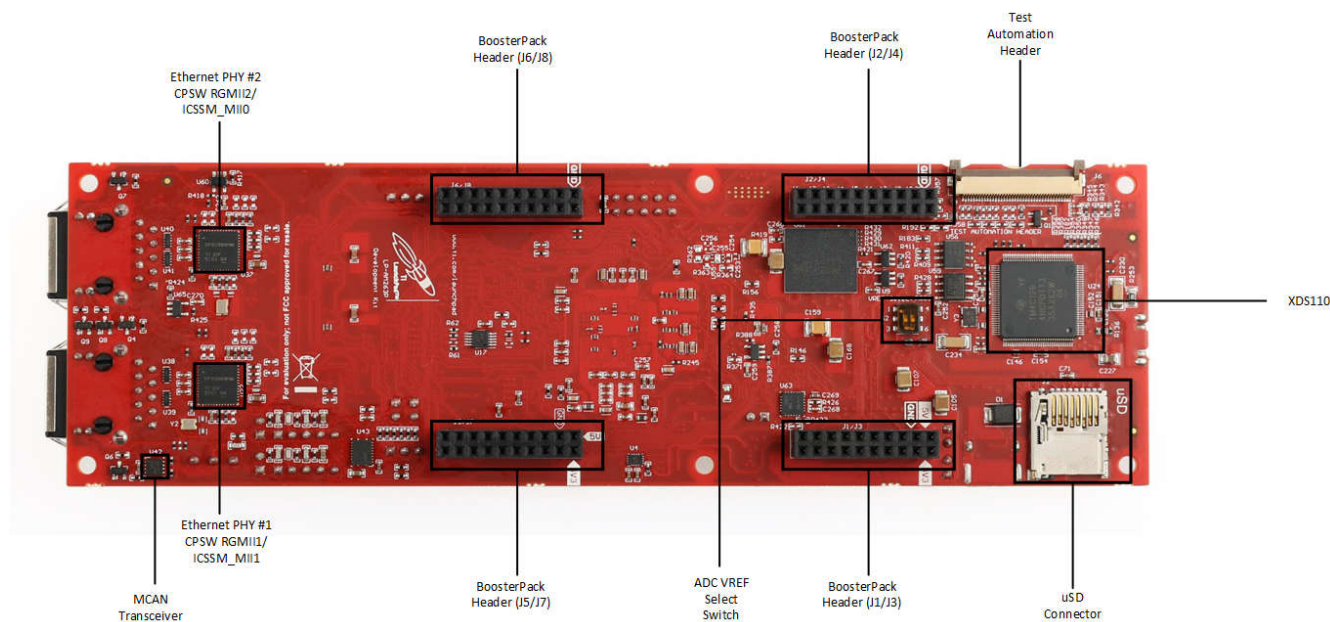


図 1-4. AM263Px LaunchPad の底面部品の識別

1.4 コンプライアンス

選択されたすべての部品は、RoHS と REACH への適合性を満たしています。

製品に取り付けられている部品は、静電気放電 (ESD) の影響を受けやすくなっています。本製品は、ESD が制御された環境で使用することを推奨します。これには、ESD の蓄積を抑えるために温度や湿度が制御された環境も含まれます。また、本製品との接続時には、リストストラップや ESD マットなどの ESD 保護具の使用が推奨されます。

製品はラボに類似した基本的な電磁環境で使用され、EN IEC 61326-1:2021 に準拠した規格が適用されます。

2 ハードウェアの説明

2.1 ボードのセットアップ

2.1.1 電源要件

AM263Px LaunchPad には、5V、3A USB Type-C 入力から電力が供給されます。以下のセクションでは、AM263Px LaunchPad、サポート コンポーネント、リファレンス電圧に電力を供給する電源分配ネットワークのトポロジについて説明します。

AM263Px LaunchPad と互換性のある電源ソリューション:

- USB Type-C 入力を使用する場合:
 - USB-C レセプタクル対応の 5V、3A 電源アダプタ
 - キャプティブ USB-C ケーブル搭載、5V、3A 電源アダプタ
 - 電力供給分類を持つ PC の USB Type-C ポート
 - Thunderbolt
 - USB ロゴの後ろのバッテリー

	USB 2.0 High Speeds 480 MBit/s	USB 3.0 (USB 3.1 Gen 1) Super Speed 5 GBit/s	USB 3.1 Gen 2 Super Speed Plus 10 GBit/s
Does NOT support Power Delivery			
Does support Power Delivery			
Thunderbolt			
Does support Power Delivery			

図 2-1. USB Type-C 電力供給分類

AM263Px LaunchPad と互換性のない電源ソリューション:

- USB Type-C 入力を使用する場合:
 - 次のような任意の USB アダプタ ケーブル:
 - Type-A - Type-C
 - micro-B - Type-C
 - DC バレル ジャック - Type-C
 - USB-C キャプティブ ケーブルまたはレセプタクルを使用する、5V、1.5A 電源アダプタ
 - PC USB Type-C ポートは 3A を使用できません

2.1.1.1 USB Type-C コネクタを使用した電源入力

AM263Px LaunchPad には、USB Type-C 接続から電力が供給されます。USB Type-C ソースは 5V で 3A を供給でき、電流ソーシング能力を CC1 および CC2 信号経由で伝達できる必要があります。AM263Px LaunchPad では、USB Type-C コネクタの CC1 と CC2 がポートコントローラ IC (TUSB320) に接続されています。このデバイスは、CC ピンを使用してポートの接続 / 未接続、ケーブルの方向、役割の検出、Type-C 電流モードのポート制御を判断します。CC ロジックは、検出された役割に応じて、Type-C 電流モードをデフォルト、中、または高のいずれかとして検出します。

ポートピンは、抵抗を使用してグランドにプルダウンされ、上向きポート (UFP) モードとして構成されます。UFP モードでの正しい接続を判定するため、VBUS 検出が実装されています。OUT1 および OUT2 ピンは NOR ゲートに接続されています。OUT1 ピンと OUT2 ピンの両方のアクティブ low は、接続された状態の大電流 (3A) をアドバタイズします。これにより、VUSB_5V0 パワー スイッチで VSYS_5V0 電源を提供し、他のレギュレータと LDO に電力を供給できるようになります。

UFP モードでは、ポートコントローラ IC は常に両方の CC ピンにプルダウン抵抗を提示します。ポートコントローラ IC は、接続されている DFP からの Type-C モード電流アドバタイズメントに対応する電圧レベルを検出するため、CC ピンを監視します。ポートコントローラ IC は CC ピンをデバウンスし、VBUS が検出されるまで待機してから、接続を成功させます。UFP として構成されているポートコントローラ デバイスは、OUT1 および OUT2 GPIO を使用して、DFP のアドバタイズされた電流レベルを検出してシステムに通信します。

AM263Px LaunchPad の電源要件は 3A で 5V であり、ソースが必要な電力を供給できない場合、NOR ゲートの出力は Low になり、VUSB_5V0 パワー スイッチが無効化されます。したがって、電源要件が満たされていない場合、VCC3V3_TA を除くすべての電源はオフの状態のままです。このボードは、ソースが 5V、3A を供給できる場合のみ完全にオンになります。

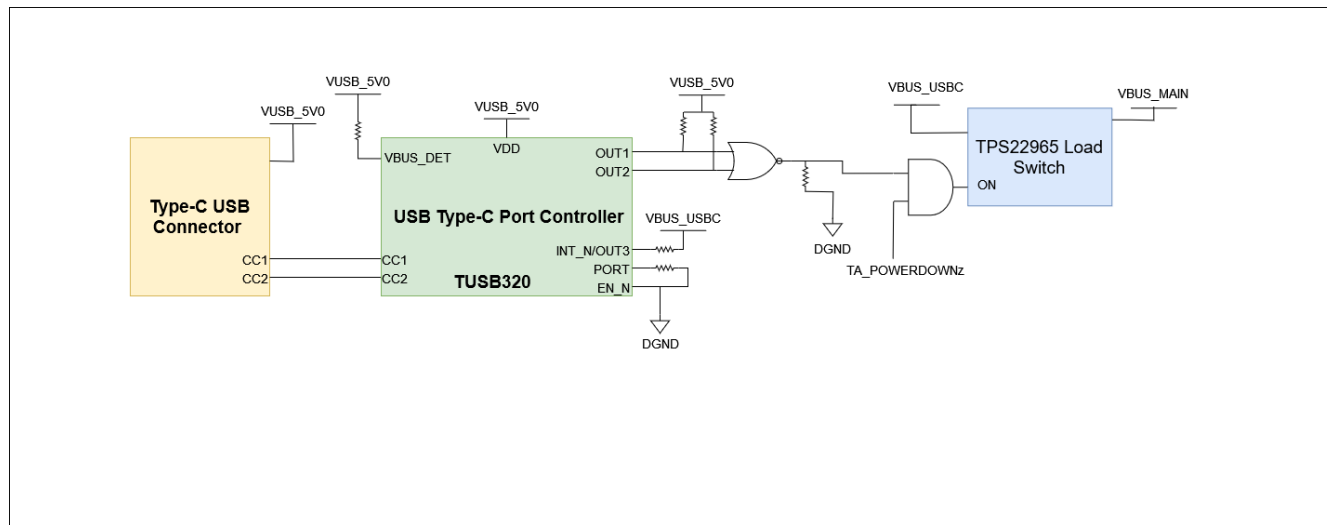


図 2-2. Type-C CC の構成

表 2-1. USB Type-C ケーブルの電流ソース能力と状態

OUT1	OUT2	広告
H	H	非接続状態でのデフォルト電流
H	L	接続状態でのデフォルト電流
L	H	接続状態での中電流 (1.5A)
L	L	接続状態での高電流 (3.0A)

AM263Px LaunchPad には、各電源レールのディスクリートレギュレータに基づいた電源ソリューションがあります。電源の初期段では、Type-C USB コネクタから 5V 電源が供給され、LaunchPad が必要とするすべての電圧が生成されます。

ディスクリート DC/DC 降圧レギュレータと LDO を使用して、AM263Px システム オン チップ (SoC) とおよびその他のペリフェラルに必要な電源を生成します。

表 2-2. 電圧レールの生成

部品	参照記号	機能	入力電圧	出力電圧
TPS62913	U29	AM263Px コア デジタル 1.2V	5.0V	1.2V
TPS74801	U32	システム 3.3V	5.0V	3.3V
TSP74801	U30	イーサネット PHY 2.5V	5.0V	2.5V
TPS74801	U31	イーサネット PHY 1.1V	5.0V	1.1V
TPS62177	U36	テスト オートメーション ヘッド 3.3V	5.0V	3.3V

2.1.1.2 電源ステータス LED

複数の電源表示 LED をオンボード実装しており、主要電源の出力ステータスをユーザーに通知できます。LED は、さまざまなドメインで電力を示します。

表 2-3. 電源ステータス LED

名称	デフォルトのステータス	動作	機能
D2	ON	VSYS_5V0	生成された 5V 電圧の電源インジケータ
D4	ON	VSYS_3V3	生成された 3.3V 電圧の電源インジケータ
D5	ON	PG_VDD_1V2	生成された 1.2V のパワーグッド電圧に対応する電源インジケータ
D6	ON	VSYS_TA_3V3	テスト オートメーション ヘッダーに送られる電圧の電源インジケータ
DS1	OFF	SAFETY_ERROR	電圧の電源エラー表示 - VUSB_5V0
D3	OFF	XDS_PROGSTAZ1	micro-B 接続が確立されると LED が点灯します
DS3	OFF	XDS_PROGSTAZ2	LED が点灯し、JTAG 経由の通信が表示されます
DS4	OFF	VUSB_5V0	電源が良好ではありません (電源異常)

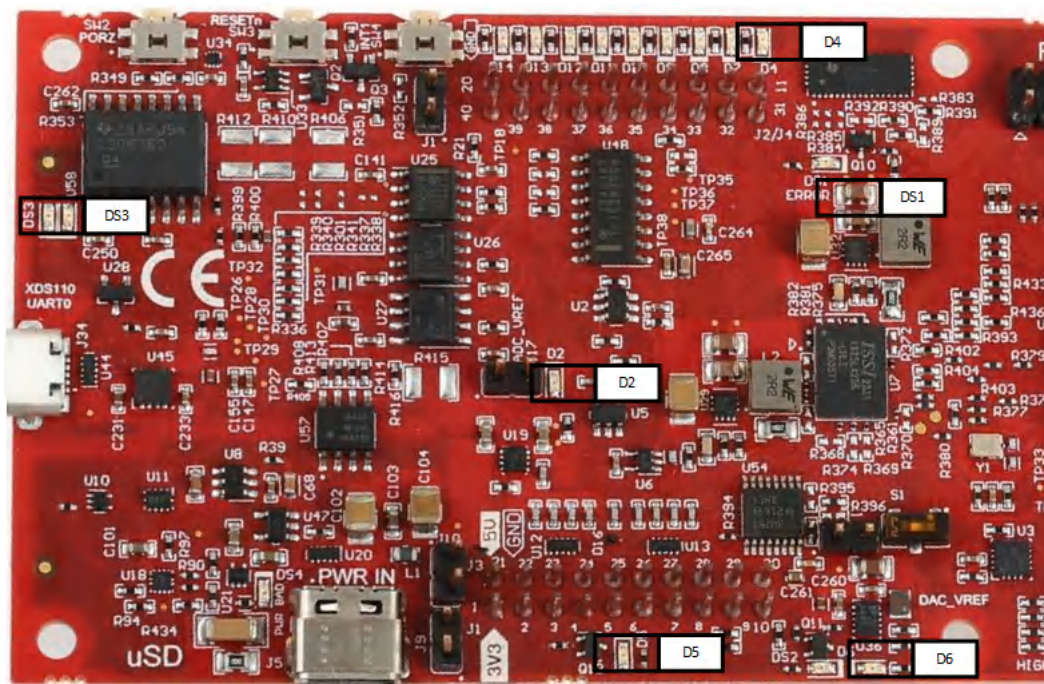


図 2-3. 電源ステータス LED

2.1.1.3 電源ツリー

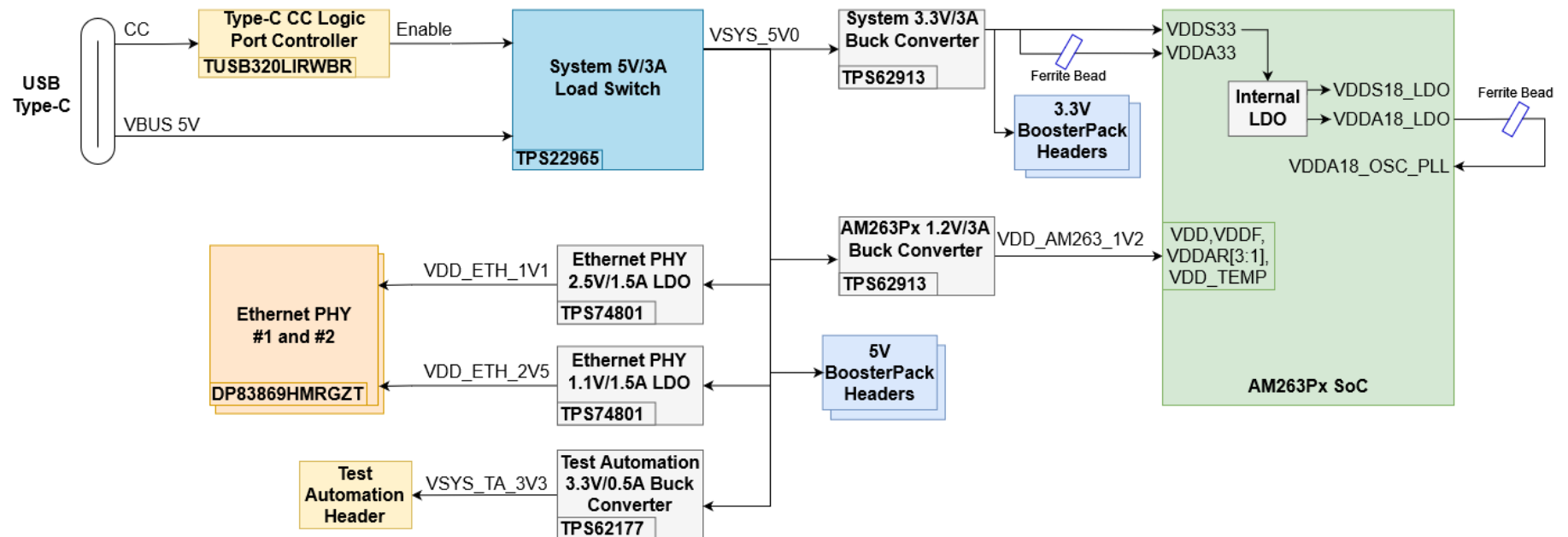


図 2-4. AM263Px LaunchPad の電源ツリー図

2.1.2 プッシュ ボタン

LaunchPad は、AM263Px SoC にリセット入力とユーザー割り込みを提供する、複数のユーザー プッシュ ボタンが用意されています。

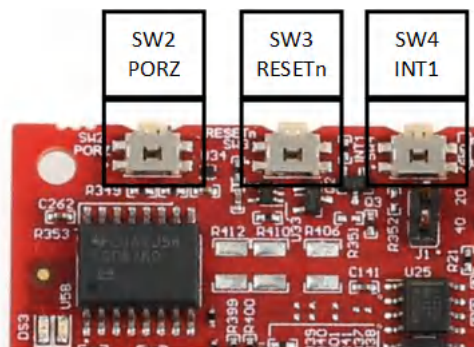


図 2-5. プッシュ ボタン

AM263Px LaunchPad の上面に配置されているプッシュ ボタンの一覧を表 2-4 に示します。

表 2-4. LaunchPad プッシュ ボタン

プッシュ ボタン	信号	機能
SW2	PORz	SoC PORz リセット入力
SW3	RESETz	SoC ウォーム リセット入力
SW4	INT1	ユーザー割り込み信号

2.1.3 ブートモードの選択

AM263Px のブートモードは、DIP (デュアル インライン パッケージ) スイッチ (SW1) またはテスト オートメーション ヘッダーによって選択されます。PORz がトリグリングされたとき、テスト オートメーション ヘッダーは、I2C 拡張バッファを使用してブートモードを駆動します。サポートされているブートモードを [表 2-6](#) に示します。各ブートモードの DIP スイッチ構成を [表 2-5](#) に示します。

注

回路図に示すように、スイッチを有効にする (オン状態に切り替える) と、1kΩ 抵抗を介して各 SOP ピンが GND にプルダウンされます。したがって、以下に示すブートモード選択スイッチのロジック表は、特定のブートモードに対応する SOP ロジックレベルの論理反転です (『AM263P テクニカル リファレンス マニュアル』を参照)。

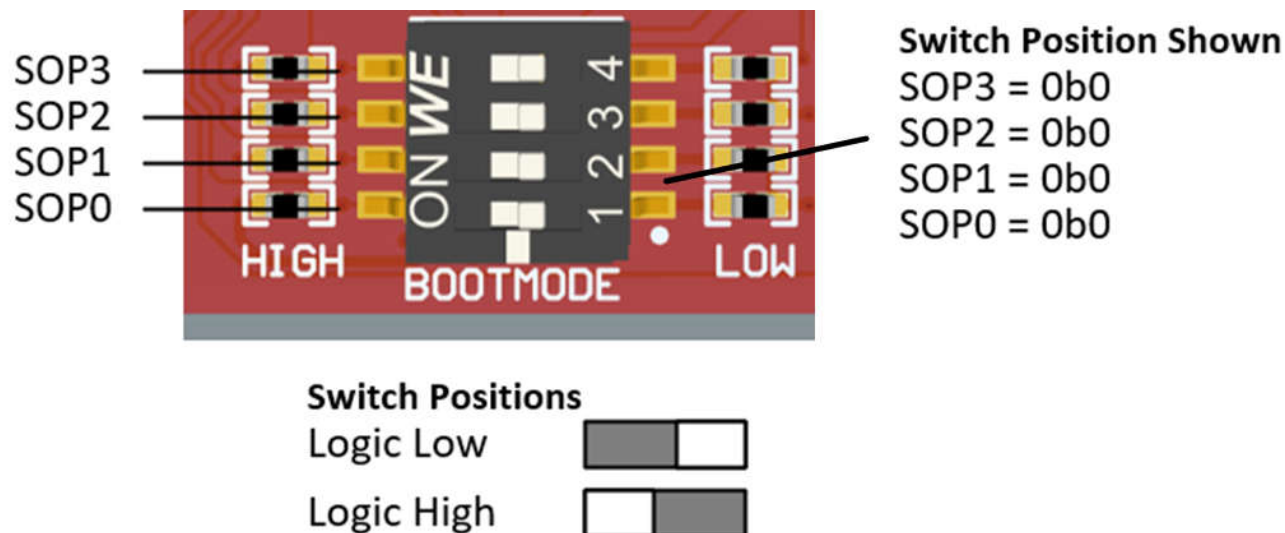


図 2-6. ブートモード DIP スイッチの位置 - LP AM263P SW1 SOP スイッチ

表 2-5. ブートモードの選択

ブートモード	SPI0_D0_pad (SOP3 - SW1.4)	SPI0_CLK_pad (SOP2 - SW1.3)	QSPI_D1 (SOP1 - SW1.2)	QSPI_D0 (SOP0 - SW1.1)
OSPI (4S) - クワッド読み取りモード	1	1	1	1
UART	1	1	1	0
OSPI (1S) - シングル読み取りモード	1	1	0	1
OSPI (8S) - オクタル読み取りモード	1	1	0	0
DevBoot	0	1	0	0
xSPI 8D (SFDP)	0	0	1	1
サポートされていないブートモード	上記に定義されていない他のすべての組み合わせ			

表 2-6. サポートされているブート モード

ブート モード / ペリフェラル	ブート メディア / ホスト	注
OSPI (4S) - クワッド読み取りモード	OSPI フラッシュ	クワッド読み取りモードで OSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
UART	外部ホスト	115200bps のボーレートで XMODEM プロトコルを介して UART インターフェイスから SBL をダウンロードし、ブートします。
OSPI (1S) - シングル読み取りモード	OSPI フラッシュ	シングル単一読み取りモードで OSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
OSPI (8S) - オクタル読み取りモード	OSPI フラッシュ	オクタル読み取りモードで OSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
xSPI 8D (SFDP)	OSPI フラッシュ	読み取りコマンドについて SFDP 表を読み取り、8D モードの OSPI フラッシュから SBL をダウンロードしてブートします。プライマリ SBL を試行し、プライマリのロードに失敗した場合はセカンダリ SBL を試行します。
DevBoot	該当なし	SBL なし。開発目的でのみ使用される。

2.1.4 IO エクспанダ

AM263Px LaunchPad TCA6416ARTWR IO エクспанダを搭載しており、I2C 通信を行うプロセッサ用に汎用リモート I/O 拡張と双方向電圧変換を提供し、シリアル クロック (SCL) とシリアル データ (SDA) 信号で構成されるインターフェイスを備えています。

TCA6416A のデジタル コアは、8 つの 8 ビット データ レジスタで構成されています。具体的には、2 つの構成レジスタ (入力または出力選択)、2 つの入力ポートレジスタ、2 つの出力ポートレジスタ、2 つの極性反転レジスタで構成されています。電源オン時、またはリセット後に、I/O は入力として構成されます。ただし、**Configuration** レジスタに書き込むことにより、システム コントローラは I/O を入力または出力のどちらにも構成することが可能です。各入力または出力のデータは、対応する入力ポートレジスタまたは出力ポートレジスタに保持されます。入力ポートレジスタの極性は、極性反転レジスタで反転できます。すべてのレジスタは、システム コントローラで読み出すことができます。AM263P SoC では、IO エクспанダとの通信は I2C1 バスを介して行われます。IO エクспанダから出力される信号を「**IO エクспанダ**」に示します。TCA6416ARTWR のプログラミング ガイドについては、「[TCA6416ARTWR - データシート](#)」を参照してください。

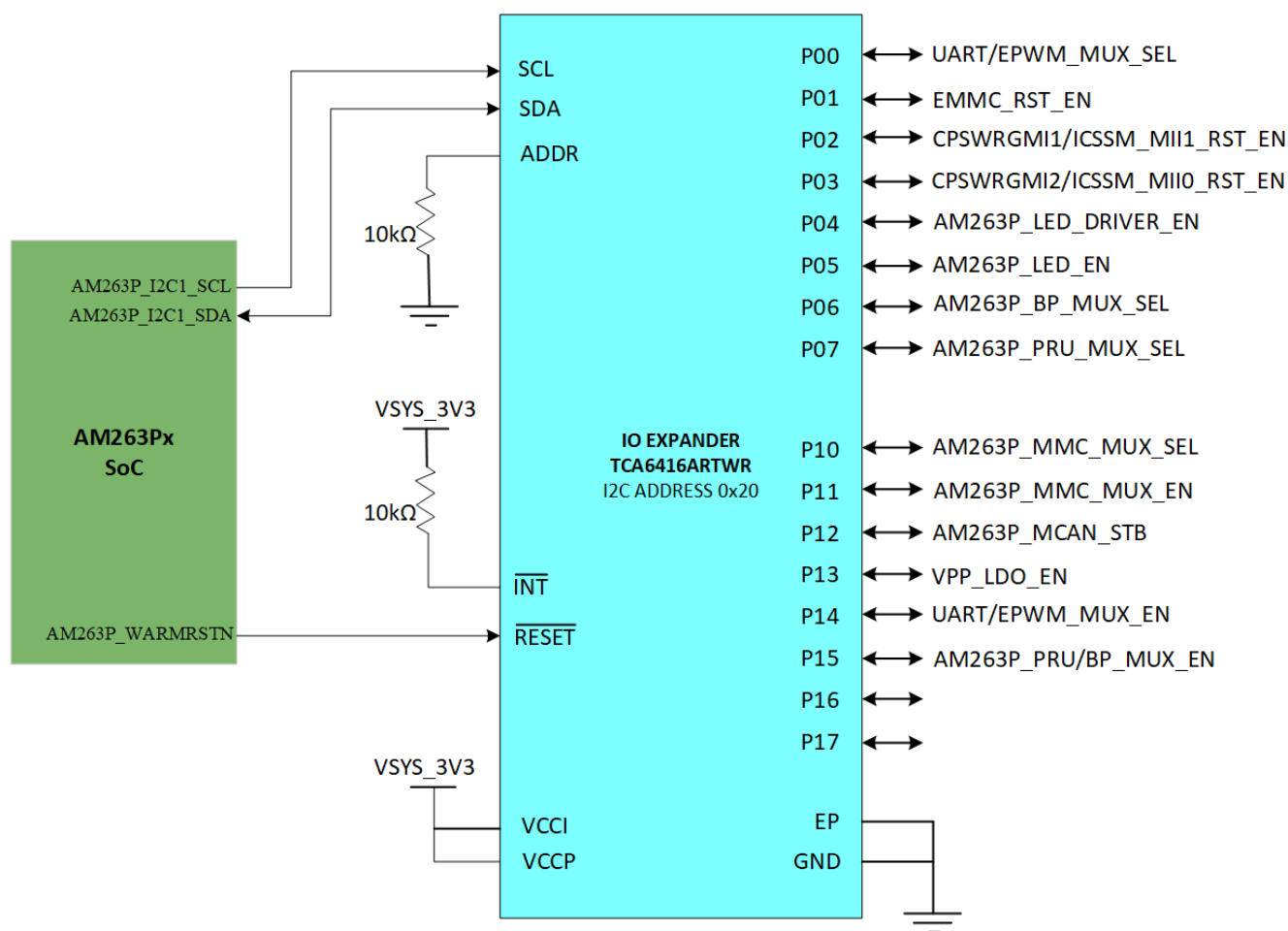


図 2-7. IO エクスパンダ

2.3 GPIO へのマッピング

表 2-7. GPIO マッピング表

GPIO 名称	GPIO	機能	ネット名	アクティブ ステータス
CPSW RGMII1/MII1 マルチプレクサの選択	GPIO105	GPIO	RGMII1_ICSSM_MUX_SEL_GPIO105	Low
SD カード ロード スイッチの有効化	GPIO122	GPIO	AM263P_SD_ENABLE_GPIO122	Low
SoC への割り込み	GPIO123	割り込み	AM263P_INT1_PB_GPIO123	Low

- ユーザー プッシュ ボタン (SW2) が押されました。
- P チャネル MOSFET のゲート信号はロジック LOW であるため、PMOS の V_{GS} はゼロ未満になります。したがって、PORz 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。PMOS ゲートへのロジック LOW 入力を生成できる信号は次のとおりです。
 - テスト オートメーション ヘッダーからの TA_PORZ 出力
 - いずれかのブースタパック サイトからの BP_PORZ 出力。

PORz 信号は以下のように接続されます。

- AM263Px SoC PORz 入力
- ブート モード状態のドライバ (U4) の出力イネーブル入力
 - GND から 3.0V までの 1ms の遅延を生成するための RC フィルタがあり、SOP 状態ドライバの出力イネーブル入力が PORz デアサートに続いて必要な SOP ホールド時間よりも長くなります。

ジャンパを取り付けたときに TA_GPIO3 を low で維持できるようにするための テスト オートメーション PORz オーバーライド ヘッダがあります。これにより、テスト オートメーション ヘッダのブート モード制御が有効になります。

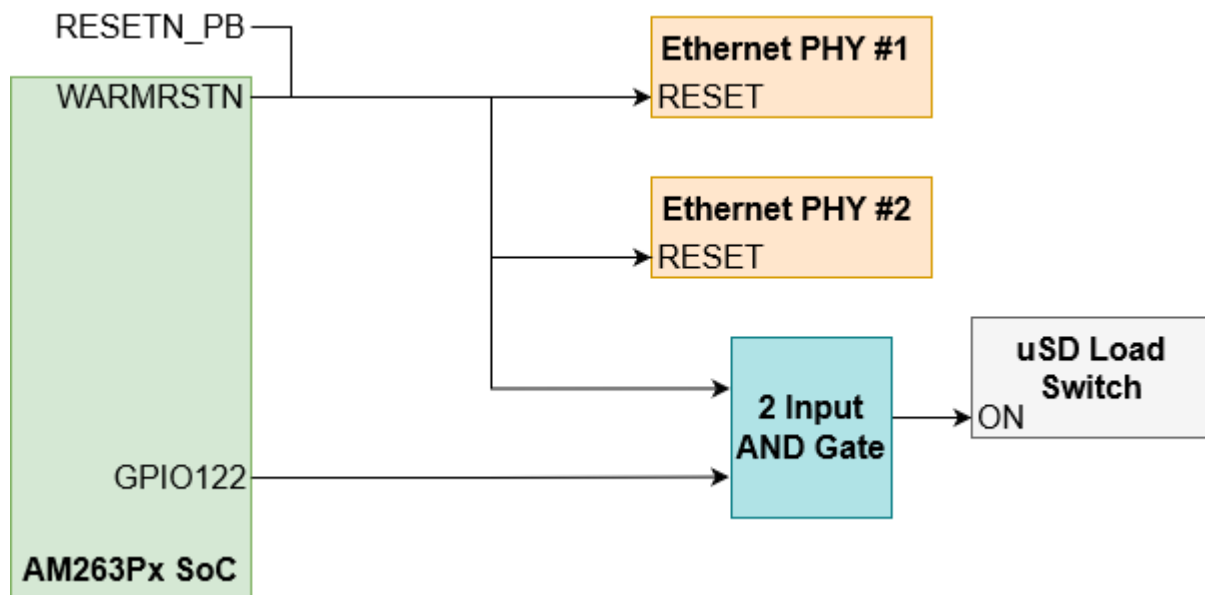


図 2-11. WARMRESETn リセット信号ツリー

WARMRESETn 信号は、以下の場合、メインドメインへのウォームリセットを生成します。

- ユーザー プッシュ ボタン (SW3) が押されました。
- テスト オートメーション ヘッダはロジック LOW 信号 (TA_RESETz) を P チャネル MOSFET ゲートに出力するため、PMOS の V_{GS} はゼロ未満になります。したがって、RESETz 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。

WARMRESETn 信号は次のように接続されます。

- AM263Px SoC WARMRESETN 出力
- プッシュ ボタン + PMOS ロジックから生成される RESETN_PB 信号
- AM263Px SoC 駆動 GPIO 信号 (GPIO122) による 2 入力 AND ゲート経由マイクロ SD ロード スイッチ制御入力
- 両方のイーサネット PHY のリセット入力

AM263Px LaunchPad には SoC への外部割り込み INT1 もあり、以下の場合に発生します。

- ユーザー プッシュ ボタン (SW4) が押されました。
- テスト オートメーション ヘッダはロジック LOW 信号 (TA_GPIO1) を P チャネル MOSFET ゲートに出力するため、PMOS の V_{GS} はゼロ未満になります。したがって、INTn 信号は、グラウンドに直接接続された PMOS ドレインに接続されます。

2.5 クロック

AM263Px SoC では、XTAL_XI 用の 25MHz クロック入力が必要です。AM263Px LaunchPad は、SoC クロックソースに 25MHz 水晶振動子を使用します。この LaunchPad にはさらに、イーサネット PHY クロック処理用の 25MHz 水晶発振器も 2 個搭載されています。25MHz イーサネット PHY #1 水晶発振器の XTAL_XI とおよび XTAL_XO 用に実装された抵抗器を取り外し、CLKOUT0 信号をイーサネット PHY の XI ピンにルートするための適切な抵抗器を取り付けることで、SoC クロック信号出力 CLKOUT0 をイーサネット PHY #1 のクロックソースとして使用できます。

25MHz イーサネット PHY #2 水晶発振器の XTAL_XI と XTAL_XO 用に実装された抵抗器を取り外し、ETH1_CLKOUT 信号をイーサネット PHY #2 の XI ピンにルートするための適切な抵抗器を取り付けることで、イーサネット PHY #1 クロック信号出力 ETH1_CLKOUT をイーサネット PHY #2 のクロックソースとして使用できます。

また、この LaunchPad には、UART-USB JTAG をサポートするために XDS110 用の 16MHz クロックソースも必要です。

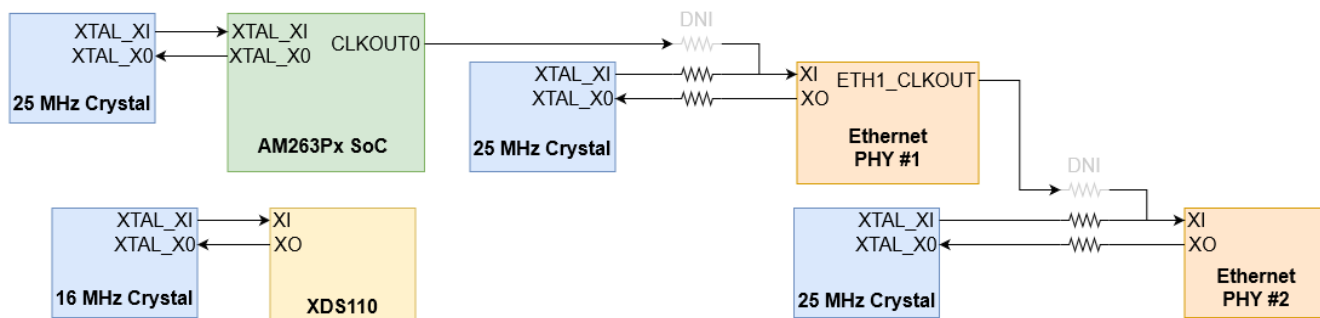


図 2-12. AM263Px LaunchPad クロック ツリー

2.6 メモリ インターフェイス

2.6.1 OSPI

AM263Px LaunchPad には、AM263Px SoC の OSPI0 インターフェイスに接続された 256Mb OSPI フラッシュ メモリ デバイス (IS25LX256-LHLE) が搭載されています。OSPI は、最高 133MHz のメモリ速度でシングル データ レート (SDR) とダブル データ レート (DDR) をサポートしています。OSPI フラッシュには 3.3V システム電源から電力が供給されます。

OSPI0_D0/D1 信号は、ブート モード制御ロジックにも使用されます。10K Ω の抵抗がありますが、これは値のラッチ後に ブート モード制御ロジックを分離するために使用されます。

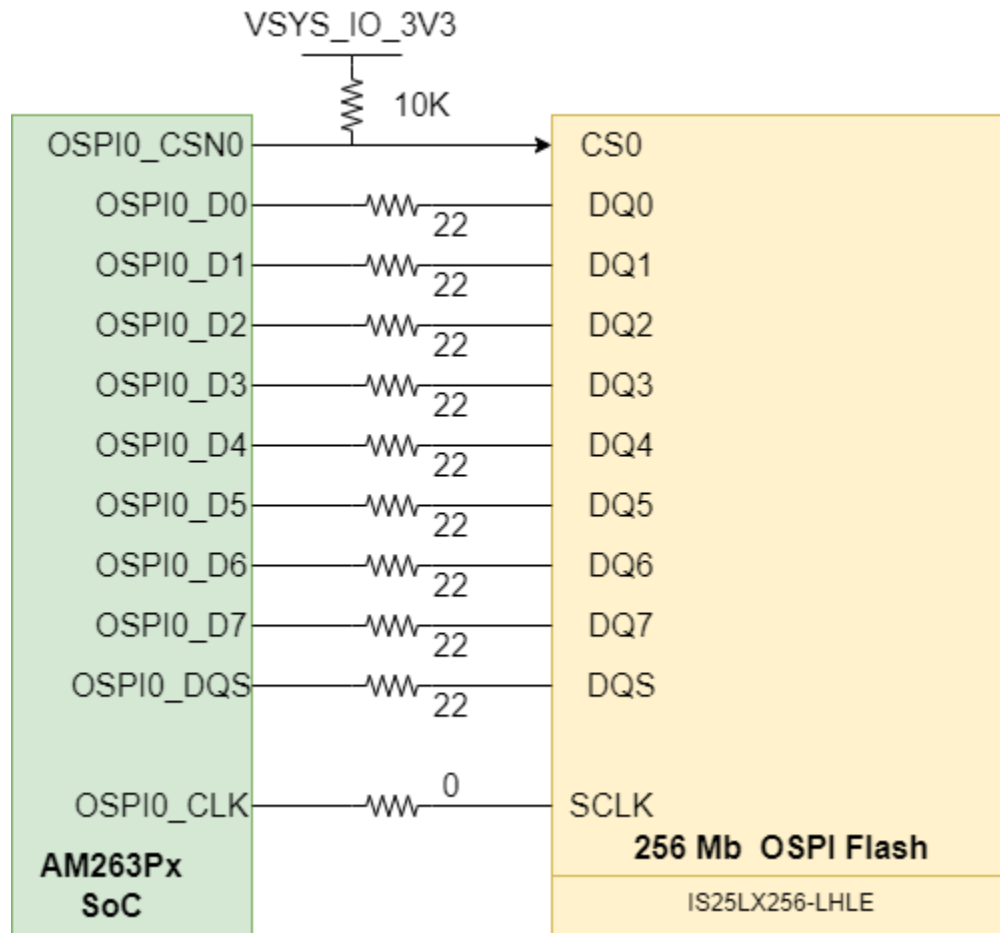


図 2-13. OSPI フラッシュ インターフェイス

注

LP-AM263P リビジョン E2 の回路図で、AM263P_OSPI0_DQS (UART1_RXD) と AM263P_OSPI0_LBCLK (UART1_TXD) のネット名が誤って入れ替わっています。データシートに従って、OSPI0_DQS を M3 ボール ピンに接続し、OSPI0_LBCLKO を L3 ボール ピンに接続する必要があります。これは、LP-AM263P のリビジョン A で修正済みです。

詳細については、[OSPI DQS および LBCLK ネットのスワップ](#) を参照してください。

2.6.2 MMC

AM263Px LaunchPad には、AM263Px SoC の MMC0 インスタンスにマッピングされる マイクロ SD カード インターフェイスがあります。

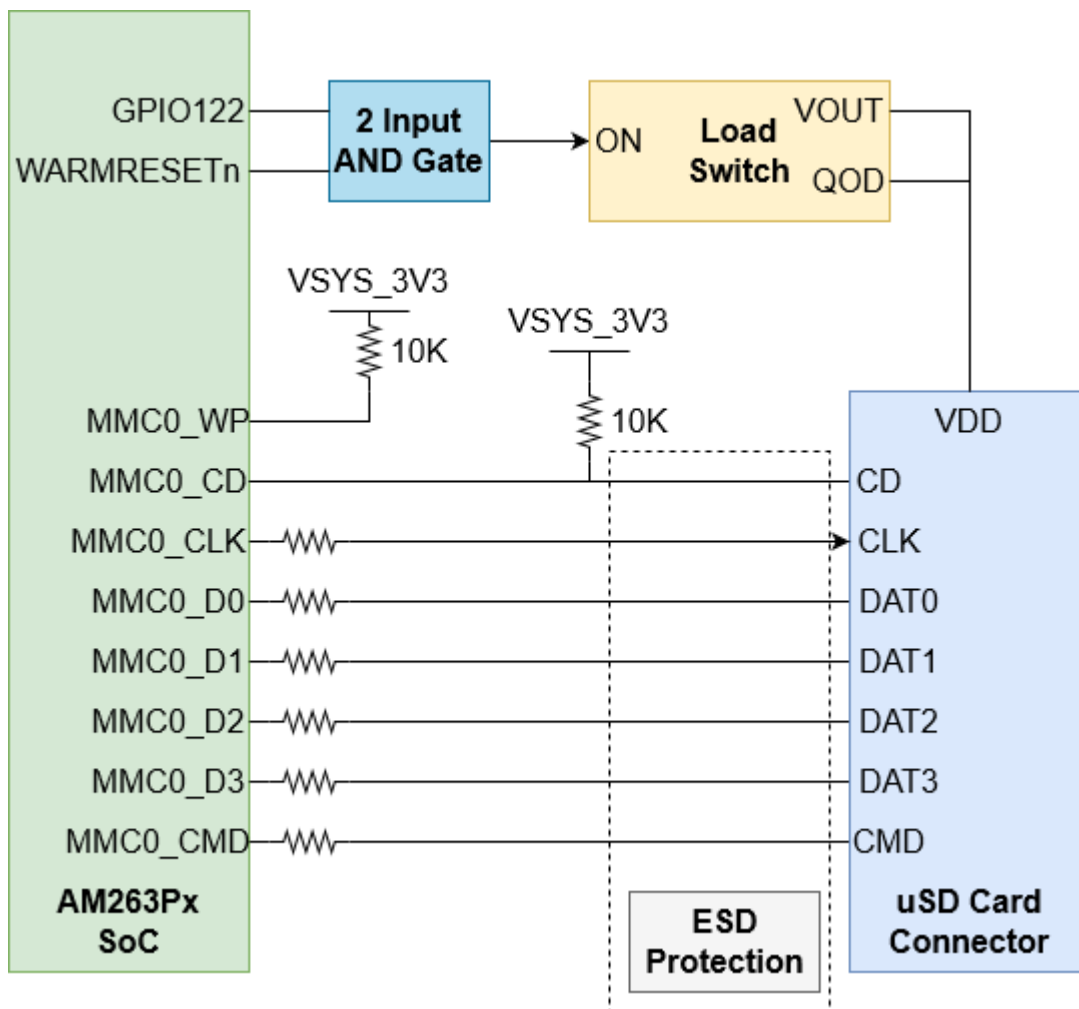


図 2-14. マイクロ SD カード コネクタ

ロード スイッチ (TPS22918TDBVTQ1) は、マイクロ SD カード コネクタへの電力供給に使用します。このロード スイッチは、リセット時にカードの電源 サイクルを行うために、WARMRESETn と SD カード イネーブル GPIO (GPIO122) の間の 2 入力 AND ゲートの出力によって駆動されます。ロード スイッチでは、クイック出力放電 (QOD) を使用して、リセット時に電源電圧が公称値の 10% 未満になるようにします。

MMC 信号に対するインライン ESD 保護機能は、6 チャネル過渡電圧サプレッサ デバイス (TPD6E001RSER) と 2 チャネル過渡電圧サプレッサ デバイス (TPD2E001DRLR) の形式で提供されます。

SD カード コネクタの書き込み保護 (WP) 信号とカード検出 (CD) 信号は、3.3V システム電源電圧にプルアップされます。

CD 以外のすべての MMC 信号には、直列終端抵抗が搭載されています。

2.6.3 eMMC

AM263Px LaunchPad には eMMC のフットプリントがあり、AM263Px SoC の MMC0 インスタンスにマップされ、U53 マルチプレクサによって多重化されています。現在の eMMC フットプリントは、eMMC 部品 MTFC8GAMALBH-AAT を加味しています。ユーザーは、eMMC インターフェイスを評価するために、同じ部品やピン互換の部品を取り付けることができます。

注

LP-AM263P 基板上の現在の eMMC フットプリントには、AM263P_EMMC0_CLK_MUX と AM263P_EMMC0_CMD_MUX のネットの不一致があります。ここでは、誤って互いに入れ替わっています。eMMC を評価する前に、基板のハードウェア変更を通じてこれを修正する必要があります。詳細については、[eMMC CMD と CLK ネットのスワップ](#)を参照してください。

2.6.4 基板 ID EEPROM

AM263Px LaunchPad には、I2C ベースの 1M ビット EEPROM (CAT24M01WI-GT3) が搭載されており、基板構成の詳細が保存されます。基板 ID EEPROM は、AM263Px SoC の I2C1 インターフェイスに接続されています。EEPROM のデフォルトの I2C アドレスは、アドレスピン A1 をプル アップし、アドレスピン A2 をグランドにプル ダウンすることで 0x52 に設定されます。EEPROM の書き込み保護ピンはデフォルトでグランドにプルダウンされているため、書き込み保護は無効になっています。

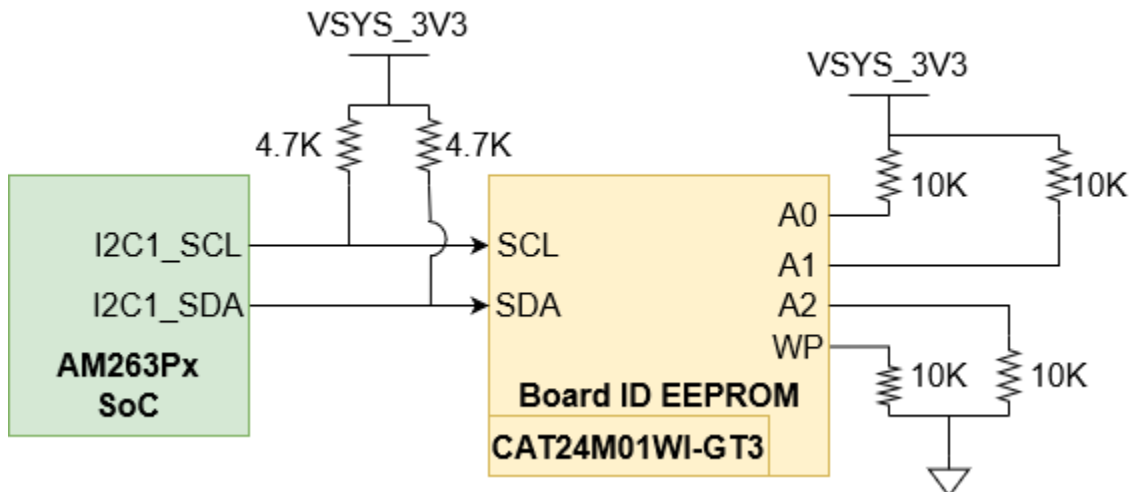


図 2-15. 基板 ID EEPROM

2.7 イーサネット インターフェイス

2.7.1 イーサネット PHY #1 - CPSW RGMII/ICSSM

注

TRM で提供される PRU 内部ピンマルチプレクサ マッピングは、PRU のオリジナル元のハードウェア定義の一部です。しかし、IP と関連ファームウェア構成により柔軟性が得られるため、これは必ずしも難しい要件にはなりません。AM65x 向けの最初の PRU 実装で、初期の SOC 統合時に MII TX ピンが入れ替わりました。ファームウェアを再利用できるように、この仕様はその後の PRU リビジョンでも維持されました。SDK ファームウェアを使用できるようにするには、SYSCONFIG で生成された PRU ピン マッピングを使用してください。

AM263Px LaunchPad では 48 ピン イーサネット PHY (DP83869HMRGZT) を使用しており、これは、CPSW RGMII、または 1 つのオンダイプログラマブルリアルタイム ユニットと産業用通信サブシステム (PRU-ICSS) のいずれかに接続されます。RGMII 信号と PRU-ICSS 信号のどちらかを選択する 2:1 マルチプレクサがあります。PHY は、1Gb 動作をアダプタイズするように設定されています。PHY のイーサネット データ信号は、RJ45 コネクタで終端されています。RJ45 コネクタは、複数の磁気素子と複数の LED を内蔵したイーサネット 10/100/1000Mbps コネクティブリティに対応し、リンクとアクティビティを表示するためにこのボード上で使用されます。

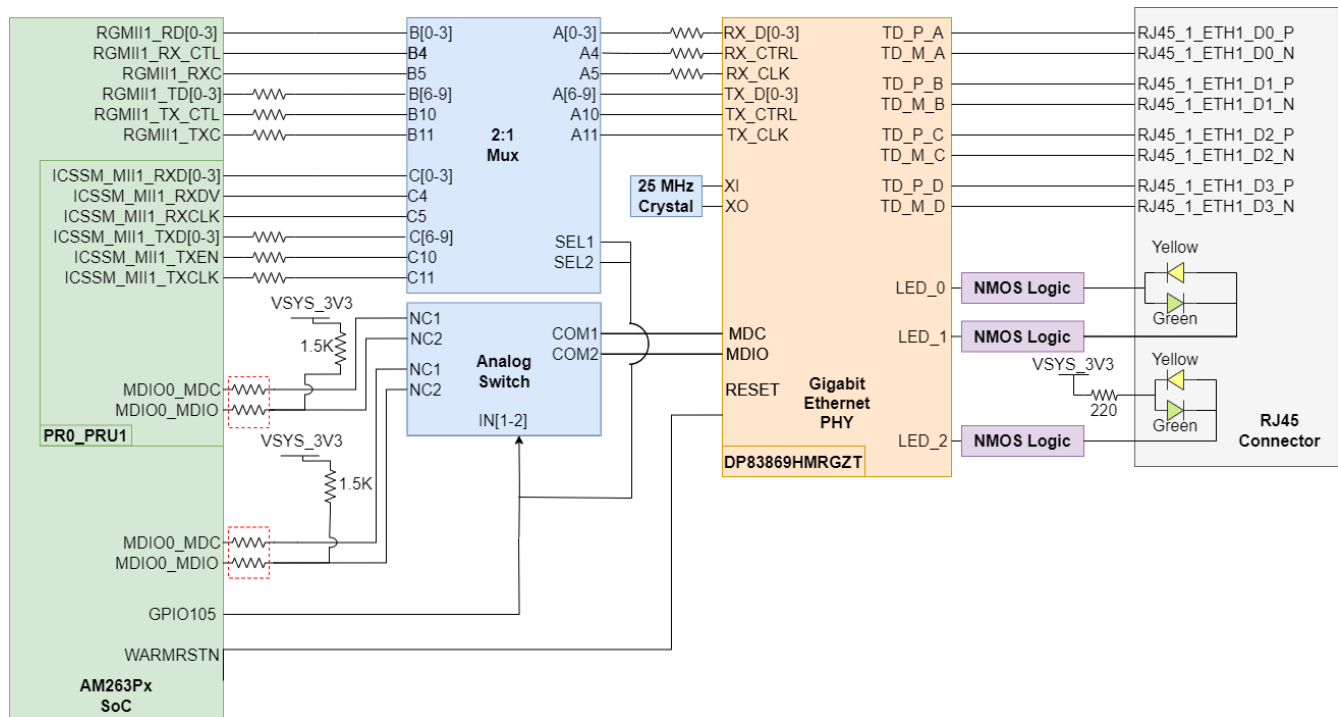


図 2-16. イーサネット PHY #1

イーサネット PHY には、個別の電源が 3 つ必要です。VDDIO は、システムが生成する 3.3V 電源です。イーサネット PHY 用の 1.1V と 2.5V の電源専用 LDO があります。

SoC 付近には、送信クロックおよびデータ信号に直列終端抵抗があります。イーサネット PHY の近くには、受信クロック信号とデータ信号に直列終端抵抗が接続されています。

SoC から PHY への MDIO 信号を正常に動作させるには、3.3V システム電源電圧への 1.5k Ω プルアップ抵抗が必要です。CPSW MDIO/MDC 信号と ICSSM MDIO/MDC 信号のいずれかを選択してイーサネット PHY にルートするアナログ スイッチ (TS5A23159DGSR) があります。

2:1 マルチプレクサとアナログ スイッチはどちらも、CPSW RGMII 信号と ICSSM 信号のいずれかを選択する GPIO 信号によって制御されます。

表 2-8. イーサネット PHY #1 CPSW/ICSSM 選択

GPIO105	条件	マルチプレクサの機能
Low	RGMII CPSW を選択	ポート A $\leftrightarrow$ ポート B
High	ICSSM を選択	ポート A $\leftrightarrow$ ポート C

イーサネット PHY のリセット入力、WARMRESET AM263Px SoC 出力信号によって制御されます。

イーサネット PHY は、デバイスを特定の動作モードに設定するために、多くの機能ピンをストラップ オプションとして使用します。

表 2-9. イーサネット PHY #1 ストラッピング抵抗

機能ピン	デフォルト モード	LaunchPad のモード	機能
RX_D0	0	3	PHY アドレス:0011
RX_D1	0	0	
JTAG_TDO/GPIO_1	0	0	RGMII to Copper
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自動ネゴシエーション、1000/100/10 アドバタイズ、自動 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	ポート ミラーリングが無効

注

各ストラップ ピンの内部プルダウン抵抗は、約 2.49k Ω です

注

RX_D0 および RX_D1 は 4 レベル ストラップ抵抗モード方式で使用されます。その他の信号はすべて 2 レベルのストラップ抵抗モードです。

2.7.2 イーサネット PHY #2 - CPSW RGMII/ICSSM

注

TRM で提供される PRU 内部ピンマルチプレクサ マッピングは、PRU のオリジナル元のハードウェア定義の一部です。しかし、IP と関連ファームウェア構成により柔軟性が得られるため、これは必ずしも難しい要件にはなりません。AM65x 向けの最初の PRU 実装で、初期の SOC 統合時に MII TX ピンが入れ替わりしました。ファームウェアを再利用できるように、この仕様はその後の PRU リビジョンで維持されました。SDK ファームウェアを使用できるようにするには、SYSCONFIG で生成された PRU ピン マッピングを使用してください。

AM263Px LaunchPad では 48 ピン イーサネット PHY (DP83869HMRGZT) を使用しており、これは、CPSW RGMII、または 1 つのオンダイプログラマブルリアルタイム ユニットと産業用通信サブシステム (PRU-ICSS) のいずれかに接続されます。RGMII CPSW ポートと ICSSM は、AM263Px SoC で内部的にピン多重化されています。信号の内部マルチプレクシングの詳細については、[ピンマルチプレクサ マッピング](#)をご覧ください。PHY は、1Gb 動作をアドバタイズするように設定されています。PHY のイーサネット データ信号は、RJ45 コネクタで終端されています。RJ45 コネクタは、複数の磁気素子と複数の LED を内蔵したイーサネット 10/100/1000Mbps コネクティブティに対応し、リンクとアクティビティを表示するためにこのボード上で使用されます。

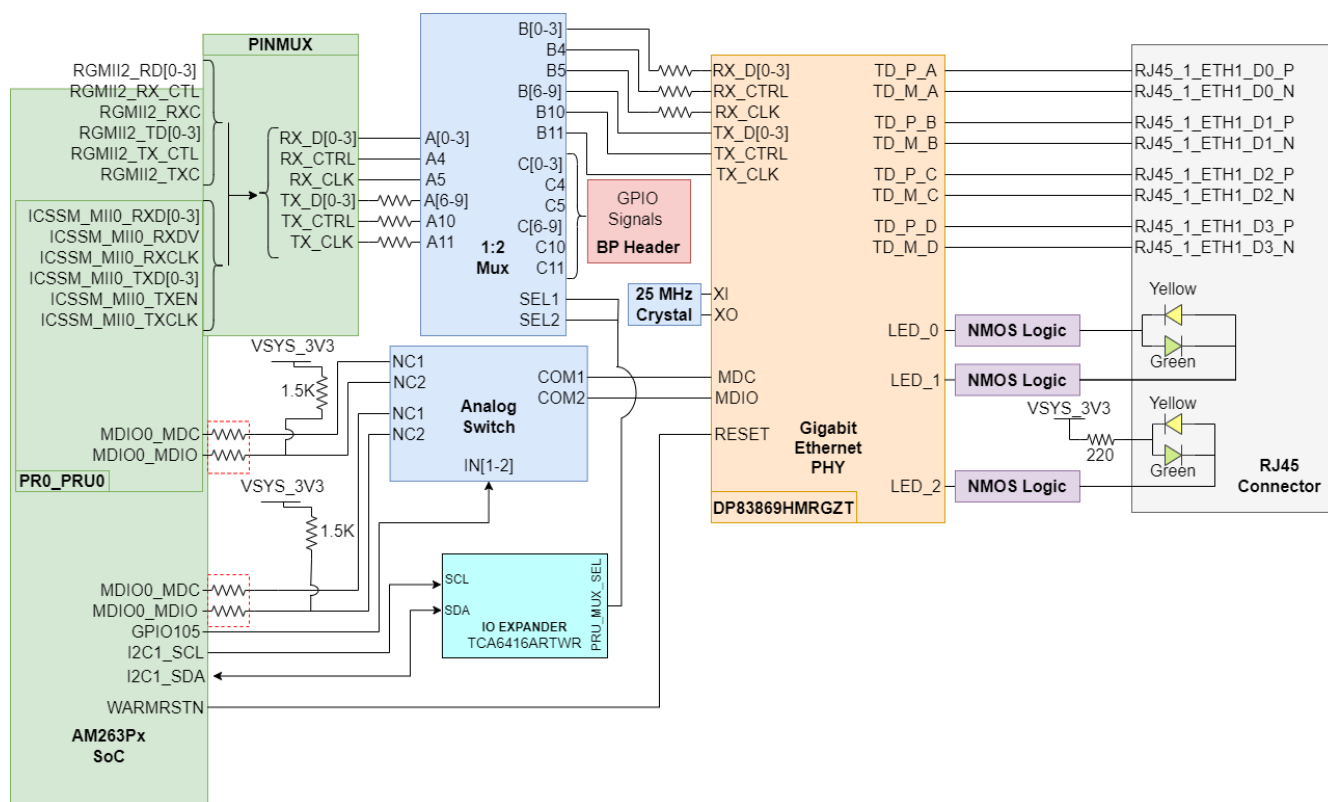


図 2-17. イーサネット PHY #2

イーサネット PHY には、個別の電源が 3 つ必要です。VDDIO は、システムが生成する 3.3V 電源です。イーサネット PHY 用の 1.1V および 2.5V 電源専用 LDO があります。

SoC 付近には、送信クロックおよびデータ信号に直列終端抵抗があります。イーサネット PHY の近くには、受信クロック信号とデータ信号に直列終端抵抗が接続されています。

SoC から PHY への MDIO 信号を正常に動作させるには、3.3V システム電源電圧への 1.5kΩ プルアップ抵抗が必要です。CPSW MDIO/MDC 信号と ICSSM MDIO/MDC 信号のいずれかを選択してイーサネット PHY にルートするアナログ スイッチ (TS5A23159DGSR) があります。

AM263Px 内部 Pinmux を使用して、CPSW RGMII 信号または ICSSM 信号のいずれかを選択します。次に、これらの信号は 1:2 マルチプレクサ (TS3DDR3812RUAR) にルートされます。このマルチプレクサは、PRU GPIO 信号が BoosterPack アプリケーションで使用されている場合に、信号のマッピング先としてイーサネット PHY または BP ヘッダのいずれかを選択します。1:2 マルチプレクサを駆動する AM263Px SoC GPIO 選択信号があります。

表 2-10. イーサネット PHY #2 CPSW/ICSSM 選択

PRU_MUX_SEL	条件	マルチプレクサの機能
Low	イーサネット PHY が選択されている	ポート A ↔ ポート B
High	BoosterPack ヘッダが選択されている	ポート A ↔ ポート C

イーサネット PHY のリセット入力、WARMRESET AM263Px SoC 出力信号によって制御されます。

イーサネット PHY は、デバイスを特定の動作モードに設定するために、多くの機能ピンをストラップ オプションとして使用します。

表 2-11. イーサネット PHY #2 ストラッピング抵抗

機能ピン	デフォルト モード	LP のモード	機能
RX_D0	0	0	PHY アドレス:1100
RX_D1	0	3	
JTAG_TDO/GPIO_1	0	0	RGMII to Copper
RX_D3	0	0	
RX_D2	0	0	
LED_0	0	0	自動ネゴシエーション、1000/100/10 アドバタイズ、自動 MDI-X
RX_ER	0	0	
LED_2	0	0	
RX_DV	0	0	ポート ミラーリングが無効

注

各ストラップ ピンの内部プルダウン抵抗は、約 2.49kΩ です

注

RX_D0 および RX_D1 は 4 レベル ストラップ抵抗モード方式で使用されます。その他の信号はすべて 2 レベルのストラップ抵抗モードです。

2.7.3 RJ45 コネクタでの LED 表示

AM263Px LaunchPad には、AM263Px SoC の CPSW RGMII 信号と ICSSM 信号用として RJ45 ネットワーク ポート が 2 つあります。各 RJ45 コネクタには 2 色 LED が 2 つあり、リンクとアクティビティを示すために使用されます。

イーサネット PHY #1 の RJ45 コネクタ LED 表示:

表 2-12. イーサネット PHY #1 の RJ45 コネクタ の LED 表示

LED	色	表示
右の LED	緑	イーサネット PHY 電源が確立
	黄	「送信」または「受信」アクティビティ
左の LED	緑	リンク OK
	黄	1000BT リンクがアップ

イーサネット PHY #2 の RJ45 コネクタ LED 表示:

表 2-13. イーサネット PHY #2 の RJ45 コネクタ の LED 表示

LED	色	表示
右の LED	緑	イーサネット PHY 電源が確立
	黄	「送信」または「受信」アクティビティ
左の LED	緑	リンク OK
	黄	1000BT リンクがアップ

2.8 I2C

AM263Px LaunchPad は、2 つの AM263Px SoC インタ インテグレートド サーキット (I2C) ポートを使用し、さまざまなターゲットのコントローラとして動作します。通信を可能にするには、I2C のデータおよびクロックラインを 3.3V のシステム電圧電源にプルアップする必要があります。

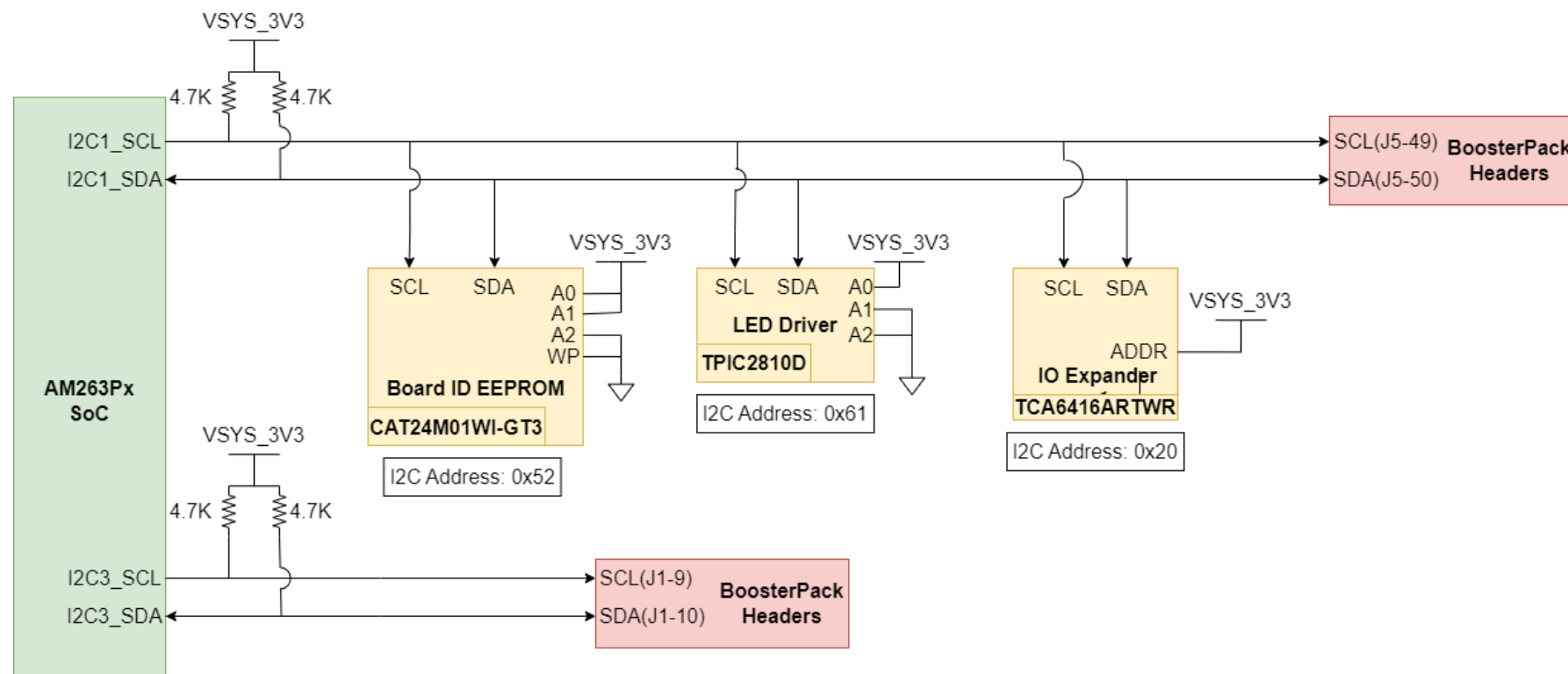


図 2-18. I2C ターゲット

表 2-14. I2C アドレッシング

ターゲット	I2C インスタンス	I2C アドレスビットの説明	デバイス アドレッシング	LaunchPad の構成	I2C アドレス
基板 ID EEPROM	I2C1	デバイス アドレスの最初の 4 ビットは 1010 に設定され、次の 2 ビットは A2 ピンと A1 ピンによって設定されます。7 番目のビット a16 は最上位内部アドレス ビットです	0b10110[A2][A1][a16] A1 は 3.3V 電源 に接続 A2 は接地さ	0b1010010	0x52
LED ドライバ	I2C1	ターゲット アドレスの最初の 4 ビットは 1100 で、次の 3 ビットは A2、A1、A0 によって決定されます	0b1100[A2][A1][A0] A2/A1 は接地 A0 は 3.3V 電源 に接続	0b1100001	0x61
ブースタパック ヘッダー	I2C1、 I2C3	ターゲットに依存			

表 2-14. I2C アドレッシング (続き)

ターゲット	I2C インスタンス	I2C アドレス ビットの説明	デバイス アドレッシング	LaunchPad の構成	I2C アドレス
ブート モード IO エクスパンダ	I2C1	ターゲット アドレスの最初の 6 ビットは 010000 に設定され、次のビットは IO エクスパンダのアドレス ビンによって決定されます	IO_ADDR ビンを 3.3V 電源に接続	0b0100001	0x21
IO エクスパンダ	I2C1	ターゲット アドレスの最初の 6 ビットは 010000 に設定され、次のビットは IO エクスパンダのアドレス ビンによって決定されます	IO_ADDR ビンを 3.3V 電源に接続	0b0100001	0x20

注

下線付きのアドレス ビットは、デバイス アドレッシングに基づいて固定されており、構成できません。

2.9 産業用アプリケーションの LED

AM263Px LaunchPad は、産業用通信 LED に使用する LED ドライバ (TPIC2810D) を搭載しています。このドライバは 8 つの緑色 LED に接続されており、ドライバの I2C アドレスは 0x61 です。

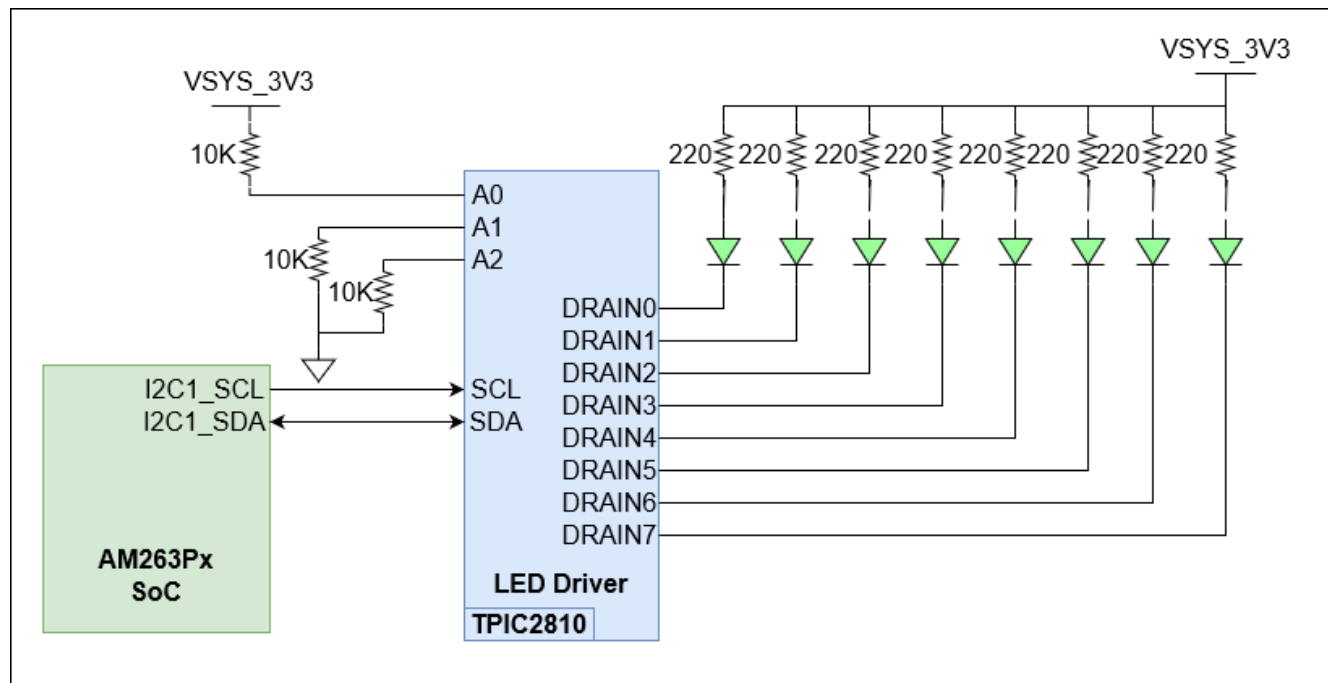


図 2-19. 産業用アプリケーションの I2C LED アレイ

2.10 SPI

AM263Px LaunchPad は、AM263Px SoC の 2 つの SPI インスタンス (SPI0、SPI1) を BoosterPack ヘッダにマップします。各 SPI クロックと SPI D0 信号について、SoC の近くに直列終端抵抗を配置します。SPI 信号を選択して適切な機能を可能にできる 2:1 マルチプレクサ (SN74CB3Q3257PWR) があります。このマルチプレクサは、AM263Px SoC から生成される 2 つの GPIO 信号によって駆動されます。

表 2-15. SPI マルチプレクサ

出力イネーブル (OE)	選択 (S)	入力 / 出力	機能
Low	Low	A ↔ B1	A ポート = B1 ポート
Low	High	A ↔ B2	A ポート = B2 ポート
High	X	ハイ インピーダンス	切斷

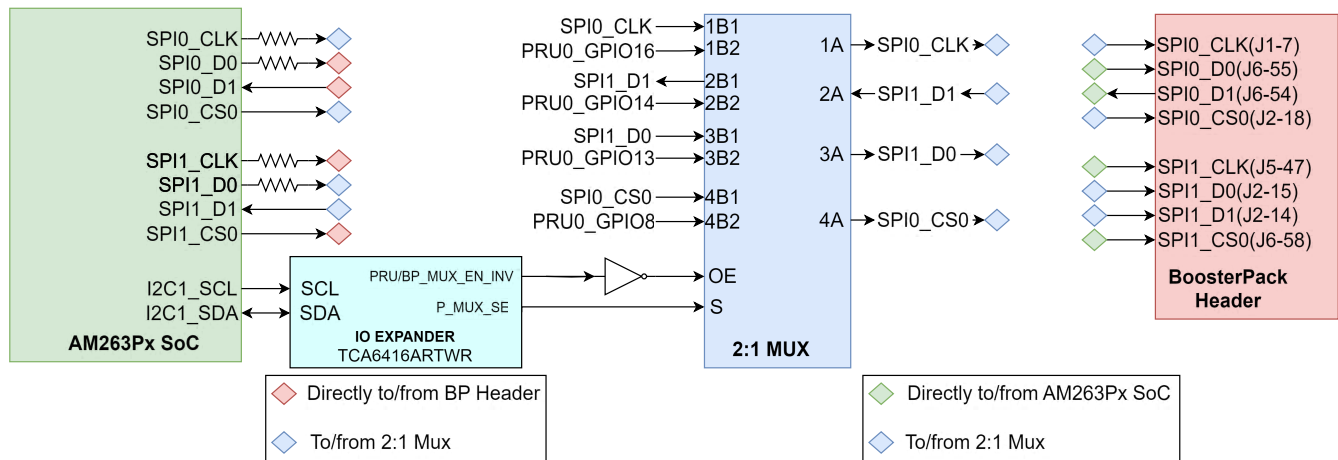


図 2-20. SoC SPI から BoosterPack - LP-AM263P RevE2 へ

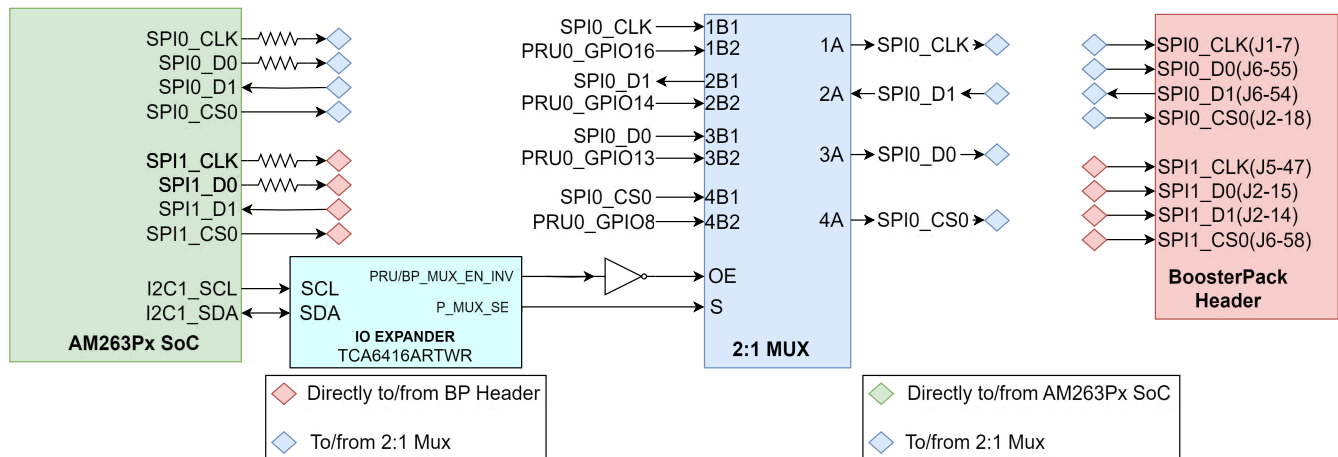


図 2-21. SoC SPI から BoosterPack — LP-AM263P RevA へ

2.11 UART

AM263Px LaunchPad は、端末アクセスのための USB2.0 から UART へのブリッジとして XDS110 を使用します。AM263Px SoC の UART0 送信および受信信号は、3.3V IO 電圧電源から 3.3V XDS 電源に変換するためのデュアルチャネル絶縁バッファ (ISO7721DR) を使用して XDS110 にマップされています。XDS110 は、USB 2.0 信号用に micro-B USB コネクタに接続されています。過渡電圧抑制デバイス (TPD4E02B04DQAR) により、USB 2.0 信号への ESD 保護が提供されています。micro-B USB コネクタの VBUS 5V 電源は、低ドロップアウトレギュレータ (TPS79601DRBR) に割り当てられ、3.3V XDS110 電源を生成します。XDS110 には個別の 3.3V 電源があるため、LaunchPad への電源が切り離されたときに、エミュレータは接続を維持できます。

個別の UART インスタンス (UART2 と UART5) は、BoosterPack ヘッドに直接マップされます。

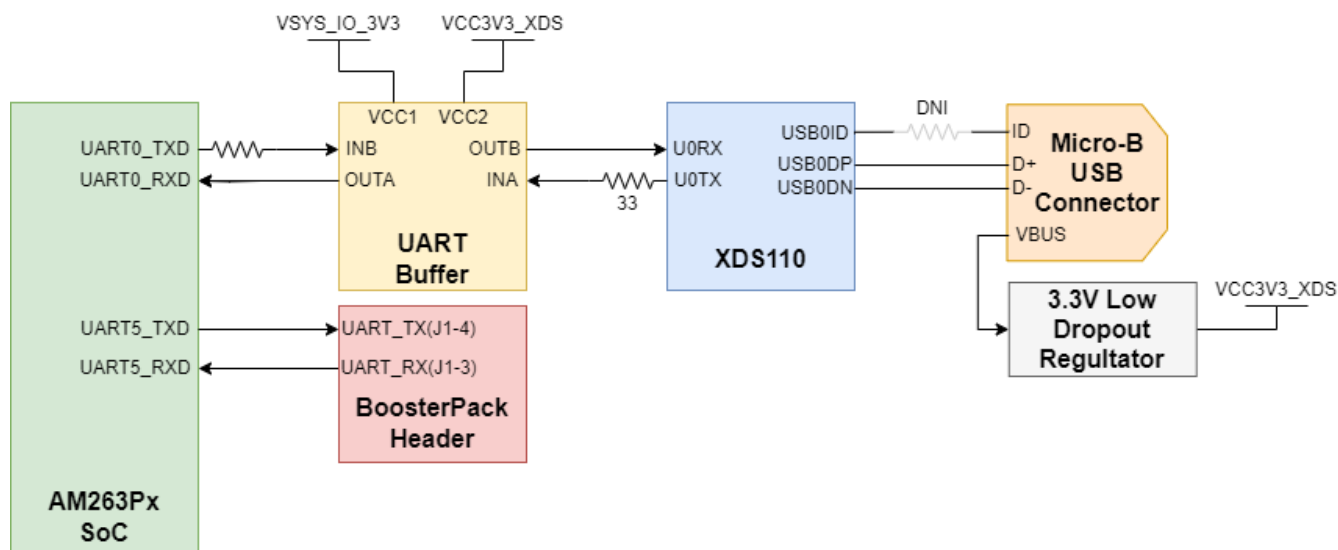


図 2-22. UART

2.12 MCAN

この LaunchPad には、AM263Px SoC の MCAN3 インターフェイスに接続されているシングル MCAN トランシーバ (TCAN1044VDRBTQ1) が搭載されています。MCAN トランシーバには 2 つの電源入力があり、VIO はトランシーバの 3.3V システム レベル シフト電源電圧、VCC はトランシーバの 5V 電源電圧です。SoC CAN データ送信データ入力はトランシーバの TXD にマッピングされ、トランシーバの CAN 受信データ出力は SoC の MCAN RX 信号にマッピングされます。

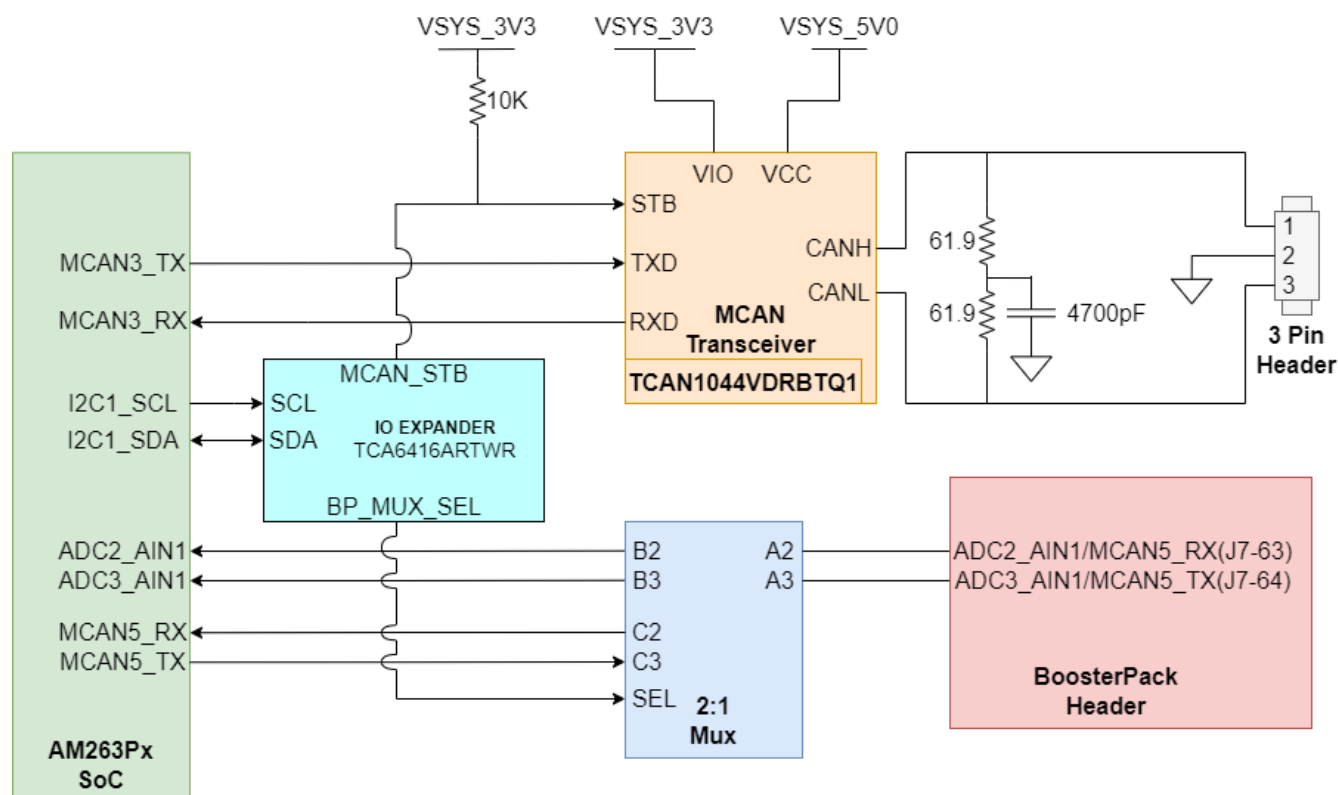


図 2-23. MCAN トランシーバ と BoosterPack ヘッド

EMI 性能を向上させるために、本システムでは CANH 信号と CANL 信号には 120Ω の分割終端を施しています。分割終端は、メッセージ送信の開始時と終了時のバス同相電圧の変動を排除することで、ネットワークの電磁放射の挙動を改善します。

low レベルと high レベルの CAN バス入出力ラインは、3 ピン ヘッドで終端されています。

スタンバイ制御信号は AM263Px SoC GPIO 信号です。STB 制御入力にはプルアップ抵抗があり、トランシーバを低消費電力のスタンバイ モードにしてシステムの過剰な電力を防止するために使用されます。以下に、STB 制御入力ロジックに基づく MCAN トランシーバの動作モードを示します。

表 2-16. MCAN トランシーバの動作モード

STB	デバイス モード	ドライバ	レシーバ	RXD ピン
High	バス ウェークアップ機能付きの低電流スタンバイ モード	無効	ローパワー レシーバーとバス モニタ イネーブル	有効な WUP を受信するまで High (リセッティング)
Low	通常モード	有効	有効	バスの状態を反映します

MCAN5 は、2:1 マルチプレクサを介して BoosterPack ヘッダに接続されます。マルチプレクサは、ADC 入力または MCAN 信号のどちらかを BoosterPack ヘッダにマッピングするかを選択します。

表 2-17. MCAN BoosterPack マルチプレクサ

BP_MUX_SEL	条件	マルチプレクサの機能
Low	ADC 入力を選択されている	ポート A ↔ ポート B
High	MCAN TX/RX が選択されている	ポート A ↔ ポート C

2.13 FSI

AM263Px LaunchPad は、SoC 信号を 10 ピン ヘッダに終端することで、高速シリアル インターフェイスをサポートしています。インターフェイスには、受信信号と送信信号の両方に対応する 2 本のデータラインとクロックラインがあります。10 ピン ヘッダは、3.3V のシステム電圧電源に接続されています。

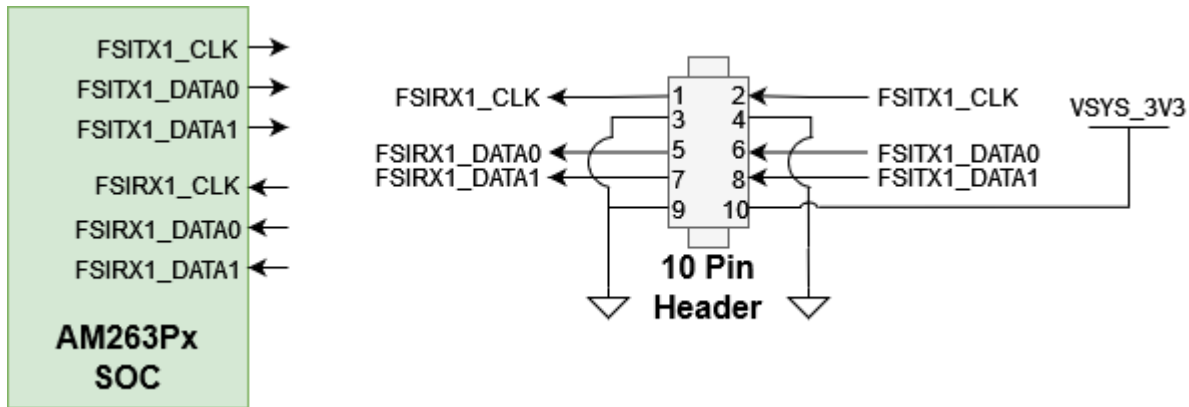


図 2-24. FSI 10 ピン ヘッダ

2.14 JTAG

AM263Px LaunchPad には、XDS110 クラスのオンボード エミュレータが搭載されています。LaunchPad には、XDS110 エミュレーションに必要な回路がすべて搭載されています。エミュレータは、USB 2.0 micro-b コネクタを使用して、UART-USB ブリッジから生成された USB 2.0 信号とのインターフェイスを確立します。コネクタからの VBUS 電源はエミュレータ回路に電源として使用されているため、LaunchPad 電源が切り離されてもエミュレータへの接続が失われることはありません。XDS110 と UART-USB ブリッジの詳細については、[UART](#) を参照してください。

XDS110 は、2 つの電源ステータス LED を制御します。電源ステータス LED の詳細については、を参照してください。

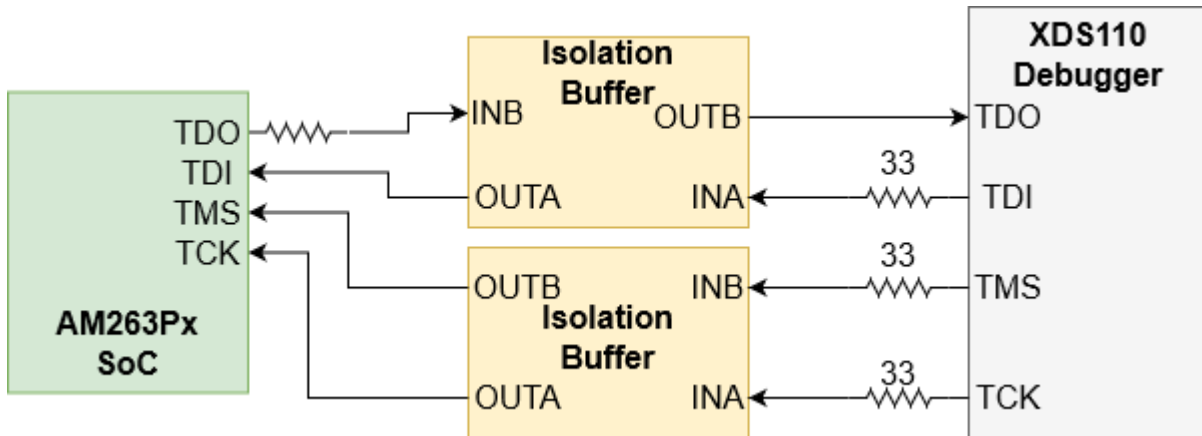


図 2-25. XDS110 との JTAG インターフェイス

2.15 TIVA およびテスト オートメーション ヘッダ

このボードは、次の 2 つのテストオートメーション機能をサポートしています。

- TIVA テスト オートメーション ヘッダを使用した USB ベースの仮想 COM ポート。
 - ヘッダを使って、外部コントローラはパワーダウン、PORz、ウォームリセット、ブート モード制御などの基本動作を操作できます。
 - AM263Px SOC I2C インスタンスは、TIVA テスト オートメーション ヘッダ FH12A-402-0.55H に接続されています。

- 40 ピンのテスト オートメーション ヘッダーにより、パワーダウン、PORz、ウォームリセット、ブート モード制御などの基本動作を外部コントローラが操作できます。
 - テスト オートメーション回路は、専用の 3.3V 電源 (VSYS_TA_3V3) から電力を供給されます。この電源は、5V から 3.3V への降圧レギュレータ (TPS62177DQCR) によって生成されます。
 - AM263Px SoC I2C3 インスタンスは、テスト オートメーション ヘッダーとブート モード IO エクスパンダ (TCA6408ARGTR) の両方に接続されています。

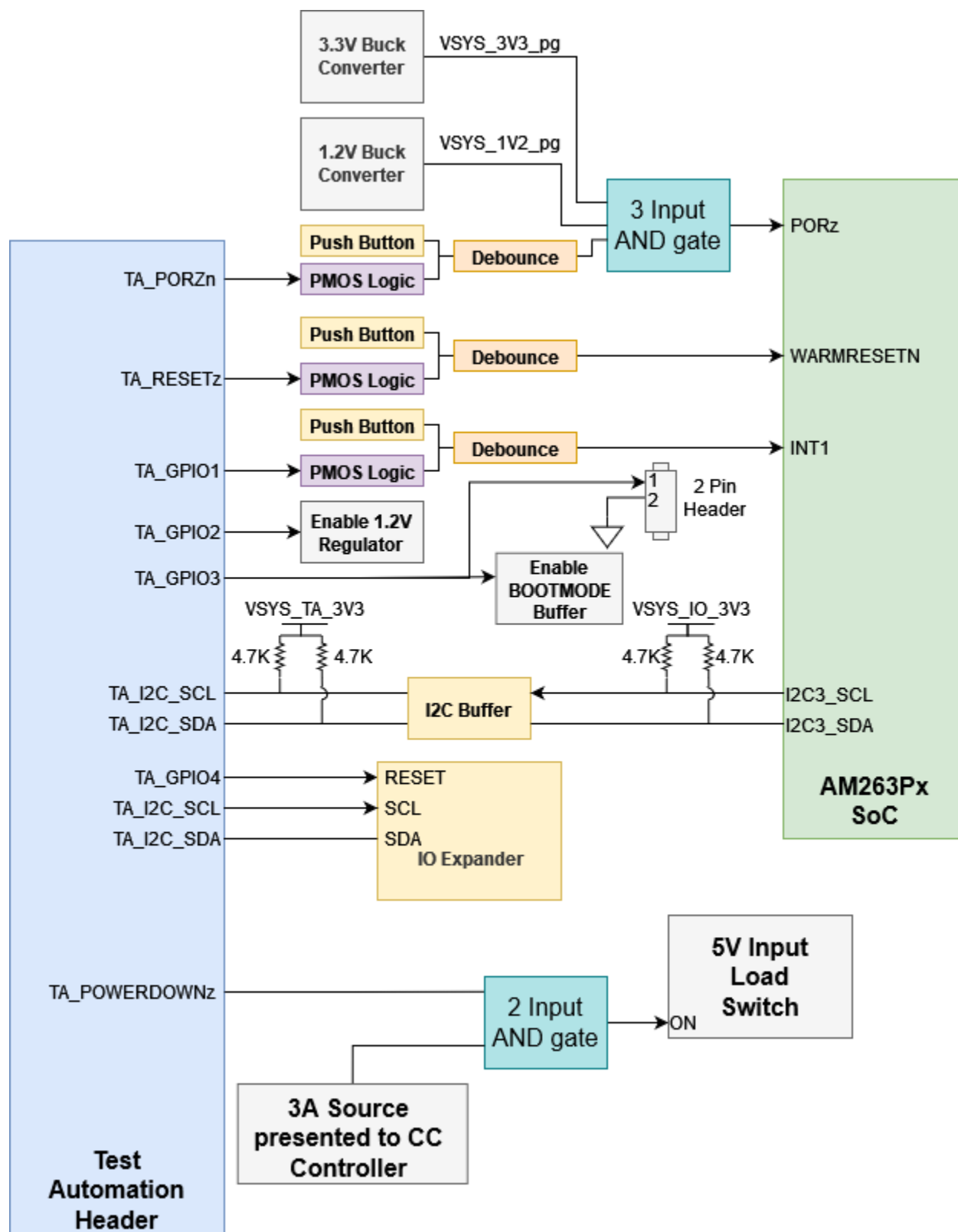


図 2-26. テストオートメーション ヘッダー

次の表に、テストオートメーションのマッピングを示します。

表 2-18. テスト オートメーション用 GPIO および I2C マッピング

信号名	説明	方向
TA_POWERDOWNZ	ロジック Low のとき、DC/DC 変換の最初の段で使用する 3.3V 降圧レギュレータが無効化されます。	出力
TA_PORZ	ロジック "Low" のときは、PMOS V_{GS} がゼロ未満であるため PORz 信号をグラウンドに接続し、メインドメインへのパワー オンリセットが生成されます	出力
TA_RESETZ	ロジック "Low" のときは、PMOS V_{GS} がゼロ未満であるため WARM RESETn 信号をグラウンドに接続し、メインドメインへのウォームリセットが生成されます	出力
TA_GPIO1	ロジック "Low" のときは、PMOS V_{GS} がゼロ未満であり、SoC への割り込みが発生するため、INTn 信号をグラウンドに接続します	出力
TA_GPIO3	ロジック "Low" のときは、ブートモードバッファの出力イネーブルはディスエーブルになります	出力
TA_GPIO4	ブートモード IO エクスパンダのリセット信号	出力
TA_I2C_SCL	ブートモードを変更するために、ブートモード IO エクスパンダとの通信に使用する I2C クロック信号。	出力
TA_I2C_SDA	ブートモードを変更するために、ブートモード IO エクスパンダとの通信に使用される I2C データ信号。	出力

2.16 LIN

AM263Px LaunchPad は、ブースタパック ヘッダーにマップされた 2 つの LIN インスタンスによるローカル相互接続ネットワーク通信をサポートしています。

注

AM263Px は、オンボード LIN トランシーバを搭載していません

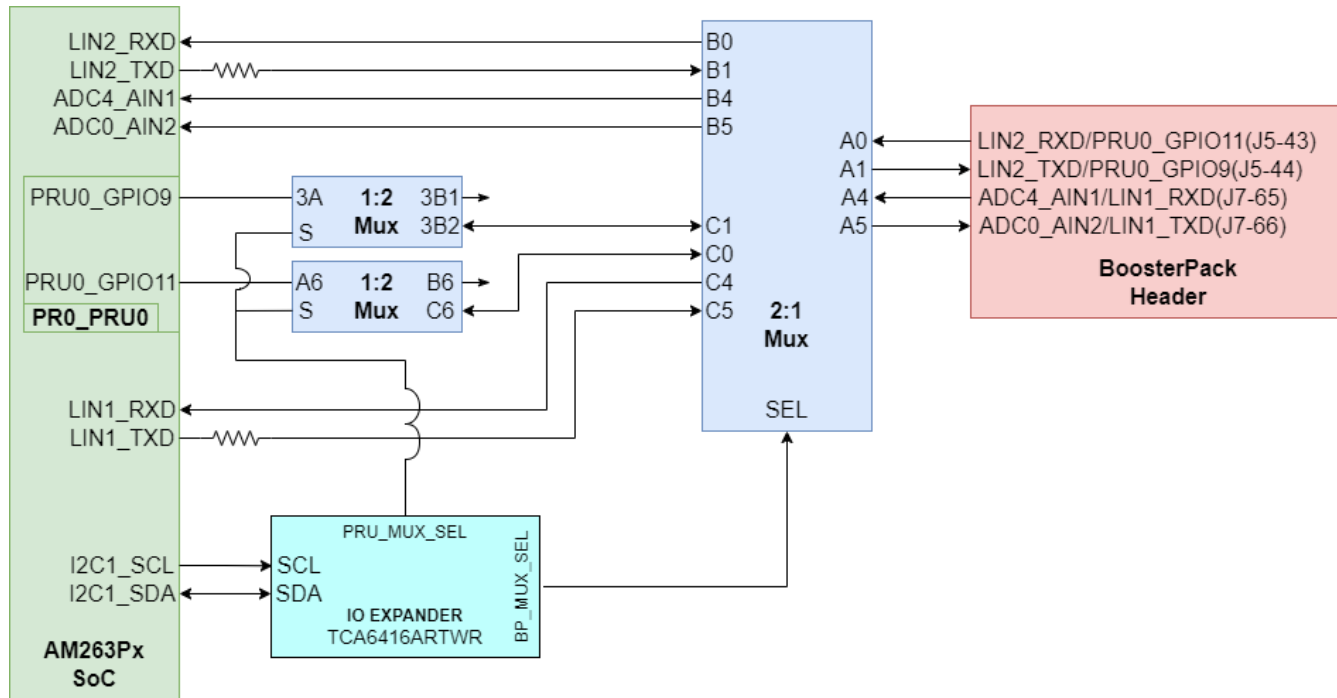


図 2-27. LIN インスタンスとブースタパック ヘッダーの接続

両方の LIN インスタンスが、代替の BoosterPack 機能 2:1 マルチプレクサにマップされています。代替 BoosterPack 機能マルチプレクサには、ADC 入力と PRU0 GPIO 信号のマッピングもあります。

表 2-19. LIN 2:1 マルチプレクサ

PRU_MUX_SEL	BP_MUX_SEL	2:1 マルチプレクサの機能	BP ヘッダーへの信号
High	Low	ポート A ↔ ポート B	LIN2TX/RX, ADC4_AIN1、ADC0_AIN2
High	High	ポート A ↔ ポート C	PRU GPIO11/9、LIN1TX/RX
Low	Low	ポート A ↔ ポート B	LIN2TX/RX、ADC4_AIN1、ADC0_AIN2
Low	High	ポート A ↔ ポート C	NC、NC、LIN1 TX/RX

2.17 ADC および DAC

AM263Px LaunchPad は、20 個の ADC 入力を ブースタパック ヘッダーにマッピングします。LaunchPad で使用されているすべての ADC 入力は ESD 保護されています。

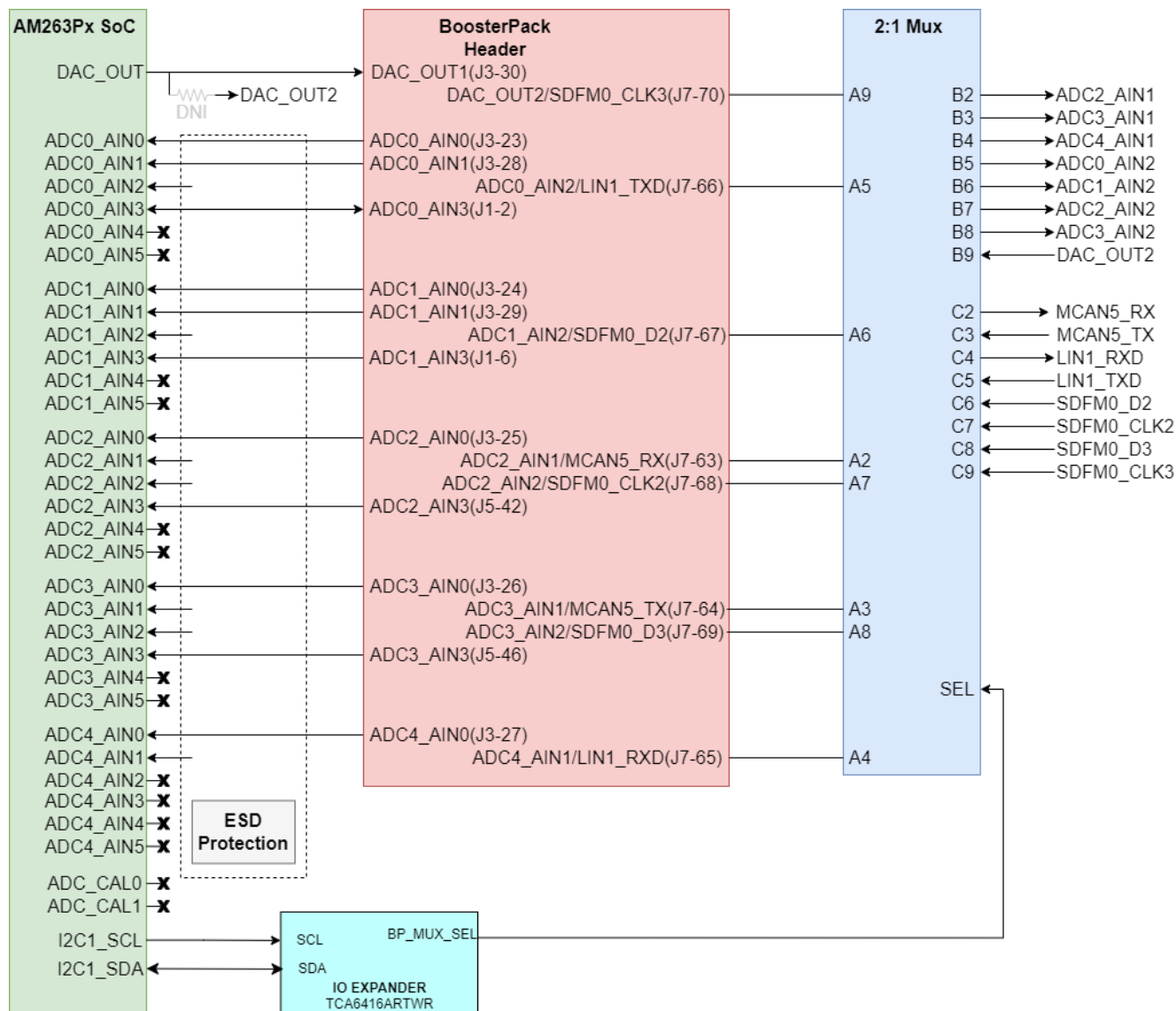


図 2-28. ADC/DAC 信号パス

ADC 入力のうちの 7 つと DAC_OUT 信号のインスタンスの 1 つは 2:1 マルチプレクサ (TS3DDR3812RUAR) にルートされ、代替の BoosterPack 機能を提供します。マルチプレクサの選択ラインは、AM263Px SoC GPIO 信号によって駆動されます。

表 2-20. ADC BoosterPack マルチプレクサ

BP_MUX_SEL	条件	マルチプレクサの機能
Low	ADC 入力 /DAC_OUT が選択されている	ポート A ↔ ポート B
High	代替 BP 機能が選択されている	ポート A ↔ ポート C

ADC と DAC は電圧リファレンスを必要とします。AM263Px LaunchPad には 2 個のスイッチがあり、ユーザーはこれらを使用して DAC と ADC の VREF ソースを選択できます。

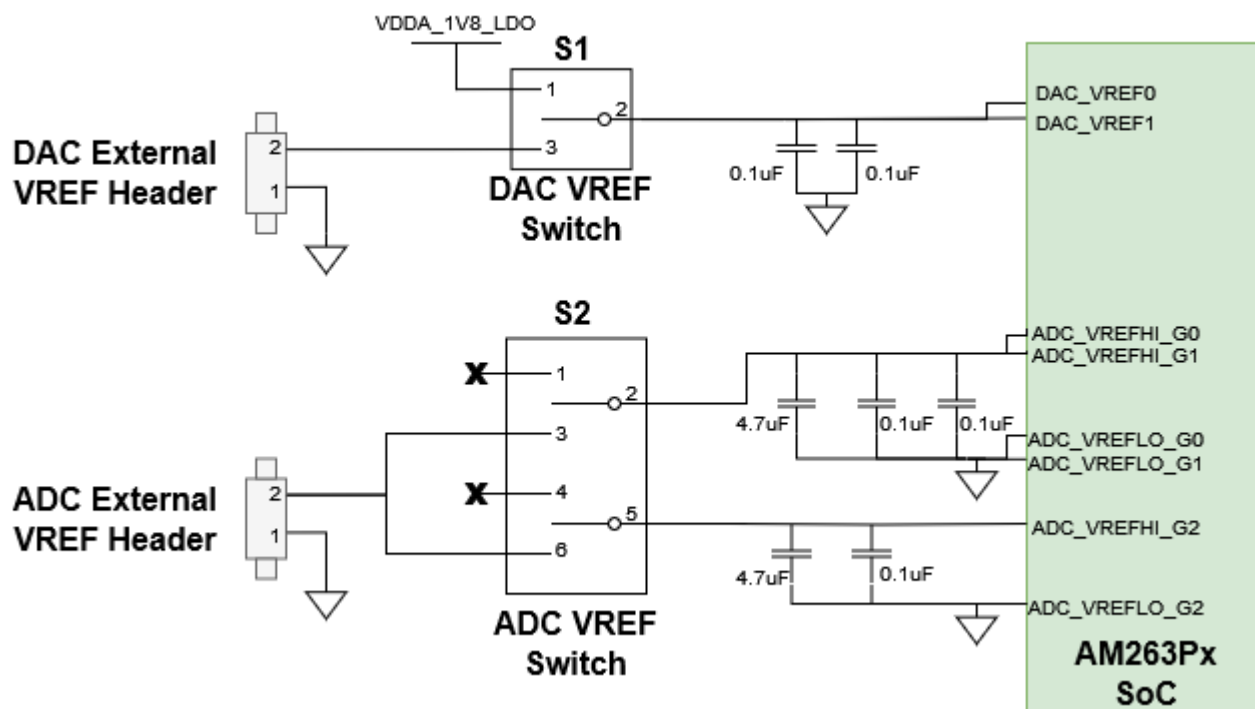


図 2-29. ADC と DAC の VREF スイッチ

DAC VREF スイッチ (S1) は、AM263Px SoC の ADC VREF 入力を制御する単極双投スイッチです。

表 2-21. DAC VREF スイッチ

DAC VREF スイッチの位置	リファレンスの選択
ピン 1-2	AM263Px オンダイ LDO
ピン 2-3	外部 DAC VREF ヘッダー

ADC VREF スイッチ (S2) は、AM263Px SoC の ADC VREF 入力を制御する 2 つの単極双投スイッチを内蔵しています。

表 2-22. ADC VREF スイッチ

ADC VREF スイッチの位置	リファレンスの選択
ピン 1-2	開 - リファレンスを AM263Px オンダイ LDO リファレンスにすることができます
ピン 2-3	外部 ADC VREF ヘッダー
ピン 4-5	開 - リファレンスを AM263Px オンダイ LDO リファレンスにすることができます
ピン 5-6	外部 ADC VREF ヘッダー

2.18 EQEP と SDFM

AM263Px LaunchPad は、eQEP 信号と SDFM 信号を内部で多重化します。AM263Px の eQEP0 インスタンスと SDFM1 インスタンスは 2 つのヘッダ (J24, J15) で終端されています。AM263Px の eQEP2 インスタンスと SDFM2 インスタンスは 2 つのヘッダ (J25, J16) で終端されています。

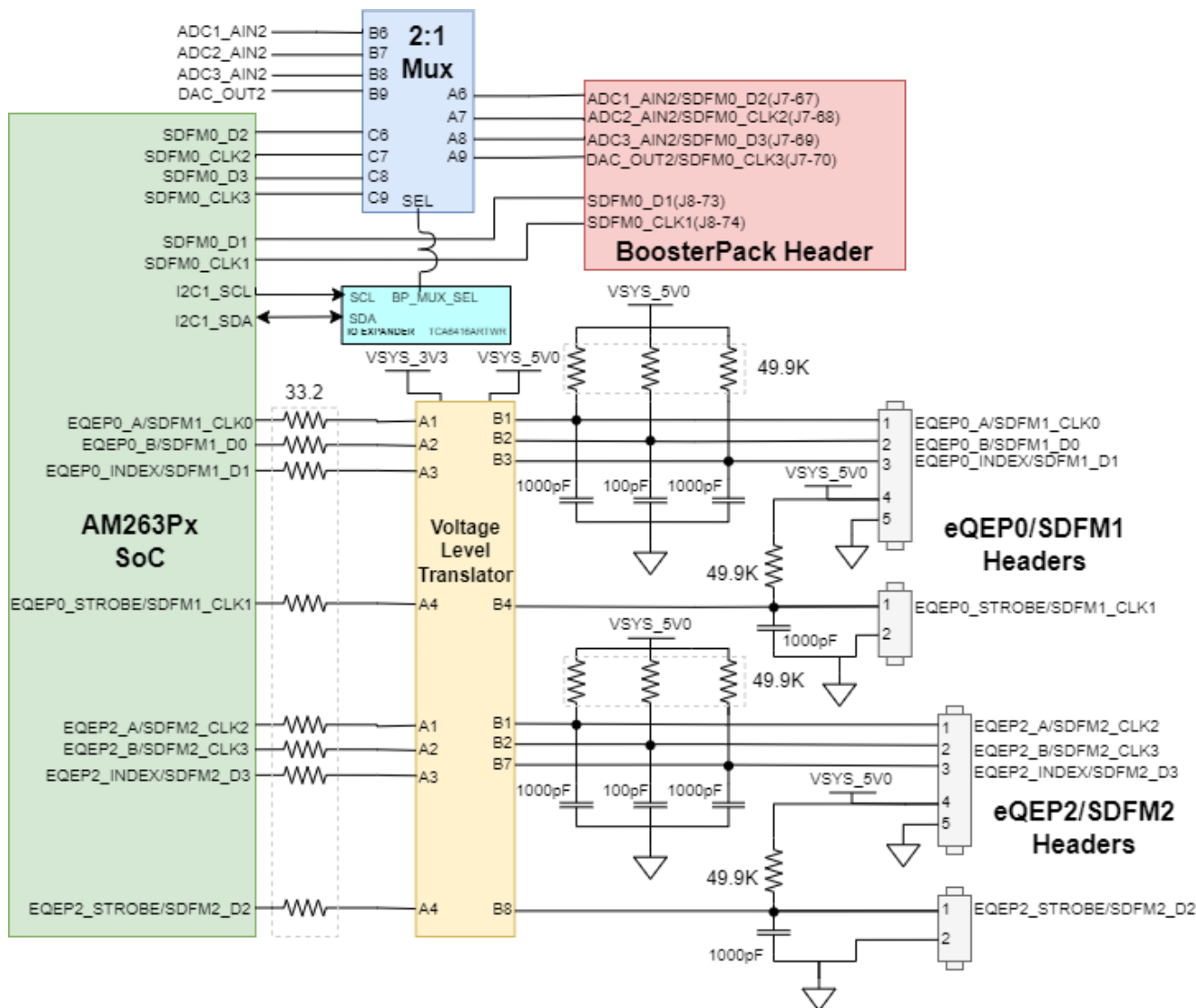


図 2-30. EQEP 信号と SDFM 信号のマッピング

すべての eQEP 信号には、AM263Px SoC と電圧レベルトランスレータ (TXB0108RGYR) との間に直列終端抵抗があります。電圧レベル シフタは、3.3V から 5V への変換を行います。

SDFM0 は、独立したヘッダではなく BoosterPack ヘッダにマップされます。SDFM0 信号のうちの 4 つは 2:1 マルチプレクサ経由でルートされ、代替の BoosterPack 機能を提供します。マルチプレクサの選択ラインは、AM263Px SoC GPIO 信号によって駆動されます。

表 2-23. SDFM0 マルチプレクサ

BP_MUX_SEL	条件	マルチプレクサの機能
Low	代替 BP 機能が選択されている	ポート A ↔ ポート B
High	SDFM0 を選択	ポート A ↔ ポート C

2.19 EPWM

AM263Px LaunchPad は、20 個の PWM チャンネル (10 組の PWM_A/B) をブースタパック ヘッダーにマップします。各 EPWM 信号には、直列終端抵抗があります。各 EPWM 信号のマッピングについては、[こちら](#)を参照してください。

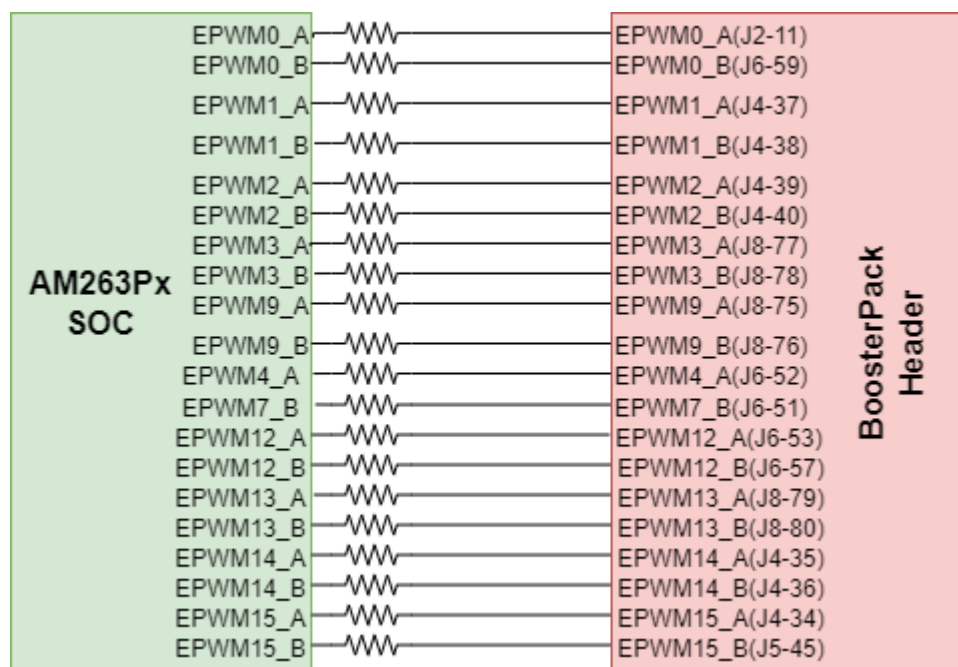


図 2-31. ブースタパック ヘッダーへの EPWM 信号のマッピング

2.20 ブースタパック ヘッダー

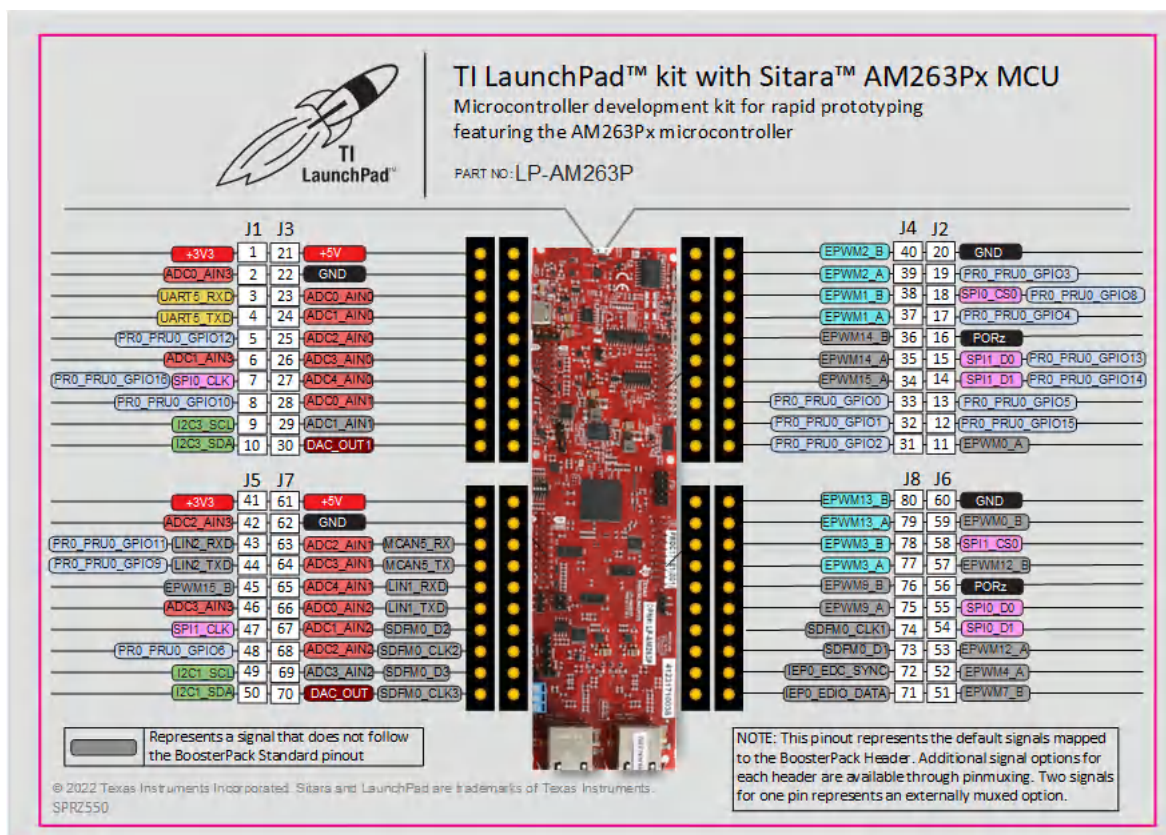


図 2-32. AM263Px LaunchPad ブースタパックのピン配置

注

このピン配置は、ブースタパック ヘッダーにマップされたデフォルト信号を表しています。ヘッダごとに利用できる追加の信号オプションがあります。詳細については、「[ピンマルチプレクサ マッピング](#)」を参照してください。1 つのピンに対する 2 つの信号は、外部多重化オプションを表します

AM263Px LaunchPad は、完全に独立した 2 個のブースタパック XL コネクタをサポートしています。BoosterPack サイト #1 (J1/J3, J2/J4) は、SoC と micro-B USB コネクタの間に配置されています。BoosterPack サイト #2 (J5/J7, J6/J8) は、SoC と RJ45 コネクタの間に配置されています。各 GPIO には、GPIO マルチプレクサで利用できる複数の機能があります。SoC からブースタパック ヘッダーに接続されている信号は、次のとおりです。

- さまざまな ADC 入力
- DAC 出力
- UART5
- さまざまな GPIO 信号
- SPI0, SPI1
- I2C1, I2C3
- さまざまな EPWM チャンネル
- LIN1, LIN2
- MCAN1
- SDFM0

2.21 ピンマルチプレクサ マッピング

ブースタパック コネクタ ピンの各種ピンマルチプレクサ オプションを以下に示します。

表 2-24. ピンマルチプレクサの凡例

BP ヘッダーのデフォルト信号	多重化された代替信号	代替信号オプション用外部マルチプレクサ
-----------------	------------	---------------------

表 2-25. J1 のピンマルチプレクサのオプション

ピン 番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	モード 10
J1.1	3V3										
J1.2	ADC0_AIN3										
J1.3	EPWM15_B	UART5_RXD	MII1_CRS	MCAN7_TX				GPIO74			EPWM15_B
J1.4	EPWM15_A	UART5_TXD	MII1_COL	MCAN7_RX				GPIO73			EPWM15_A
J1.5	PR0_PRU0_GPIO12		RMII2_TXD1	RGMII2_TD1	MII2_TXD1	EPWM28_B		GPIO100			EPWM28_B
J1.6	ADC1_AIN3										
J1.7	SPI0_CLK	UART3_TXD	LIN3_TXD				FSITX0_CLK	GPIO12			
	PR0_PRU0_GPIO16			RGMII2_TXC	MII2_TXCLK	EPWM27_A		GPIO97			EPWM27_A
J1.8	PR0_PRU0_GPIO10		RMII2_CRS_D V	PR0_UART0_RT Sn	MII2_CRS	EPWM23_A		GPIO89			EPWM22_B
J1.9	EPWM8_B	UART4_RXD	I2C3_SCL	SPI6_D1			FSITX2_D0	GPIO60			EPWM9_B
J1.10	EPWM8_A	UART4_TXD	I2C3_SDA	SPI6_D0			FSITX2_CLK	GPIO59			EPWM8_A

表 2-26. J2 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J2.11	EPWM0_A							GPIO43			EPWM0_A
J2.12	PR0_PRU0_GPIO 15		RMII2_TX_EN	RGMII2_TX_C TL	MII2_TX_EN	EPWM27_B		GPIO98			
J2.13	PR0_PRU0_GPIO 5		RMII2_RX_ER		MII2_RX_ER	EPWM22_A		GPIO87			EPWM22_A
J2.14	SPI1_D1	UART5_RXD				XBAROUT4	FSIRX0_D1	GPIO18			
	PR0_PRU0_GPIO 14 ^A			RGMII2_TD3 ^A	MII2_TXD3 ^A	EPWM29_B ^A		GPIO102 ^A			EPWM27_B ^A
J2.15	SPI1_D0	UART5_TXD				XBAROUT3	FSIRX0_D0	GPIO17			
	PR0_PRU0_GPIO 13 ^A			RGMII2_TD2 ^A	MII2_TXD2 ^A	EPWM29_A ^A		GPIO101 ^A			EPWM27_B ^A
J2.16	PORz										
J2.17	PR0_PRU0_GPIO 4			RGMII2_RX_C TL	MII2_RXDV	EPWM24_B		GPIO92			EPWM24_B
J2.18	SPI0_CS0	UART3_RXD	LIN3_RXD					GPIO11			
	PR0_PRU0_GPIO 8					EPWM23_B		GPIO90			EPWM29_A
J2.19	PR0_PRU0_GPIO 3			RGMII2_RD3	MII2_RXD3	EPWM26_B		GPIO96			EPWM26_B
J2.20	GND										

^A - LP-AM263P 基板のリビジョン A にのみ適用されます。

表 2-27. J3 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J3.21	5V									
J3.22	GND									
J3.23	ADC0_AIN0									
J3.24	ADC1_AIN0									
J3.25	ADC2_AIN0									
J3.26	ADC3_AIN0									
J3.27	ADC4_AIN0									
J3.28	ADC0_AIN1									
J3.29	ADC1_AIN1									
J3.30	DAC_OUT1									

表 2-28. J4 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J4.31	PR0_PRU0_GPIO2			RGMI2_RD2	MII2_RXD2	EPWM26_A		GPIO95			EPWM26_A
J4.32	PR0_PRU0_GPIO1		RMII2_RXD1	RGMI2_RD1	MII2_RXD1	EPWM25_B		GPIO94			EPWM25_B
J4.33	PR0_PRU0_GPIO0		RMII2_RXD0	RGMI2_RD0	MII2_RXD0	EPWM25_A		GPIO93			EPWM25_A
J4.34	EPWM15_A	UART5_TXD	MII1_COL	MCAN7_RX				GPIO73			EPWM15_A
J4.35	EPWM14_A	UART1_DSRn	SPI7_D1	MCAN6_RX				GPIO71			EPWM14_A
J4.36	EPWM14_B		MII1_RX_ER					GPIO72			EPWM14_B
J4.37	EPWM1_A							GPIO45			EPWM1_A
J4.38	EPWM1_B							GPIO46			EPWM4_B
J4.39	EPWM2_A							GPIO47			EPWM2_A
J4.40	EPWM2_B							GPIO48			EPWM2_B

表 2-29. J5 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J5.41	3V3										
J5.42	ADC2_AIN3										
J5.43	LIN2_RXD	UART2_RXD	SPI2_D0					GPIO21			
	PR0_PRU0_GPIO11		RMII2_TXD0	RGMI2_TD0	MII2_TXD0	EPWM28_A		GPIO99			EPWM28_A
J5.44	LIN2_TXD	UART2_TXD	SPI2_D1					GPIO22			
	PR0_PRU0_GPIO9			PR0_UART0_CTSn	MII2_COL	EPWM22_B		GPIO88			
J5.45	EPWM15_B	UART5_RXD	MII1_CRS	MCAN7_TX				GPIO74			EPWM15_B
J5.46	ADC3_AIN3										

表 2-29. J5 のピンマルチプレクサのオプション (続き)

ピン 番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J5.47	SPI1_CLK	UART4_RX D	LIN4_RXD			XBAROUT2	FSIRX0_CL K	GPIO16			
J5.48	PR0_PRU0_GPIO6		RMII2_REF_CLK	RGII2_RXC	MII2_RXCLK	EPWM24_A		GPIO91			EPWM24_A
J5.49	I2C1_SCL		SPI3_CS0			XBAROUT7		GPIO23			
J5.50	I2C1_SDA		SPI3_CLK			XBAROUT8		GPIO24			

表 2-30. J6 のピンマルチプレクサのオプション

ピン番 号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J6.51	EPWM7_B			SPI6_CLK				GPIO58			EPWM5_B
J6.52	EPWM4_A							GPIO51			EPWM4_A
J6.53	EPWM12_A	UART3_CTSn	SPI4_CS1		MCAN7_RX		OSPI_D5	GPIO67			EPWM12_A
J6.54	SPI0_D1						FSITX0_D1	GPIO14			
	PR0_PRU0_ GPIO14 ^{E2A}			RGII2_TD3 ^E 2A	MII2_TXD3 ^{E2} A	EPWM29_B ^{E2} A		GPIO102 ^{E2A}			EPWM29_B ^{E2} A
J6.55	SPI0_D0						FSITX0_D0	GPIO13			
	PR0_PRU0_ GPIO13 ^{E2A}			RGII2_TD2 ^E 2A	MII2_TXD2 ^{E2} A	EPWM29_A ^{E2} A		GPIO101 ^{E2A}			EPWM27_B ^{E2} A
J6.56	PORz										
J6.57	EPWM12_B	UART1_DCD n	SPI7_CS0		MCAN7_TX		OSPI_D7	GPIO68			EPWM10_A
J6.58	SPI1_CS0	UART4_TXD	LIN4_TXD			XBAROUT1		GPIO15			
J6.59	EPWM0_B							GPIO44			EPWM0_B
J6.60	GND										

E2A - LP-AM263P 基板のリビジョン E2A にのみ適用されます。

表 2-31. J7 のピンマルチプレクサのオプション

ピン番 号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.61	5V									
J7.62	GND									
J7.63	ADC2_AIN1									
	PR0_PRU1_G PIO16	MCAN5_RX		FSITX3_CLK	TRC_DATA10			GPIO113		
J7.64	ADC3_AIN1									
	PR0_PRU1_G PIO15	MCAN5_TX		FSITX3_D0	TRC_DATA11			GPIO114		
J7.65	ADC4_AIN1									
	LIN1_RXD	UART1_RXD	SPI2_CS0	OSPI_ECC_FAIL		XBAROUT5		GPIO19	OSPI_RESET_ OUT1	

表 2-31. J7 のピンマルチプレクサのオプション (続き)

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9
J7.66	ADC0_AIN2									
	LIN1_TXD	UART1_TXD	SPI2_CLK	OSPI_RESET_O UT0		XBAROUT6		GPIO20		
J7.67	ADC1_AIN2									
	UART5_RXD							GPIO127	SDFM0_D2	CHANNEL0
J7.68	ADC2_AIN2									
	UART5_TXD					I2C3_SCL		GPIO126	SDFM0_CLK2	CHANNEL8
J7.69	ADC3_AIN2									
	MCAN3_RX							GPIO129	SDFM0_D3	CHANNEL1
J7.70	DAC_OUT									
	MCAN3_TX	UART5_RXD						GPIO128	SDFM0_CLK3	CHANNEL9

表 2-32. J8 のピンマルチプレクサのオプション

ピン番号	Mode0	Mode1	Mode2	Mode3	Mode4	Mode5	Mode6	Mode7	Mode8	Mode9	Mode10
J8.71	PR0_PRU1_GPIO 18		UART3_T XD	PR0_IEP0_EDIO_DAT A_IN_OUT31	TRC_CTL	XBAROUT1 4		GPIO120		EQEP1_B	
J8.72	PR0_PRU1_GPIO 19		UART3_R XD	PR0_IEP0_EDC_SYN C_OUT0	TRC_CLK	XBAROUT1 3		GPIO119		EQEP1_A	
J8.73	PR0_PRU1_GPIO 17		UART5_C TSn	PR0_IEP0_EDIO_DAT A_IN_OUT30				GPIO125	SDFM0_D1		
J8.74	PR0_PRU1_GPIO 7	CPTS0_TS_SYN C	UART5_R TSn	PR0_IEP0_EDC_SYN C_OUT1		I2C3_SDA		GPIO124	SDFM0_CLK1		
J8.75	EPWM9_A			SPI7_CS0	MCAN4_R X		FSITX2_DATA 1	GPIO61			EPWM9_A
J8.76	EPWM9_B	UART1_RTSn		SPI7_CLK	MCAN4_T X		FSIRX2_CLK	GPIO62			EPWM11_B
J8.77	EPWM3_A							GPIO49			EPWM3_A
J8.78	EPWM3_B							GPIO50			EPWM6_A
J8.79	EPWM13_A	UART1_RIn	SPI7_CLK				OSPI_D3	GPIO69			EPWM13_A
J8.80	EPWM13_B	UART1_DTRn	SPI7_D0				OSPI_ECC_FA IL	GPIO70			EPWM13_B

表 2-33. ピンマルチプレクサの凡例

BP ヘッダーのデフォルト信号	多重化された代替信号	代替信号オプション用外部マルチプレクサ
-----------------	------------	---------------------

3 ハードウェア設計ファイル

3.1 回路図

3.2 PCB のレイアウト

3.3 部品表 (BOM)

4 準拠に関する情報

4.1 準拠および認証

選択されたすべての部品は RoHS 指令への適合性を満たしています。

5 追加情報

商標

LaunchPad™, テキサス インスツルメンツ™, and Sitara™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

5.1 Sitara マイコン + Academy

テキサス・インスツルメンツ は、サポート対象デバイスのマイコン + ソフトウェアとツールを使用した設計を行うためのリソースとして、[マイコン + Academy](#) を提供しています。マイコン + Academy は、開発開始の基礎から高度な開発トピックに至るまで、使いやすいトレーニング モジュールを取り揃えています。

5.2 RevE2 から RevA へのハードウェアの変更点

以下に、LP-AM263P のリビジョン E2 から LP-AM263P のリビジョン A に行われた変更を示します

1. Boosterpack ピンが更新され、Boosterpack ピン J6.54 および J6.55 でマルチプレクサ接続されていたピン PR0_PRU0_GPIO13 および PR0_PRU0_GPIO14 が、現在はピン J2.14 および J2.15 ピンでマルチプレクサ接続されています。これは、[BOOSTXL-IOLINKM-8 Boosterpack](#) の要件に合わせて作成されています。ここでは、異なるマルチプレクサとそれぞれの個別の制御に基づいて代替機能を選択できます。
2. OSPI0 フラッシュのフットプリントは、標準の OSPI PSRAM 部品のフットプリントと互換性があります。また、U7 (OSPI0 フラッシュ) のフットプリントに PSRAM 部品を装着して評価もできるようになりました。OSPI PSRAM 部品を評価するには、抵抗 R443 を取り付け、R444 を DNI にする必要があります。詳細については、LP-AM263P RevA の回路図を参照してください。

5.3 基板の既知の変更 / 問題

以下のセクションでは、基板上の既知の問題 / 観測結果と、それらに対するソリューション / 修正点についてすべてまとめます。なお、これらの一部は、各セクションで述べられている通り、[ti.com](#) で注文した基板にてすでに修正されていますのでご注意ください。

5.3.1 OSPI DQS および LBCLK ネットのスワップ

この変更 / 問題は、LP-AM263P 基板のリビジョン E2A (PROC171E2) のみに適用されます。

AM263P では、OSPI DQS および LBCLK のボール ピンは以下のようにになっています

- OSPI0_DQS はボール ピン M3 から供給されます
- OSPI0_LBCLKO はボール ピン L3 から供給されます

ただし、次の LP-AM263P 回路図のように、ネットは誤ってスワップされています。

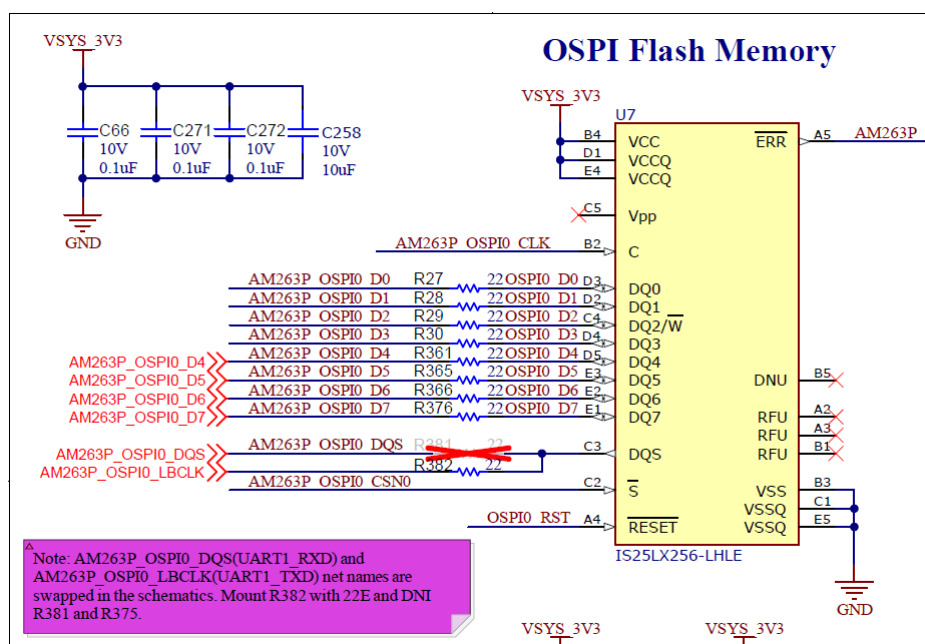


図 5-1. LP-AM263P の回路図における OSPI DQS および LBCLK ネットの注意事項

したがって、これを修正するために、同じ回路図に示されているように、抵抗 R381 は未実装で、抵抗 R382 には 22Ω の抵抗が実装されています。抵抗 R375 も実装されていません。

ti.com で注文されたすべての基板には、すでにこの変更が加えられています。

5.3.2 XDS110 デバッガブリッキングの問題

一部の評価基板において、PC に接続して Code Composer Studio (CCS) を使用して接続すると、ユーザーに対して、以下のウィンドウに従ってファームウェアを更新するよう求めるプロンプトが表示されることが確認されています。Update ボタンをクリックすると、更新が成功せず、CCS が基板から切断されるだけで、その後 CCS は基板を検出しなくなります。これは、CCS バージョン 12.4 以降で主に観測されています。

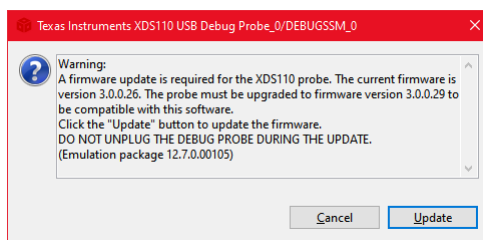


図 5-2. ファームウェアを更新するための CCS プロンプト

上記のように、CCS が基板を検出できなかった場合に基板を復旧する手順を以下に示します。

基板を検出できない場合、主な原因として基板上的 XDS110 デバッガのファームウェア バージョンが誤っていることが挙げられます。そのため、ユーザーの PC 上の CCS に搭載されている最新のファームウェアを使用して XDS110 デバッガを再書き込みする必要があります。これを行うには、次の手順に従ってください。

1. LP-AM263P に接続されているすべてのケーブルを取り外します。
2. (下図に示す) U24 部品のピン 64 と 97 を短絡させ (TM4C は XDS110 デバッガである)、ピン 64 と 97 が短絡した状態で、USB Micro-B デバッガ ケーブルを LP-AM263P と PC に接続し直します。これで XDS110 デバッガが DFU モードになります。

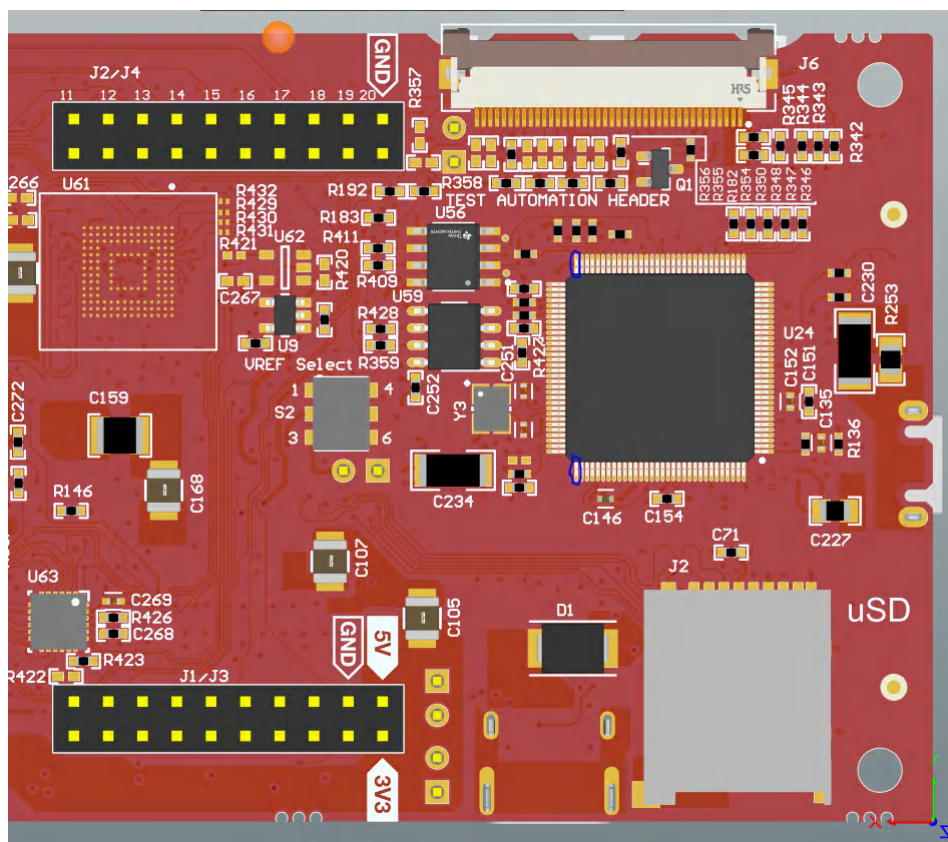


図 5-3. U24 のピン 64 および 97 の位置

- Windows PC でコマンド プロンプトを開き、C:\ti\ccs12XX\ccs\ccs_base\common\uscif\lds110 に移動します。ここで、12XX は PC 上の CCS バージョンに対応しています。
- コマンド「xdsdfu -e」を実行すると、デバイスは Mode が「DFU」であることを報告するはずです。そうでない場合は、手順 1 から 3 を繰り返して、ピンの短絡が正しく行われていることを確認してください。
- デバッガが DFU モードになったら、コマンド「xdsdfu -f firmware_3.0.0.XX.bin -r」を実行します。ここで、3.0.0.XX は、「C:\ti\ccs12XX\ccs\ccs_base\common\uscif\lds110」パスにある対応する XDS ファームウェアのバージョンです。これにより、ファームウェア アップグレード ユティリティが起動し、前述のファームウェアが XDS110 デバッガに書き込まれます。
- 手順 5 が完了したら、コマンド「xdsdfu -e」をもう一度実行し、次の図に示すように、上記のすべての手順に従って、PC によって XDS110 デバッガが検出されることを確認します。

```

Command Prompt
C:\ti\ccs1270\ccs\ccs_base\common\uscif\xds110>xdsdfu -e

USB Device Firmware Upgrade Utility
Copyright (c) 2008-2019 Texas Instruments Incorporated. All rights reserved.

Scanning USB buses for supported XDS110 devices...

<<<< Device 0 >>>>
VID: 0x1cbe   PID: 0x00ff
Device Name:  Tiva Device Firmware Update
Manufacturer: Texas Instruments Incorporated
Serial Num:   00000000
Mode:         DFU

Found 1 device.

C:\ti\ccs1270\ccs\ccs_base\common\uscif\xds110>xdsdfu -f firmware_3.0.0.29.bin -r

USB Device Firmware Upgrade Utility
Copyright (c) 2008-2019 Texas Instruments Incorporated. All rights reserved.

Scanning USB buses for supported XDS110 devices...

Downloading firmware_3.0.0.29.bin to device...

C:\ti\ccs1270\ccs\ccs_base\common\uscif\xds110>xdsdfu -e

USB Device Firmware Upgrade Utility
Copyright (c) 2008-2019 Texas Instruments Incorporated. All rights reserved.

Scanning USB buses for supported XDS110 devices...

<<<< Device 0 >>>>
VID: 0x0451   PID: 0xbef3
Device Name:  XDS110 Embed with CMSIS-DAP
Version:      3.0.0.29
Manufacturer: Texas Instruments
Serial Num:   SDE00280
Mode:         Runtime
Configuration: Standard

Found 1 device.

C:\ti\ccs1270\ccs\ccs_base\common\uscif\xds110>_

```

図 5-4. コマンド プロンプト内の XDS110 ファームウェア更新コマンド

上記の手順が完了した後、CCS は LP-AM263P の XDS110 デバッガを検出して接続できるようになります。

XDS110 ファームウェアとその更新に関する詳細については、https://software-dl.ti.com/ccs/esd/documents/xdsdebugprobes/emu_xds110.html#manual-update を参照してください。

5.3.3 eMMC CMD と CLK ネットのスワップ

この変更 / 問題は、LP-AM263P 基板のリビジョン E2A (PROC171E2) とリビジョン A (PROC171A) の両方に適用されます。

LP-AM263P は、部品 MTF8C8GAMALBH-AAT 用の eMMC フットプリントをオンボード実装しています。しかし、CMD と CLK ネットが誤ってスワップされていることがわかります。正しいネットを以下のように接続する必要があります

- U61 ピン M6 は、AM263P_EMMC0_CLK_MUX ネットに接続される必要があります
- U61 ピン M5 は、AM263P_EMMC0_CMD_MUX ネットに接続される必要があります

この eMMC フットプリントを使用する前に、基板のリワークを行うことをお勧めします。この点の詳細については、e2e チケットを発行してください。

6 関連資料

6.1 補足事項

この LaunchPad は、その機能のために TI の他のさまざまな部品を使用しています。これらの部品の総合的なリストと、それぞれの TI データシートへのリンクを以下に示します：

- [TUSB320USB Type-C](#) 構成のチャンネル ロジックおよびポート コントローラ
- [TPD4E02B04 USB Type-C](#) 用 4 チャンネル ESD 保護ダイオード
- [TPS22965x-Q1](#) 5.5V、4A、16mΩ オン抵抗ロード スイッチ
- [TPS6291x](#) 3V～17V、2A/3A 低ノイズ、低リップル降圧コンバータ
- [TPS748](#) 1.5A、低ドロップアウト リニアレギュレータ
- [TCA6408A](#) 低電圧、8 ビット、I2C および SMBus I/O エクスパンダ
- [SN74AVC4T245](#) デュアル ビット、バストランシーバ、設定可能な電圧レベル変換機能付き
- [TPS22918-Q1](#) 5.5V、2A、52mΩ オン抵抗ロード スイッチ
- [TPD6E001](#) 高速データ インターフェイス用の低容量、6 チャンネル ESD 保護
- [XDS110 JTAG](#) デバッグ プローブ
- [TS5A23159](#) 1Ω、2 チャンネルの SPDT アナログ スイッチ
- [TCAN1044V-Q1](#) 車載用、フォルト保護機能搭載、CAN FD トランシーバ
- [DP83869HM](#) 高耐性 10/100/1000 イーサネット物理層トランシーバ
- [TS3DDR3812](#) 12 チャンネル、1:2 マルチプレクサ/デマルチプレクサ スイッチ、DDR3 アプリケーション用
- [TCA9617B](#) レベル変換 I2C バス リピータ
- [SN74CB3Q3257](#) 4 ビット、1/2 FET マルチプレクサ/デマルチプレクサ
- [TPIC2810](#) I2C インターフェイス搭載、8 ビット、LED ドライバ
- [TPS796xx](#) 1A、低ドロップアウト、リニアレギュレータ
- [TXB0108](#) 自動方向検出機能搭載、8 ビット双方向電圧レベルトランスレータ
- [TCA6416ARTWR](#) 16 ビット 1.65V ～ 5.5V 変換 I2C/SMBus I/O エクスパンダ

7 参考資料

このドキュメントに加えて、以下のドキュメントが www.ti.com からダウンロードできます。

- [AM263P4 Sitara™](#) マイコン
- [AM263Px Sitara™](#) マイコン データシート
- [AM263Px Sitara™](#) マイコン テクニカル リファレンス マニュアル
- [AM263Px Sitara™](#) マイコン シリコン エラッタ
- テキサス インストルメンツ [Code Composer Studio](#)
- [XDS110](#) ファームウェアの更新
 - シリアル番号を確認するには、XDS110 ファームウェアのアップデートの手順 1 と 2 のみを実行します

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision B (January 2026) to Revision C (August 2026)	Page
• タイトルを「AM263Px LaunchPad ユーザー ガイド」から「AM362Px LaunchPad™ 開発キット」に更新.....	0

Changes from SEPTEMBER 30, 2024 to JANUARY 31, 2026 (from Revision A (September 2024) to Revision B (January 2026))	Page
• 新しい RevA LP-AM263P 基板の SPI 図を更新.....	32
• LP-AM263P の RevA の変更を更新.....	46
• LP-AM263P の RevA における変更の詳細をキャプチャするための初期作成.....	51

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。 日本テキサス・インスツルメンツ株式会社
東京都新宿区西新宿 6 丁目 2 4 番 1 号
西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/sds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

4 *EVM Use Restrictions and Warnings:*

4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.

4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.

4.3 *Safety-Related Warnings and Restrictions:*

4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.

4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.

4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.

5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. *Disclaimers:*

6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.

6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.

7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.
10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月