参考資料

EVM User's Guide: ADS1282EVM-PDK

ADS1282 パフォーマンス デモ キットの評価基板

説明

ADS1282EVM-PDK は、プログラマブル ゲイン アンプ (PGA) 搭載の高性能、31 ビット、2 チャネル、4kSPS デルタ シグマ A/D コンバータ (ADC) である ADS1282 の性能を評価するためのプラットフォームです。ADS1282 ボードは、ADS1282 およびすべてのペリフェラル向けアナログ回路、ADC から最適な性能を引き出すために必要な部品を搭載しています。この評価キットは、ADS1282 評価ボードと高精度ホスト インターフェイス (PHI) コントローラ ボードを備えており、後者のボードと付属のコンピュータ ソフトウェアを組み合わせると、データのキャプチャや構成や分析を目的としてユニバーサル シリアル バス (USB) 経由で ADC との通信を実施できます。

設計を開始

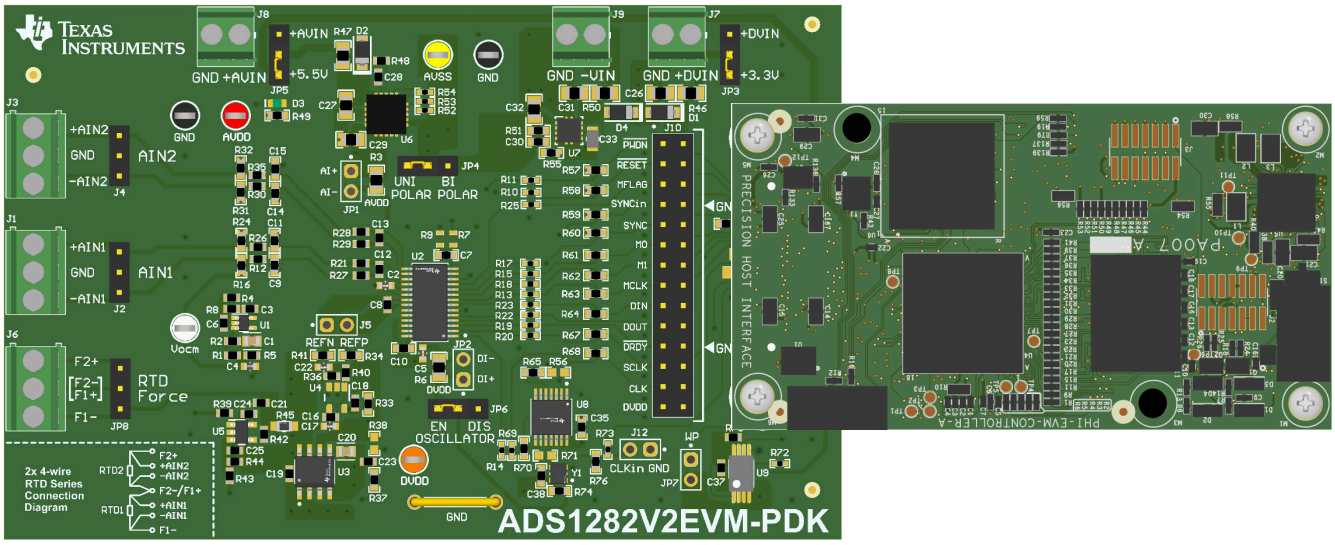
1. ti.com で ADS1282EVM-PDK を注文します。
2. ADS1282EVM-PDK-GUI ソフトウェアをダウンロードしてインストールします。
3. 付属の USB ケーブルを使用して、ADS1282 評価基板 (EVM) をコンピュータに接続します。
4. スタート メニューから ADS1282 評価基板の GUI を起動します。
5. デバイスの詳細については、「ADS1282 データシート」を参照してください。
6. サポートや質問については、E2E™ フォーラムをご覧ください。

特長

- ADS1282 の診断テストおよび高精度な性能評価に必要なハードウェアとソフトウェア
- PHI コントローラは、USB 2.0 (またはそれ以降) を介してデジタル入出力用の便利な通信インターフェイスと電源を ADS1282 に提供します
- 64 ビット Microsoft® Windows® 10 または 11 オペレーション システム対応の使いやすい評価ソフトウェア
- ソフトウェア スイートには、データ キャプチャ、ヒストグラム解析、スペクトル解析用のグラフィカル ツールが含まれています
- さまざまな種類の差動アナログ センサ、ブリッジ センサ、測温抵抗体 (RTD) を簡単に測定できる入力端子ブロック

アプリケーション

- エネルギー探査
- 地震モニタリング
- 高精度計測機器



English Document: SBAU431

Copyright © 2026 Texas Instruments Incorporated

1 評価基板の概要

1.1 概要

ADS1282 は、低ノイズのプログラマブル ゲイン アンプ (PGA) と 2 チャネルの入力マルチプレクサ (MUX) を統合した、高性能なシングル チップのデルタ シグマ A/D コンバータ (ADC) です。ADS1282 は、エネルギー探査や地震モニタリング環境などの厳しい要求に対応する優れた選択肢です。PHI ボードは、主に以下の 3 つの機能を果たします。

- USB ポート経由で 評価基板 (EVM) からコンピュータへの通信インターフェイスを実現する
- ADS1282 との通信に必要なデジタル入出力信号を提供する
- ADS1282EVM ボード上のすべてのアクティブ回路に電力を供給する

このユーザー ガイドでは、ADS1282EVM の特性、動作、および使用方法について説明します。ADS1282EVM は、USB インターフェイスを介してデバイスの評価を可能にします。この評価基板のユーザー ガイドには、包括的な回路説明、回路図、部品表が含まれています。本資料全体を通して、略語「EVM」および「評価基板」という用語はいずれも ADS1282EVM を指しています。

1.2 パフォーマンス開発キットの内容

ADS1282 評価基板パフォーマンス開発キット (PDK) には、以下の特長があります (図 1-1)。

- ADS1282 の診断テストおよび高精度な性能評価に必要なハードウェアとソフトウェア。
- USB 2.0 以降で ADS1282 との容易な通信インターフェイスを提供する PHI コントローラ。
- 64 ビット Microsoft Windows 10 または 11 オペレーション システムで使いやすい評価ソフトウェア。
- このソフトウェア スイートには、データ キャプチャ、ヒストグラム解析、スペクトル解析、ADS1282 のカスタム構成を行うためのグラフィカル ツールが付属しています。また、このスイートには後処理のためにデータをテキスト ファイルにエクスポートする機能を備えています。

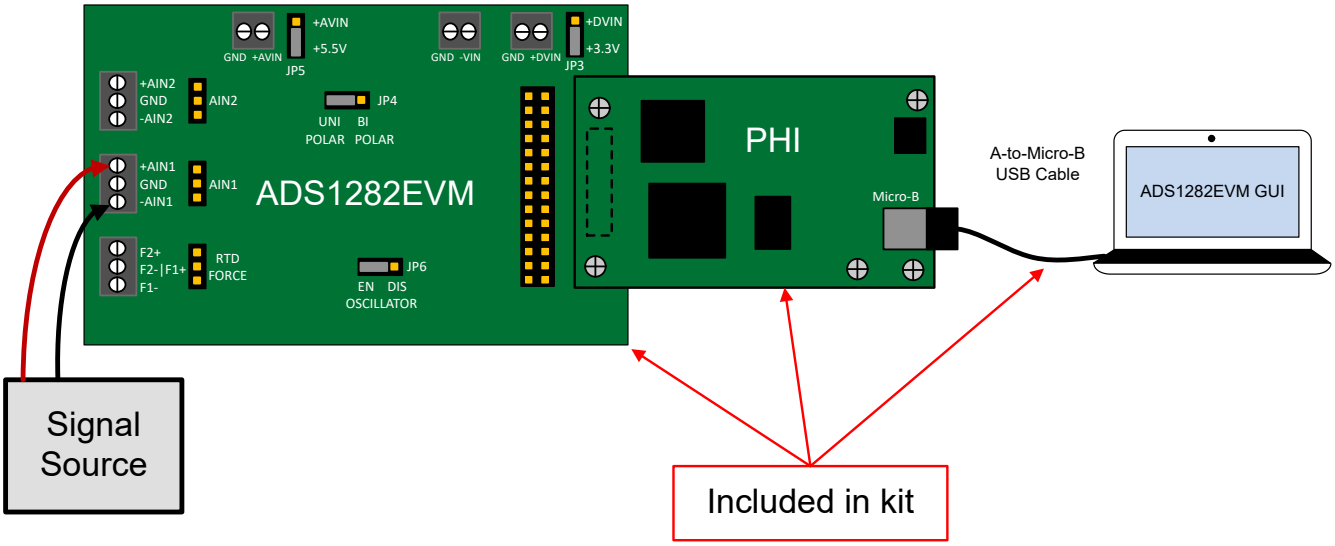


図 1-1. 評価用システム接続

Copyright © 2026 Texas Instruments Incorporated

1.3 仕様

表 1-1 に示す以下の仕様は、ADS1282EVM および PHI ボードに適用されます。

表 1-1. ADS1282EVM-PDK の仕様

パラメータ	条件	値
温度	自由大気での推奨動作温度範囲、T_A	15℃ ≤ T_A ≤ 35℃
アナログ電源 入力範囲	端子ブロック J9 (-Vin) から GND までの推奨電圧範囲 (バイポーラのみ) 端子ブロック J8 (+AVin) から GND までの推奨電圧範囲 (バイポーラまたはユニポーラ)	-6.5V ≤ -Vin ≤ -3V 5.5V ≤ +AVin ≤ 6.5V
デジタル電源入力範囲	端子ブロック J7 (+DVin) から GND までの推奨電圧範囲	1.65V ≤ +DVin ≤ 3.6V
アナログ入力電圧 (AIN1 および AIN2)	GND への絶対入力電圧 (ユニポーラ、AVDD = 5.3V、AVSS = GND)	0.7V ≤ AINP ≤ 4.0V
		0.7V ≤ AINN ≤ 4.0V
	GND への絶対入力電圧 (バイポーラ、AVDD =+2.8V、AVSS = –2.5V)	-1.8V ≤ AINP ≤ 1.5V
		-1.8V ≤ AINN ≤ 1.5V
外部クロック	J12 の推奨周波数範囲 (f_{CLK})	2MHz ～ 8.192MHz

1.4 製品情報

表 1-2 に、ADS1282 の主な仕様の一部を示します。詳細な仕様については、ADS1282 データシートを参照してください。

表 1-2. ADS1282 の仕様

デバイス仕様	値
パッケージ サイズ	9.7mm × 6.4mm
動作温度範囲	–40°C ～ 85°C
AVSS から DGND への電源電圧	-2.6V ～ 0V
AVDD から AVSS への電源電圧	4.75V ～ 5.25V
DVDD から DGND への電源電圧	1.65V ～ 3.6V
リファレンス入力電圧 (V_{REF} = VREFP-VREFN)	0.5V ～ (AVDD - AVSS) + 0.2V

図 1-2 に、2 チャネル入力マルチプレクサと PGA を含む ADS1282 ADC のブロック図を示します。

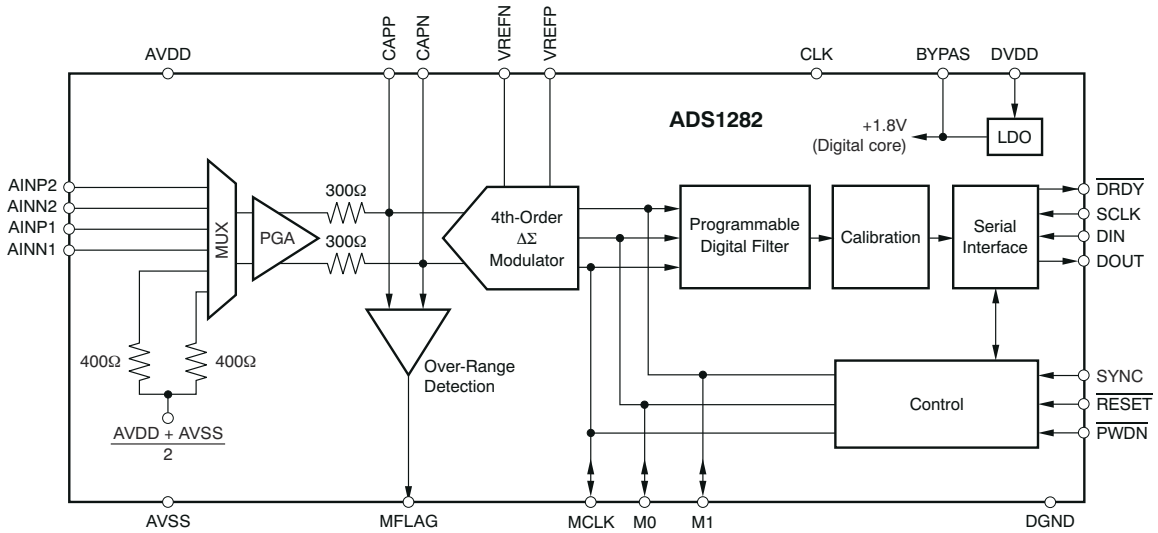


図 1-2. ADS1282 のブロック図

Copyright © 2026 Texas Instruments Incorporated

2 ハードウェア

ADS1282EVM は、アナログ ソースとのインターフェイスを容易に確立できる設計を採用しています。このセクションでは、さまざまな電源構成のシャント構成、クロック ソース、信号ソースのボード コネクタなど、フロントエンド回路の詳細について説明します。

2.1 評価基板のアナログ入力オプション

図 4-1 に示すように、端子ブロック J3 および J1 上のピン +AINx および -AINx (x はチャンネル 1 および 2 を示す) に差動アナログ入力信号を接続します。フローティング入力ソースを使用する場合、図 2-2 に示す評価基板同相モード アンプ回路は、20kΩ の抵抗を使用して差動入力を適切なミッドスケール電圧にバイアスします。この構成は、ジオフォンやハイドロフォンなどのフローティング センサに役立ちます。

差動入力ソースに GND に対する確定した同相電圧がある場合は、次のように同相電圧を設定します。デフォルトのユニポーラ電源構成 (AVDD = +5.3V、AVSS = GND) では +2.5V、オプションのバイポーラ電源構成 (AVDD = +2.8V、AVSS = -2.5V) では 0V。

各差動入力ペアは、+2.5V (デフォルトのユニポーラ電源) または 0V (オプションのバイポーラ電源) の同相電圧で、最大 $5V_{PP}$ の差動信号を受容します。REF54500 は、評価基板のデフォルトで 5V のリファレンス電圧を供給します。AINP および AINN 入力の GND を基準とした推奨電圧スパンの詳細については、図 2-1 を参照してください。

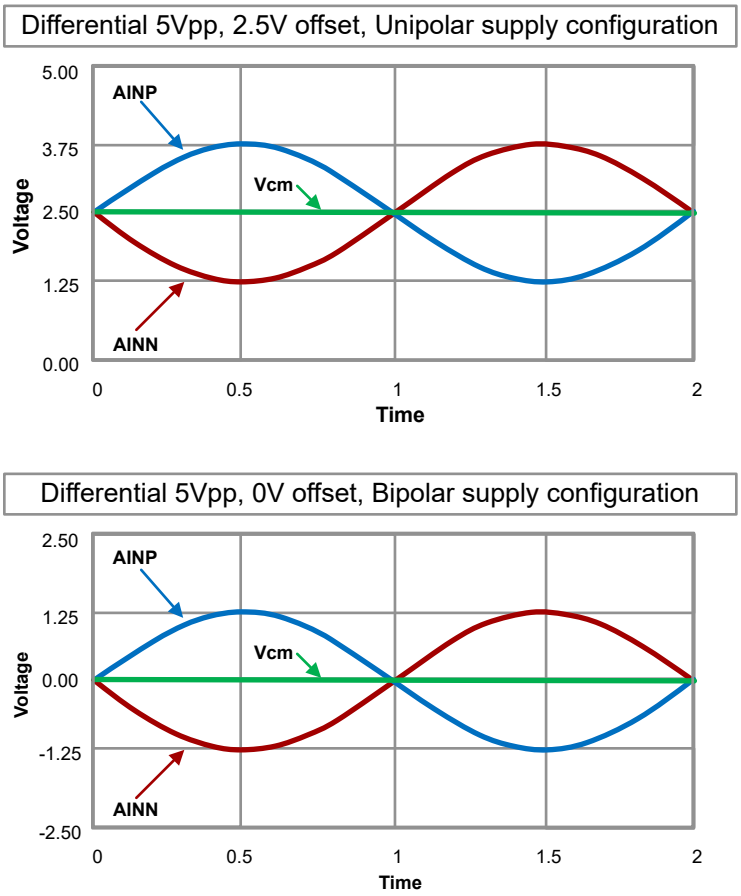


図 2-1. 最大入力信号範囲 (V_{REF} = 5V)

Copyright © 2026 Texas Instruments Incorporated

2.2 同相モード アンプ

ADS1282 が入力信号から必要とする同相電圧を生成するために使用される OPA379 オペアンプ回路を 図 2-2 に示します。回路出力 Vocm は、ADS1282 の選択された入力範囲に対してミッドスケールとなる電圧を提供します。ユニポーラ モードでは、Vocm はグランドに対して +2.5V です。バイポーラ モードでは、Vocm はグランドに対して 0V です。

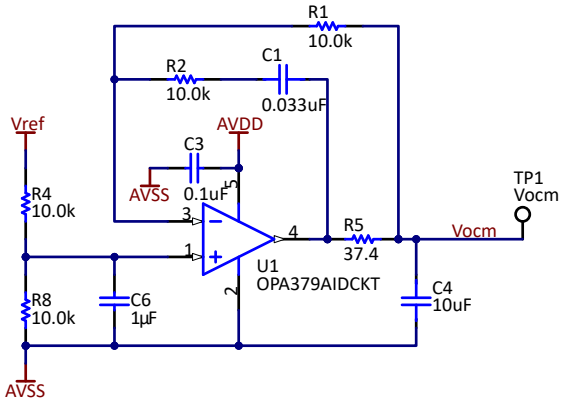


図 2-2. 同相モード アンプ

English Document: SBAU431
Copyright © 2026 Texas Instruments Incorporated

2.3 アナログ入力回路

図 2-3 に、ADC 入力 AIN1 および AIN2 へのフロント エンド回路を示します。各アナログ入力には、外部ノイズを低減するために遮断周波数が 750kHz に設定された同相モード フィルタが含まれています。

Vocm は、端子ブロック J1 (AIN1) および J3 (AIN2)、あるいはオプションでヘッダ J2 (AIN1) および J4 (AIN2) に接続された差動入力に DC シフトを供給し、ADS1282 のミッドスケール入力バイアス電圧を確立します。ユニポーラ モード (AVDD = +5.3V、AVSS = GND) では、バイアス Vocm は +2.5V に等しくなります。バイポーラ モード (AVDD = +2.8V、AVSS = -2.5V) では、バイアス Vocm は 0V に等しくなります。この Vocm 電圧を使用して、ジオフォンやハイドロフォンなどの差動トランスデューサ用に ADS1282 が必要とする適切なミッドスケール同相モード電圧を確立します。

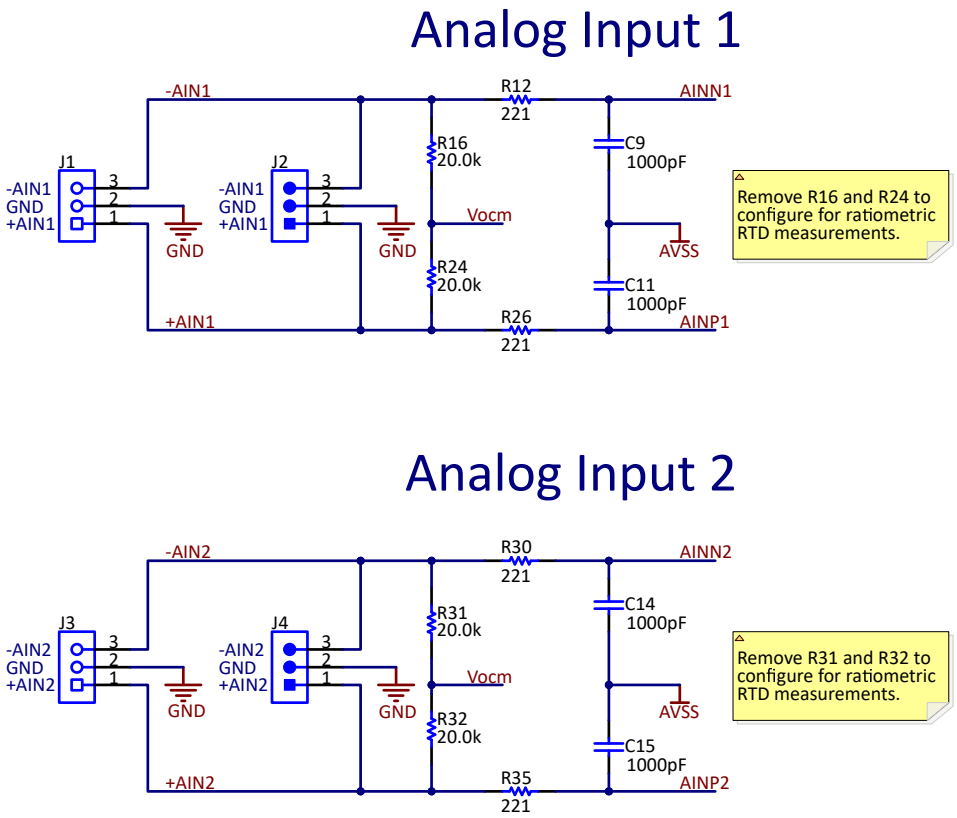


図 2-3. アナログ入力回路

Copyright © 2026 Texas Instruments Incorporated

2.4 RTD 電流ソース

図 2-4 に、高精度温度測定アプリケーションで測温抵抗体 (RTD) をバイアスするために使用できる一定の 1mA 電流源を示します。この電流源は、OPA196 高精度アンプ U5 を使用して実現しています。高精度抵抗 R45 は、ADS1282 への 1V リファレンス入力を確立し、電流レベルを設定します。システムでより低い RTD 電流バイアスが必要な場合は、抵抗 R45 の値を大きくします。たとえば、R45 を 1kΩ から 10kΩ に変更すると、バイアス電流は 100µA に設定されます。

電流源出力は、端子ブロック J6 またはヘッダ JP8 で利用可能です。端子ブロック J6 ピン 1 (F2+) から端子ブロック J6 ピン 3 (F1-) に、1 つまたは 2 つの RTD を直列に接続します。図 2-5 に示すように、端子ブロック J6 のピン 2 (F2-、F1+) は、2 つの RTD を直列に接続するための便利なポイントとして含まれています。

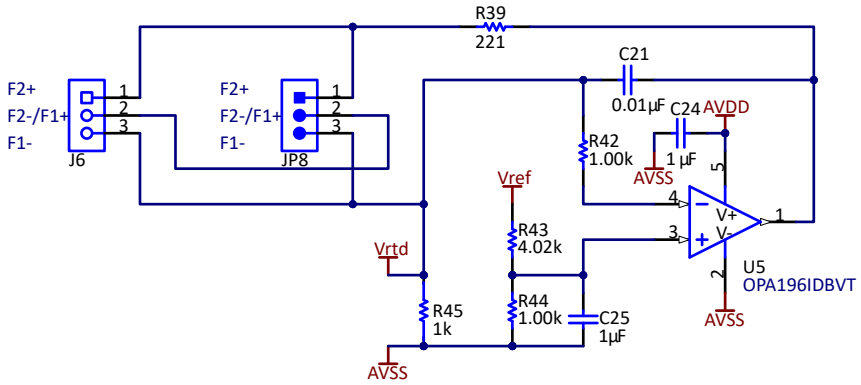


図 2-4. RTD 電流ソース

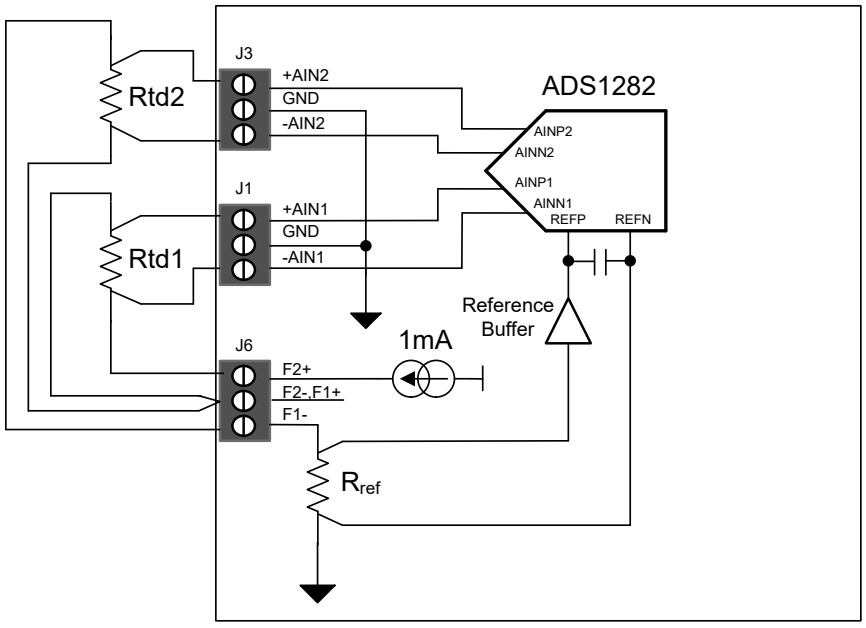


図 2-5. 外部 RTD 接続

Copyright © 2026 Texas Instruments Incorporated

2.5 電圧リファレンス

図 2-6 に、REF54500 電圧リファレンス回路を示します。デフォルトでは、REF54500 は 0Ω 抵抗 R33、R34、R41 を経由して ADS1282 に接続されます。

抵抗 R34 と R41 を取り外し、ヘッダ J5 を取り付けることで、REF54500 の代わりに外部リファレンス電圧ソースを使用します。電圧リファレンスの正端子をヘッダ J5 のピン 2 に、負端子をヘッダ J5 のピン 1 に接続します。ヘッダ J5 にあるピンは、オンボードの REF54500 のテスト ポイントとしても使用できます。

アンプ U4、OPA196 を取り付け、抵抗 R33 を取り外して、ADS1282 評価基板をレシオメトリック RTD 測定用に構成します。この構成では、抵抗 R45 により確立される公称 1V レベルのリファレンス バッファとしてアンプ U4 を使用します。詳細については、図 2-4 をご覧ください。

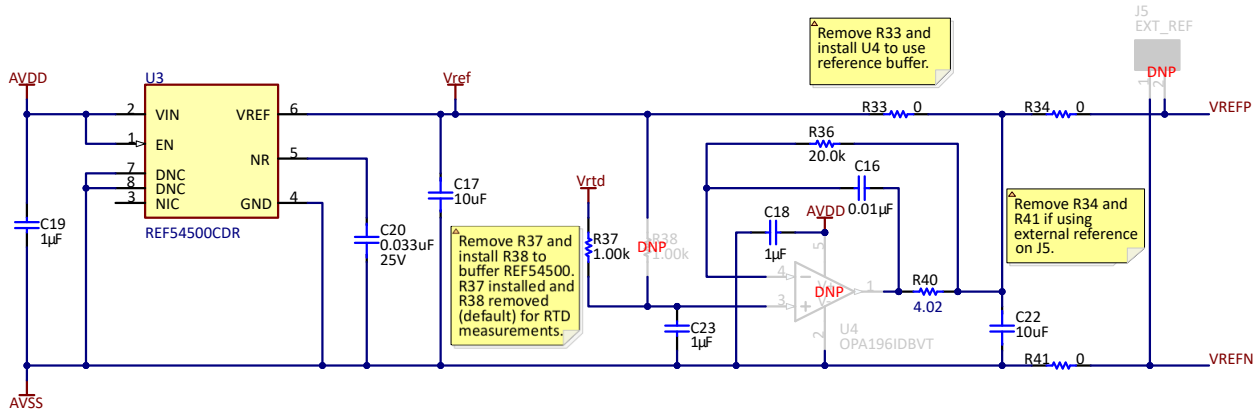


図 2-6. オンボード電圧リファレンス

Copyright © 2026 Texas Instruments Incorporated

2.6 ADC の接続とデカップリング

図 2-7 に、ADS1282 データ コンバータ (U2) へのすべての接続を示します。各電源接続には、10µF デカップリング コンデンサをご使用ください。これらのコンデンサが物理的にデバイスの近くに配置され、AVSS または GND プレーンに確実に接続されるようにします。AVSS は ADS1282 のアナログ グランドで、バイポーラ動作の場合は –2.5V 電源に、ユニポーラ動作の場合は GND プレーンに直接接続できます。

電源接続には、0.1Ω の直列抵抗もあります。これらの抵抗を使用すると、ADC の電流測定が簡単になります。より正確な測定を行うため、0.1Ω の抵抗を取り外し、ヘッダ JP1 および JP2 を取り付けます。高精度のデジタル マルチメータ (DMM) を使用して、これらのヘッダを使用して ADS1282 の電源電流を直接測定します。

各デジタル ピンには 49.9Ω の直列抵抗が内蔵されています。これらの抵抗はデジタル信号のエッジを平滑化し、オーバーシュートとリンギングを最小限に抑えます。これらの抵抗はオプションですが、スペースが許せば、ADC 入力へのデジタル ノイズの結合を最小限に抑えるために配置することを推奨します。

各アナログ入力には、外部ノイズを低減するためにカットオフ周波数を 36kHz に設定した差動フィルタが含まれています。

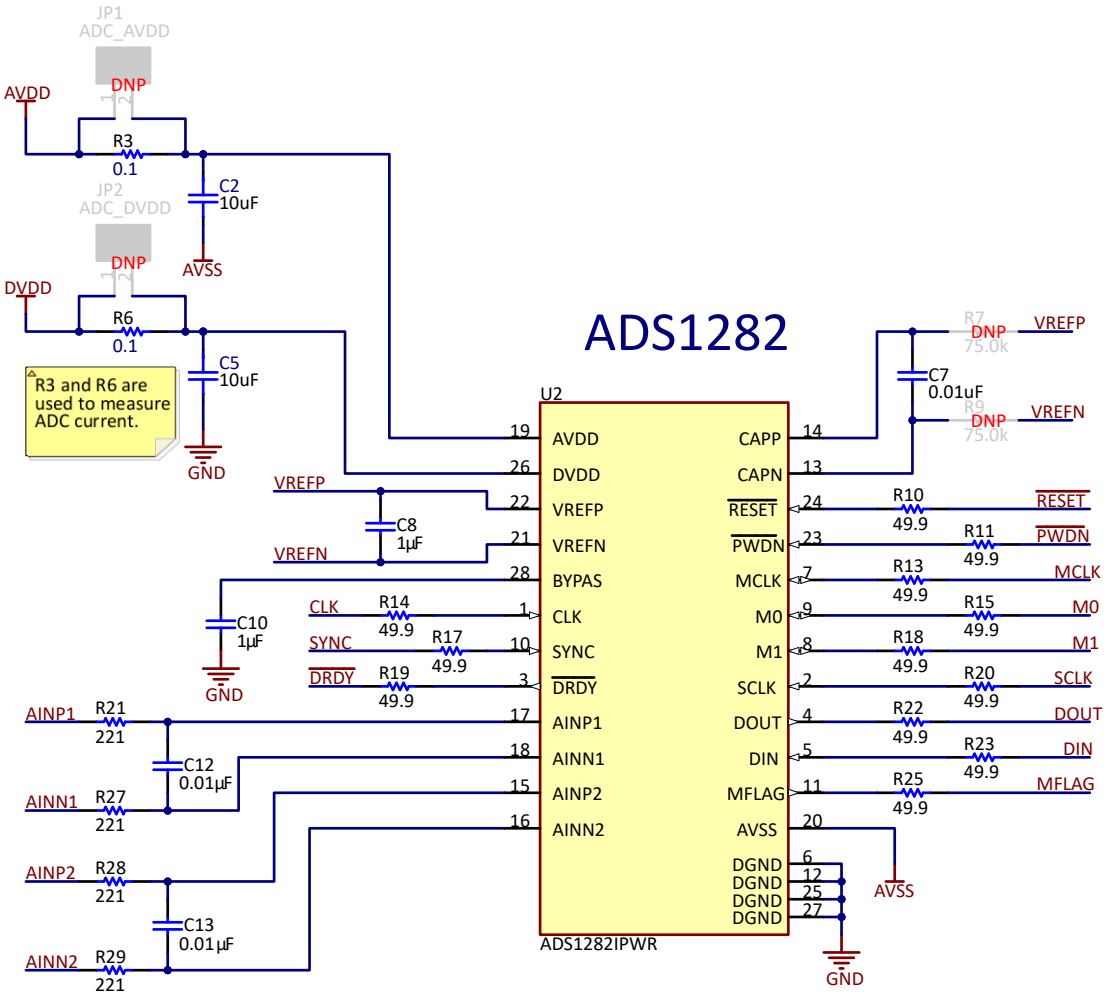


図 2-7. ADC の接続とデカップリング

Copyright © 2026 Texas Instruments Incorporated

2.7 電源

デフォルトでは、PHI は USB を経由してコンピュータの電源から ADS1282 評価基板回路に電力を供給し、AVDD を +5.3V に設定し、AVSS を GND に接続します。この構成は、外部電源を必要とせず、GND に対して入力信号が 0.7V ～ 4.0V の範囲内である必要があるユニポーラ動作のみをサポートします。

また、この評価基板はバイポーラ動作もサポートしています。100mA 以上を供給できる外部電源を使用して、ADS1282 評価基板 でバイポーラ動作を実現できます。そのためには、+5.5V 最大 +6.5V を端子ブロック J8 (+AVIN) に、–6.5V 最大 –3V を端子ブロック J9 (-VIN) に接続します。また、バイポーラ動作を可能にするために、ヘッダ JP4 (バイポーラ) の位置 2 ～ 3 にシャントを取り付け、ヘッダ JP5 (+AVIN) の位置 1 ～ 2 にシャントを取り付けて外部電源を使用します。この構成では、AVDD の電圧レベルを変更する必要はありません。+5.3V リニア レギュレータは AVSS を基準としているため、AVSS = –2.5V に設定すると、GND を基準にして AVDD も +2.8V に変化します。詳細については、図 2-8 および 図 2-9 を参照してください。

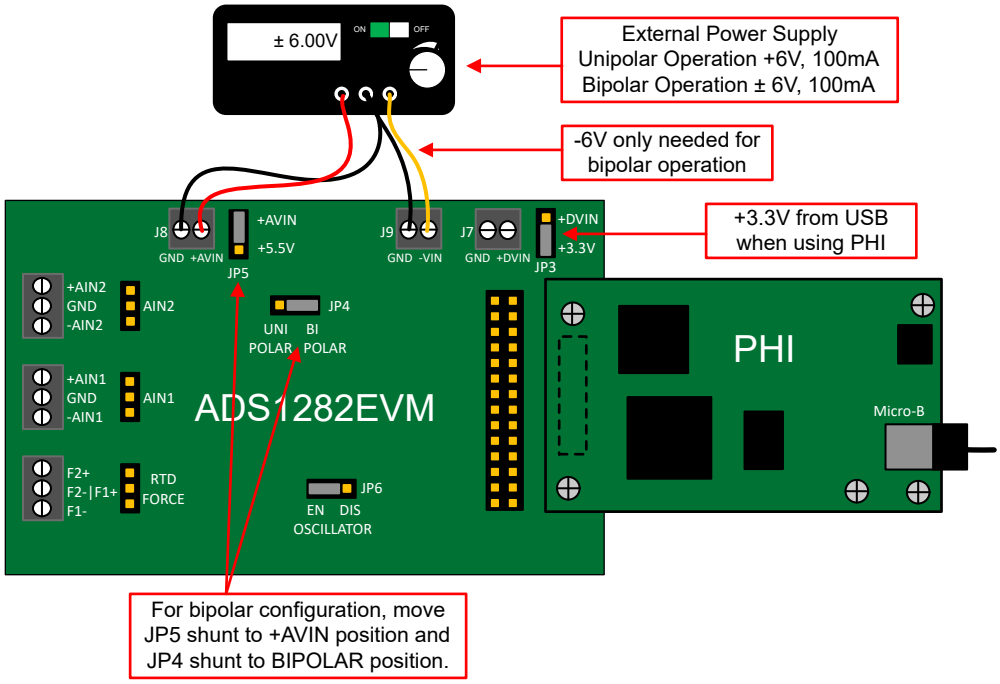


図 2-8. バイポーラ電源の接続

端子ブロック J7 (+DVIN) に +1.65V ～ +3.6V を接続することにより、DVDD に外部電源を使用することもできます。DVDD 電源は LDO を使用していないため、ADS1282 DVDD 仕様を満たす必要があります。外部電源を使用するために、ヘッダ JP3 (+DVIN) の 1 ～ 2 の位置にシャントを取り付けます。

図 2-9 に、低ドロップアウト (LDO) リニア レギュレータを使用して ADS1282 5.3V AVDD および –2.5V AVSS 電源を生成する方法を示します。TPS7A4701 LDO は、AVSS を基準にして、AVDD を 5.3V にレギュレーションします。5.3V LDO 出力は AVDD 接続に使用され、R52、R53、R54 を使用して、さまざまな出力電圧に再プログラム可能です。TPS7A30 LDO は、AVSS 用の –2.5V レールを生成します。この LDO は、外部電源のヘッダ J9 からのみ供給され、バイポーラ動作が必要な場合に使用する必要があります。

Copyright © 2026 Texas Instruments Incorporated

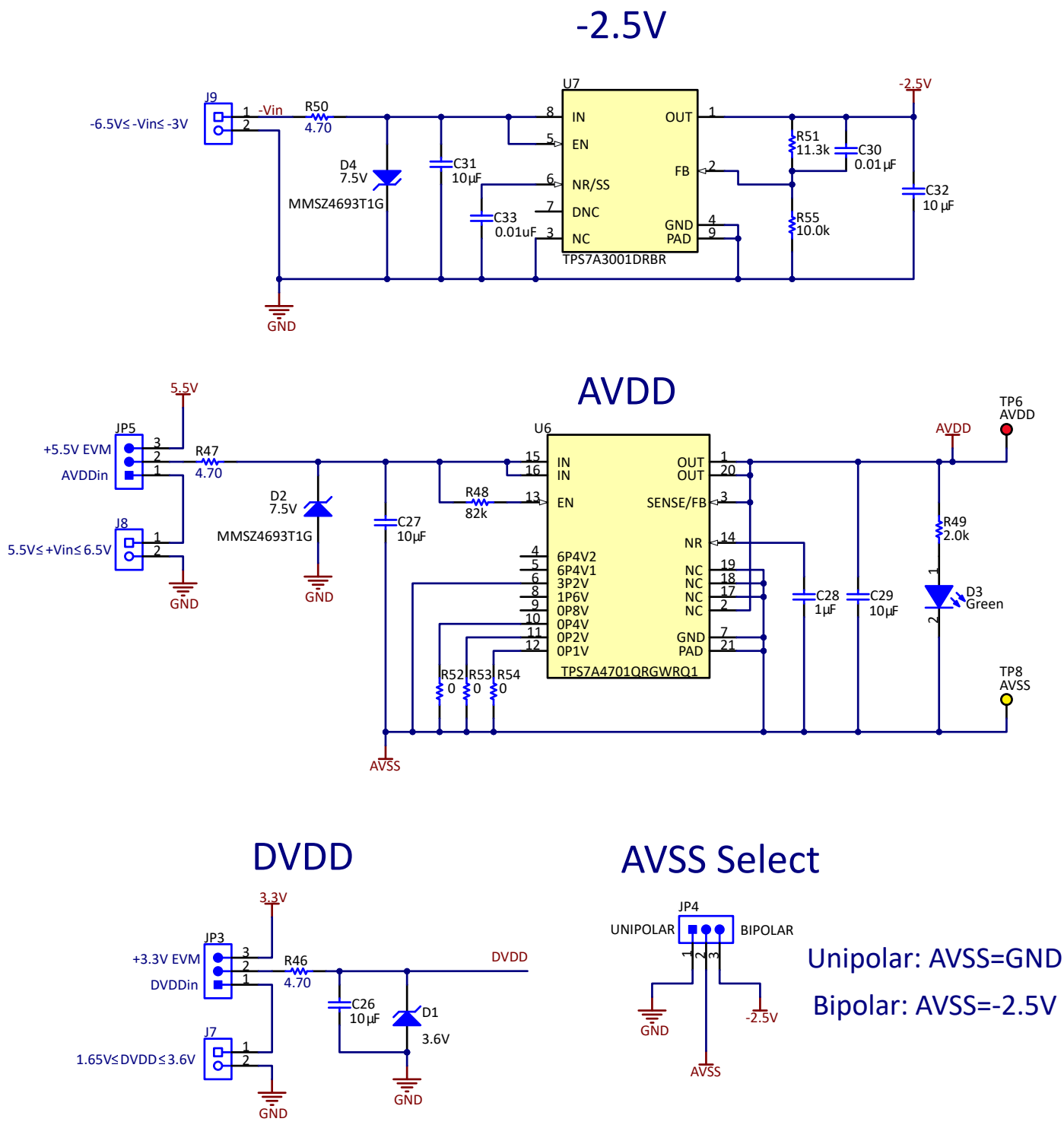


図 2-9. 外部電源接続

Copyright © 2026 Texas Instruments Incorporated

2.8 同期 / クロック分周回路

図 2-10 に、ADS1282 を外部イベントまたはその他の ADS1282 デバイスと同期するために使用されるフリップ フロップ回路を示します。この同期回路により、非同期外部トリガ イベントを使用するときに、ADS1282 SYNC 入力ピンのセットアップ時間とホールド時間を確実に満たすことができます。この回路は SN74HCS72 シュミット トリガ入力、ネガティブ エッジ トリガ、デュアル D タイプ フリップ フロップ (U8) を利用しています。SYNCin 入力は、ADS1282 のタイミング要件を満たすために、クロックの立ち下がりエッジでラッチされます。

この評価基板は、2 番目の D タイプ フリップ フロップを、クロック ソースの 2 分周として使用します。この構成では、目的の ADC クロック値の 2 倍の評価基板入力クロック ソースが必要になりますが、外部クロック ソースを使用する場合に、より広いクロック デューティ サイクルに対応できます。

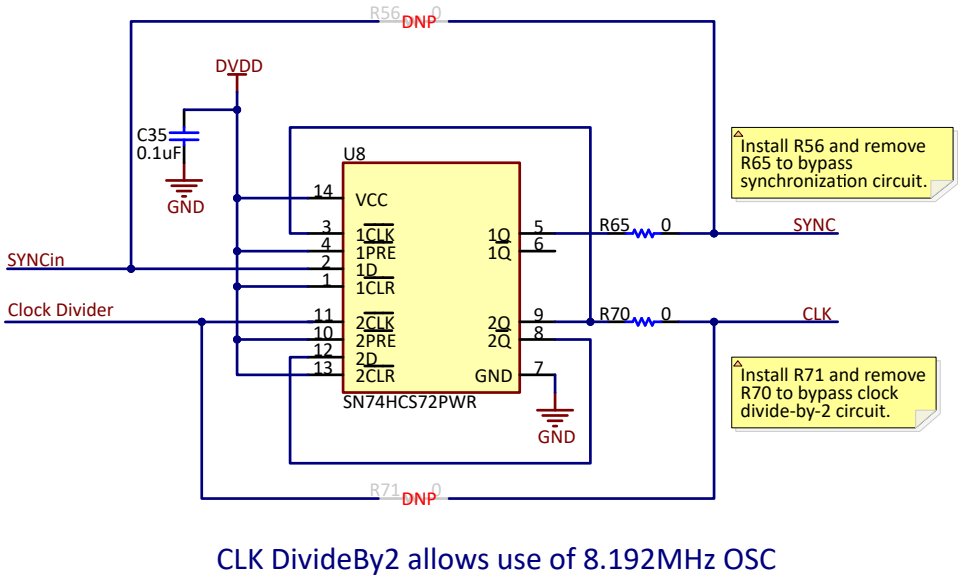


図 2-10. フリップ フロップ同期回路

2.9 クロック処理

図 2-11 に、低消費電力 CDC6C (Y1) 8.192MHz 発振器を使用する ADS1282 評価基板のクロック回路を示します。この発振器はシャント JP6 によって有効または無効にされ、デフォルト設定は 2 ～ 3 位置 (イネーブル) です。このクロックは 2 分周フリップ フロップを経由して ADS1282 のメイン クロック入力 (CLK ピン) にルーティングされ、推奨される 4.096MHz クロック ソースを供給します。この評価基板には、クロック遷移時のオーバーシュートやリンギングを低減するために、クロック出力部に 49.9Ω の直列抵抗が含まれています。

シャント JP6 を 1 ～ 2 位置 (ディスエーブル) に移動すると、ヘッダ J12 (未実装) に外部クロックを供給できるようになります。DVDD (PHI 使用時は +3.3V) と等しい振幅、および ADS1282 の指定範囲の 2 倍の周波数 (2MHz ～ 8.192MHz) を持つ CMOS 矩形波信号を使用します。

Copyright © 2026 Texas Instruments Incorporated

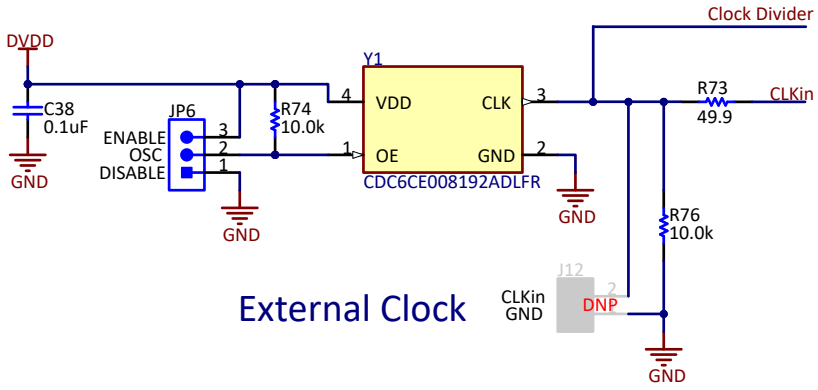


図 2-11. クロック処理

Copyright © 2026 Texas Instruments Incorporated

2.10 シリアル インターフェイス

図 2-12 に、ADS1282 と PHI 間のデジタル接続を示します。ADS1282 は、モード 0 の SPI シリアル通信 (CPOL = 0、CPHA = 0) を使用して、内部レジスタを構成します。信号バンク ヘッダー J10 は、ADS1282EVM デジタル 信号のテスト ポイント、または PHI を取り付けずに ADS1282EVM を使用する場合の外部コントローラへの接続を提供します。

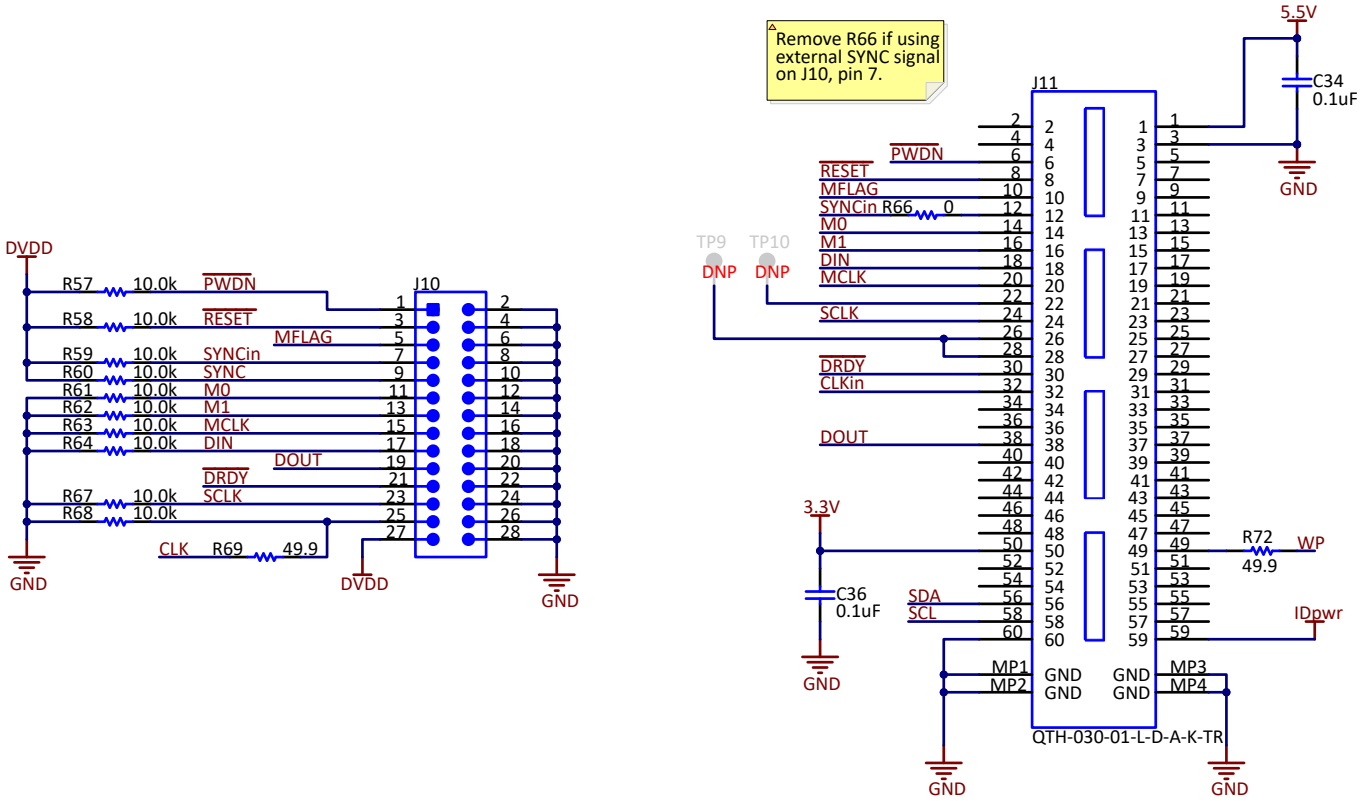


図 2-12. PHI およびデジタル ヘッダ上の信号への接続

2.11 EEPROM

図 2-13 に、電源投入時に PHI が評価基板を識別するために使用する EEPROM 回路を示します。EEPROM は、ADS1282 と共有されていない I2C バスを介して PHI と通信します。この回路は ADS1282 の動作には不要であり、PHI によって使用されていないときはパワーダウンされます。

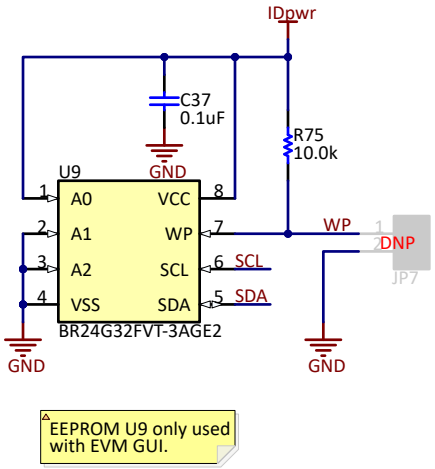


図 2-13. 評価基板 ID 用 EEPROM

Copyright © 2026 Texas Instruments Incorporated

2.12 ADS1282EVM を外部コントローラで使用する場合

ADS1282EVM は、外部コントローラと容易に接続できるよう設計されています。この設計により、カスタム PCB 開発の必要なく、ADS1282 上でのアプリケーション コードとファームウェアのテストが可能です。このセクションでは、ADS1282EVM を外部コントローラで使用するために必要な特有の接続について説明します。図 2-14 に、このセクションで説明する各種ヘッダ、コネクタ、端子ブロックの位置を示します。

以下の手順に沿って、外部コントローラと組み合わせて使用する ADS1282 評価基板を準備してください:

1. PHI ボードを評価基板に接続している場合は取り除く
2. シャント位置を確認または移動します。
   a. JP3、+DVIN 位置
   b. JP4、ユニポーラまたはバイポーラ
   c. JP5、+AVIN 位置
   d. JP6、発振器イネーブル
3. 外部ベンチ電源を +AVIN、-VIN (オプション)、+DVIN に接続します。
   a. +6V を +AVIN、端子ブロック J8 に接続
   b. –3V を -VIN、端子ブロック J9 (オプションのバイポーラ接続) に接続
   c. +1.65V ～ +3.6V を端子ブロック J7 の +DVIN に接続 (電圧はコントローラ電圧と等しくなければなりません)
4. 外部コントローラのグランドをヘッダ J10 の 1 つ以上の GND ピン (2 ～ 28 の偶数ピン番号) に接続し、電源グランドを端子ブロック J7、J8、J9 の GND ピンに接続します。
5. 評価基板のヘッダ J10 にデジタル通信信号を印加:
   a. POCI (ペリフェラル出力、コントローラ入力) をコントローラから DOUT (ピン 19) に接続
   b. PICO (ペリフェラル入力、コントローラ出力) をコントローラから DIN (ピン 17) に接続
   c. SCLK をコントローラから SCLK (ピン 23) に接続
   d. I/O ピンをコントローラから $\overline{\text{DRDY}}$ (ピン 21) に接続。$\overline{\text{DRDY}}$ は ADC からの出力で、新しいデータを ADC からクロック出力する準備の完了を示します。このピンを (ポーリングまたは割り込みで) 監視し、立ち下がりエッジ検出後にのみデータを転送するユーザー定義のデータ収集ルーチンを作成します
   e. (オプション) コントローラからの I/O ピンを $\overline{\text{PWDN}}$ (1 ピン)、SYNCin (7 ピン)、および $\overline{\text{RESET}}$ (3 ピン) に接続し、それぞれパワーダウン、変換制御、およびデバイスのリセットを行います
6. 信号ソースを入力端子ブロック J1 または J3 に接続
7. (オプション) 1 つまたは 2 つの RTD を端子ブロック J6 に接続

外部電源電圧、通信信号レベル、および印加入力信号が 表 1-1 に示された仕様を満たしていることを確認します。

Copyright © 2026 Texas Instruments Incorporated

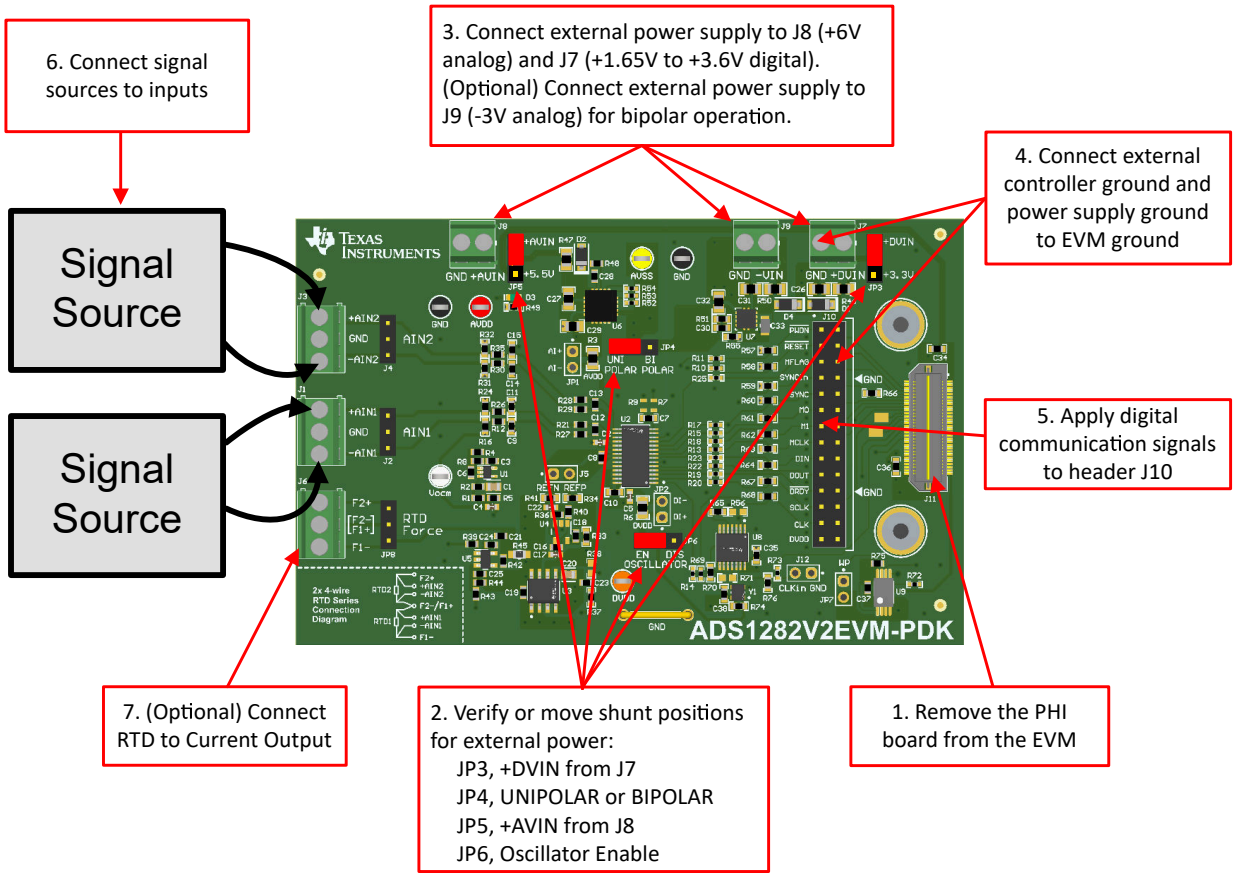


図 2-14. ADS1282EVM への外部コントローラ接続

Copyright © 2026 Texas Instruments Incorporated

3 ソフトウェア

3.1 ソフトウェアの説明

ADS1282EVM-PDK-GUI ソフトウェア スイートには、データ キャプチャ、レジスタ構成、時間ドメイン解析、スペクトル分析、ヒストグラム分析のためのグラフィカル ツールが含まれています。また、このスイートには後処理のためにデータをテキスト ファイルにエクスポートする機能を備えています。

3.2 ADS1282 評価基板ソフトウェアのインストール

ADS1282EVM ツール & ソフトウェア フォルダから最新バージョンの評価基板グラフィカル ユーザー インターフェイス (GUI) インストーラをダウンロードし、GUI インストーラを実行して、お使いのコンピュータに評価基板 GUI ソフトウェアをインストールします。

図 3-1 に示すように、ライセンス契約に同意し、画面の指示に従ってインストールを完了します。LabVIEW™ ランタイム エンジンがまだインストールされていない場合は、このライセンス契約に同意するプロンプトが表示されます。

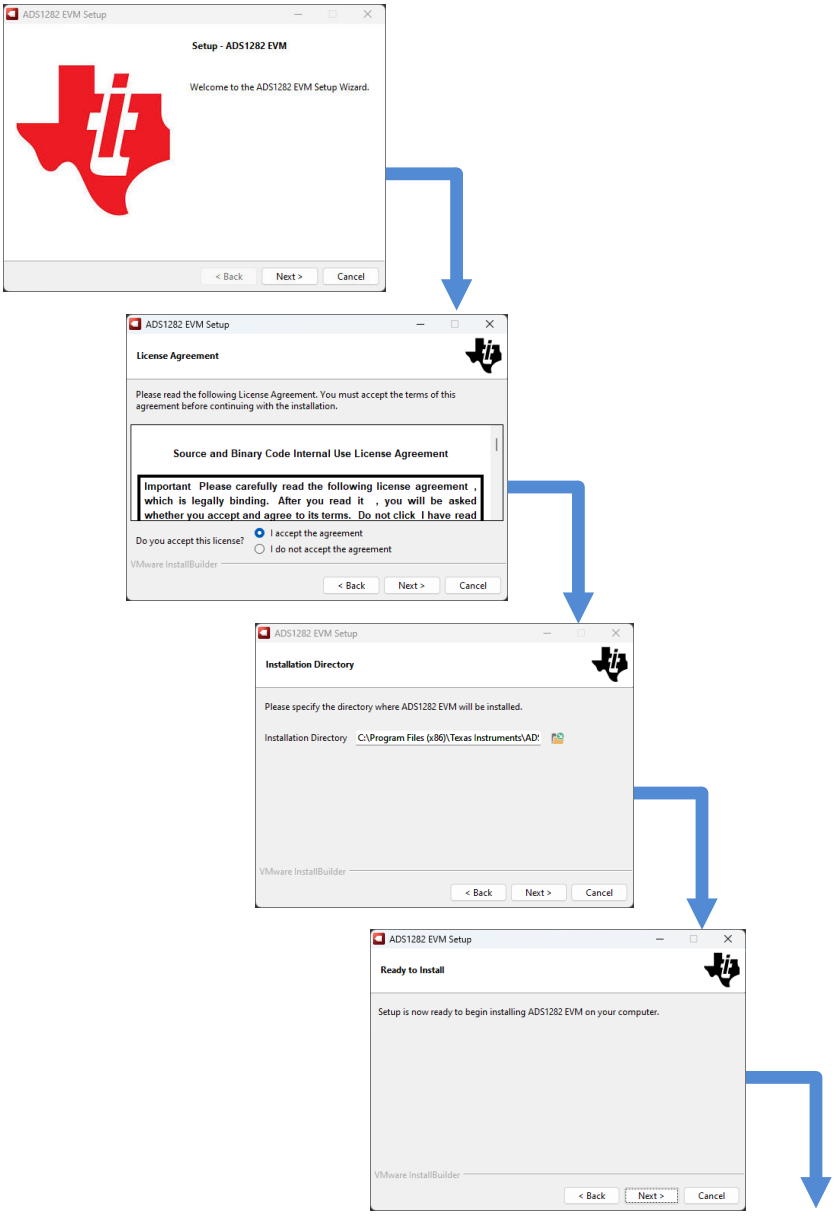


図 3-1. ソフトウェアのインストールとプロンプト (1)

Copyright © 2026 Texas Instruments Incorporated

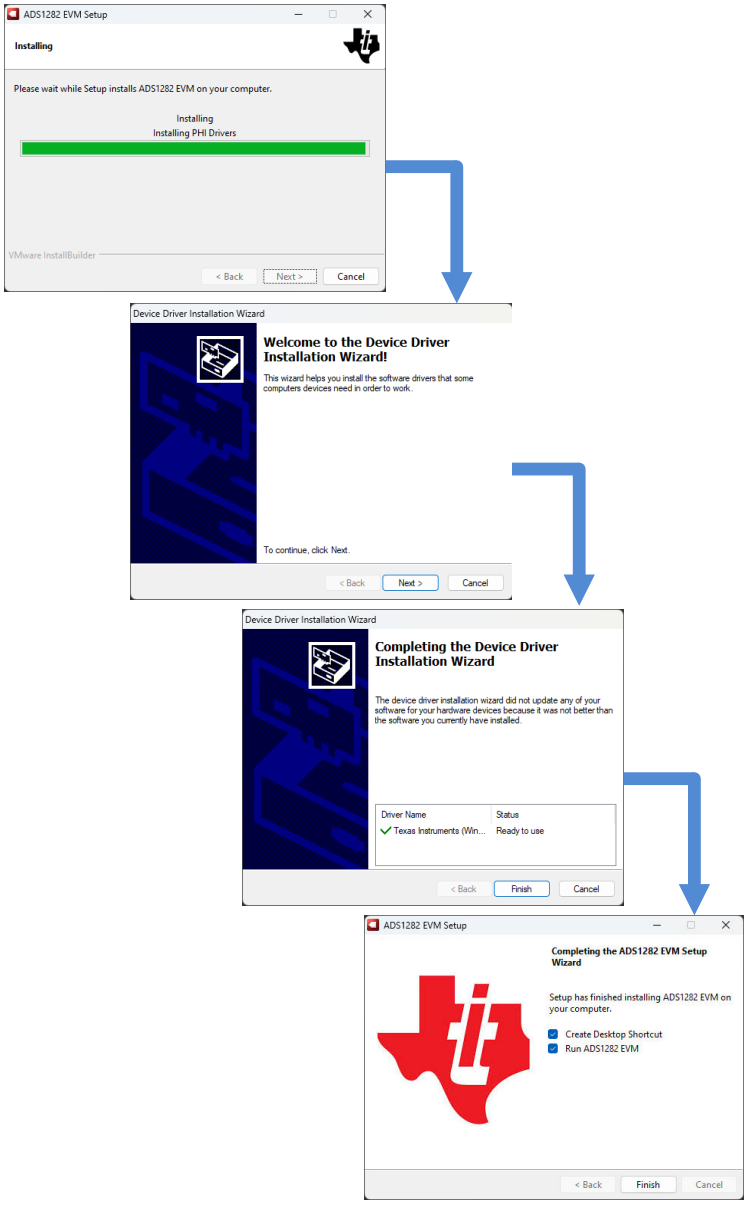


図 3-2. ソフトウェアのインストールとプロンプト (2)

Copyright © 2026 Texas Instruments Incorporated

4 実装結果

4.1 評価基板の動作

4.1.1 評価設定

ソフトウェアをインストールした後、図 4-1 に示すように評価基板を接続します。

1. PHI の コネクタ P2 を ADS1282EVM のコネクタ J11 に物理的に接続します。付属のネジを取り付けて、しっかりとした接続を確保します。
2. PHI 上の USB コネクタをコンピュータに接続します。
   a. PHI の LED D5 が点灯し、PHI が電源オンになっていることを示します。
   b. PHI の LED D1 および LED D2 が点滅を始め、PHI が起動し PC と通信していることを示します。図 4-1 に、結果として得られる LED インジケータを示します。
3. 図 4-2 に示されたソフトウェア GUI を起動。PHI に FPGA ファームウェアがロードされると、LED がゆっくり点滅します。これには数秒程度かかります。接続を確立すると、ADS1282EVM の LED D3 が点灯します。
4. ADS1282 評価基板のデフォルトのシャント位置を確認します。シャント JP3 は +3.3V 位置に配置され、シャント JP4 は UNIPOLAR 位置に配置され、シャント JP5 は +5.5V 位置に配置され、シャント JP6 は OSCILLATOR ENABLE 位置に配置されます。
5. 差動信号発生器を ADS1282EVM 入力に接続します。差動フルスケール入力範囲は ±2.5V であり、推奨される同相電圧は 2.5V です。標準的な入力信号は、2.5V を中心とした 4.8V_{PP} の正弦波です。クリッピングを回避するために、入力信号を 5V_{PP} のフルスケール範囲の直下に調整します。

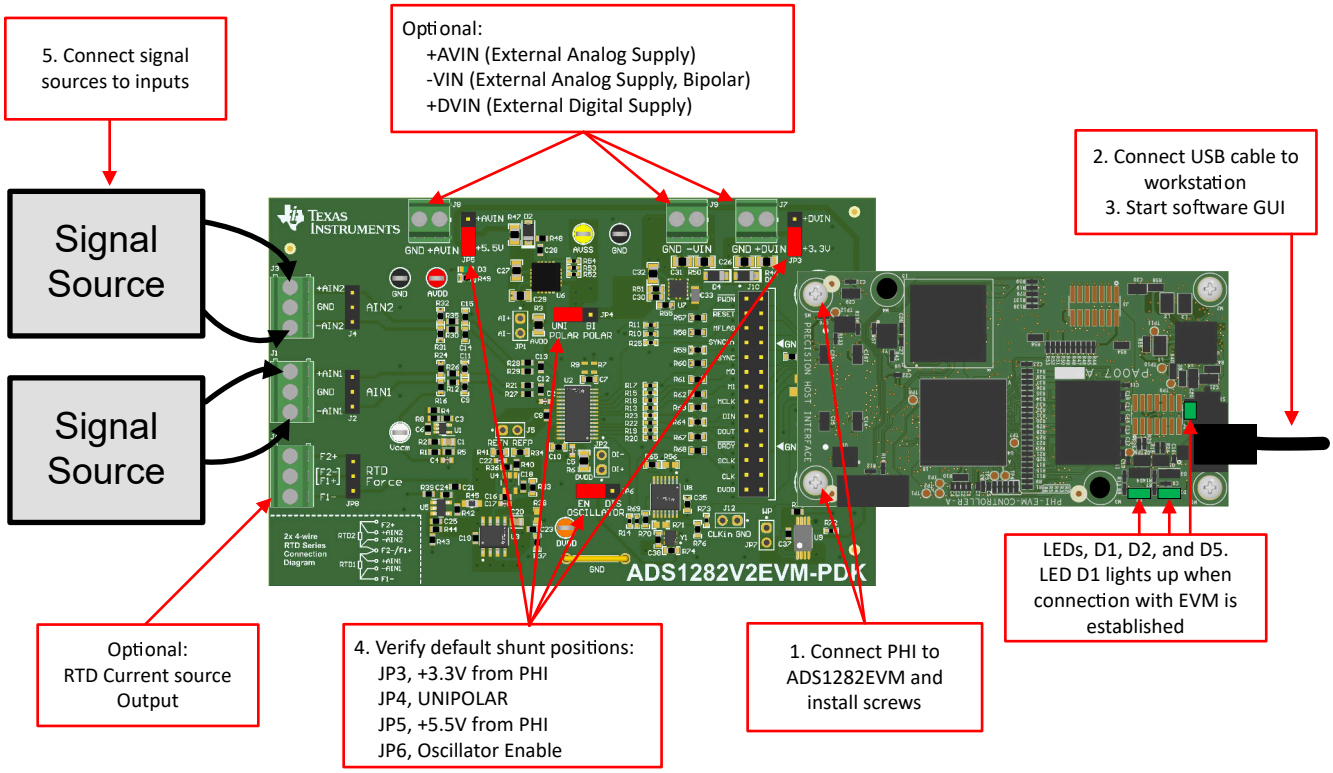


図 4-1. ADS1282EVM へのハードウェア接続

Copyright © 2026 Texas Instruments Incorporated

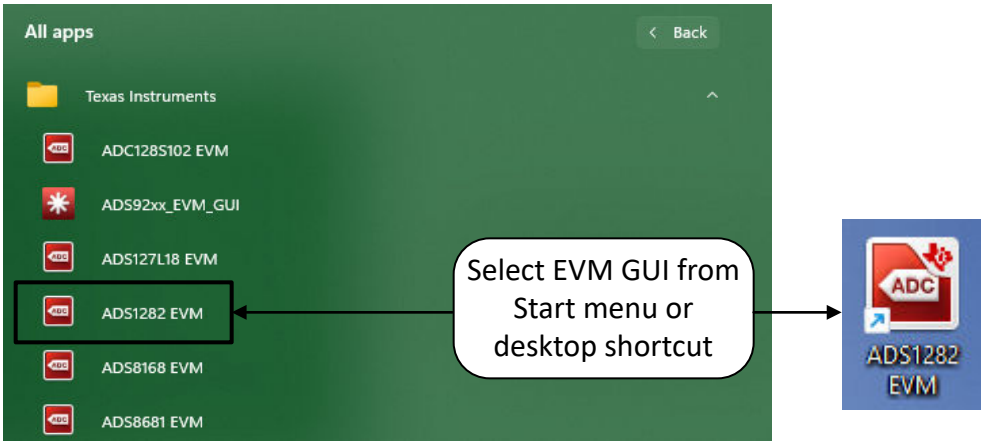


図 4-2. ADS1282EVM GUI ソフトウェアの起動

4.1.2 評価基板レジスタ設定

図 4-3 に、ADC レジスタ設定を示します。異なるデバイス モード (フィルタ設定や同期設定など) を有効にするようにレジスタを変更します。GUI の左側にある「Pages」(ページ) の下にある「Register Map Config」(レジスタ マップ構成) を選択して、このページにアクセスします。

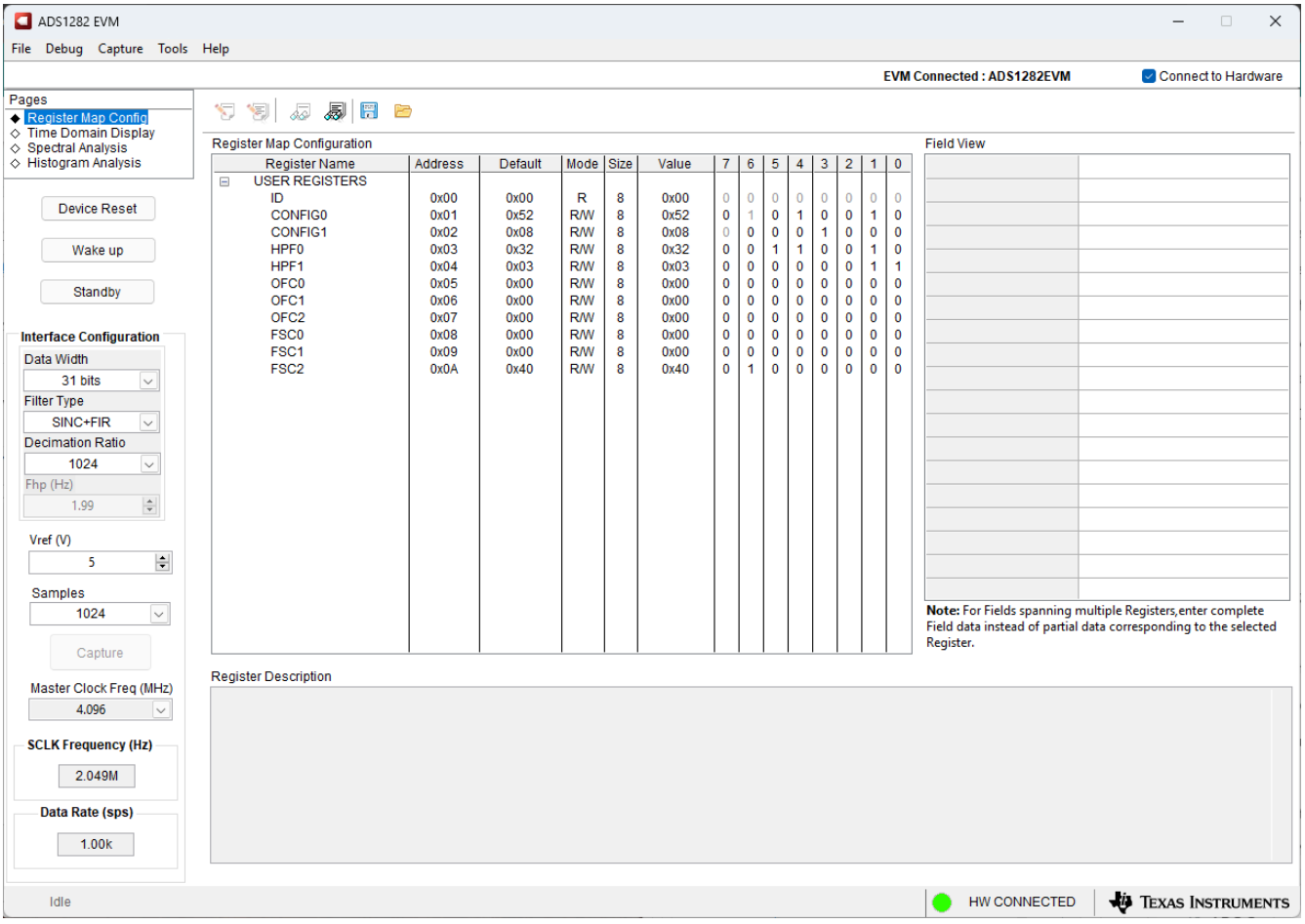


図 4-3. EVM レジスタの構成

Copyright © 2026 Texas Instruments Incorporated

4.1.2.1 チャネル構成

CONFIG1 レジスタのマルチプレクサ フィールドを使用してチャンネル 1 と 2 を切り替える方法を 図 4-4 に示します。このフィールドで利用可能なオプションは、AINP1_AINN1、AINP2_AINN2、INT_SHORT、PARALLEL、および EXT_SHORT_AINN2 です。「レジスタ マップ構成」ページの下部にある「レジスタの説明」セクションに、各オプションについて説明します。

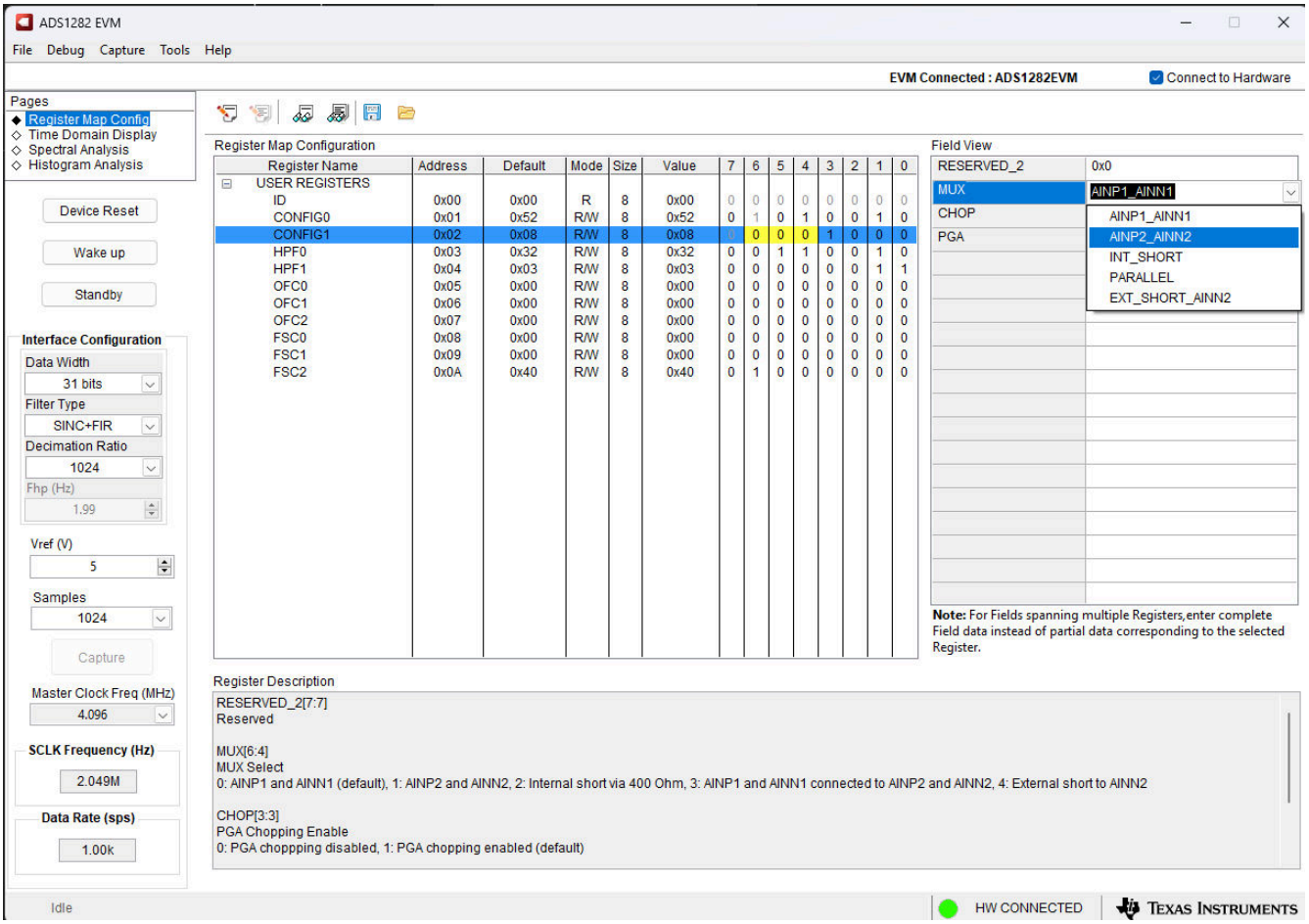


図 4-4. チャネルの選択

Copyright © 2026 Texas Instruments Incorporated

4.1.2.2 PGA のゲイン選択

図 4-5 に、CONFIG1 レジスタの PGA フィールドを使って ADS1282 の内部 PGA ゲインを設定する方法を示します。利用できるゲイン オプションは、1、2、4、8、16、32 と 64 です。この設定を使用すると、小さい入力信号に対して ADC のダイナミック レンジを最適化できます。

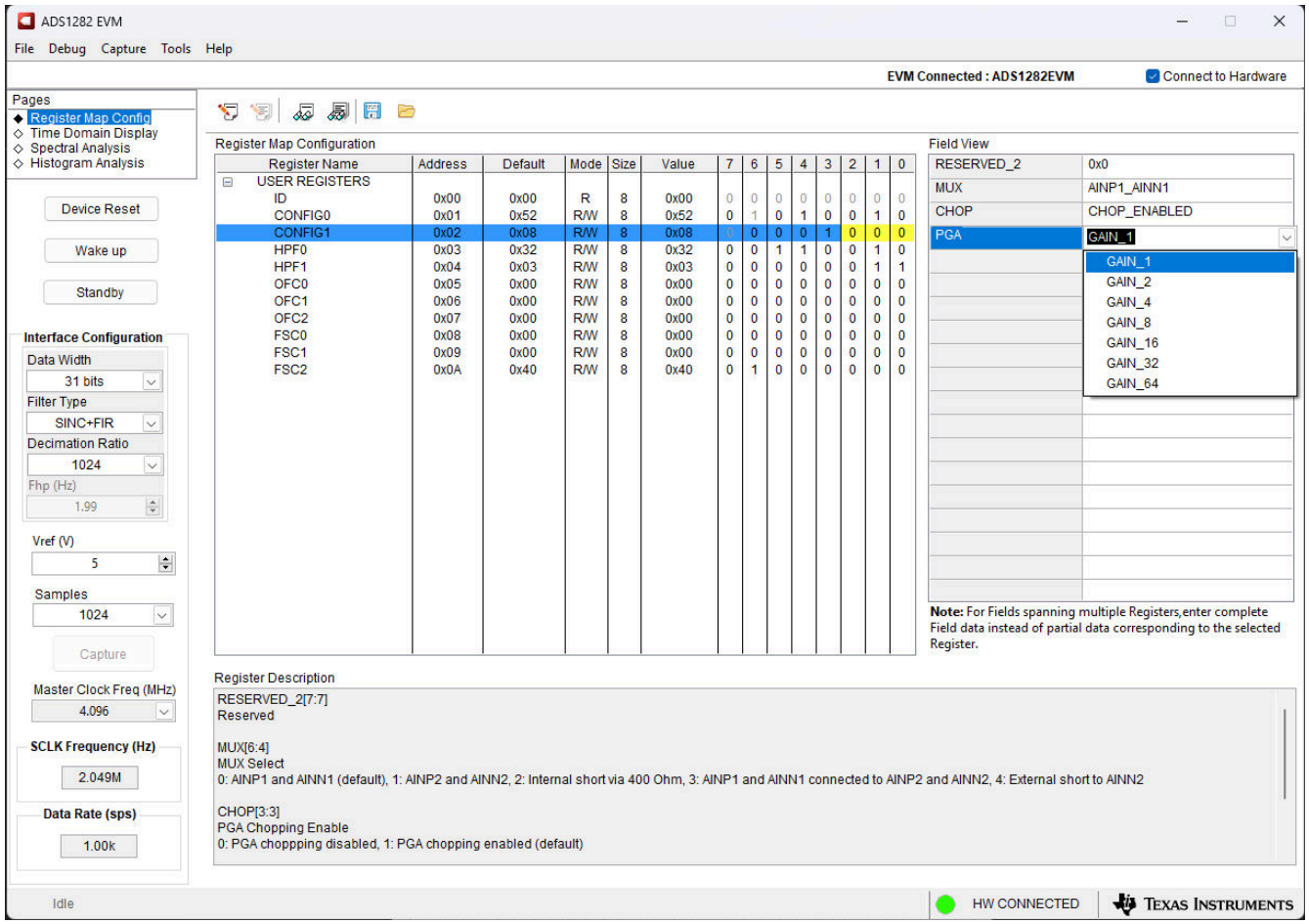


図 4-5. PGA のゲイン選択

Copyright © 2026 Texas Instruments Incorporated

4.1.2.3 データ レート構成

図 4-6 に、ADS1282 のデータ出力レートの選択方法を示します。これらのデータ レートは、ADC クロック周波数 (f_{clk}) を 4.096MHz とし、デフォルトの SINC + FIR フィルタ オプションを使用した場合にのみ正しい値です。別のフィルタ タイプまたはクロック周波数を使用する場合の詳細については、ADS1282 データシートを参照してください。

ADS1282 は、最大 4000 サンプル / 秒 (SPS) のデータ出力レートに対応しています。その他のオプションは、250SPS、500SPS、1000SPS、2000SPS です。

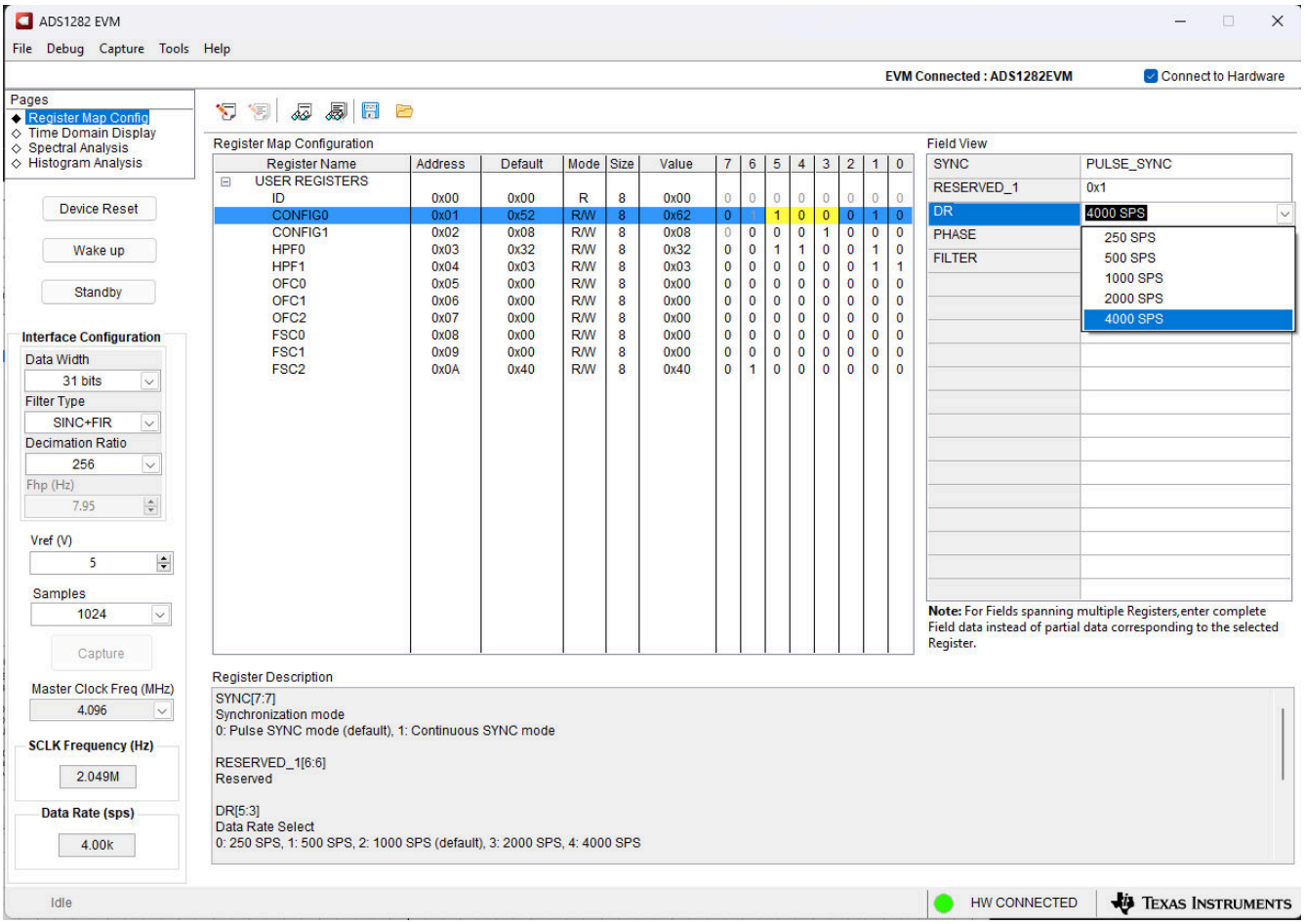


図 4-6. データ レート構成

Copyright © 2026 Texas Instruments Incorporated

4.1.3 Time Domain Display (時間ドメイン表示)

時間ドメイン表示ツールを使用すると、特定の入力信号に対する ADC の応答を視覚化できます。このツールを使用して、動作を調べたり、ADC や駆動回路に関する重大な問題をデバッグしたりします。GUI の左側にある「Pages」(ページ) の下にある「Time Domain Display」(時間ドメイン表示) を選択して、このページにアクセスします。

「Capture」(キャプチャ) ボタンを使用し、図 4-7 に示す現在のインターフェイス モード設定に従って、指定したサンプル数のデータを ADS1282 評価基板からキャプチャします。x 軸と y 軸のサンプルの値には、指定したリファレンス電圧に基づいて換算された対応する等価アナログ コードまたは電圧が表示されます。後述のセクションで説明されているいずれかの解析ツールにページを切り替えると、同じデータセットに対して各種計算が実行されます。

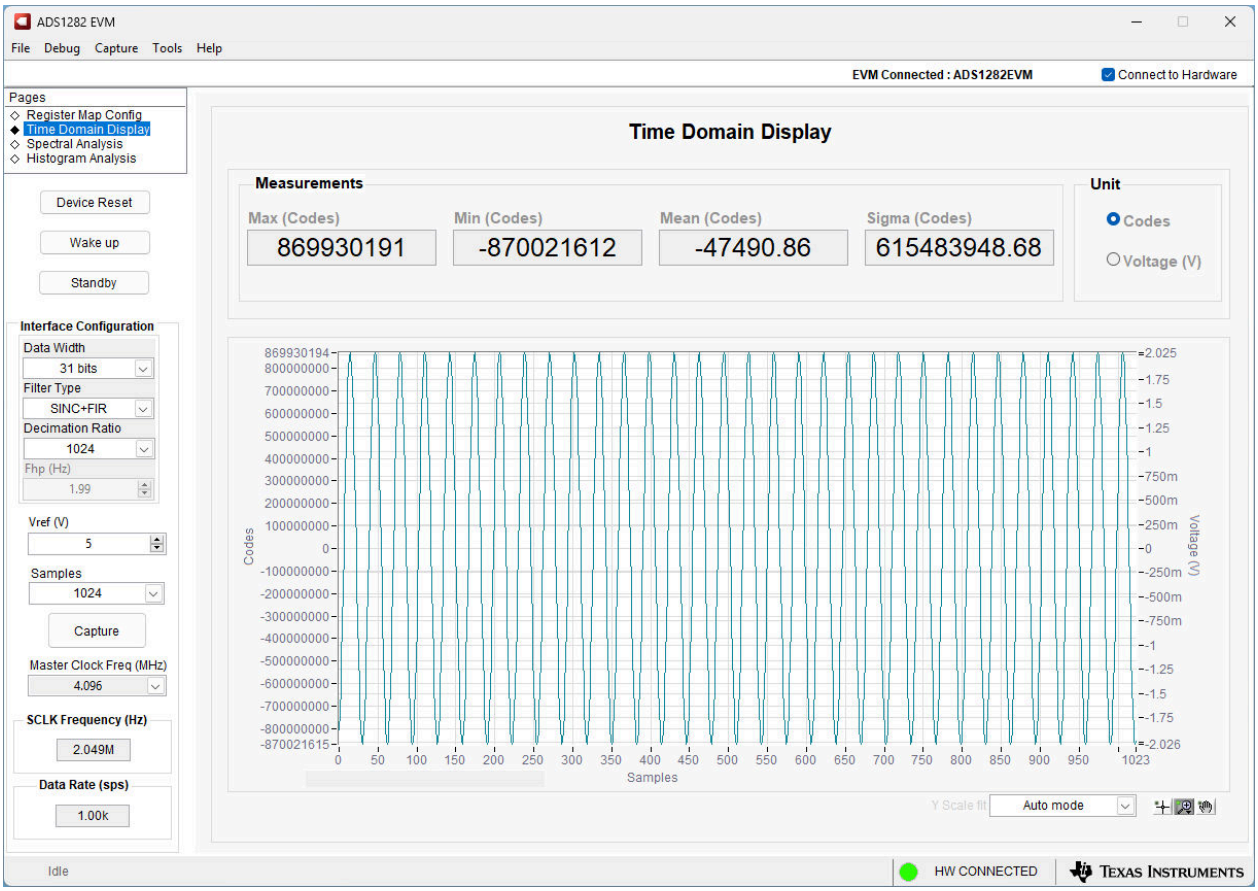


図 4-7. Time Domain Display (時間ドメイン表示)

Copyright © 2026 Texas Instruments Incorporated

4.1.4 Spectral Analysis Display (スペクトル解析表示)

図 4-8 に示すスペクトル解析ツールは、7 項 Blackman-Harris ウィンドウ設定を使用した単一音正弦波信号 FFT 解析を通じて、ADS1282 の動的パフォーマンス (SNR、THD、SFDR、SINAD、および ENOB) を評価することを目的としています。GUI の左側にある「Pages」(ページ) の下にある「Spectral Analysis」(スペクトラム解析) を選択して、このページにアクセスします。

最後に、FFT ツールには、非コヒーレント サンプリングの影響を軽減するために必要なウィンドウ処理オプションが含まれています (詳細は本ドキュメントでは割愛します)。ウィンドウを使用しないオプションは、ADS1282 のパフォーマンス評価では推奨されません。

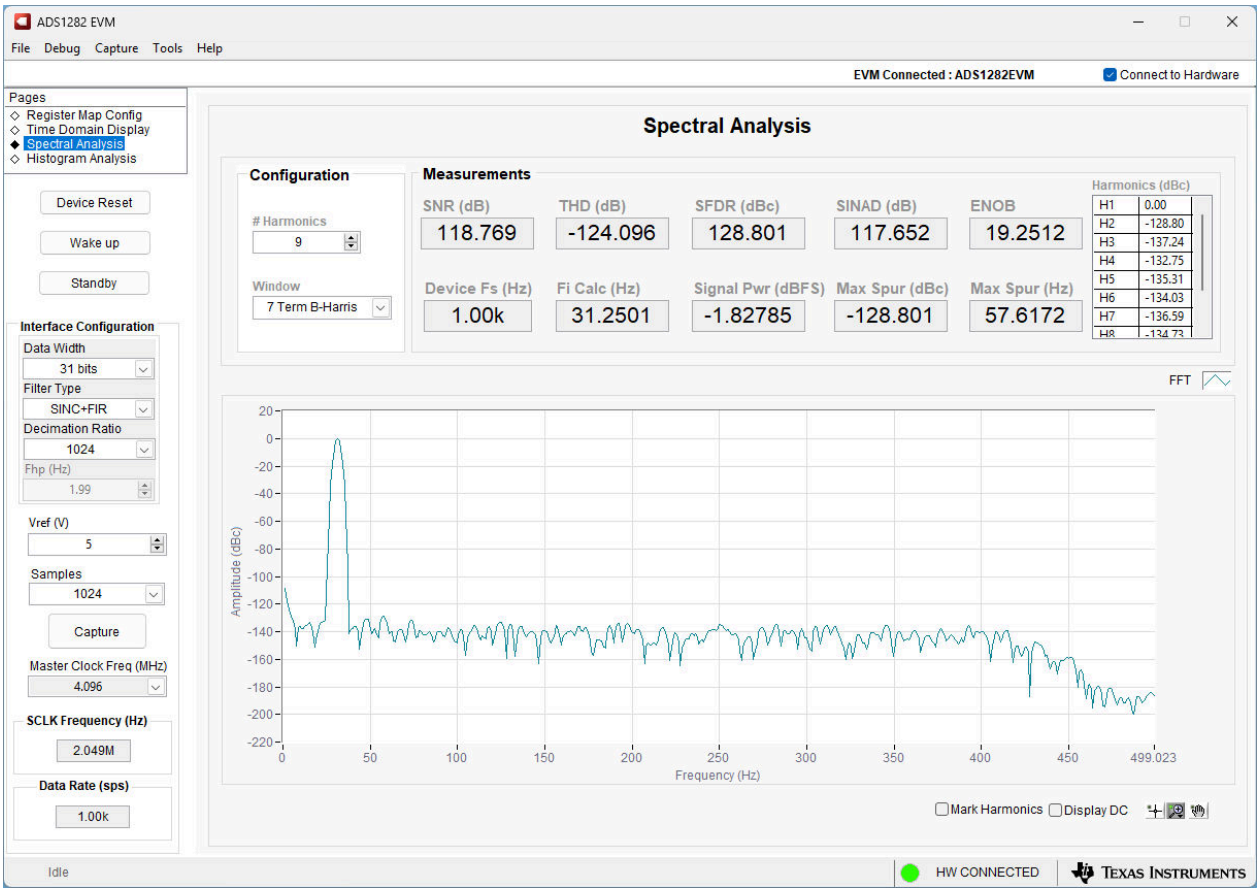


図 4-8. Frequency Domain Display (周波数ドメイン表示)

Copyright © 2026 Texas Instruments Incorporated

4.1.5 Histogram Analysis Display (ヒストグラム解析表示)

図 4-9 に示すヒストグラム解析ツールは、DC 入力データ セットに対して最大値、最小値、ピーク ツー ピーク、平均値、およびシグマ (標準偏差) を計算します。GUI の左側にある「Pages」(ページ) の下にある「Histogram Analysis」(ヒストグラム解析) を選択して、このページにアクセスします。

ノイズは ADC の分解能を低下させるため、ヒストグラム ツールを用いて有効分解能を推定することができます。ノイズ結合が ADC 出力に累積的に及ぼす影響は、入力駆動回路、リファレンス駆動回路、ADC 電源、ADC などのソースから発生します。累積ノイズは、特定のチャネルに印加された DC 入力を複数回変換することにより得られる、ADC 出力コード ヒストグラムの標準偏差に反映されます。「Capture」(キャプチャ) ボタンをクリックすると表示される、DC 入力に対応するヒストグラムを 図 4-9 に示します。

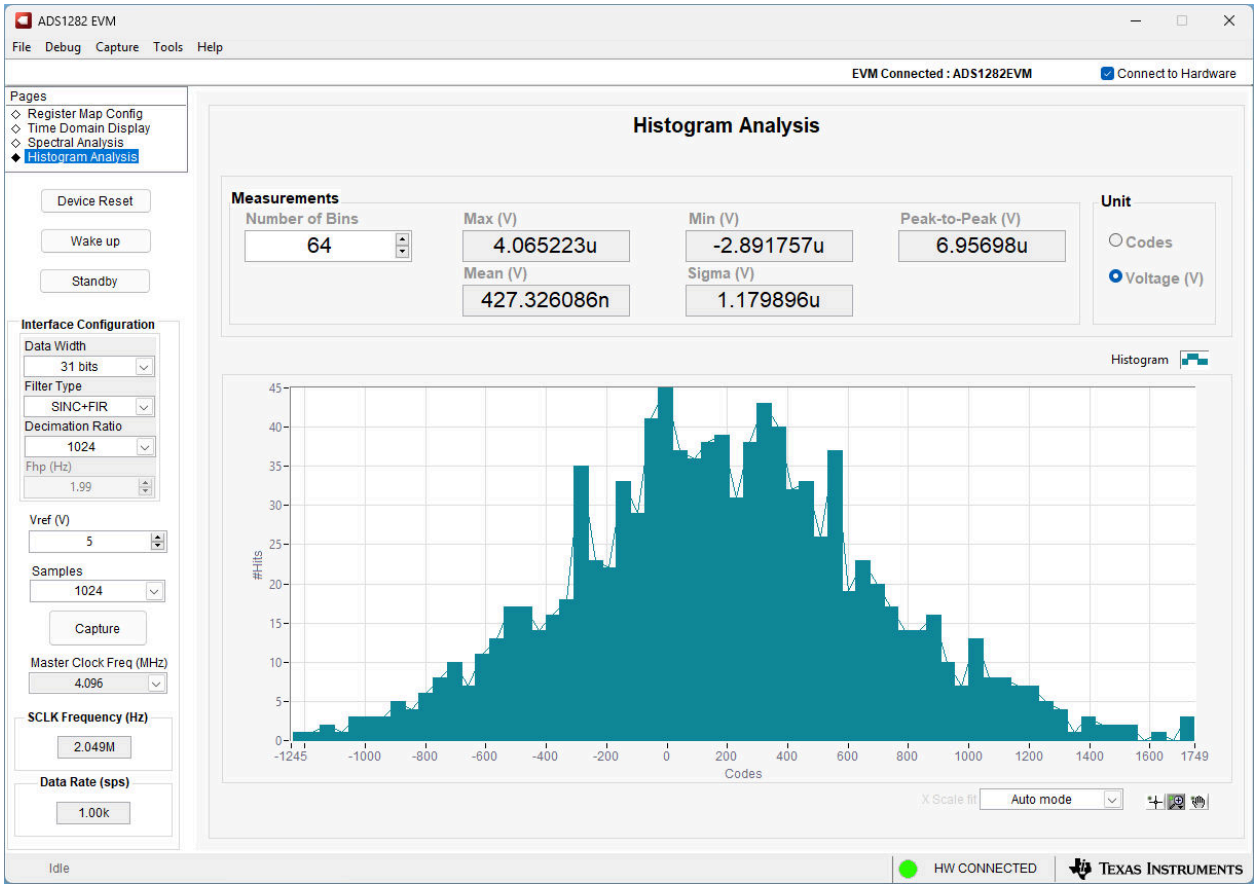


図 4-9. ヒストグラム表示

Copyright © 2026 Texas Instruments Incorporated

4.1.6 GUI データ エクスポート

データ表示ウィンドウで右クリックし、「Export」(エクスポート) -> 「Export Data To Clipboard」(クリップボードにデータをエクスポート) または「Export」(エクスポート) -> 「Export Data To Excel」(Excel にデータをエクスポート) を選択することにより、Time Domain Display (時間ドメイン表示)、Spectral Analysis (スペクトル解析)、Histogram Analysis (ヒストグラム解析) の各ページからデータをエクスポートできます。時間ドメイン データのエクスポートの例については、図 4-10 を参照してください。

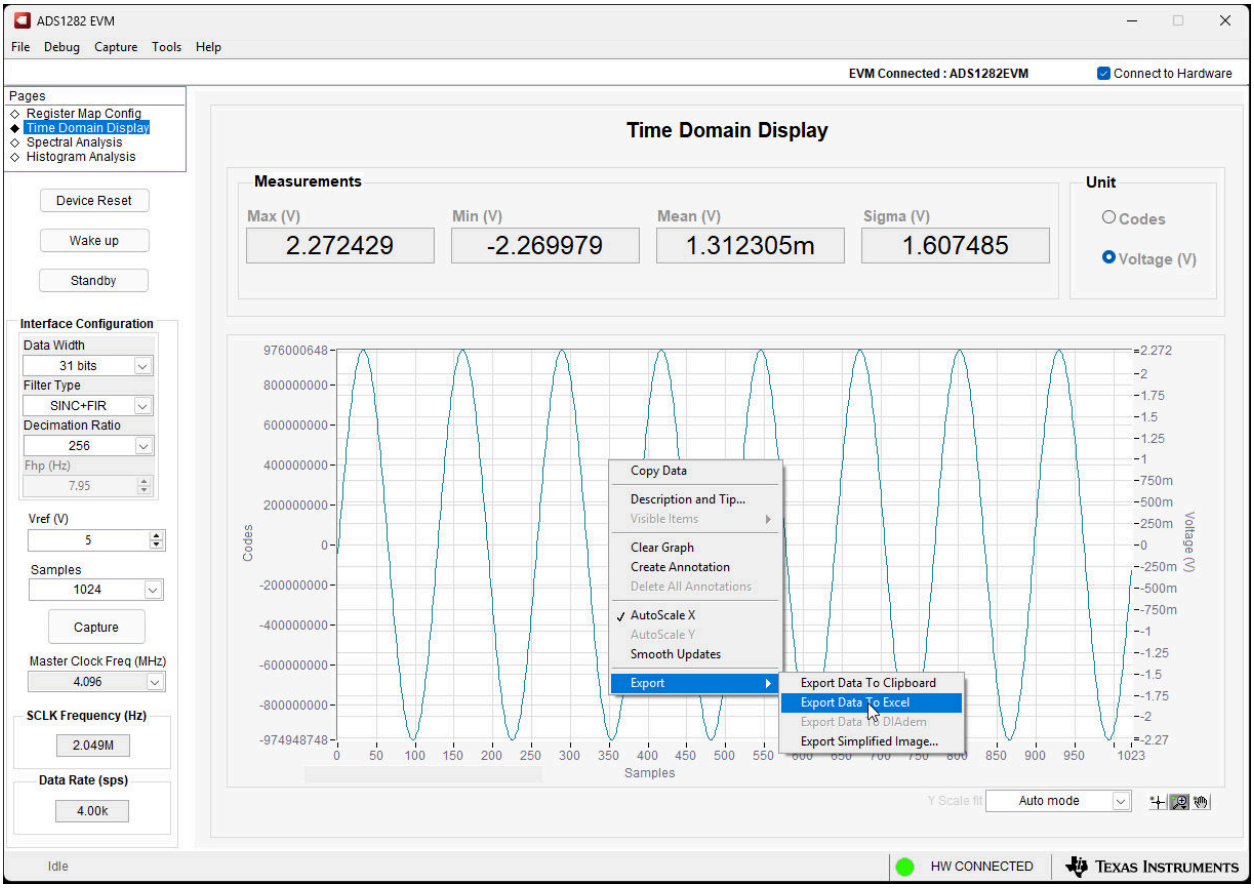


図 4-10. ADS1282 評価基板 GUI のデータ エクスポート

図 4-11 に、時間ドメイン表示から Microsoft Excel® へのエクスポート データの例を示します。データは ADC コードとしてエクスポートされますが、式 1 を使用して電圧に変換できます。

$$V_{adc} = \frac{V_{ref}}{PGA} \times \frac{CODE}{2^{31}} \quad (1)$$

- この評価基板では V_{ref} を 5V に設定します
- PGA はゲイン値であり、1 (デフォルト)、2、4、8、16、32、64 の値に設定できます
- CODE は、クリップボードまたは Excel にエクスポートされる符号付き出力整数値です

	A	B	C
1	Samples - Analog Channel 0	Codes - Analog Channel 0	
2	0	-38502698	
3	1	9322787	
4	2	57134571	
5	3	104804130	
6	4	152227117	
7	5	199285058	

図 4-11. ADS1282 評価基板 GUI の Excel へのデータ エクスポート

Copyright © 2026 Texas Instruments Incorporated

5 ハードウェア設計ファイル

このセクションには、ADS1282 評価基板の回路図、PCB レイアウト、および部品表 (BOM) が含まれています。

5.1 回路図

図 5-1 ～ 図 5-4 に ADS1282EVM の包括的な回路図を示します。

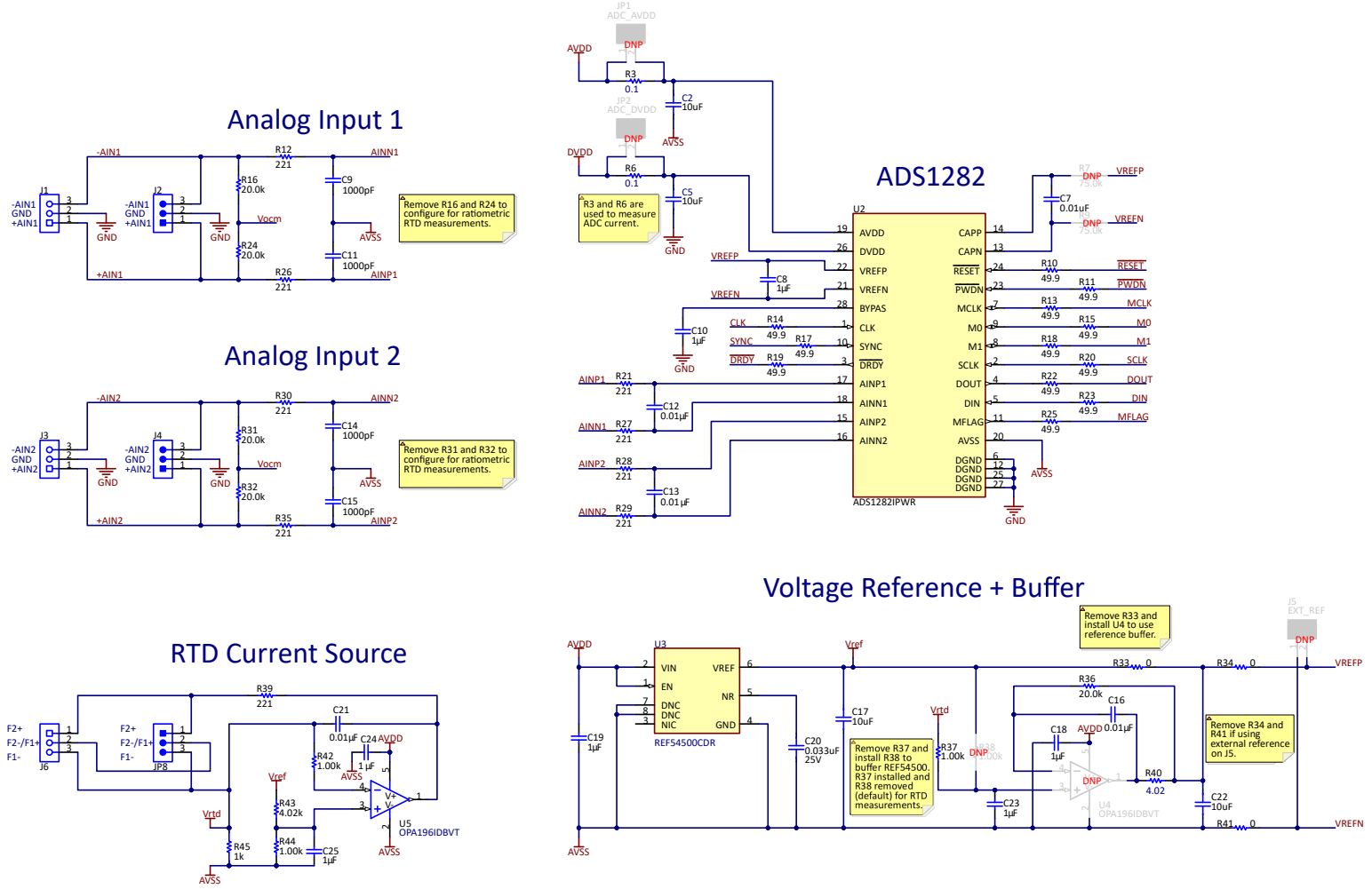
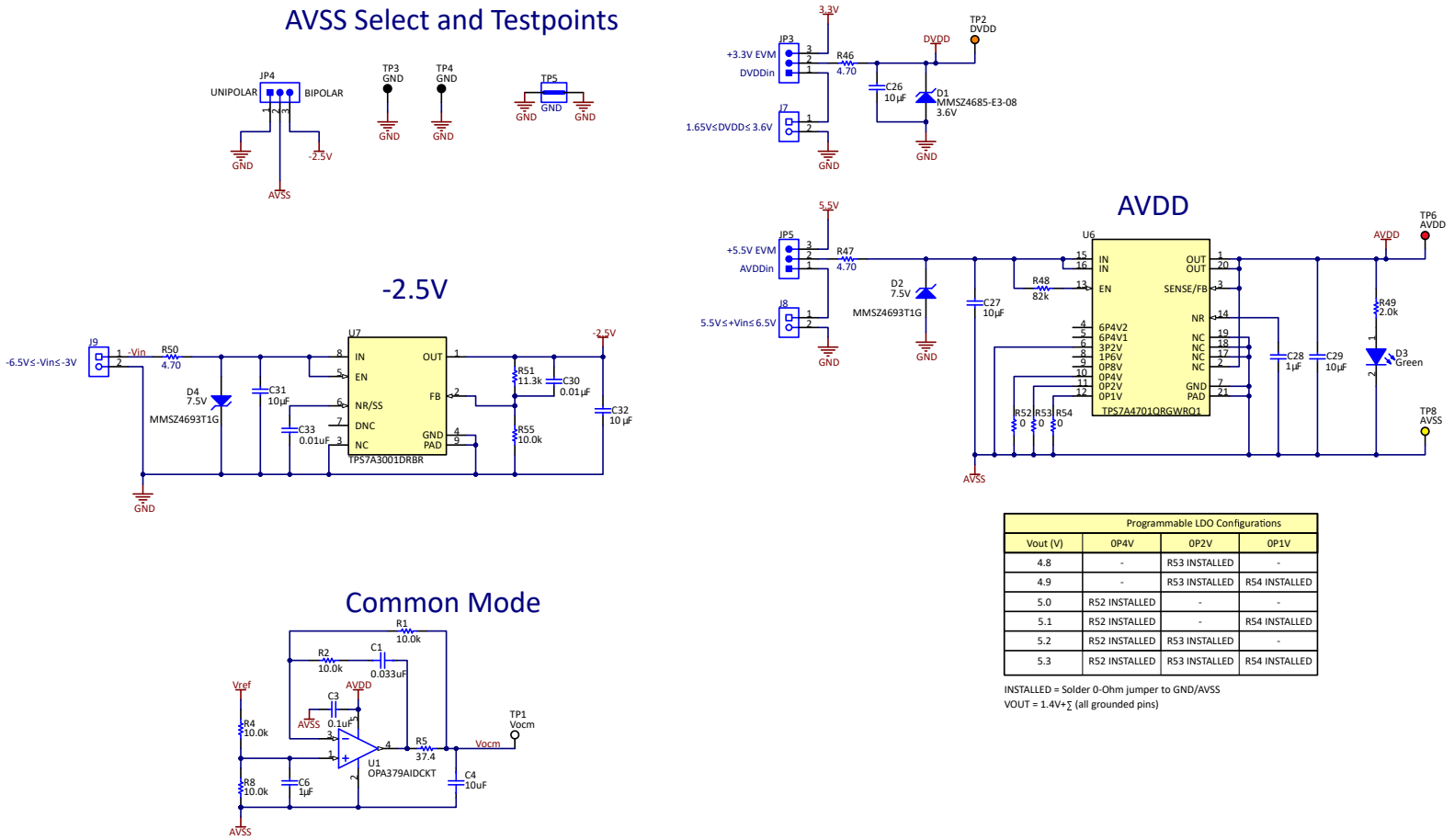


図 5-1. ADS1282EVM アナログ入力およびリファレンス回路図

English Document: SBAU431
Copyright © 2026 Texas Instruments Incorporated



Programmable LDO Configurations			
Vout (V)	0P4V	0P2V	0P1V
4.8	-	R53 INSTALLED	-
4.9	-	R53 INSTALLED	R54 INSTALLED
5.0	R52 INSTALLED	-	-
5.1	R52 INSTALLED	-	R54 INSTALLED
5.2	R52 INSTALLED	R53 INSTALLED	-
5.3	R52 INSTALLED	R53 INSTALLED	R54 INSTALLED

INSTALLED = Solder 0-Ohm jumper to GND/AVSS
VOUT = 1.4V+∑ (all grounded pins)

図 5-2. ADS1282EVM 電源回路図

Copyright © 2026 Texas Instruments Incorporated

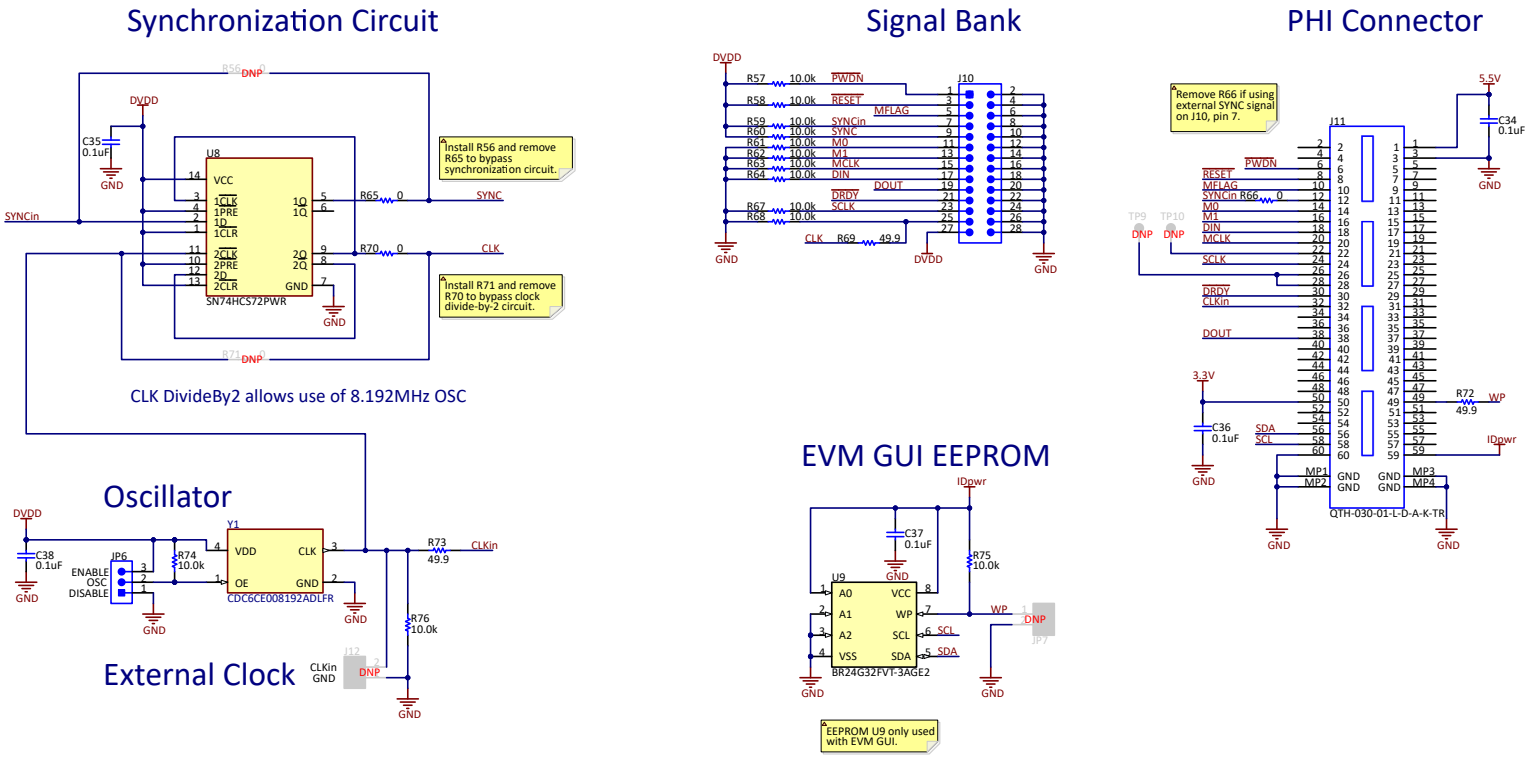


図 5-3. ADS1282EVM デジタル インターフェイスおよびクロック動作回路図

English Document: SBAU431
Copyright © 2026 Texas Instruments Incorporated

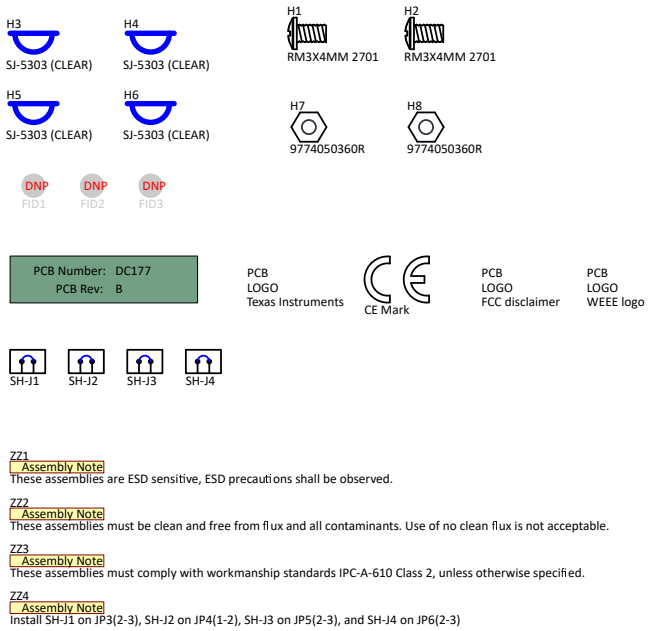


図 5-4. ADS1282EVM ハードウェア

Copyright © 2026 Texas Instruments Incorporated

5.2 PCB のレイアウト

図 5-5 から図 5-10 は ADS1282EVM の全 PCB 層のレイアウト図を示します。

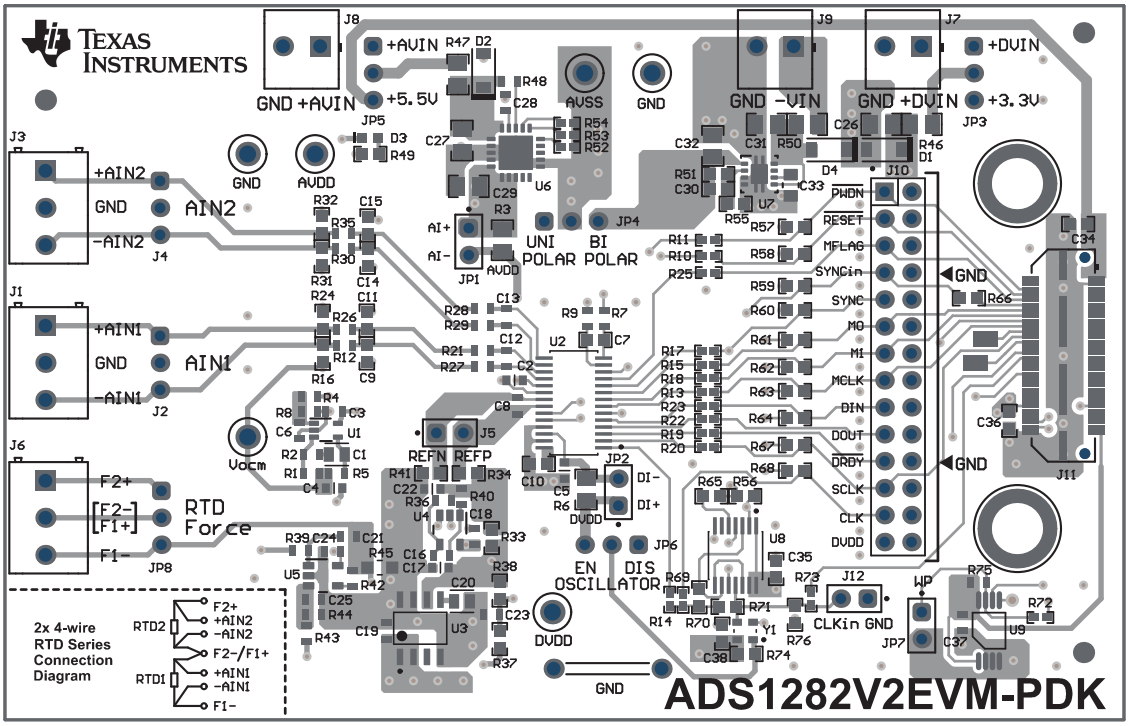


図 5-5. ADS1282EVM の PCB レイアウト (上面コンポジット - 上面図)

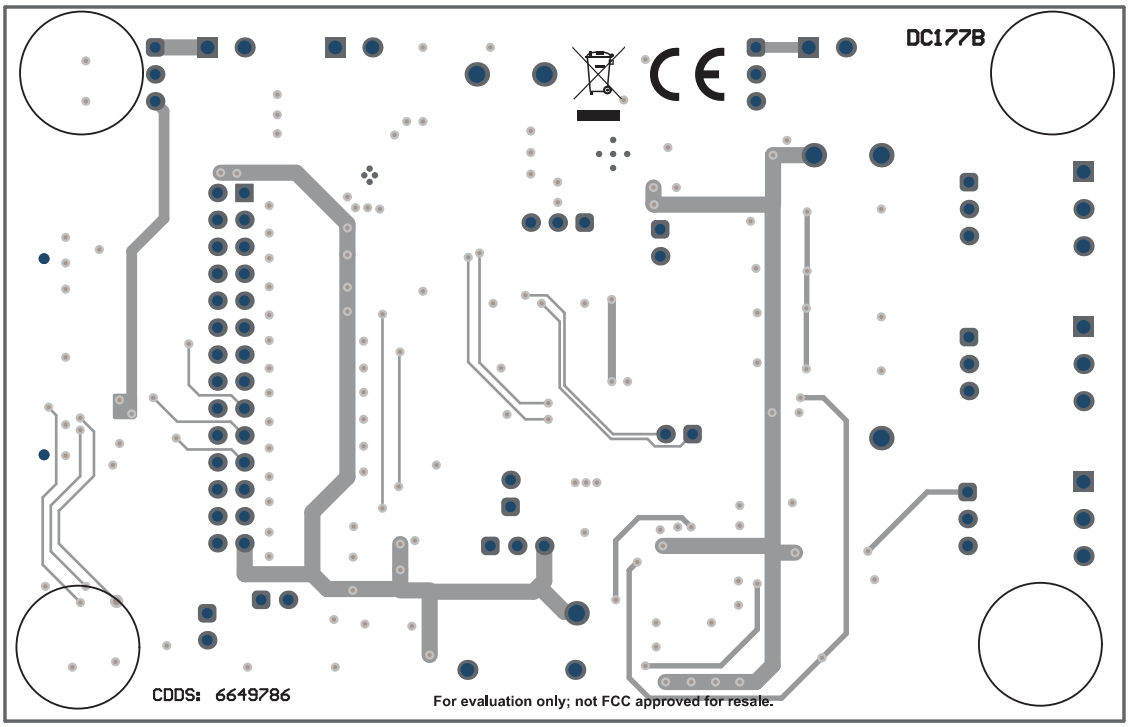


図 5-6. ADS1282EVM の PCB レイアウト (下面コンポジット - 下面図)

Copyright © 2026 Texas Instruments Incorporated

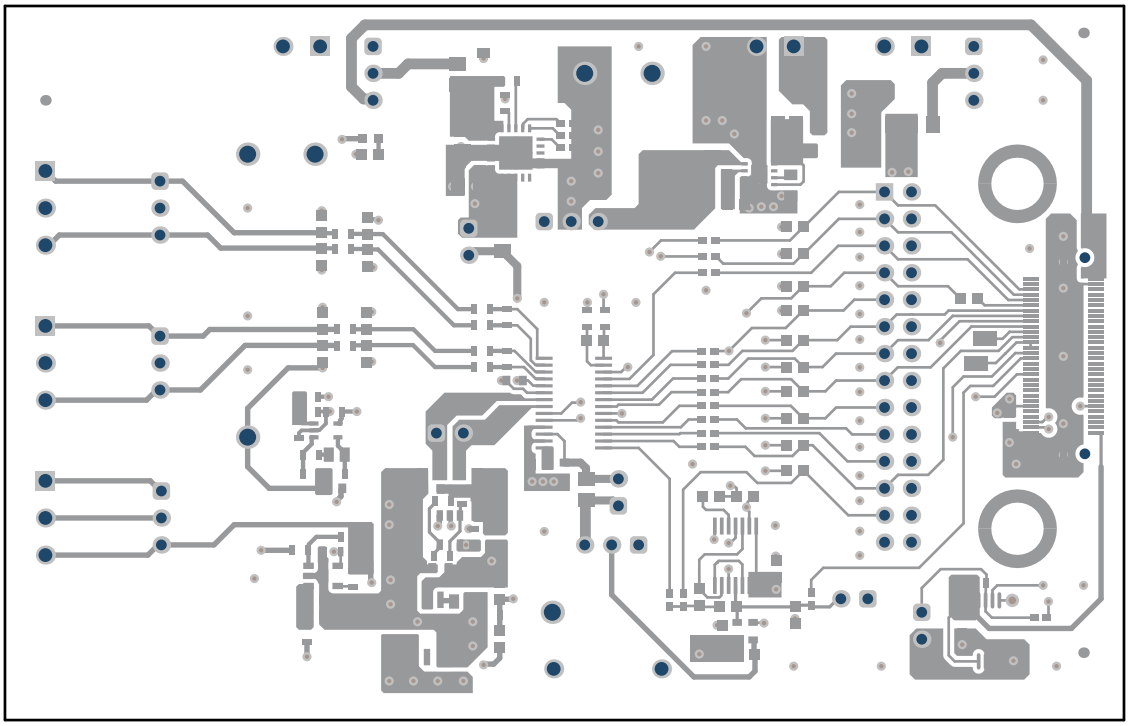


図 5-7. ADS1282EVM の PCB レイアウト (最上層 - 上面図)

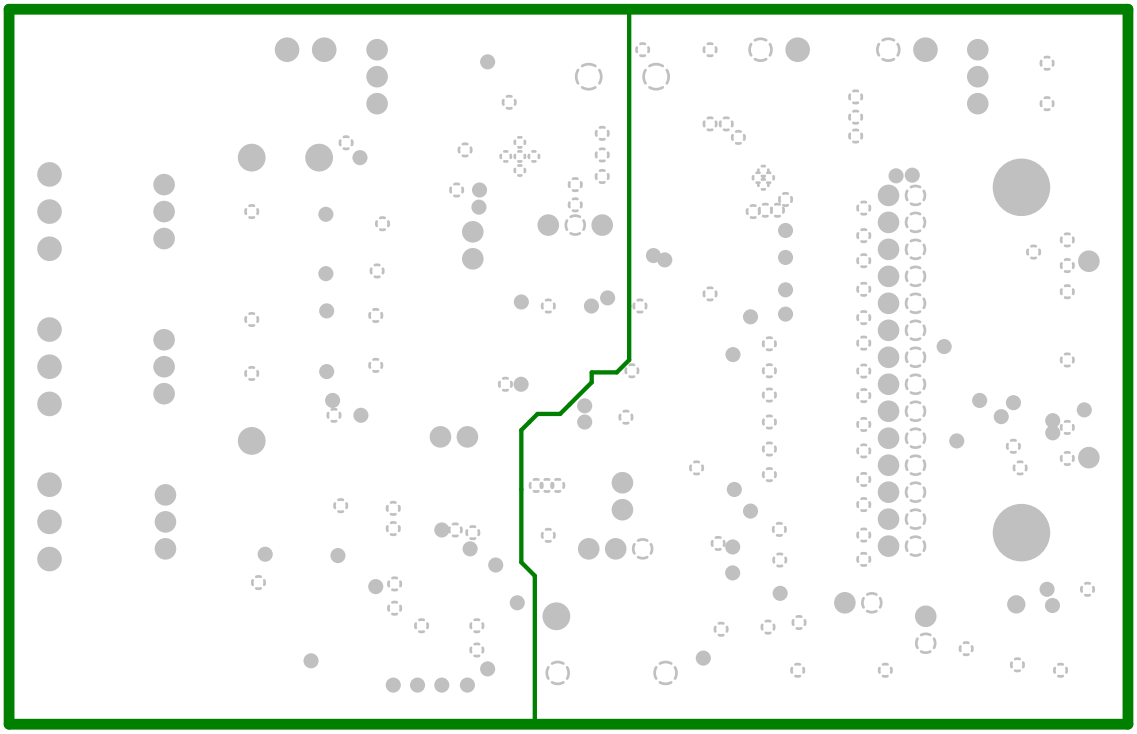


図 5-8. ADS1282EVM の PCB レイアウト (内部 GND AVSS プレーン 1 - 上面図)

Copyright © 2026 Texas Instruments Incorporated

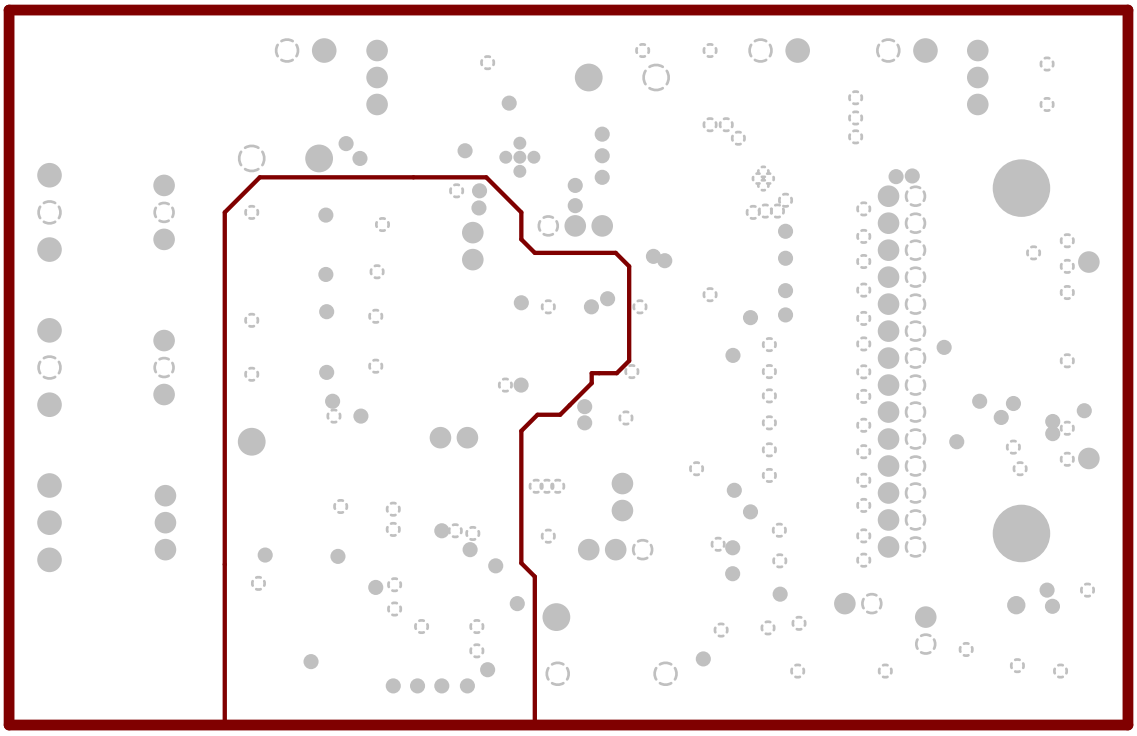


図 5-9. ADS1282EVM の PCB レイアウト (内部 GND AVSS プレーン 2 - 上面図)

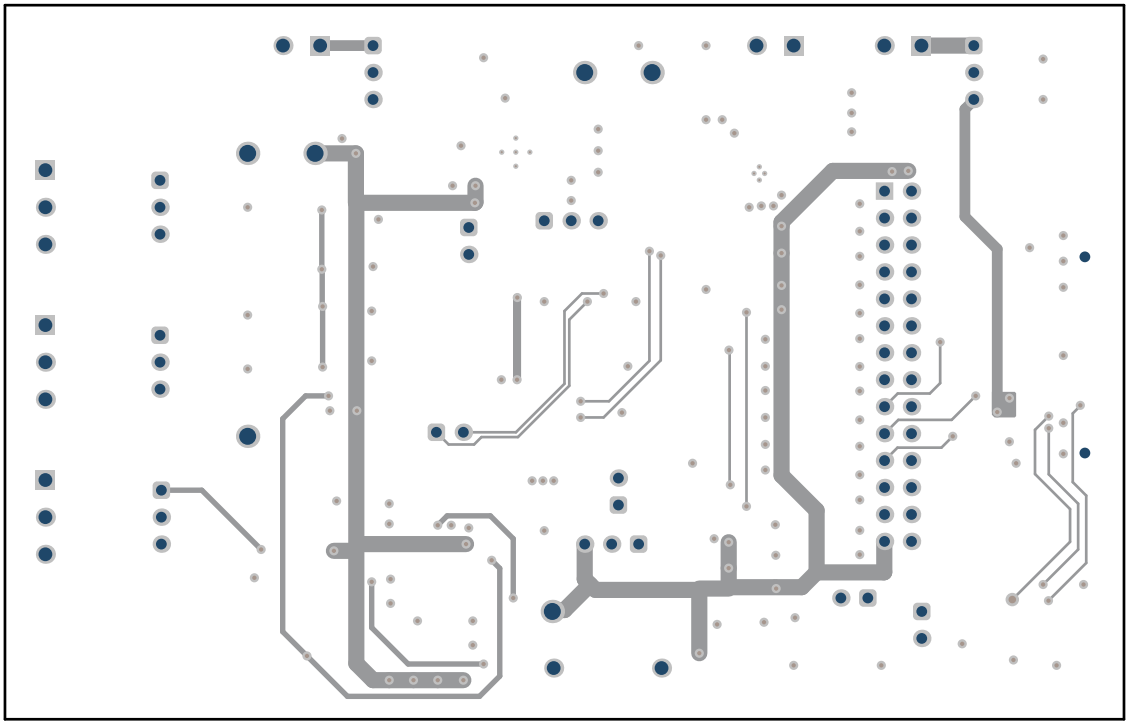


図 5-10. ADS1282EVM の PCB レイアウト (最下層 - 上面図)

Copyright © 2026 Texas Instruments Incorporated

5.3 部品表 (BOM)

表 5-1 に、ADS1282EVM の部品表を示します。

表 5-1. 部品表

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
!PCB1	1		プリント基板		DC177	任意
C1、C20	2	33nF	0.033µF ±1% 25V セラミック コンデンサ C0G、NP0 0805 (2012 メートル法)	0805	C0805C333F3GEC7210	KEMET
C2、C4、C5、C17、C22	5	10µF	10µF ± 20% 25V セラミック コンデンサ X5R 0603 (1608 メートル法)	0603	ZRB18AR61E106ME01L	Murata Electronics
C3、C34、C35、C36、C37、C38	6	0.1uF	コンデンサ、セラミック、0.1µF、25V、±5%、X7R、0603	0603	C0603C104J3RACTU	Kemet
C6、C8、C18、C19、C23、C24、C25、C28	8	1uF	コンデンサ、セラミック、1uF、25V、±10%、X7R、0603	0603	C0603C105K3RACTU	Kemet
C7	1	0.01uF	CAP、CERM、0.01µF、25V、±5%、C0G/NP0、AEC-Q200 グレード 1、0603	0603	C0603C103J3GECAUTO	Kemet
C9、C11、C14、C15	4	1000pF	コンデンサ、セラミック、1000pF、50V、±5%、C0G/NP0、0603	0603	C0603C102J5GACTU	Kemet
C10	1		コンデンサ、1uF、25V、±10%、X7R、0603	0603	CL10B105KA8NNNC	Samsung
C12、C13、C16、C21、C30	5	0.01uF	コンデンサ、セラミック、0.01µF、25V、±1%、C0G/NP0、0603	0603	C0603C103F3GACTU	Kemet
C26、C27、C29、C31、C32	5	10uF	CAP、CERM、10µF、25V、±10%、X5R、0805	0805	CC0805KKX5R8BB106	Yageo
C33	1	0.01uF	コンデンサ、セラミック、0.01µF、50V、±5%、C0G/NP0、0805	0805	GRM2195C1H103JA01D	MuRata
D1	1	3.6V	ダイオード、ツェナー、3.6V、500mW、SOD-123	SOD-123	MMSZ4685-E3-08	Vishay-Semiconductor
D2、D4	2	7.5V	ダイオード、ツェナー、7.5V、500mW、SOD-123	SOD-123	MMSZ4693T1G	ON Semiconductor
D3	1	緑	LED、緑、SMD	0603 LED	SM0603GCL	Bivar
H1、H2	2		ナベ小ねじ、十字ねじ M3		RM3X4MM 2701	APM HEXSEAL
H3、H4、H5、H6	4		バンポン、半球、0.44 X 0.20、クリア	透明なブンポン	SJ-5303 (CLEAR)	3M
H7、H8	2		丸型スタンドオフ M3 スチール 5mm	丸型スタンドオフ M3 スチール 5mm	9774050360R	Wurth Elektronik

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
J1、J3、J6	3		端子台、3.5mm、3x1、錫、TH	端子台、3.5mm、3x1、錫、TH	691214110003	Wurth Elektronik
J2、J4、JP3、JP4、JP5、JP6、JP8	7		ヘッダ、100mil、3x1、金、TH	3x1 ヘッダ	TSW-103-07-G-S	Samtec
J7、J8、J9	3		端子台、3.5mm、2x1、錫、TH	レセプタクル、3.5mm、2x1、TH	691214110002	Wurth Elektronik
J10	1		ヘッダ、100mil、14x2、金、TH	14x2 ヘッダ	TSW-114-07-G-D	Samtec
J11	1		ヘッダ (シールド付き)、19.7mil、30x2、金、SMT	ヘッダ (シールド付き)、19.7mil、30x2、SMT	QTH-030-01-L-D-A-K-TR	Samtec
R1、R2、R4、R8、R55、R57、R58、R59、R60、R61、R62、R63、R64、R67、R68、R74、R75、R76	18	10.0k	抵抗、10.0k、1%、0.1W、0603	0603	RC0603FR-0710KL	Yageo
R3、R6	2	0.1	抵抗、0.1、1%、0.125W、AEC-Q200 グレード 1、0805	0805	RL0805FR-070R1L	Yageo America
R5	1	37.4	抵抗、37.4、1%、0.1W、0603	0603	RC0603FR-0737R4L	Yageo
R10、R11、R13、R14、R15、R17、R18、R19、R20、R22、R23、R25、R69、R72、R73	15	49.9	抵抗、49.9、1%、0.063W、0402	0402	RC0402FR-0749R9L	Yageo America
R12、R21、R26、R27、R28、R29、R30、R35、R39	9	221	抵抗、221、0.1%、0.1W、0603	0603	RT0603BRD07221RL	Yageo America
R16、R24、R31、R32、R36	5	20.0k	抵抗、20.0k、1%、0.1W、AEC-Q200 グレード 0、0603	0603	CRCW060320K0FKEA	Vishay-Dale
R33、R34、R41、R65、R66、R70	6	0	抵抗、0、5%、0.1W、0603	0603	RC0603JR-070RL	Yageo
R37、R42、R44	3	1.00k	抵抗、1.00k、0.1%、0.1W、AEC-Q200 グレード 0、0603	0603	ERA3AEB102V	Panasonic

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
R40	1	4.02	抵抗、4.02、1%、0.1W、AEC-Q200 グレード 0、0603	0603	CRCW06034R02FKEA	Vishay-Dale
R43	1	4.02k	抵抗、4.02k、0.1%、0.1W、0603	0603	RT0603BRD074K02L	Yageo America
R45	1	1k	1kΩ ±0.1% 0.125W、1/8W チップ抵抗 0805 (2012 メートル法) 車載 AEC-Q200 薄膜	0805	ERA-6ARB102V	Panasonic
R46、R47、R50	3	4.70	抵抗、4.70、1%、0.5W、AEC-Q200 グレード 0、0805	0805	CRCW08054R70FKEAHP	Vishay-Dale
R48	1	82k	抵抗、82k、5%、0.1W、AEC-Q200 グレード 0、0603	0603	CRCW060382K0JNEA	Vishay-Dale
R49	1	2.0k	抵抗、2.0k、5%、0.1W、0603	0603	RC0603JR-072KL	Yageo
R51	1	11.3k	抵抗、11.3k、1%、0.1W、0603	0603	RC0603FR-0711K3L	Yageo
R52、R53、R54	3	0	抵抗、0、5%、0.063W、AEC-Q200 グレード 0、0402	0402	RK73Z1ETTP	KOA スピア
SH-J1、SH-J2、SH-J3、SH-J4	4	1x2	シャント、100mil、金メッキ、黒	シャント	SNT-100-BK-G	Samtec
TP1	1		テスト ポイント、コンパクト、白色、TH	ホワイト コンパクト テスト ポイント	5007	Keystone Electronics
TP2	1		テスト ポイント、コンパクト、オレンジ、TH	オレンジ コンパクト テスト ポイント	5008	Keystone Electronics
TP3、TP4	2		テスト ポイント、コンパクト、ブラック、TH	ブラック コンパクト テストポイント	5006	Keystone Electronics
TP5	1		1mm 非絶縁短絡プラグ、10.16mm 間隔、TH	短絡プラグ、10.16mm 間隔、TH	D3082-05	Harwin
TP6	1		テスト ポイント、コンパクト、レッド、TH	赤色コンパクト テスト ポイント	5005	Keystone Electronics
TP8	1		テスト ポイント、コンパクト、イエロー、TH	黄色コンパクト テスト ポイント	5009	Keystone Electronics
U1	1		2.9μA、90kHz レール ツー レール I/O オペアンプ、1.8 ～ 5.5V、-40 ～ 125℃、5 ピン SOT23 (DCK5)、グリーン (RoHS および Sb/Br なし)	DCK0005A	OPA379AIDCKT	テキサス インスツルメンツ

Copyright © 2026 Texas Instruments Incorporated

表 5-1. 部品表 (続き)

記号	数量	値	説明	パッケージ記号	部品番号	メーカー
U2	1		地震 / エネルギー探査向け PGA 搭載、超高分解能の 4kSPS、2 チャネル デルタ シグマ ADC	TSSOP-28	ADS1282IPWR	テキサス インスツルメンツ
U3	1		0.8ppm/℃ のドリフト (最大値)、0.11ppmp-p 1/f ノイズ、380µA 電流、高精度電圧リファレンス	SOIC8	REF54500CDR	テキサス インスツルメンツ
U5	1		マルチプレクサ対応入力、36V、低消費電力、汎用アンプ、DBV0005A (SOT-23-5)	DBV0005A	OPA196IDBVT	テキサス インスツルメンツ
U6	1		車載 35V、1A、4.2µVRMS、RF 低ドロップアウト (LDO) 電圧レギュレータ、RGW0020A (VQFN-20)	RGW0020A	TPS7A4701QRGWRQ1	テキサス インスツルメンツ
U7	1		入力電圧 -3V ～ -36V、-200mA、超低ノイズ、高 PSRR の低ドロップアウト (LDO) リニア レギュレータ、DRB0008A (VSON-8)	DRB0008A	TPS7A3001DRBR	テキサス インスツルメンツ
U8	1		フリップ フロップ 2 素子 D タイプ 2 ビット ネガティブ エッジ 14-TSSOP (0.173 インチ、4.40mm 幅)	TSSOP14	SN74HCS72PWR	テキサス インスツルメンツ
U9	1		I2C BUS EEPROM (2 線式)、TSSOP-B8	TSSOP-8	BR24G32FVT-3AGE2	Rohm
Y1	1		低消費電力 LVCMOS 出力 BAW 発振器、8.192MHz、DLF0004A	VSON4	CDC6CE008192ADLFR	テキサス インスツルメンツ
FID1、FID2、FID3	0		フィデューシャル マーク。購入または取り付け不要。	該当なし	該当なし	該当なし
J5、J12、JP1、JP2、JP7	0		ヘッダ、100mil、2x1、金、TH	2x1 ヘッダ	TSW-102-07-G-S	Samtec
R7、R9	0	75.0k	抵抗、75.0k、0.1%、0.1W、0603	0603	RG1608P-753-B-T5	Susumu Co Ltd
R38	0	1.00k	抵抗、1.00k、0.1%、0.1W、AEC-Q200 グレード 0、0603	0603	ERA3AEB102V	Panasonic
R56、R71	0	0	抵抗、0、5%、0.1W、0603	0603	RC0603JR-070RL	Yageo
TP9、TP10	0		テスト ポイント、SMT	テスト ポイント、SMT	S2751-46R	Harwin
U4	0		マルチプレクサ対応入力、36V、低消費電力、汎用アンプ、DBV0005A (SOT-23-5)	DBV0005A	OPA196IDBVT	テキサス インスツルメンツ

Copyright © 2026 Texas Instruments Incorporated

6 追加情報

6.1 商標

E2E™ is a trademark of Texas Instruments.
LabVIEW™ is a trademark of National Instruments.
Microsoft®, Windows®, and Excel® are registered trademarks of Microsoft Corporation.
すべての商標は、それぞれの所有者に帰属します。

7 関連資料

7.1 補足事項

表 7-1 に、テキサス インスツルメンツの関連資料を示します。

表 7-1. 関連資料

資料	資料番号
ADS1282 製品データシート	SBAS418
OPA196 製品データシート	SBOS869
REF54500 製品データシート	SNVSCN7
TPS7A3001 製品データシート	SBVS125
OPA379 製品データシート	SBOS347
TPS7A4701 製品データシート	SBVS204
SN74HCS72 製品データシート	SCLS801
CDC6C 製品データシート	SNAS843

8 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (July 2024) to Revision A (October 2026) **Page**

- ドキュメントのタイトルを「ADS1282EVM-PDK 評価基板」から「ADS1282 パフォーマンス デモ キット評価基板」に更新 ... 1
- 「概要」セクションを更新 ... 1
- 「特長」セクションを更新 ... 1
- ノイズ パフォーマンスを向上させるためにボード設計を更新したハードウェア画像 ... 1
- 図 1-1 を更新 ... 2
- 表 1-1 を更新 ... 3
- 図 1-2 を追加 ... 3
- 「ハードウェア」セクションを更新 ... 4
- 図 2-1 を更新 ... 4
- 「評価基板のアナログ入力オプション」セクションのテキストを更新 ... 4
- 図 2-2 を更新 ... 5
- タイトルを「アナログ入力 1 回路」から「アナログ入力回路」に更新 ... 6
- 「アナログ入力回路」セクションのテキストを更新 ... 6
- 「アナログ入力 2 アンプ」セクションを削除 ... 7
- 「RTD 電流源」セクションを追加 ... 7
- 図 2-6 を更新 ... 8
- 「電圧リファレンス」セクションのテキストを更新 ... 8
- 図 2-7 を更新 ... 9
- 「ADC の接続とデカップリング」セクションのテキストを更新 ... 9
- 「電源」セクションを更新 ... 10
- 図 2-8 を追加 ... 10

Copyright © 2026 Texas Instruments Incorporated

- 図 2-9 を更新 10
- 「低ドロップアウト レギュレータ (LDO)」セクションを削除 12
- タイトルを「フリップ フロップ / 同期回路」から「同期 / クロック分周回路」に変更 12
- 図 2-10 を更新 12
- 「同期 / クロック分周回路」のテキストを更新 12
- 図 2-11 を更新 12
- 「クロック動作」セクションのテキストを更新 12
- 図 2-12 を更新 14
- 図 2-13 を更新 14
- 「ADS1282EVM を外部コントローラで使用する」セクションを追加 15
- 図 4-1 を更新 19
- 「評価セットアップ」セクションのテキストを更新 19
- 「チャネル構成」セクションで「AINP1_AIN22」を「AINP2_AINN2」に更新 21
- 「データ レート構成」セクションのテキストを更新 23
- スペクトル解析の測定項目に関する説明テキストを「SNR、THD、THD+N、SFDR、およびダイナミック レンジ」から「SNR、THD、SFDR、SINAD、および ENOB)」に更新 25
- 図 4-8 を更新 25
- 図 4-9 を更新 26
- 「GUI データ エクスポート」セクションを追加 27
- 図 5-1、図 5-2 および 図 5-3 を更新 28
- 図 5-4 を追加 28
- 図 5-5 から 図 5-10 を更新 32
- 表 5-1 を更新 35
- 「補足事項」セクションの 表 7-1 を更新 39

Copyright © 2026 Texas Instruments Incorporated

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an “EVM” or “EVMs”) to the User (“User”) in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.

   1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM (“Software”) shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software

   1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.

2 *Limited Warranty and Related Remedies/Disclaimers*:

   2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.

   2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.

   2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI’s recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI’s recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI’s instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGREDATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 *Regulatory Notices:*

3.1 *United States*

3.1.1 *Notice applicable to EVMs not FCC-Approved:*

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 *For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:*

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- *Reorient or relocate the receiving antenna.*
- *Increase the separation between the equipment and receiver.*
- *Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.*
- *Consult the dealer or an experienced radio/TV technician for help.*

3.2 *Canada*

3.2.1 *For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247*

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur

3.3 *Japan*

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/lsds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。 技術適合証明を受けていないもののご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。 日本テキサス・インスツルメンツ株式会社

東京都新宿区西新宿 6 丁目 2 4 番 1 号

西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/lsds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html

3.4 *European Union*

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive)*:

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

4 *EVM Use Restrictions and Warnings:*

4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.

4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.

4.3 *Safety-Related Warnings and Restrictions:*

4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.

4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.

4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.

5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.

6. *Disclaimers:*

6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.

6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.

7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

   8.1 *General Limitations*. IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

   8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.

10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月