

Analog Engineer's Circuit

コンパレータによる低電圧保護回路

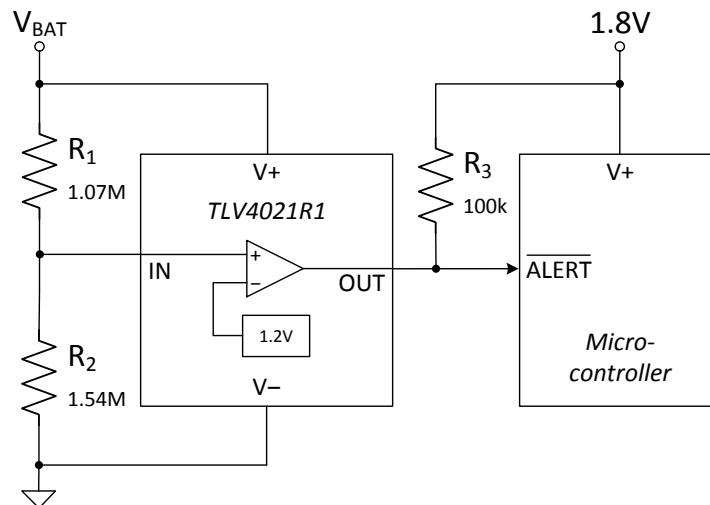


設計目標

バッテリー電圧レベル (V_{BAT})		コンパレータの出力状態 (OUT)	
低電圧 (V_{LOW})	スタートアップ動作電圧 (V_{HIGH})	バッテリー低下	通常動作
$< 2.000V$	$> 2.034V$	$V_{OL} < 0.4V$	$V_{OH} = V_{PU} = 1.8V$

設計の説明

この低電圧保護回路は、高精度の基準電圧を内蔵した 1 つのコンパレータを使用して、バッテリー電圧が $2.0V$ より低下したとき、コンパレータ出力 (OUT) にアラート信号を生成します。この実装の低電圧アラートはアクティブ Low です。バッテリー電圧が $2.0V$ より低下した場合、コンパレータの出力が LOW になり、出力を監視しているデバイスに対してアラート信号を送ります。コンパレータにはヒステリシスが組み込まれており、バッテリー電圧が $2.034V$ を上回ると、コンパレータ出力がロジック High 状態に戻ります。この回路は、オープンドレイン出力のコンパレータを利用して、デジタル論理入力ピンの制御用に出力 HIGH 論理レベルをレベルシフトします。MOSFET スイッチのゲートを駆動する必要があるアプリケーションでは、プッシュプル出力のコンパレータをお勧めします。



デザイン ノート

1. 高精度の基準電圧を内蔵したコンパレータを選択します。
2. レベルシフトのため、オープンドレイン出力段を持つコンパレータを選択します。
3. 抵抗分圧器の値は、コンパレータへの入力 (IN) がコンパレータの負方向入力スレッショルド電圧 (V_{IT-}) に達したとき、致命的な低電圧レベルを示すアラートが生成されるように選択します。

設計手順

1. V_{BAT} が対象の低電圧レベル (V_{LOW}) である 2.0V に低下したとき、コンパレータへの入力 V_{IT-} と交差するよう、必要な抵抗分圧器の比を計算します。TLV4021R1 データシートでは、 V_{IT-} は 1.18V です。

$$V_{IT-} = \frac{R_2}{(R_1 + R_2)} \times V_{LOW}$$

$$\frac{R_2}{(R_1 + R_2)} = \frac{V_{IT-}}{V_{LOW}} = \frac{1.18 \text{ V}}{2.00 \text{ V}} = 0.59$$

2. 低電圧アラート信号がアサートされる電圧レベル V_{LOW} の値が 2.0V であることを確認します。

$$V_{LOW} = \frac{R_1 + R_2}{R_2} \times V_{IT-} = \frac{1}{0.59} \times 1.18 \text{ V} = 2.0 \text{ V}$$

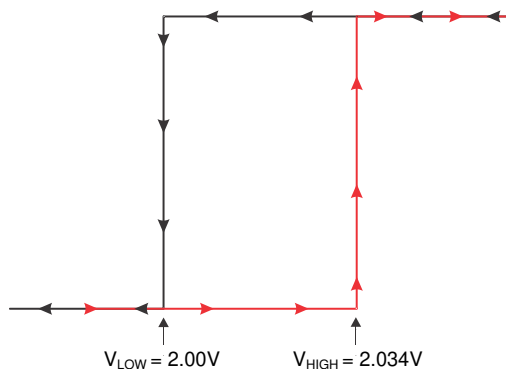
3. 抵抗分圧器の比 (0.59) を得るための R_1 および R_2 の値を選択します。次の式、またはオンライン ツール「[Voltage Divider Calculator](#)」(分圧器カリキュレータ) を使用します。

次の式を使用する場合、 R_2 に $M\Omega$ 範囲の値を選択して、 R_1 を計算します。この例では、 R_2 に値 1.54M が選択されています。

$$R_1 = R_2 \left(\frac{V_{LOW}}{V_{IT-}} - 1 \right) = 1.54 \text{ M}\Omega \left(\frac{2.0 \text{ V}}{1.18 \text{ V}} - 1 \right) = 1.07 \text{ M}\Omega$$

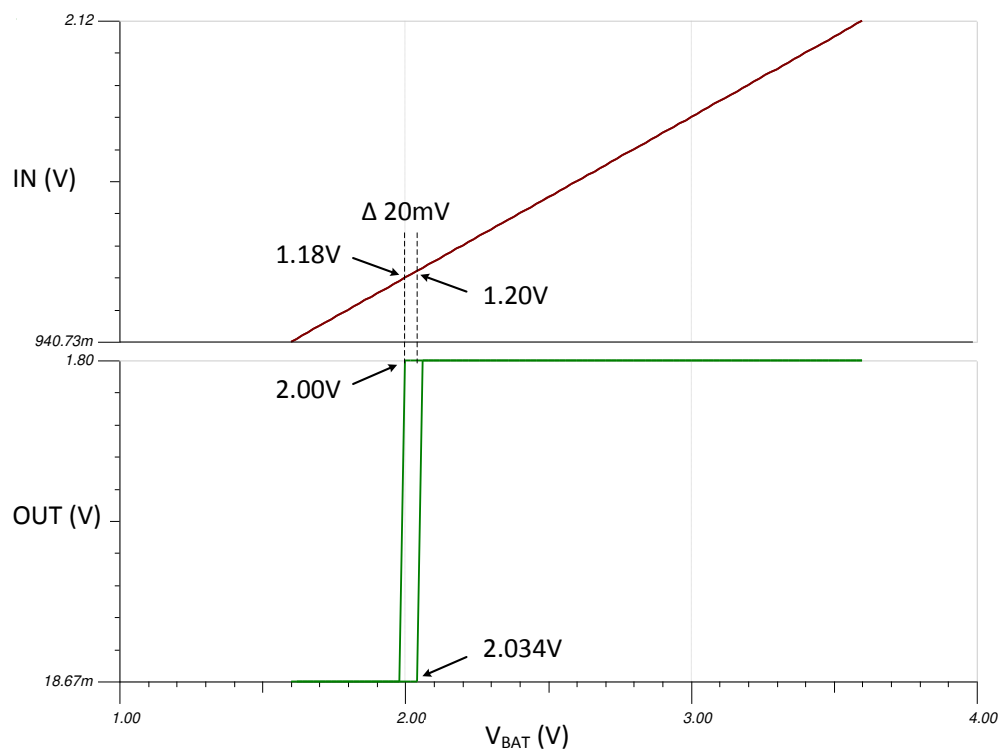
4. 抵抗分圧器を通過する電流が、コンパレータの入力バイアス電流の最低でも 100 倍であることを確認します。抵抗の値をさらに大きくして、抵抗分圧器の誤差を大きく増やすことなく、回路の消費電力を最小化することもできます。
5. 低電圧アラート信号がデアサートされる (論理 High 値に戻る) バッテリ電圧 V_{HIGH} を計算します。バッテリ電圧が 2.0V レベルより低下したとき、または最初の起動時に上昇するとき、コンパレータ入力は、出力が論理 High に復帰する正方向入力スレッショルド電圧である V_{IT+} を超える必要があります。TLV4021R1 データシートでは、 V_{IT+} は 1.20V です。

$$V_{HIGH} = \frac{R_1 + R_2}{R_2} \times V_{IT+} = \frac{1.07 \text{ M}\Omega + 1.54 \text{ M}\Omega}{1.54 \text{ M}\Omega} \times 1.20 \text{ V} = 2.034 \text{ V}$$

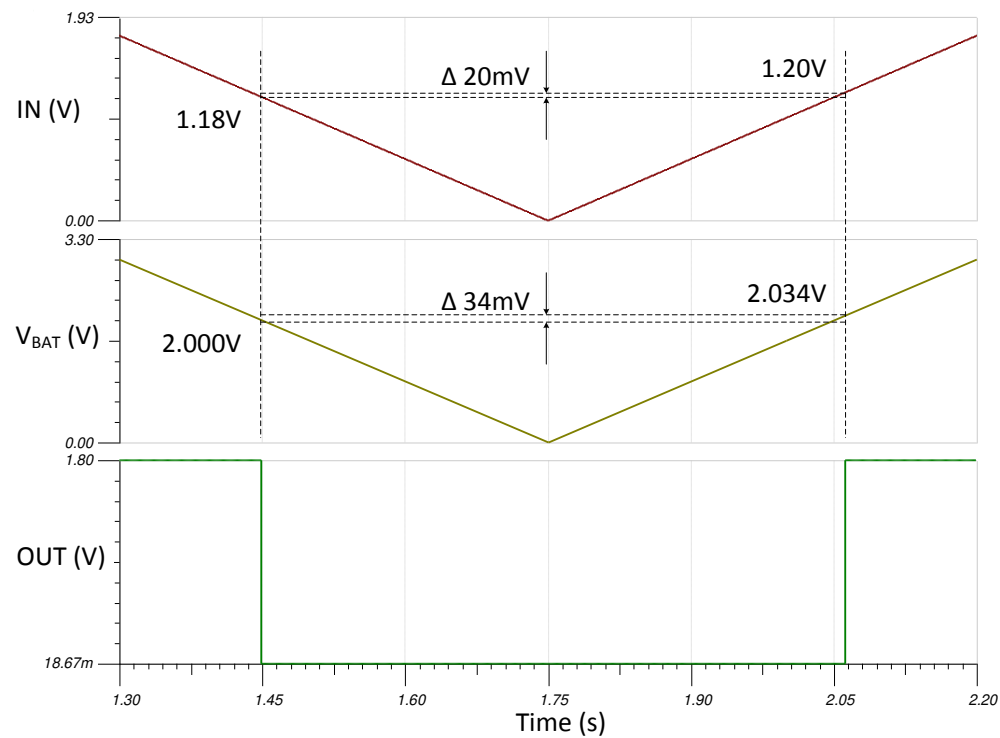


設計シミュレーション

DC シミュレーション結果



過渡シミュレーション結果



参考資料

テキサス インスツルメンツ、『[TLV4041R1 TINA-TI MACRO およびリファレンス デザイン](#)』、SNVMC85

テキサス インスツルメンツ、『[TLV4041R1 PSpice モデル](#)』、SNVMC86

設計で使用されているコンパレータ

TLV4021R1	
V_S	1.6V ~ 5.5V
V_{inCM}	レール ツー レール
V_{OUT}	オープンドレイン
内蔵基準電圧	動作温度範囲にわたって 1.2V ±1%
ヒステリシス	20mV
I_Q	2.5μA
$t_{PD(HL)}$	450ns
TLV4021R1	

設計の代替コンパレータ

	TLV4041R1	TLV3011
V_S	1.6V ~ 5.5V	1.8V ~ 5.5V
V_{inCM}	レール ツー レール	レール ツー レール
V_{OUT}	プッシュプル	オープンドレイン
内蔵基準電圧	動作温度範囲にわたって 1.2V ±1%	室温で 1.242V ±1%
ヒステリシス	20mV	該当なし
I_Q	2.5μA	2.8μA
$t_{PD(HL)}$	450ns	6μs
	TLV4041R1	TLV3011

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月