

Application Note

KSZ8081_8091MNX/RNB から DP83826A へのシステム ロールオーバー



Gerome Cache

概要

本アプリケーション ノートでは、Microchip の KSZ8081_8091MNX/RNB 10/100Mb/s イーサネット™ PHY を TI の DP83826A に置き換える際に必要となる手順および検討すべき手順の概要を示します。

目次

1 必要な変更	1
1.1 ストラップ抵抗の値	1
1.2 ピン 2 の外部コンデンサ	2
1.3 ピン 16 の二重ストラップ (DP83826A BASIC モード)	2
1.4 オートネゴシエーションがイネーブルの 10M の選択 (DP83826A BASIC モード)	2
1.5 EtherCAT フォロワの Tx および Rx 動作のための LED_1 の構成 (DP83826A BASIC モード)	3
1.6 EMC の性能	3
1.7 レイアウトでのサーマル パッドの調整	3
1.8 物理レイヤ ID レジスタ	3
2 目的	4
3 変更の可能性	5
3.1 ピン 11 の MDIO プルアップ抵抗	5
3.2 MDIO レジスタの書き込み	5
3.3 磁気部品のセンター タップにあるコンデンサ	5
4 情報の変更	5
5 ピン配置マッピング	6
5.1 ピン マッピング	6
6 DP83826A のストラップ構成	7
6.1 ブートストラップ構成	7
7 改訂履歴	8

商標

イーサネット™ is a trademark of ODVA Inc.
すべての商標は、それぞれの所有者に帰属します。

1 必要な変更

このセクションでは、KSZ8081_8091MNX/RNB から DP83826A への移行に必要な変更について説明します。

1.1 ストラップ抵抗の値

DP83826A は、BASIC モードまたは ENHANCED モードをサポートしています。BASIC モードは KSZ8081_8091MNX/RNB と同じブートストラップオプションをサポートしています。DP83826A を BASIC モードに設定するには、ピン 1 (ModeSelect) をグランドに接続する必要があります。KSZ8081_8091MNX/RNB 設計では、ピン 1 はすでに GND に接続されているため、正しいモードを選択するための変更は必要はありません。DP83826A の BASIC モードと ENHANCED モードの違いについては、[DP83826A データシート](#)を参照してください。

どちらのデバイスも、プルアップ抵抗またはプルダウン抵抗を必要とする 2 レベルのストラップを使用します。[表 1-1](#) に、DP83826A と KSZ8081_8091MNX/RNB の間のプルアップおよびプルダウン抵抗値の差を示します。正しいストラップ

抵抗を適切に計算するには、TI プレシジョン ラボのビデオ『[イーサネットのブートストラップの仕組み](#)』を視聴してください。

表 1-1. ストラップ抵抗の値

	KSZ8081_8091MNX/RNB	DP83826A
プルアップ抵抗値	4.7kΩ	2.49kΩ
プルダウン抵抗値	1kΩ	1.5kΩ

1.2 ピン 2 の外部コンデンサ

KSZ8081_8091MNX/RNB では、ピン 2 に 2 個の外付けデカップリング コンデンサが必要になります。(2.2μF、0.1μF) で構成されています。DP83826A には、ピン 2 (CEXT) に 2nF の外付けデカップリング コンデンサが 1 つだけ必要です。

表 1-2. ピン 2 の外付けコンデンサの値

	KSZ8081_8091MNX/RNB	DP83826A
外部コンデンサの値	2.2μF、0.1μF	2nF

1.3 ピン 16 の二重ストラップ (DP83826A BASIC モード)

- KSZ8081_8091MNX/RNB を半二重モードまたは全二重モードのどちらで使用する場合でも、ピン 16 は変更不要です。DP83826A は特定の回路で KSZ8081_8091MNX/RNB と同じモードになるからです。

表 1-3. 全二重と半二重の比較

ピン番号	KSZ8081_8091MNX/RNB	DP83826A BASIC モード
ピン 16	1: 半二重 (デフォルト) 0: 全二重	1: 半二重 (デフォルト) 0: 全二重

1.4 オートネゴシエーションがイネーブルの 10M の選択 (DP83826A BASIC モード)

KSZ8081_8091MNX/RNB と DP83826A はデフォルトで 100M の速度に設定されています。10M の速度を選択する場合、KSZ8081MNX/RNB と KSZ8091RNB では、ピン 31 のプルダウンと LED への直列抵抗の接続が推奨されます。DP83826A BASIC モードでは、レジスタ構成により 10M の速度を選択でき、ピン 31 のストラップ抵抗を取り外します。

- 10M を選択する場合は、ピン 31 のストラップ抵抗を取り外します。
- オートネゴシエーションがイネーブルのときに、レジスタ 0x0004 に 0x0061 をプログラムして 10M の速度を選択します。
- オートネゴシエーションを再開するには、レジスタ 0x0000 に 0x3300 を書き込みます。

1.5 EtherCAT フォロワの Tx および Rx 動作のための LED_1 の構成 (DP83826A BASIC モード)

DP83826A、KSZ8081MNX/RNB、および KSZ8091RNB は、LED_1 を使用して、ホスト ASIC または FPGA からの Tx および Rx の動作を通知できます。DP83826A には、拡張レジスタ構成が必要です。

- レジスタ 0x0460 に、LED を High に維持するために 0x0001 を、LED を点滅させるために 0x0008 をプログラムします
- レジスタ 0x0469 に 0x0004 をプログラムします

1.6 EMC の性能

DP83826Ax は、KSZ8081MNZ/RNB と同等の EMC 性能を BASIC モードで実現します。この EMC 性能を有効にするには、表 1-4 に示すように、RX_CLK (Strap11) を "High" にする必要があります。

表 1-4. BASIC モードでのストラップによる FLD 検出

ストラップ構成	RX エラー カウント	MLT3 エラー カウント	LOW SNR スレッショルド	信号 / エネルギー損失	デスクランブラ リンク損失
Strap11 = LOW	有効	有効	無効	有効	無効
Strap11 = HIGH	無効	無効	無効	有効	無効

1.7 レイアウトでのサーマル パッドの調整

DP83826A のサーマル パッドは KSZ8081_8091MNX/RNB よりも小型です。表 1-5 に、KSZ8081_8091MNX/RNB と DP83826A のパッケージと DAP の寸法の違いを示します。デバイス間のロールオーバーがあるため、ピンと DAP の間には、ピンが短絡しないように十分なギャップが残っています。

表 1-5. パッケージと DAP の寸法の違い

	KSZ8081_8091MNX/RNB	DP83826A
パッケージの寸法	5mm × 5mm	5mm × 5mm
最大 DAP 寸法	3mm × 3mm	2.2mm × 2.2mm

レイアウトでのベスト プラクティスを得るための推奨設計は、DP83826A サーマル パッドとハンダ ペースト ステンシルを一致させることです。これは、半田ペーストを 3mm × 3mm から 2.1mm × 2.1mm に縮小することを意味します。

1.8 物理レイヤ ID レジスタ

PHY 識別子レジスタ 1 (PHYIDR1) および 2 (PHYIDR2) を使用すると、システム ソフトウェアでベンダのモデル番号に基づいて、デバイス固有ソフトウェアの妥当性を判断できます。識別子レジスタ 1 とレジスタ 2 は、DP83826A のデータシートに記載されています。表 1-6 に示す PHYIDR2 (アドレス 0x3) のビット 9 ~ 4 でベンダ モデル番号が表されます。

表 1-6. PHYID の比較

レジスタ・アドレス	レジスタ名	レジスタの説明	デバイス		
			DP83826A	KSZ8081MNX/RNB	KSZ8091MNX/RNB
0x03	PHYIDR2	PHY ID 2	0xA116- BASIC 0xA136 - ENHANCED	0x1560- Rev A/A2 0x1561- Rev A3	0x156 シリコン リビジョン

2 目的

KSZ8081_8091MNX/RNB と DP83826A には多くの類似点がありますが、DP83826A にはいくつかの追加機能が搭載されているため、性能とシステムの最適化が向上します。このシステム ロールオーバー ドキュメントでは、必要な外部部品、ピン機能、機能セット、レジスタ動作などの違いを比較し、KSZ8081_8091MNX/RNB PHY マイクロチップをテキサス・インスツルメンツの DP83826A に置き換える方法の概要を示しています。設計への影響は、使用する PHY の構成と機能によって異なります。

3 変更の可能性

以下のセクションでは、DP83826A の設計への変換において必要な、具体的な変更について説明します。DP83826A と KSZ8081_8091MNX/RNB の間では、デフォルト値のままでも部品間の遷移に十分な値と考えられます。

3.1 ピン 11 の MDIO プルアップ抵抗

KSZ8081_8091MNX/RNB には、PHY の MDIO ピンに 1k Ω の外付けプルアップ抵抗が必要です。DP83826A には、このピンに 10k Ω の内部プルアップ抵抗が備わっています。必要に応じて、外付けのプルアップ抵抗を追加できます。

3.2 MDIO レジスタの書き込み

DP83826A および KSZ8081_8091MNX/RNB には、標準と拡張の両方の SMI/MIIM (MDIO) レジスタがあります。

DP83826A は間接的な方法で標準のレジスタにアクセスできます (IEEE 802.3 に記載されているように、標準のレジスタ 0x000D と 0x000E を使用)。ただし、Microchip KSZ8081_8091MNX/RNB は、(0x000D および 0x000E レジスタを使用せずに) 直接方法でのみ標準レジスタ セットにアクセスできます。

KSZ8081_8091MNX/RNB はすべての拡張レジスタに対して MMD アドレス (例: 2h) を指定しますが、DP83826A はすべての拡張レジスタの書き込みおよび読み出しに MMD アドレス 31 (0x001F) のみを使用します。

3.3 磁気部品のセンター タップにあるコンデンサ

KSZ8081_8091MNX/RNB は、磁気素子の各センタータップに 1 個の 0.1 μ F コンデンサを使用します。一方、DP83826A は、各センター タップに 1 個の 2nF コンデンサを使用します。KSZ8081_8091MNX/RNB を DP83826A に置き換えるときは、このコンデンサの値を変更することを推奨します。

4 情報の変更

このセクションでは、DP83826A と KSZ8081_8091MNX/RNB の機能の違いについて説明します。

表 4-1. DP83826A と KSZ8081_8091MNX/RNB、KSZ8091MNX/RNB 機能セットの比較

特長	KSZ8081MNX/RNB	KSZ8091MNX/RNB	DP83826A
VDDIO	1.8V、2.5V、3.3V	1.8V、2.5V、3.3V	1.8V、3.3V
NAND ツリーをサポート	対応	対応	非対応
PHY ブロードキャスト アドレス	対応	対応	非対応
MII バック 2 バック モード	対応	MNX のみ	リピータ機能の ENHANCED モードでサポート
低速発振器モード	対応	対応	対応 — ディープ パワーダウン モードと呼ばれます

5 ピン配置マッピング

5.1 ピン マッピング

表 5-1 に、DP83826A と KSZ8081_KSZ8091/MNX/RNB のピン配置マッピングを示します。ピン マッピングと更新の詳細については、[DP83826A データシート](#)を参照してください。

表 5-1. ピン配置マッピング

ピン番号。	KSZ8081MNX/RNB のピンの機能	KSZ8091MNX/RNB のピンの機能	DP83826A の BASIC モードピン機能	DP83826A の ENHANCED モードピン機能
1	GND	GND	Mode Select	Mode Select
2	VDD_1.2	VDD_1.2	CEXT	CEXT
3	VDDA_3.3	VDDA_3.3	VDDA3V3	VDDA3V3
4	RXM	RXM	RD_M	RD_M
5	RXP	RXP	RD_P	RD_P
6	TXM	TXM	TD_M	TD_M
7	TXP	TXP	TD_P	TD_P
8	XO	XO	XO	XO
9	XI	XI	XI/50MHzIn	XI/50MHzIn
10	REXT	REXT	RBIAS	RBIAS
11	MDIO	MDIO	MDIO	MDIO
12	MDC	MDC	MDC	MDC
13	RXD3/PHYAD0	RXD3/PHYAD0	RX_D3	RX_D3
14	RXD2/PHYAD1	RXD2/PHYAD1	RX_D2	RX_D2
15	RXD1/PHYAD2	RXD1/PHYAD2	RX_D1	RX_D1
16	RXD0/DUPLEX	RXD0/DUPLEX	RX_D0	RX_D0
17	VDDIO	VDDIO	VDDIO	VDDIO
18	RXDV/CONFIG2	RXDV/CONFIG2	RX_DV/CRS_DV	RX_DV/CRS_DV
19	RXC/B-CAST_OFF	RXC/B-CAST_OFF	RX_CLK/50MHz_Output	RX_CLK/50MHz_RMII
20	RXER/ISO	RXER/ISO	RX_ER	RX_ER
21	INTRP/NAND_TREE#	INTRP/PME_N2/NAND_TREE#	INT	PWRDN/INT
22	TXC	TXC	TX_CLK	TX_CLK
23	TXEN	TXEN	TX_EN	TX_EN
24	TXD0	TXD0	TX_D0	TX_D0
25	TXD1	TXD1	TX_D1	TX_D1
26	TXD2	TXD2	TX_D2	TX_D2
27	TXD3	TXD3	TX_D3	TX_D3
28	COL/CONFIG0	COL/CONFIG0	COL	COL/LED2/GPIO
29	CRS/CONFIG1	CRS/CONFIG1	CRS	CRS/LED3
30	LED0/NWAYEN	LED0/PME_N1/NWAYEN	LED0	LED0
31	LED1/SPEED	TXER	LED1	LED1
32	RST#	RST#	RST_N	RST_N

6 DP83826A のストラップ構成

6.1 ブートストラップ構成

表 6-1 から 表 6-6 に、BASIC モードでの DP83826A ストラップ構成の概要を示します。前のサブセクションで特に記述のない限り、KSZ8081_8091MNX/RNB のストラップ構成は類似しています。これらの表とブートストラップ構成の詳細については、[DP83826A データシート](#)を参照してください。

表 6-1. PHY アドレス ストラップ表

ピン名	ストラップ名	ピン番号	デフォルト	モード	機能
RX_D3	Strap7	13	1		PHY_ADD0
				0	0
				1	1
RX_D2	Strap8	14	0		PHY_ADD1
				0	0
				1	1
RX_D1	Strap9	15	0		PHY_ADD2
				0	0
				1	1

表 6-2. MAC モード選択ストラップ表

ピン名	ストラップ名	ピン番号	デフォルト	ストラップ 10	ストラップ 4	機能
COL	Strap4	28	0	0	0	MII MAC モード
				0	1	RMII リーダー モード
				1	1	RMII フォロワ モード
CRS	Strap3	29	0	予約済み		
RX_DV	Strap10	18	0			

表 6-3. オートネゴシエーション ストラップ表

ピン名	ストラップ名	ピン番号	デフォルト	モード	機能
LED0	Strap2	30	1	0	オートネゴシエーション ディスエーブル
				1	オートネゴシエーション イネーブル

表 6-4. スピード ストラップ表

ピン名	ストラップ名	ピン番号	デフォルト	モード	機能
LED1	Strap1	31	1	0	速度 10M
				1	速度 100M

表 6-5. 全二重 / 半二重表

ピン名	ストラップ名	ピン番号	デフォルト	モード	機能
RX_D0	Strap0	16	1	0	全二重
				1	半二重

表 6-6. MII 絶縁ブートストラップ

ピン名	ストラップ名	ピン番号	デフォルト	モード	機能
RX_ER	Strap6	20	0	0	MI1 絶縁ディスエーブル
				1	MI1 分離有効化

7 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision * (April 2025) to Revision A (August 2026)	Page
• ドキュメント全体にわたって表、図、相互参照の採番方法を更新。.....	1
• タイトルを「EtherCAT スレーブの Tx および Rx 動作のための LED_1 の構成 (DP83826A BASIC モード)」から 「EtherCAT フォロワの Tx および Rx 動作のための LED_1 の構成 (DP83826A BASIC モード)」に更新.....	3
• 「ピン マッピング」セクションを更新.....	6

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月