

パワー サプライ デザイン セミナー

位相シフト フルブリッジ コンバータの基礎



越智 良樹

日本テキサス・インスツルメンツ

営業技術本部 フィールド アプリケーション エンジニア

目次

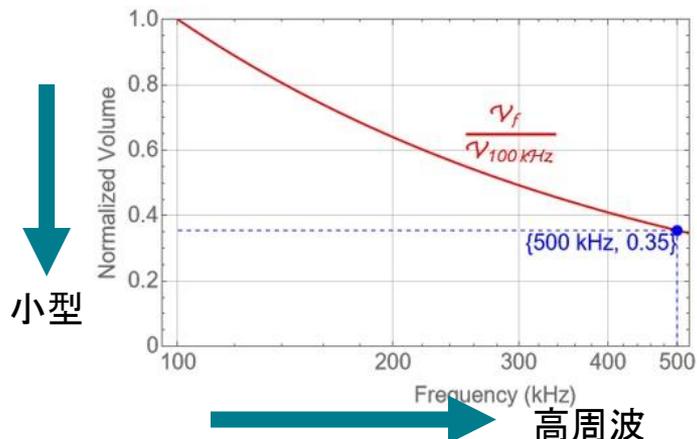
- 電源設計のトレンドおよび位相シフト フル ブリッジ (PSFB) の利点
 - 電源のトレンドとソフト スイッチング コンバータの必要性
 - PSFB の対象アプリケーション
- PSFB の動作 および 設計するうえで考慮すべき点
 - PSFB の動作とソフト スイッチングを実現する方法
 - PSFB の出力整流器の種類
 - 電圧スパイクを抑制するためのクランプ回路
 - 電圧モード制御とピーク電流モード制御
 - 同期整流 (SR) の動作モード、軽負荷効率の管理
- PSFB 設計例
- 結論

電源設計のトレンドおよび PSFB の利点

電源設計のトレンド: 小型化かつ高効率

• システムの小型化

- 電力密度、体積、重さを改善
- トランスは回路上で比較的大きな部品
- 高周波化によりトランスを小型化可能



トランスのサイズとスイッチング周波数の関係

• システムの高効率化と認証

- スイッチング損失は周波数に比例
- システム効率が悪い場合、冷却面積が大型化
- 効率に関する規格 (例: 80 Plus, M-CRPS)

効率発揮時:	10% 負荷	20% 負荷	50% 負荷	100% 負荷	注
80 Plus Titanium	90%	94%	96%	91%	230V _{AC} 入力時
M-CRPS (2,500W 未満)	90%	94%	96%	92%	240V _{AC} 入力時
M-CRPS (2,500W 以上)	90%	94%	96%	94%	240V _{AC} 入力時

高周波化(小型) かつ 高効率 → スイッチング損失の低減が必要 → ソフトスイッチングの導入

ソフトスイッチングの導入

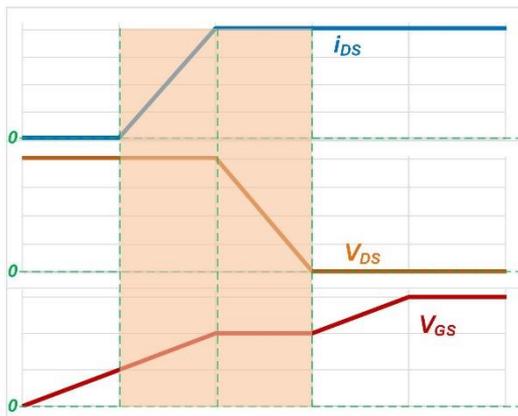
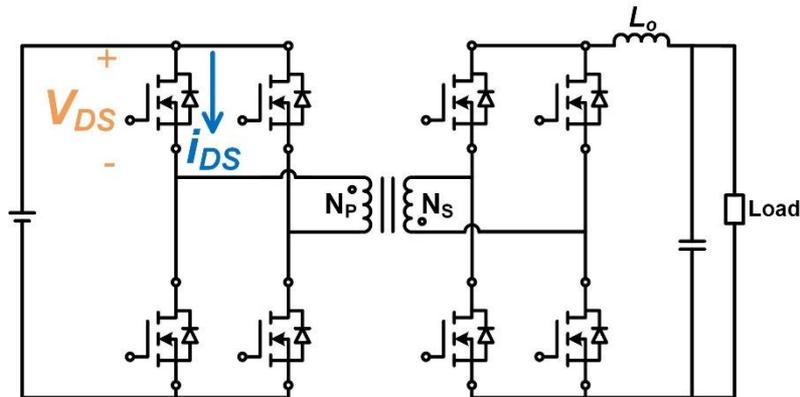
ハードスイッチング ターンオン

- 電流 I_{DS} と 電圧 V_{DS} のオーバーラップ = スイッチング損失
- I_{DS} , V_{DS} , F_{sw} , ΔT_{on} 大で損失大
- 小 ΔT_{on} = 高 dV_{DS}/dt = スイッチング損失 \uparrow , ノイズ \uparrow
(ノイズと損失のトレードオフ)
- 高 F_{sw} = 損失 \uparrow

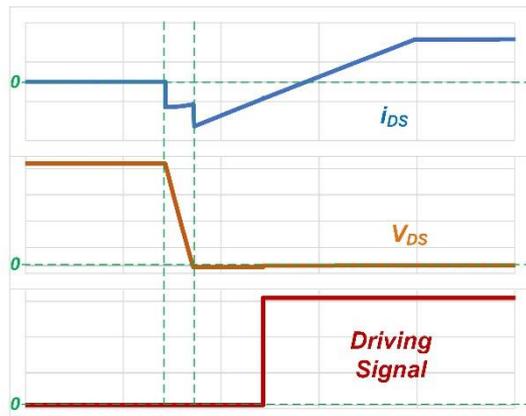
ソフトスイッチング ターンオン

- V_{GS} の High の前に MOSFET 電圧 V_{DS} がゼロ
- ZVS (Zero Voltage Switching) でスイッチング損失低減

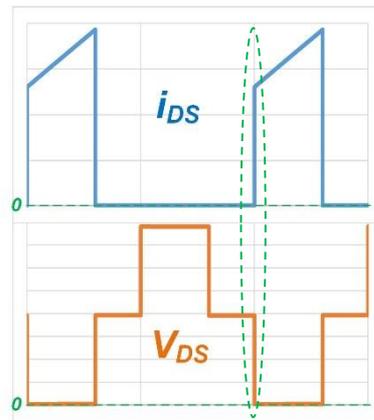
→ 高 F_{sw} のアプリに望ましい



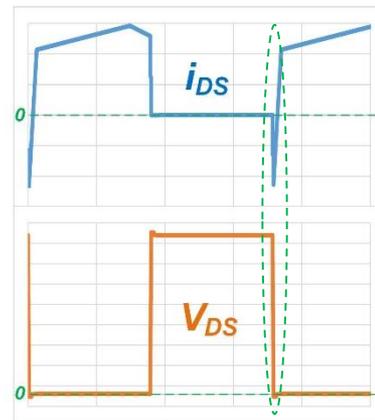
HSFB (Hard Switching Full Bridge) のスイッチング



PSFB (Phase Shifted Full Bridge) のスイッチング



HSFB

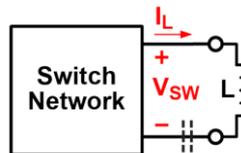


PSFB

ソフト スイッチングの条件

1. ブリッジ回路から見て誘導性負荷: L

- 誘導性負荷 L とブリッジ回路FETの C_{OSS} で共振



2. L のエネルギー > C_{TOTAL} のエネルギー

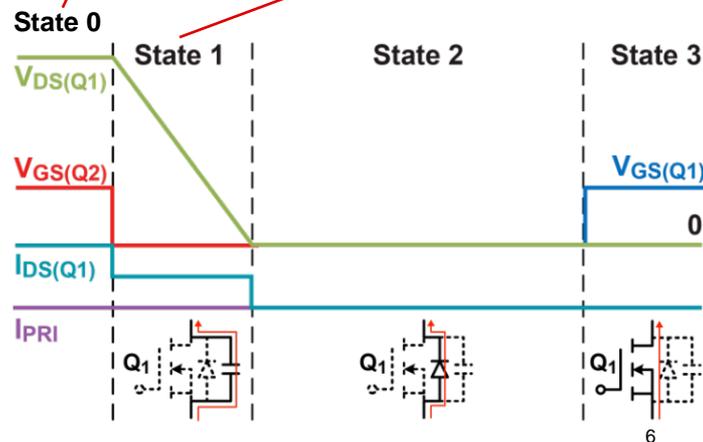
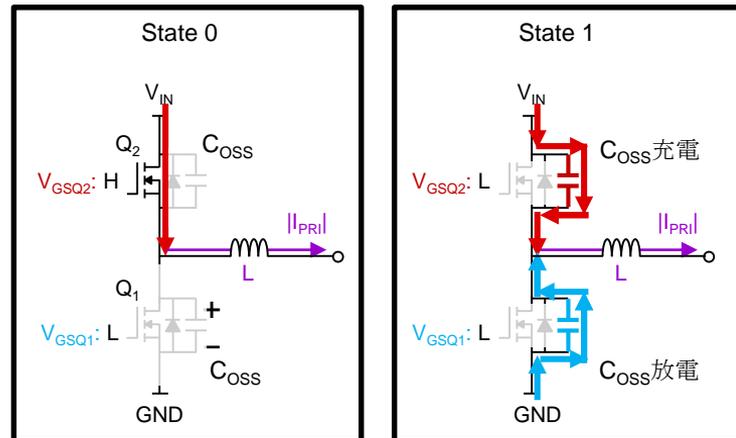
- 目標: Q1 を ZVSターンオン
- State3: $V_{GS(Q1)}$ を H にする瞬間に $V_{DS(Q1)}$ がゼロでZVS 達成
- State2: $V_{GS(Q1)}$ が L の期間で Q_1 のボディダイオード導通 ($V_{DS(Q1)}=0$)
- State1: $V_{GS(Q2)}$ が L へ遷移した後、 $V_{DS(Q1)} \rightarrow 0$, $V_{DS(Q2)} \rightarrow V_{IN}$ へ変化
- State0: $V_{GS(Q2)}$ が H を維持, L を充電

→ State1 は、ハイサイド/ローサイドFETの C_{TOTAL} と L の共振

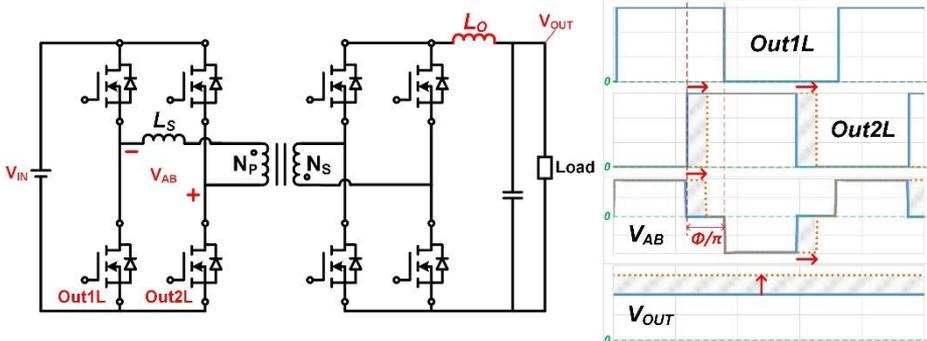
→ State1 開始時の L のエネルギー > C_{TOTAL} の充放電用エネルギー

State1 開始時、 $L I_L^2 > C_{TOTAL} V_{IN}^2 = 2 C_{OSS} V_{IN}^2$ が必要

3. C_{TOTAL} 充放電のために適切なデッドタイム

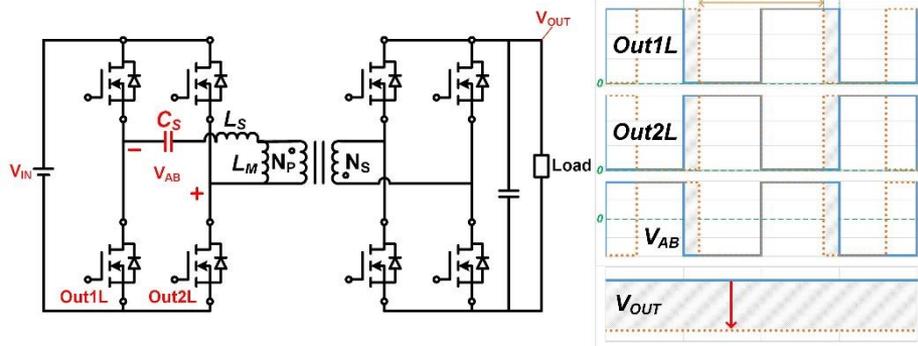


トポロジの比較: PSFB と LLC の比較



PSFB コンバータ

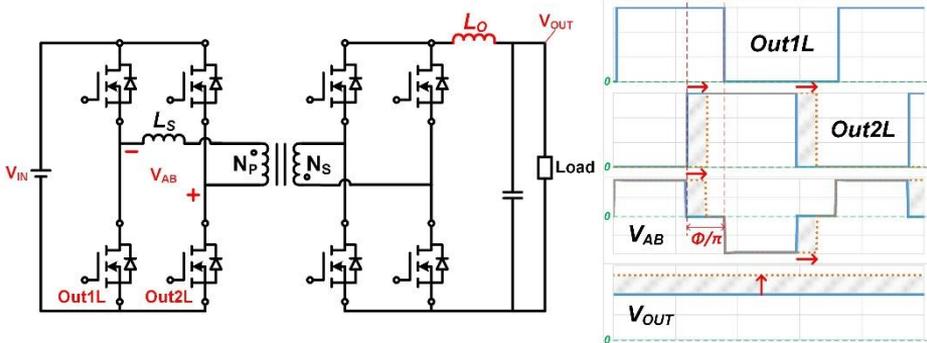
- L_S および L_O に蓄積されているエネルギーを ZVS に使用
- V_{OUT}/V_{IN} ゲイン: 1次側ハーフブリッジ間位相角を制御
- 長所
 - 広い電圧動作範囲に対応
 - 過渡応答が高速
 - 小さい2次側電流リップル
- 短所
 - 軽負荷時に1次側レグでZVSが崩れやすい
 - 2次側整流器でハードスイッチング、高い電圧ストレス



LLC 直列共振コンバータ

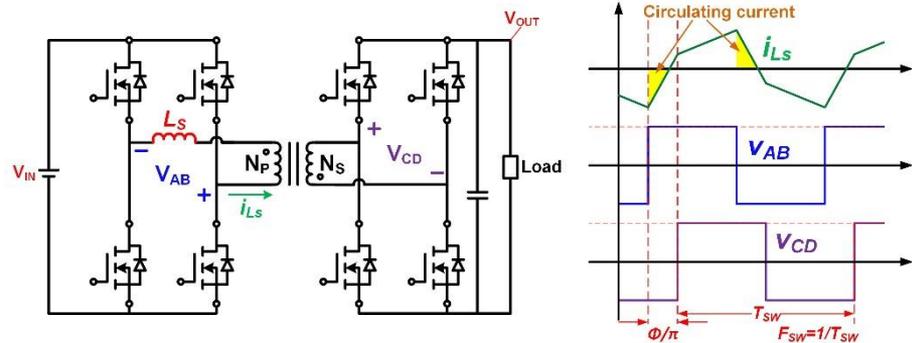
- L_M に蓄積されているエネルギーを ZVS に使用する
 - V_{OUT}/V_{IN} ゲイン: f_{sw} を制御
 - 長所
 - 高効率: $f_{sw} \leq f_r$ で2次側整流器もソフトスイッチング
 - $f_{sw} = f_r$ で高効率
 - 短所
 - 大きい2次側電流リップル
 - 電圧動作範囲の制限
- * f_r は C_s と L_s の直列共振周波数

トポロジの比較: PSFB と DAB の比較



PSFB コンバータ

- L_S および L_O に蓄積されているエネルギーを ZVS に使用
- V_{OUT}/V_{IN} ゲイン: 1次側ハーフブリッジ間位相角を制御
- 長所
 - 2次側出力電流リップル電流が低い
- 短所
 - 2次側整流器の電圧ストレスが高い



DAB コンバータ

- L_S に蓄積されているエネルギーを ZVS に使用する
- V_{OUT}/V_{IN} ゲイン: 1次側, 2次側トランス巻線間位相角を制御
- 長所
 - 2次側整流器の電圧ストレスが低い
- 短所
 - 2次側出力電流リップルが高い
 - 循環電流が大きい

PSFB の対象アプリケーション

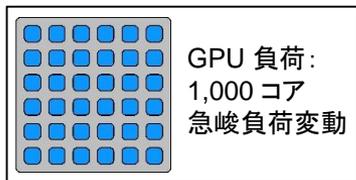
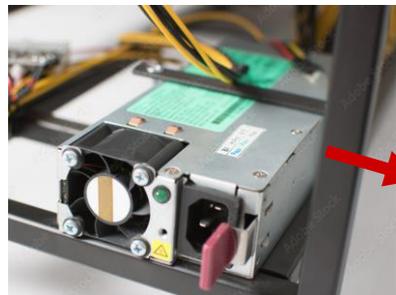
- 車載充電器
 - 広い入出力範囲: 250V~450V
- グラフィックス処理ユニット (GPU)
 - 高速過渡応答 : 10A/μs 以上



電気自動車
HV BAT:
250V ~ 450V



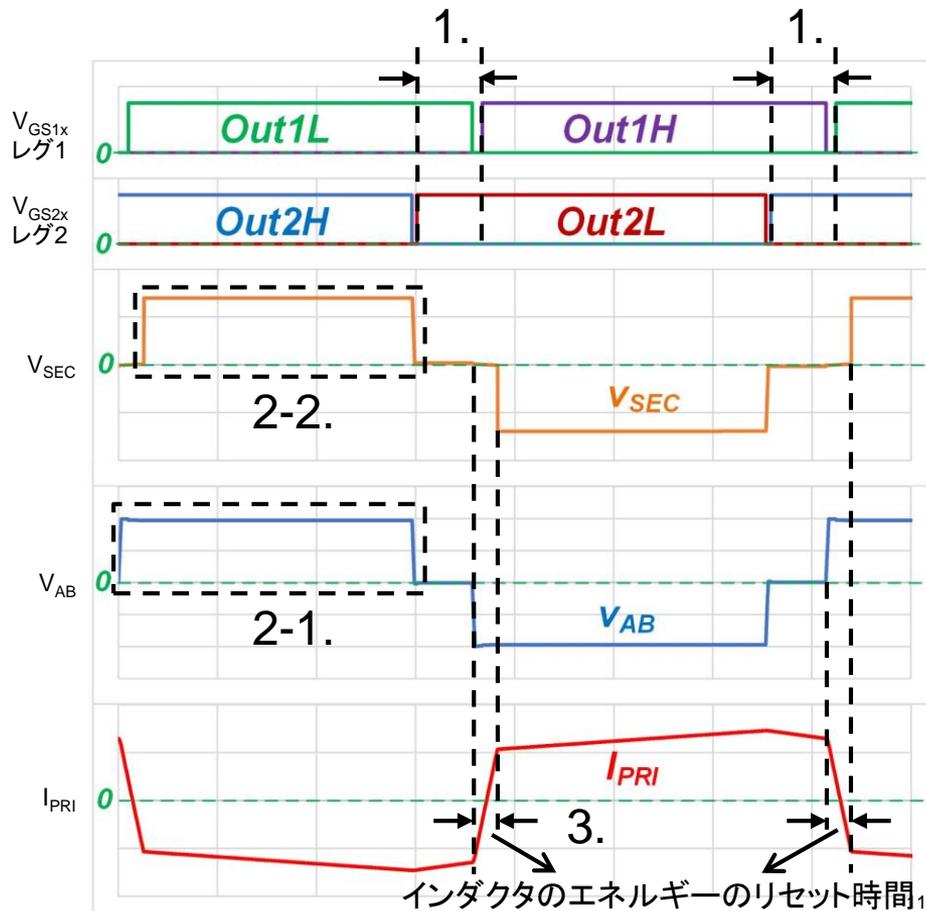
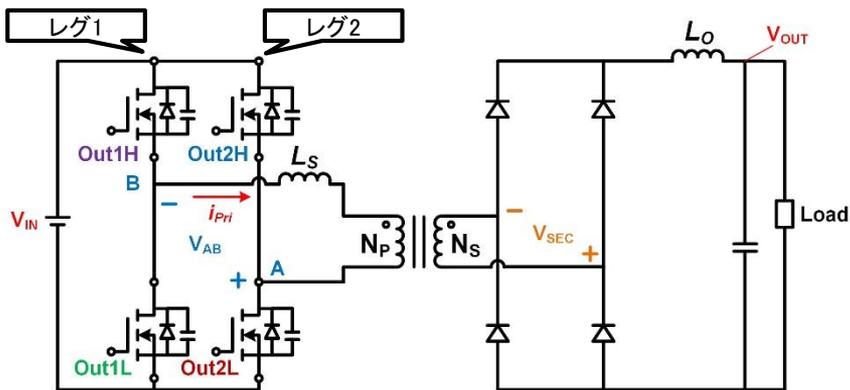
自動車
LV BAT:
9 V ~ 16 V,
300 Amax



PSFBにおけるソフト スイッチング動作

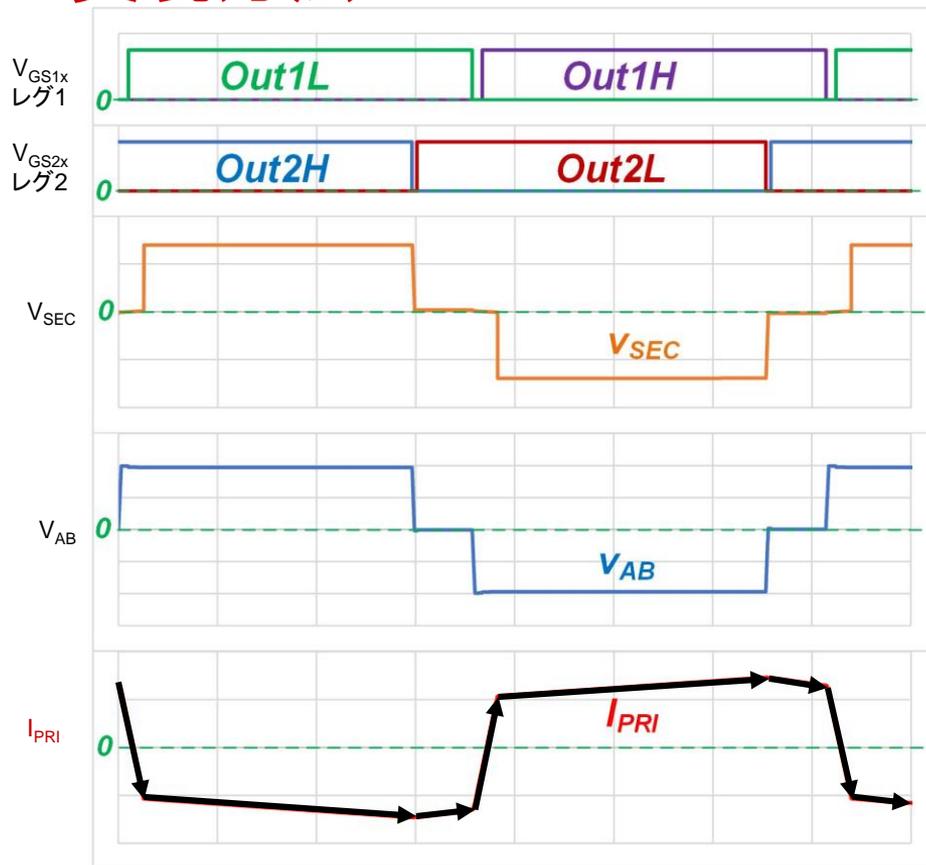
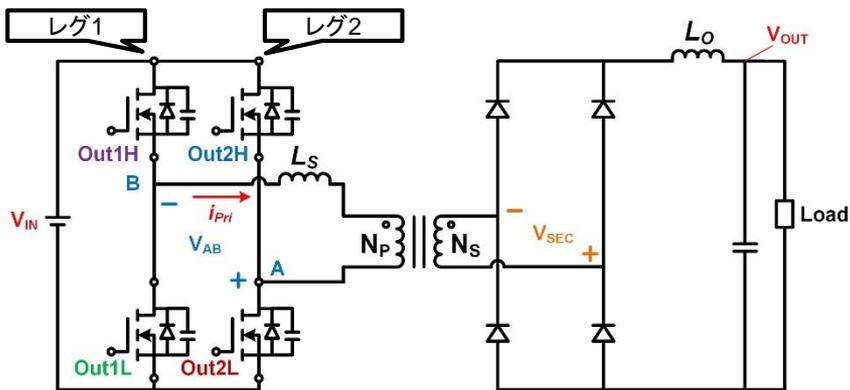
PSFB の 動作概要

1. 位相シフト量を制御 = 1周期中に V_{AB} 間に $\pm V_{IN}$ が印可される期間割合を制御
2. 2次側インダクタ L_o を利用した降圧動作
3. デューティサイクルロス (3の期間) により V_{AB} デューティサイクル(2-1の期間)から V_{SEC} デューティサイクル (2-2の期間)へ制限



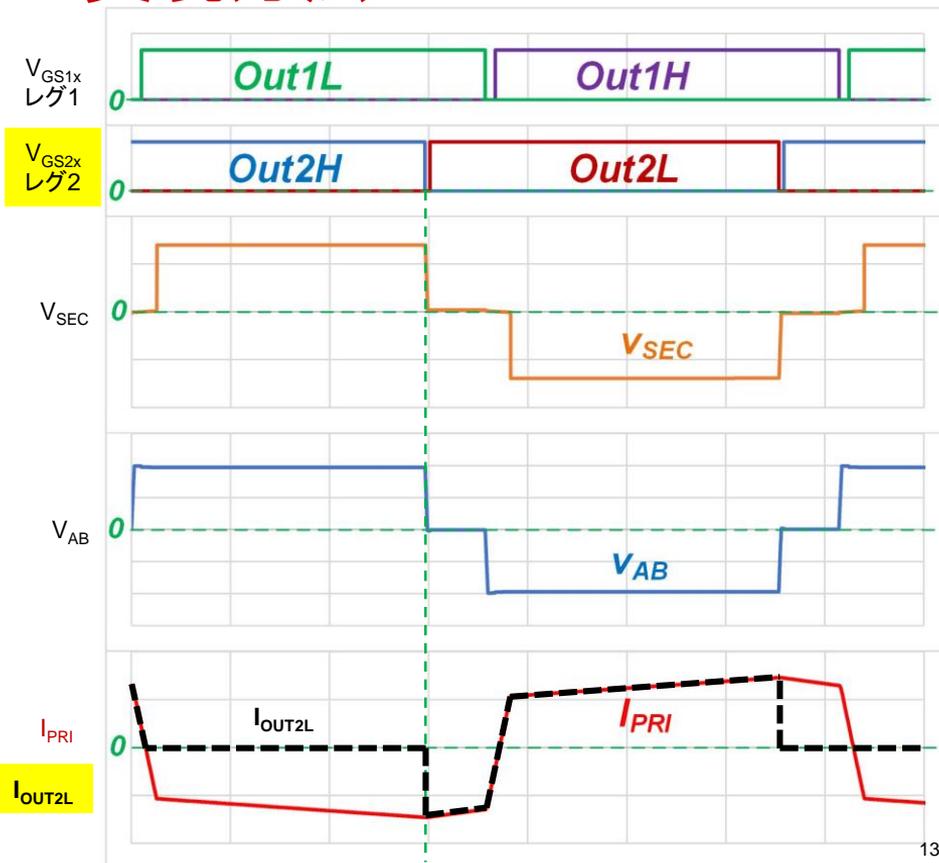
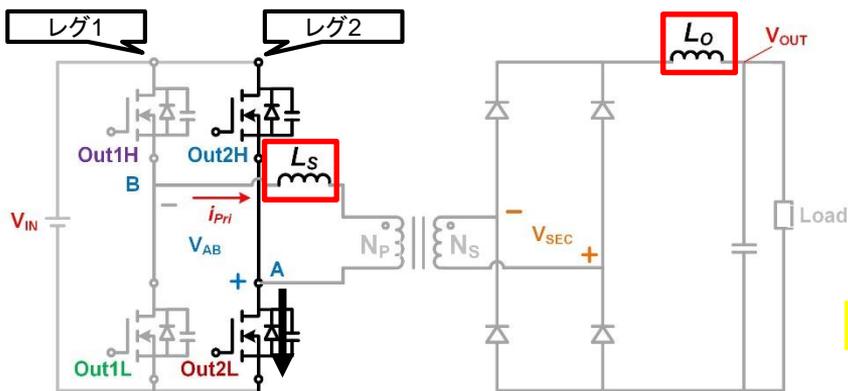
PSFB のソフト スイッチングの実現方法

- フリーホイール電流の発生
 - L_S と L_O エネルギーを ZVS に使用



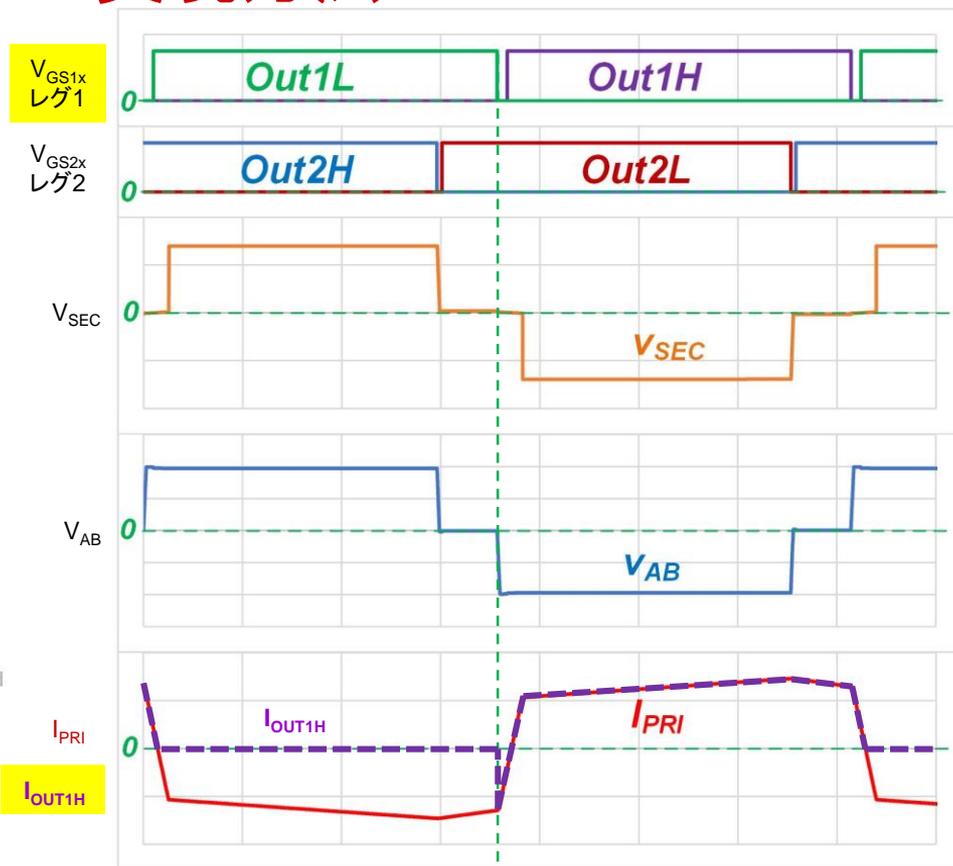
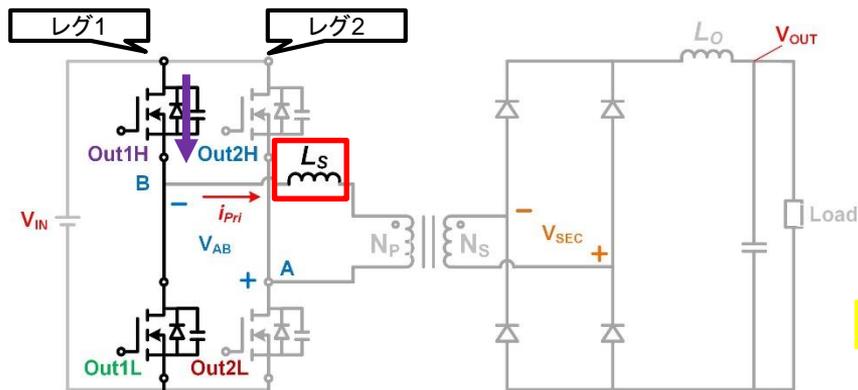
PSFB のソフト スイッチングの実現方法

- フリーホイール電流の発生
 - L_S と L_O エネルギーを ZVS に使用
- レグ2 の ZVS : $L_S + L_O$ のエネルギー使用
 - 軽負荷時でも ZVS を保持しやすい



PSFB のソフト スイッチングの実現方法

- フリーホイール電流の発生
 - L_S と L_O エネルギーを ZVS に使用
- レグ2 の ZVS : $L_S + L_O$ のエネルギー使用
 - 軽負荷時でも ZVS を**保持**しやすい
- レグ1 の ZVS : 主に L_S のエネルギー使用
 - 軽負荷時には ZVS が**崩れ**やすい

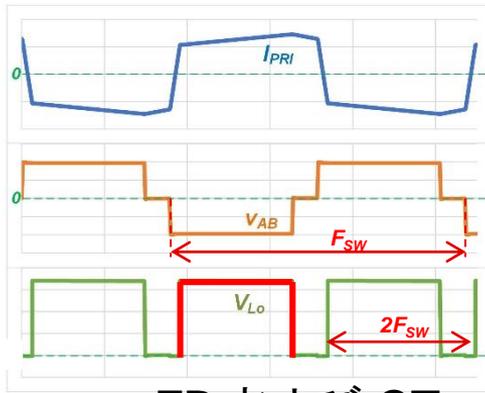


整流器およびクランプ

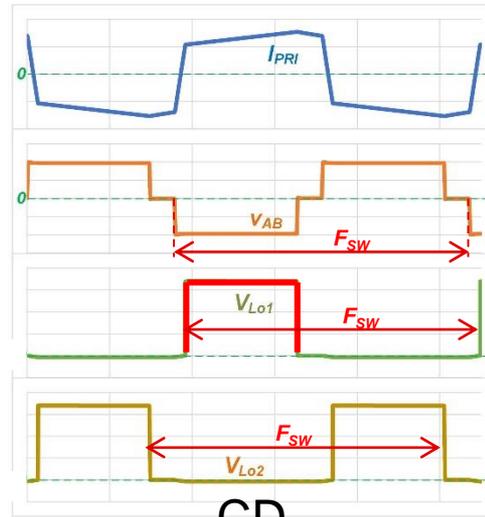
PSFB の出力整流器1 ($V_{AB} < 0$ の電流経路)

- 3種類の整流器

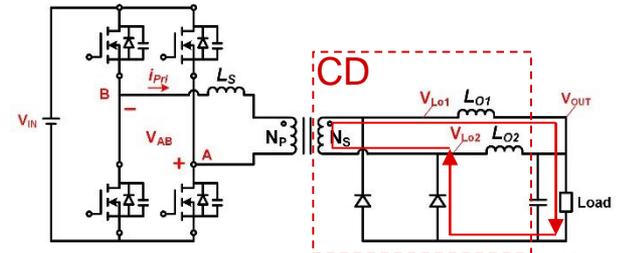
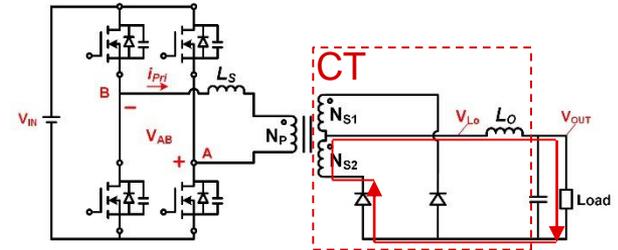
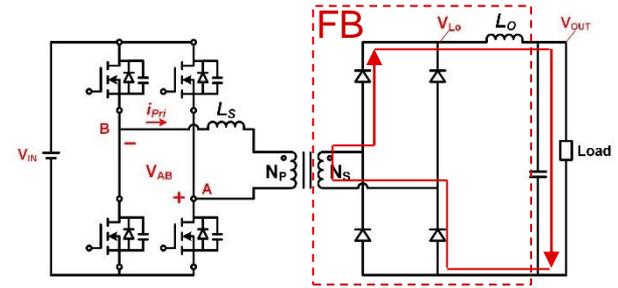
- フルブリッジ (FB: Full Bridge) 整流器
- センタータップ (CT: Center Tap) 整流器
- カレントダブル (CD: Current Doubler) 整流器



FB および CT



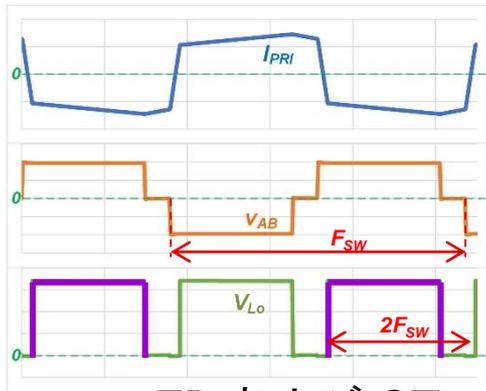
CD



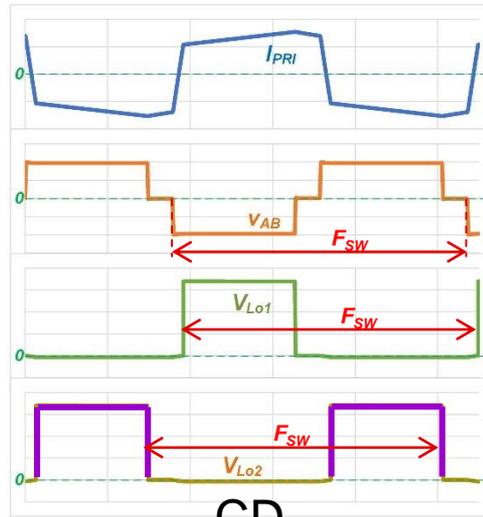
PSFB の出力整流器2 ($V_{AB} > 0$ の電流経路)

- 3種類の整流器

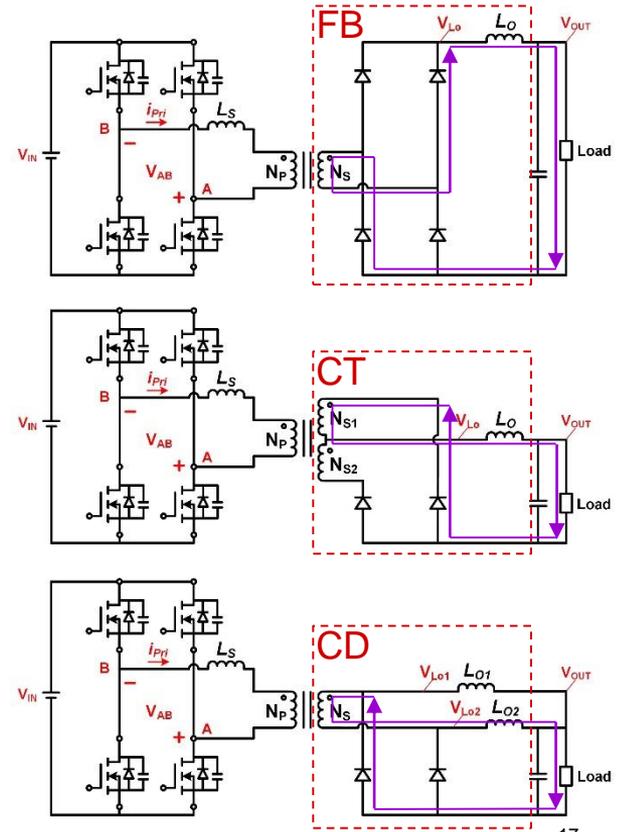
- フルブリッジ (FB: Full Bridge) 整流器
- センタータップ (CT: Center Tap) 整流器
- カレントダブル (CD: Current Doubler) 整流器



FB および CT

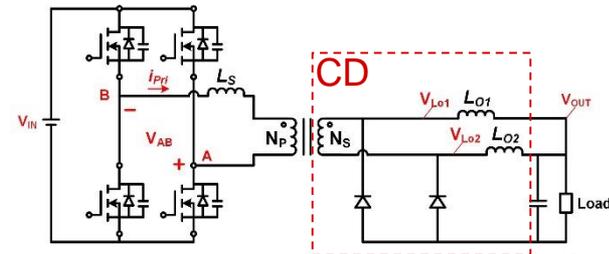
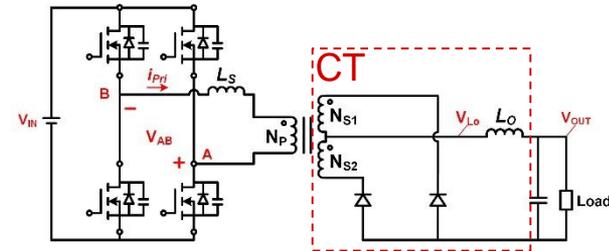
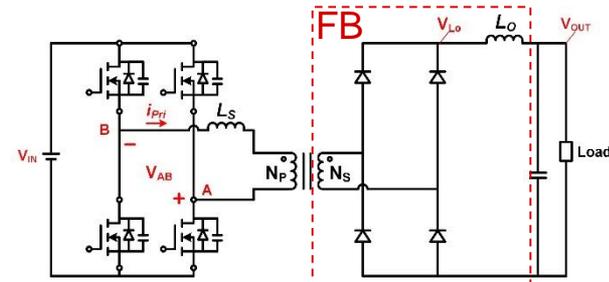
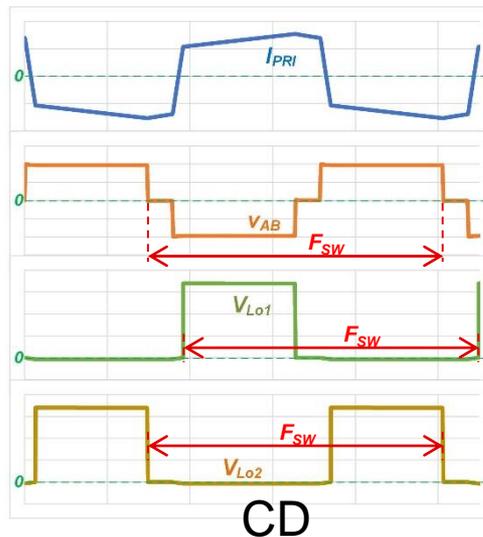
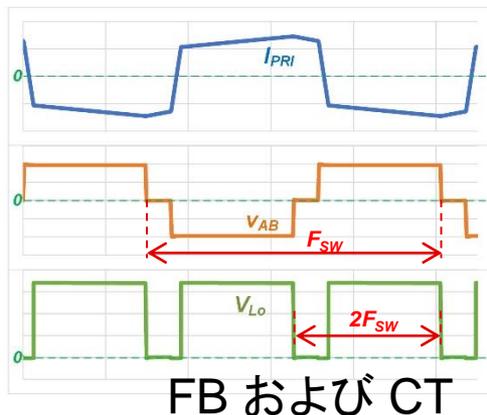


CD



PSFB の出力整流器3

種類	インダクタ F_{SW}	D 範囲	N_s	整流器	L_o	特性
FB	$2 \times F_{SW, PRI}$	0 ~ 100%	1	4	1	トランス使用率が高い
CT	$2 \times F_{SW, PRI}$	0 ~ 100%	2	2	1	トランス使用率が低い 部品点数が少ない
CD	$1 \times F_{SW, PRI}$	0 ~ 50%	1	2	2	トランス使用率が高い i_{L_o} が半分

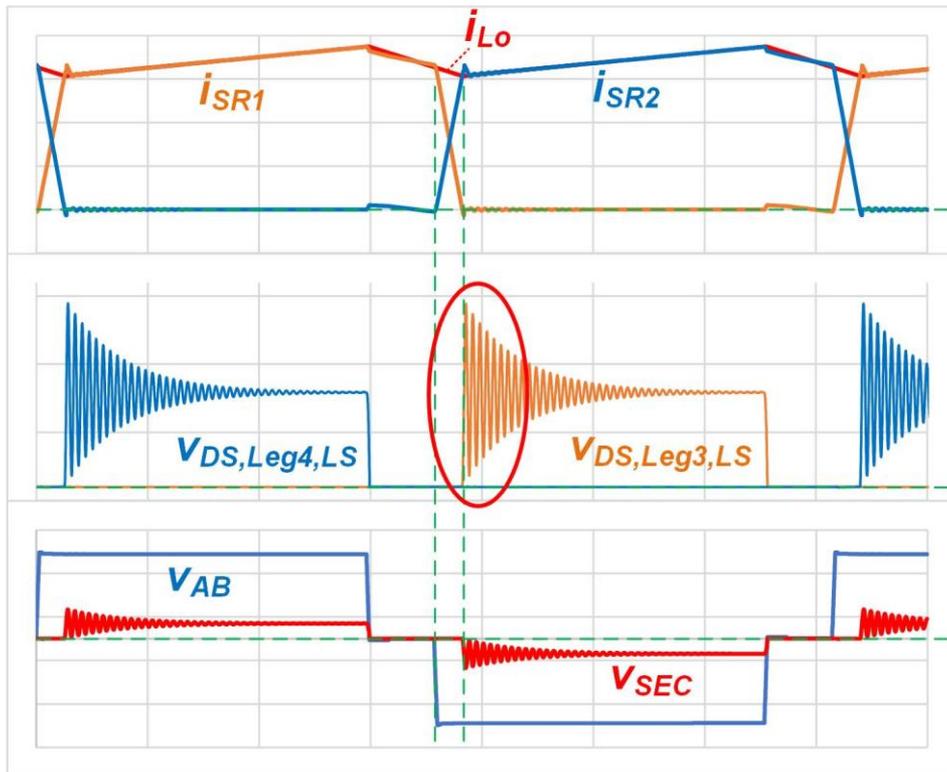
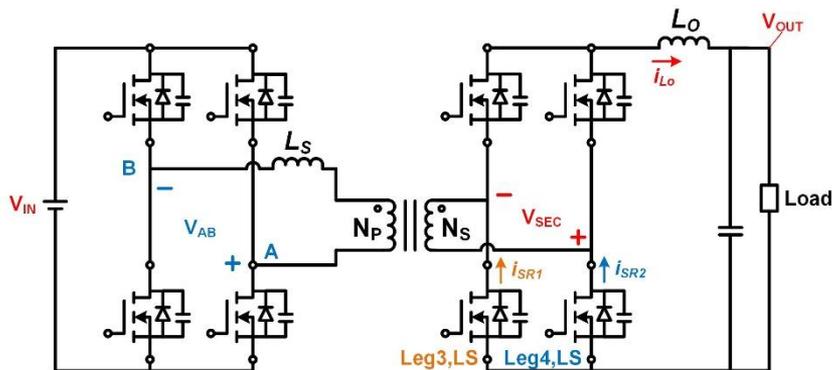


出力整流器の電圧スパイク

- 2次側整流器の FET でスパイク
 - インダクタ L_S の電流反転時、
2次側整流器 $2C_{OSS}$ と1次側インダクタ L_S が共振

• 電圧スパイクピーク: $2V_{IN} \frac{N_S}{N_P}$

- 耐圧大のFET選定が必要



出力整流器の電圧スパイク抑制：パッシブクランプ

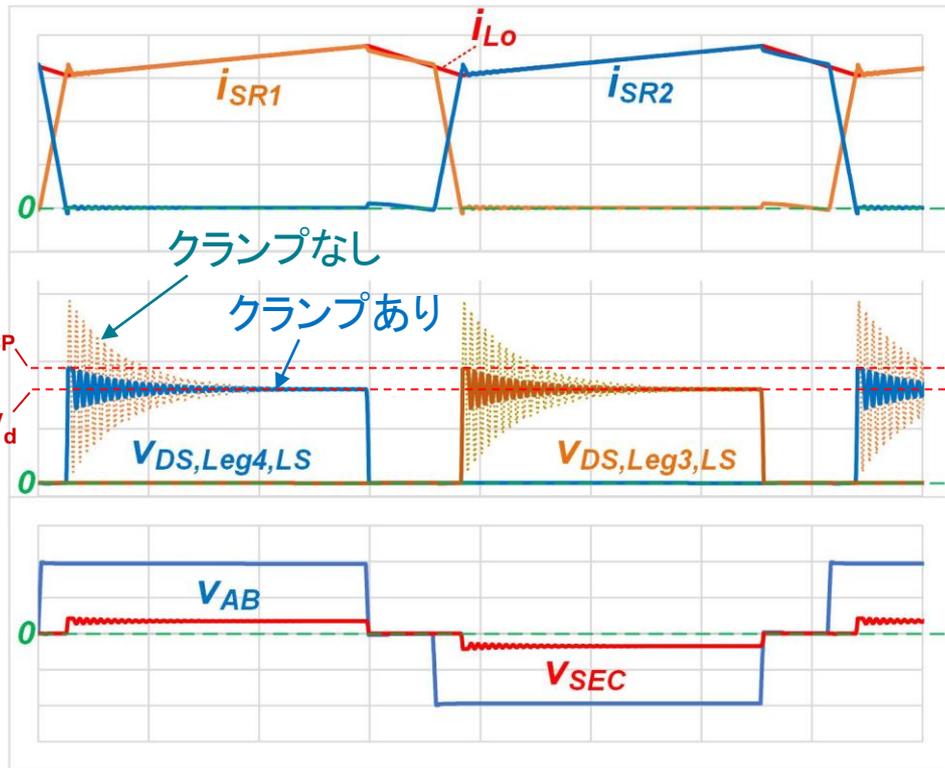
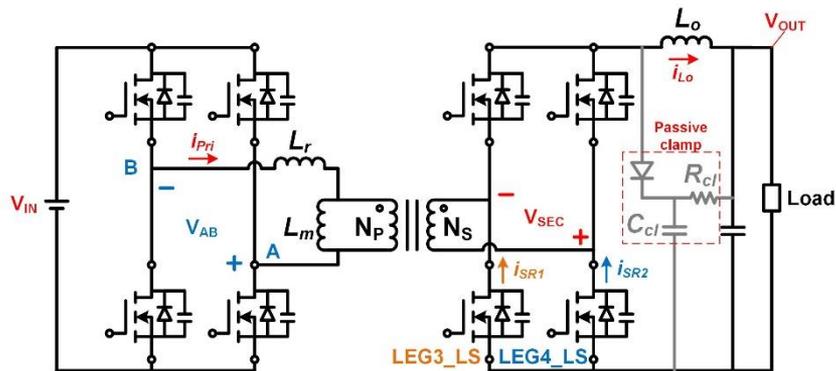
- クランプ電圧 V_{CP} を一定として V_{DS} をクランプ

$$R_{cl} = \frac{(V_{CP} - V_{OUT})(V_{CP} - V_d)}{C_{cl} V_{CP} (2V_d - V_{CP}) F_{sw}}$$

- クランプ抵抗の消費電力量

$$P_{R_{cl}} = \frac{(V_{CP} - V_{OUT})^2}{R_{cl}}$$

R_{cl} が小さい
 $\Rightarrow V_{CP}$ が低い
 $\Rightarrow P_{R_{cl}}$ が大きい

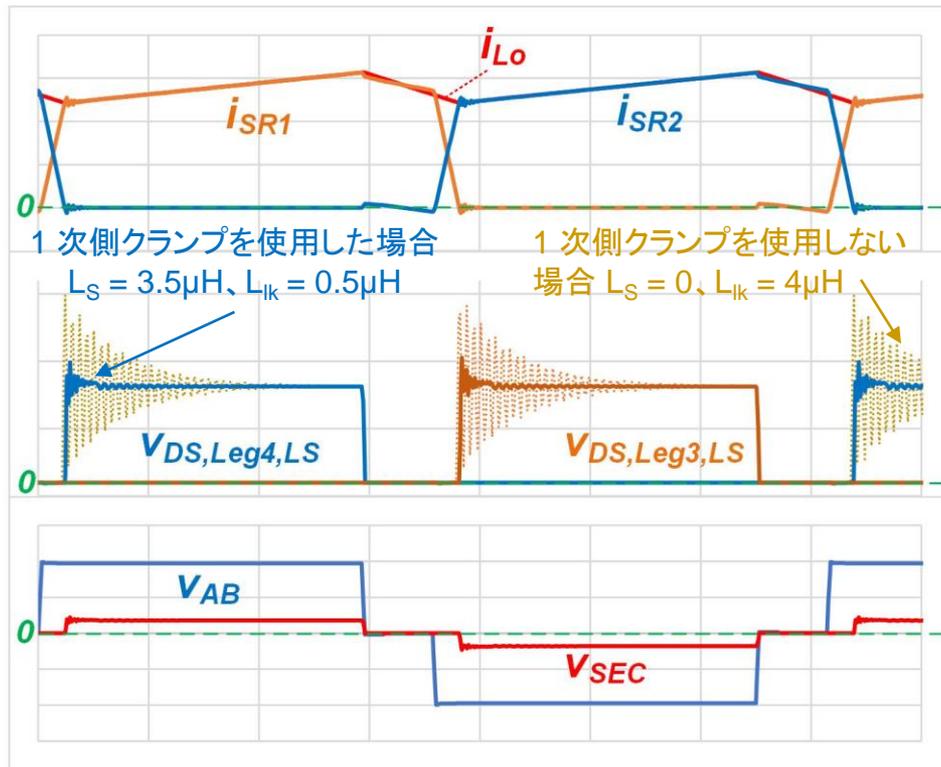
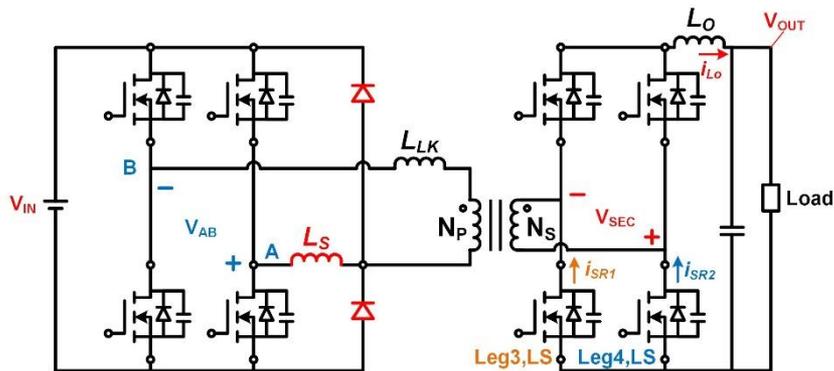


出力整流器の電圧スパイク抑制：1次側クランプ

- クランプ無： L_{LK} と $2C_{OSS}$ 共振で電圧スパイク
 - L_{LK} 小 → 共振エネルギー小 → 整流器 V_{DS} 小 ✓
 - L_{LK} 小 → L_{LK} エネルギー小 → ZVS失敗懸念 Δ

外付けインダクタ L_S + ダイオードのクランプ回路

- L_{LK} 小 → 整流器 V_{DS} スパイク小 ✓
- “ $L_{LK} + L_S$ ” 大 → ZVSに十分なエネルギー ✓
- 追加ダイオード および インダクタ Δ

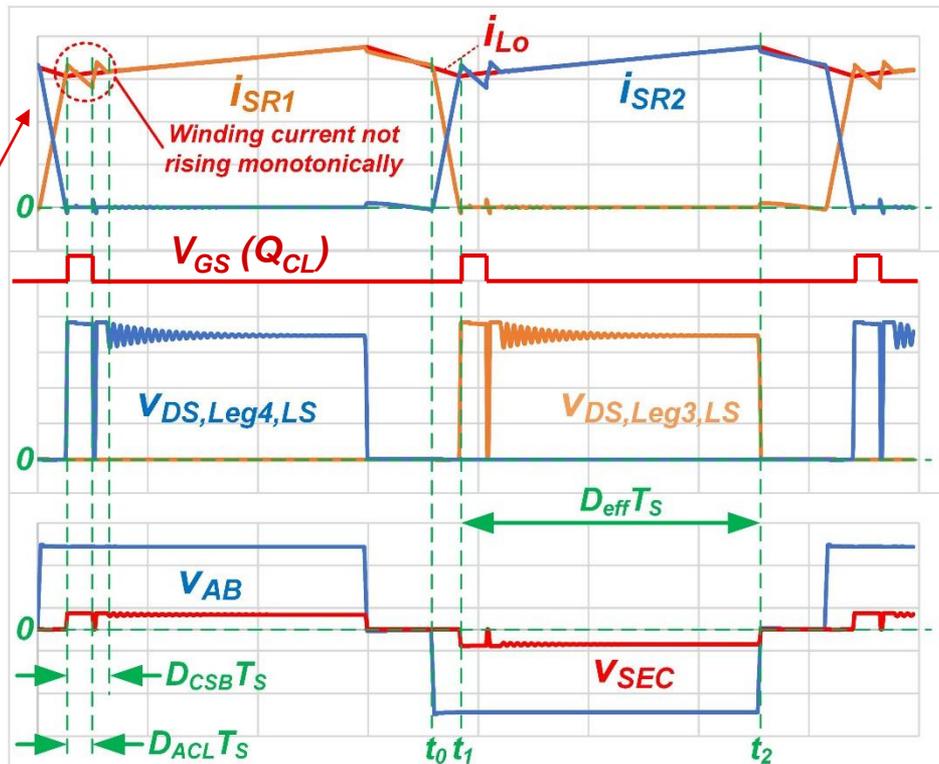
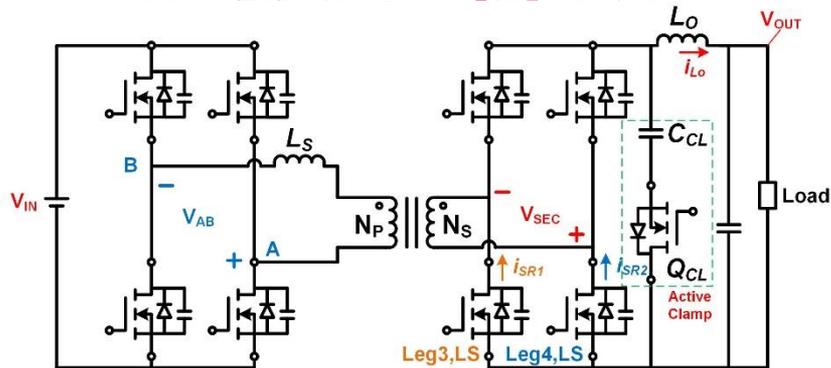


出力整流器の電圧スパイク抑制: アクティブ クランプ

- C_{CL} の電圧リプルは低く設定: V_{CL} にクランプ

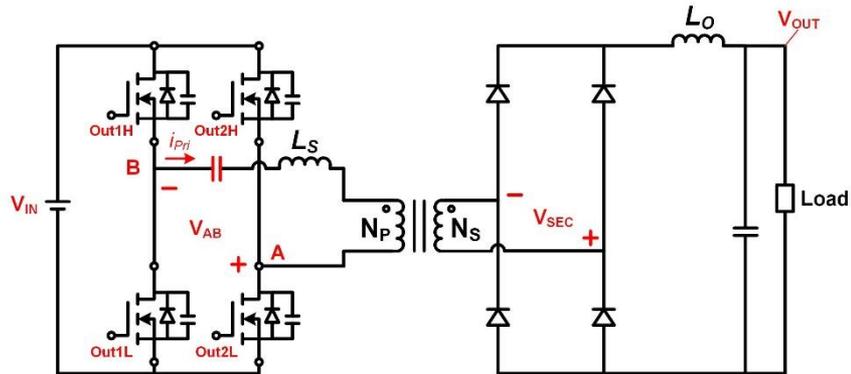
$$2\pi \sqrt{\left(\frac{N_S}{N_P}\right)^2 \times L_S \times C_{CL}} \gg T_S$$

- Q_{CL} はボディダイオード導通後にターンオン (ZVS)
- Q_{CL} オン期間は i_{PRI} および i_{SR} に電流歪みが発生
 - ピーク電流モードではこの期間は制御対象外にする
- Q_{CL} 導通期間 $D_{ACL}T_S \ll L_O$ 充電時間 $D_{EFF}T_S$ に設定
 - 上記の制御対象外にする期間を短くする
 - クランプ回路に流れるRMS電流を小さくする

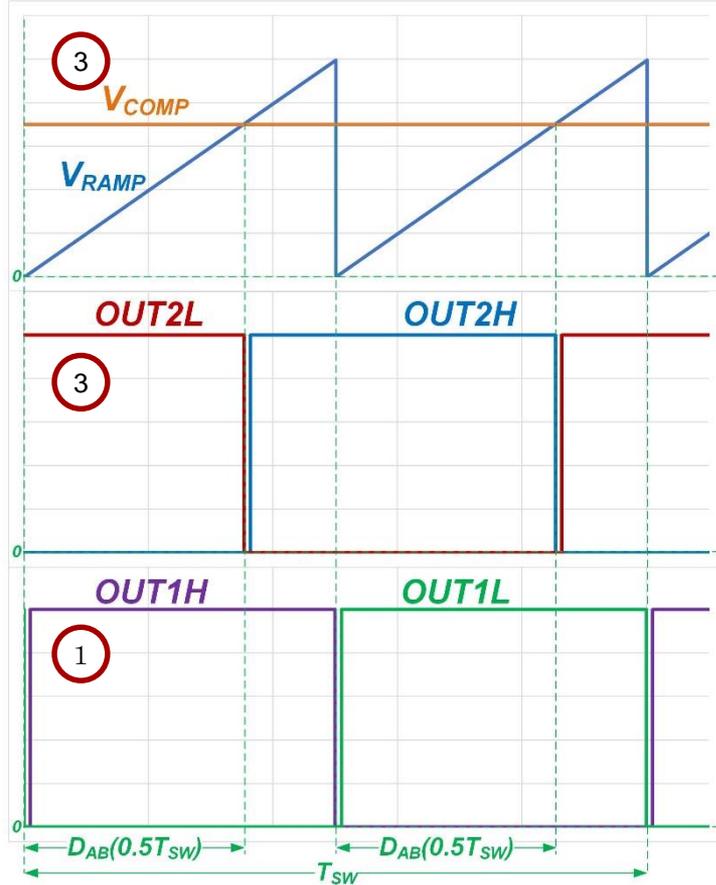
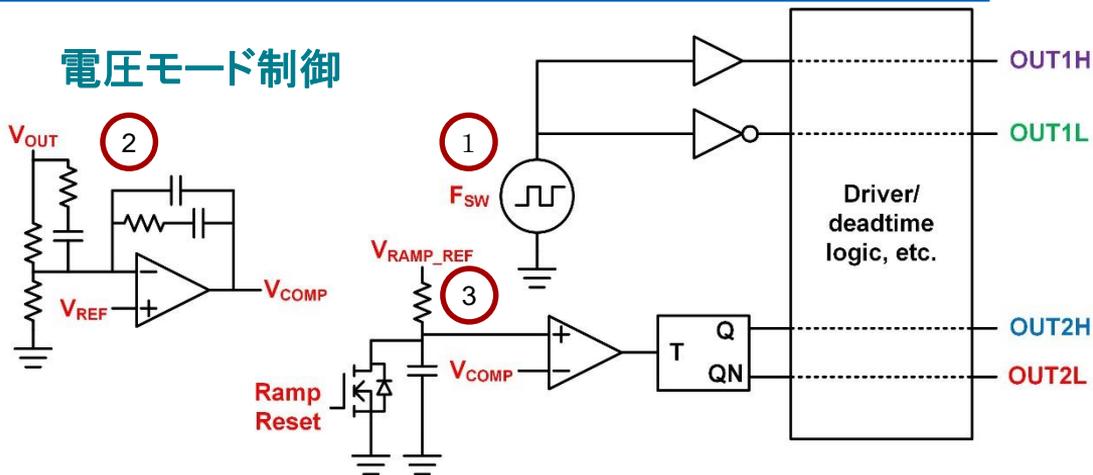


制御

PSFB 制御: 信号生成の概要

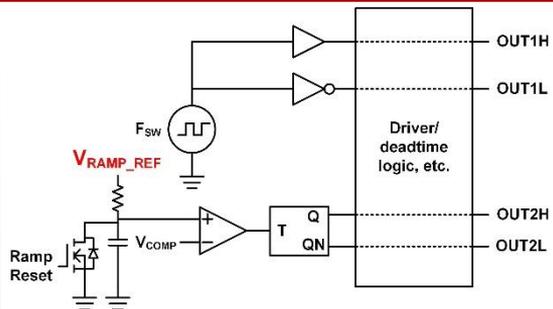


電圧モード制御



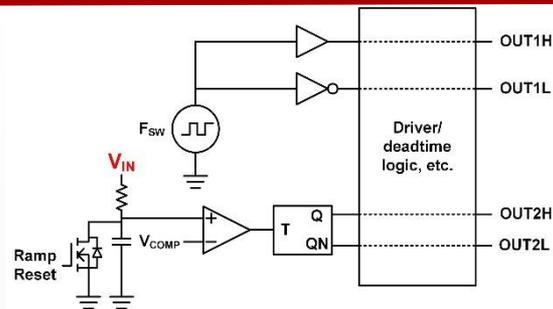
- D_{AB} : PSFBのデューティ比
- $F_{SW} = 1 / T_{SW}$

PSFB 制御の各種モード



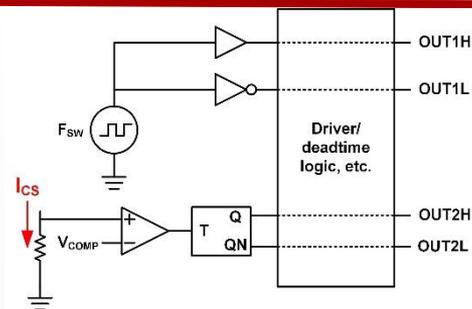
電圧モード制御

- ランプ信号は固定電圧 V_{RAMP_REF} , RC, リセット回路で生成



フィードフォワード電圧モード制御

- ランプ信号は入力電圧 V_{IN} に比例する電圧, RC, リセット回路で生成
- 入力電圧の変動に高速応答

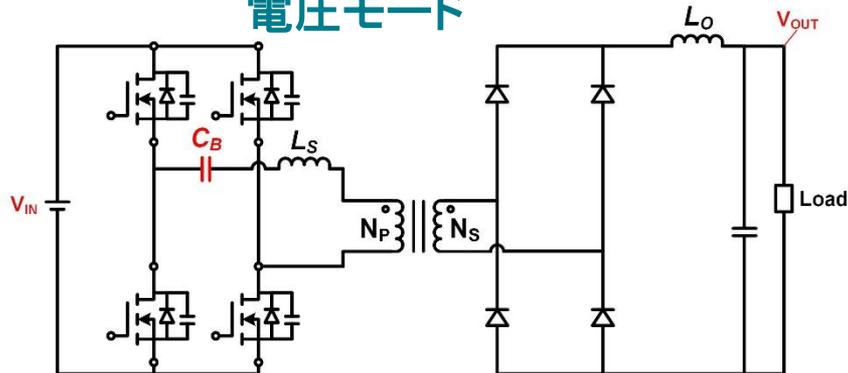


ピーク電流モード制御

- ランプ信号は電流 I_{CS} に比例
- 電流センスアンプ (CS) + 抵抗、もしくは CSTランスが一般的

電圧モードとピーク電流モードの比較

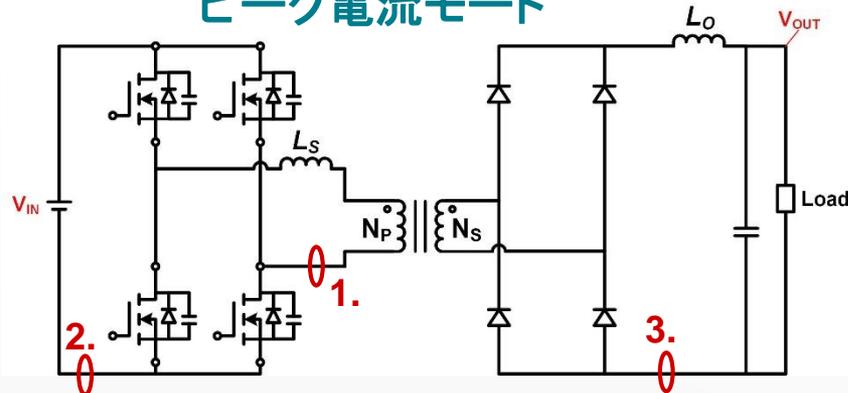
電圧モード



- トランスの飽和を防止するため、DC ブロッキング コンデンサ C_B が必要
- DC ブロッキング コンデンサ C_B の追加により、整流回路側の電圧ストレスが大
- DC ブロッキング コンデンサ C_B の RMS 電流は、一次側電流 I_{PRI} に耐えるものを選定

DC ブロッキング コンデンサ C_B が必要なし

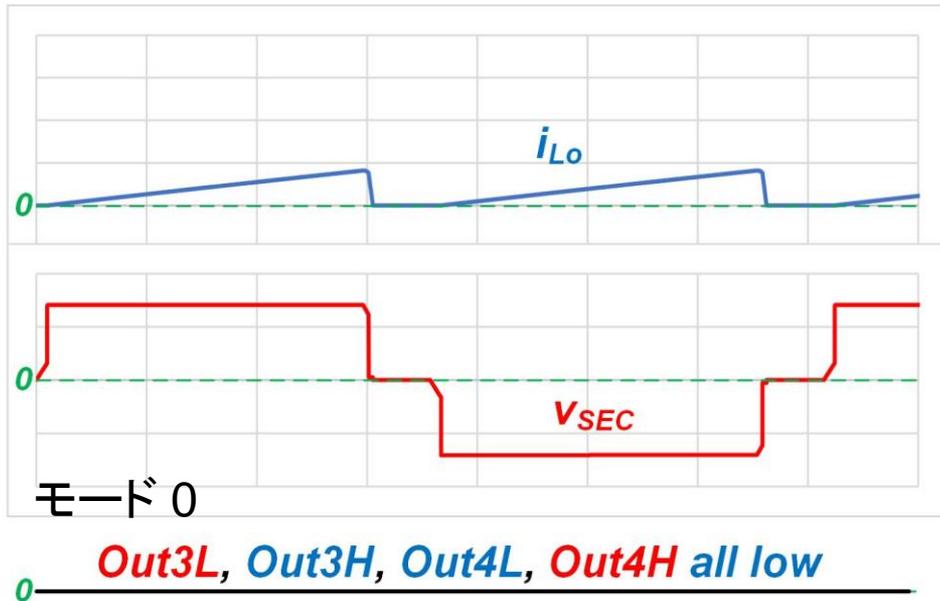
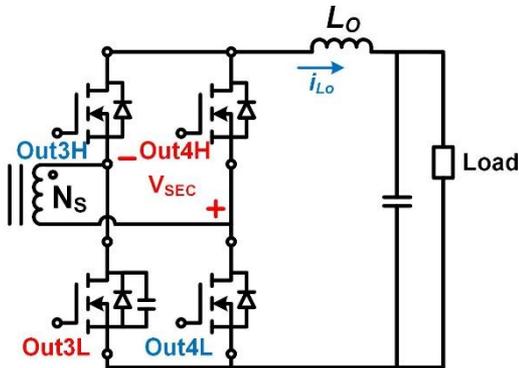
ピーク電流モード



1.
 - CS トランス コアが自動的にリセット
 - トランスの DC 電流情報がない
2.
 - CS トランス コアのリセット回路が必要
 - ループの寄生インダクタンスが大
3.
 - 抵抗と CS アンプを使用
 - トランス励磁電流情報がない

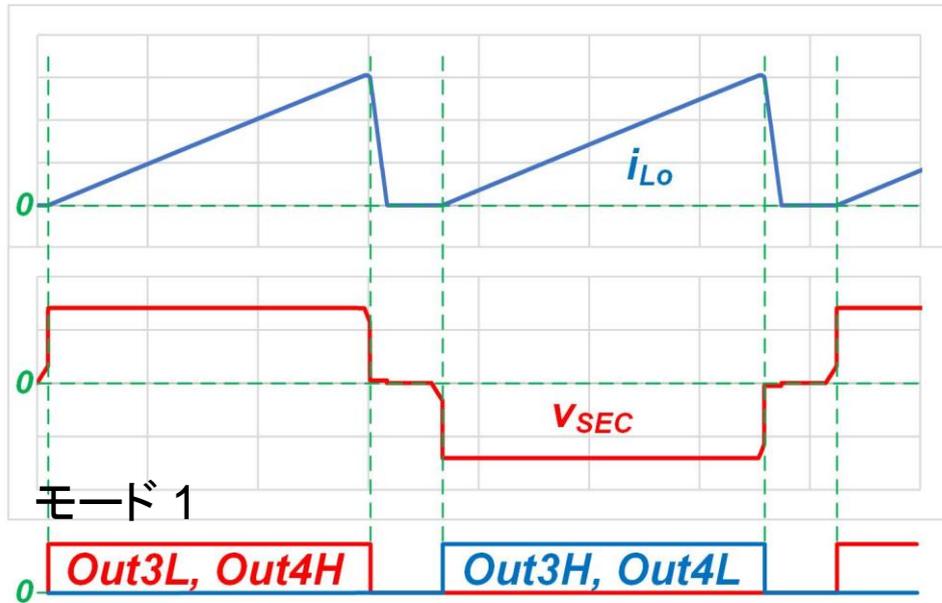
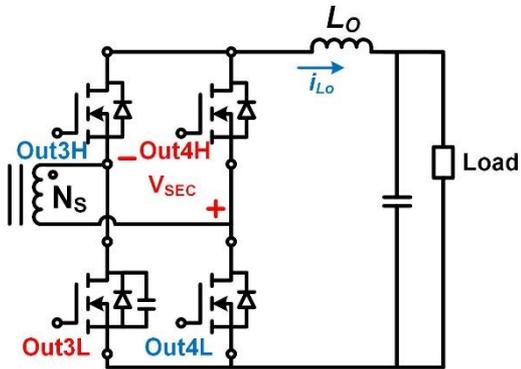
PSFB における SR のさまざまなモード

- モード 0: DCM (Discontinuous Conduction Mode) で、ダイオード導通
– 逆電流導通を回避
– 軽負荷時のFETドライブ消費電力を低減



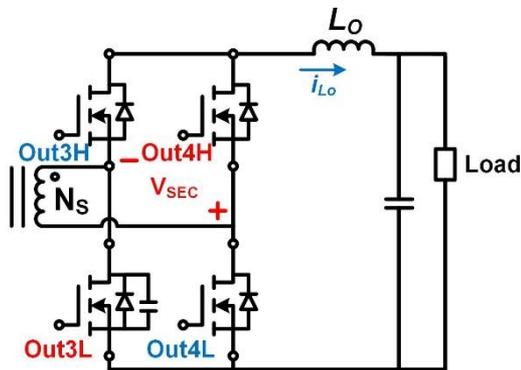
PSFB における SR のさまざまなモード

- モード 1: インダクタの充電期間 (V_{SEC} がゼロでない期間) に、同期整流 FET のチャネル導通
 - 逆電流導通を回避
 - 導通損失を低減



PSFB における SR のさまざまなモード

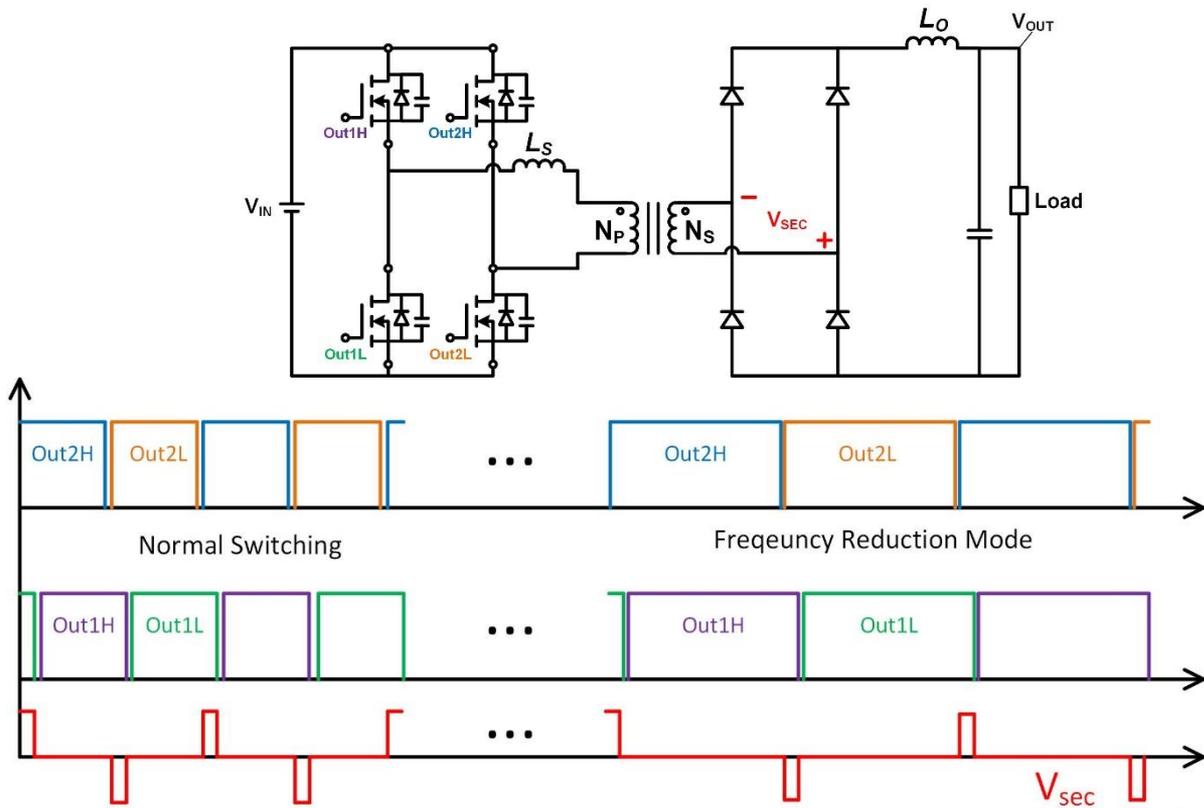
- モード 2: CCM (continuous conduction mode) のフリーホイール期間に、整流回路の全ての FET をターンオン
 - 高負荷時の導通損失を低減



すべての FET がオンになる

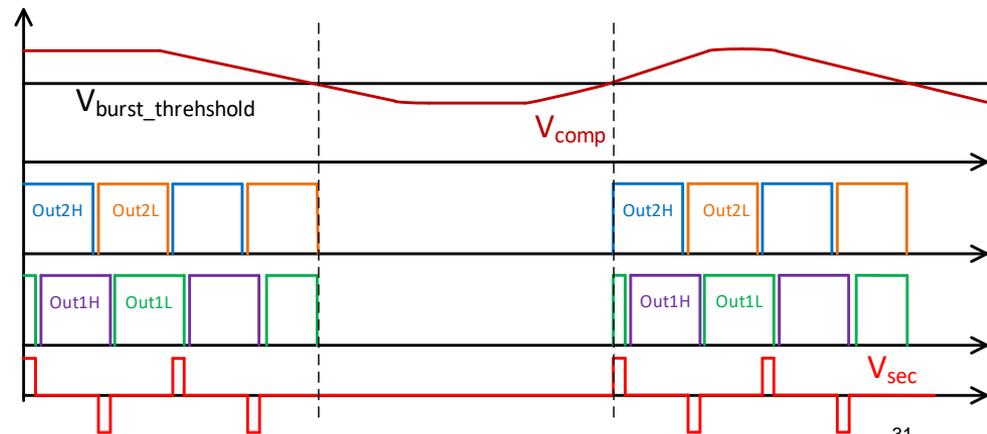
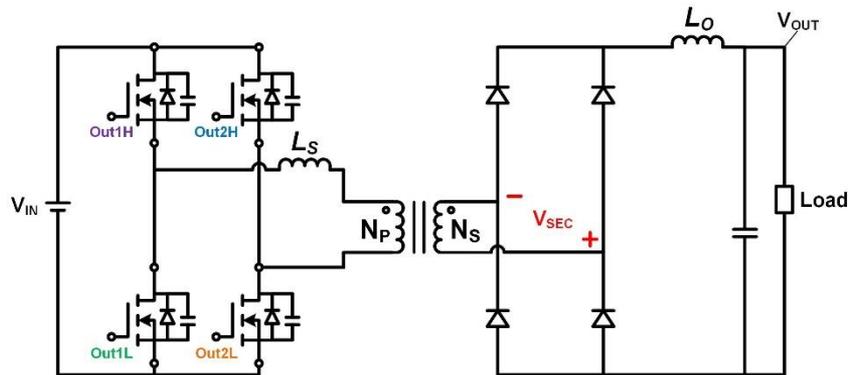
軽負荷効率の管理: 周波数低減モード(PFM)

- 軽負荷でスイッチング周波数低減
- スwitchingは継続的
→ 電圧レギュレーションも継続的
- 2次側トランス V_{SEC} が非ゼロの最小時間維持しつつ、低いデューティ比を実現
- パルストランスのゲートドライバでは飽和の懸念



軽負荷効率の管理: ヒステリシス・バースト・モード

- $V_{comp} < V_{burst_threshold}$: スイッチング停止
- $V_{comp} > V_{burst_threshold}$: スイッチング再開



31

	周波数低減モード(PFM)	ヒステリシスバーストモード
過渡応答	比較的低速	高速
CPU使用率	大きい	小さい
出力リップル	小さい	大きい

制御ループバンド幅の低減

コンパレータ出力

必要となる F_{sw} の計算
PWM は常にON

コンパレータ出力で
PWM ON/OFF切替

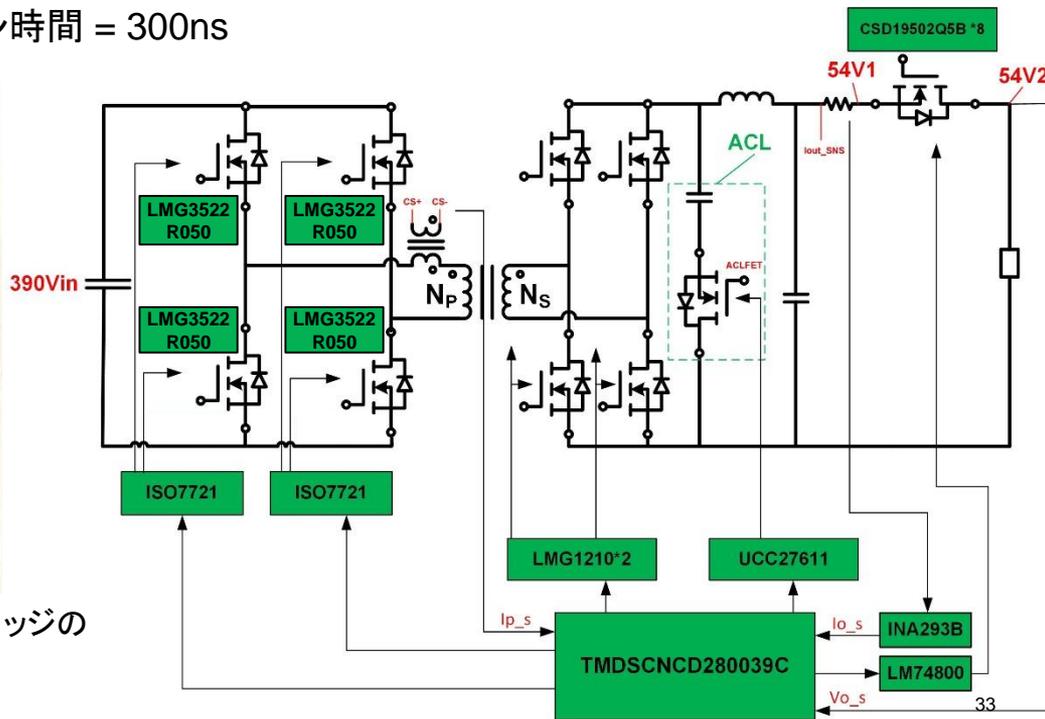
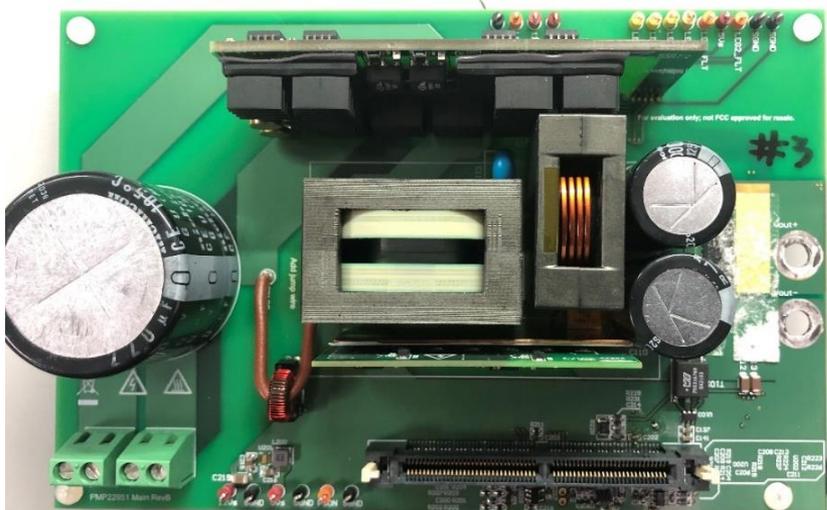
スイッチングが継続的

ヒステリシス幅のリップル

PSFB 設計例

PSFB 設計例 : PMP22951

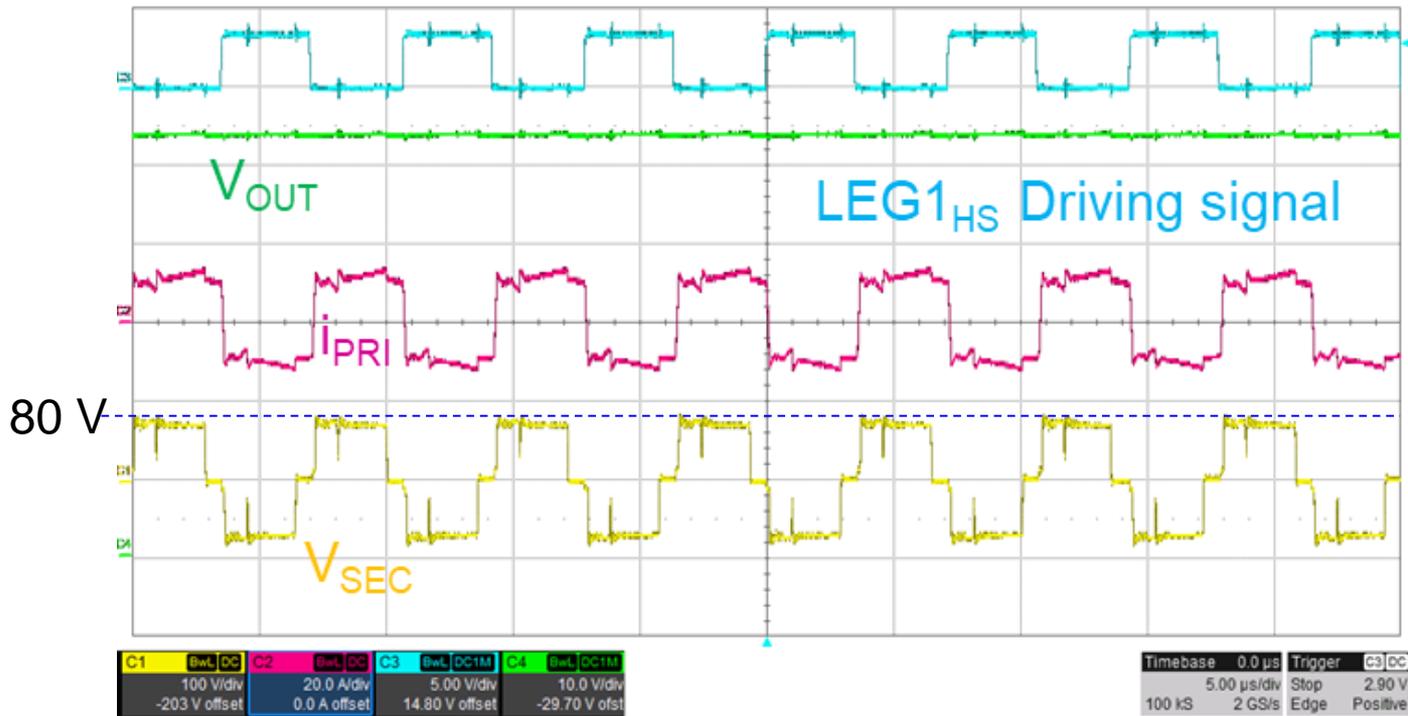
- 入力電圧: $390V_{nom}$ 、 $340V_{min}$, 出力: 最大 $54V/3kW$
- $F_{sw} = 140kHz$, 巻数比 = 16:3, ACL FETオン時間 = 300ns



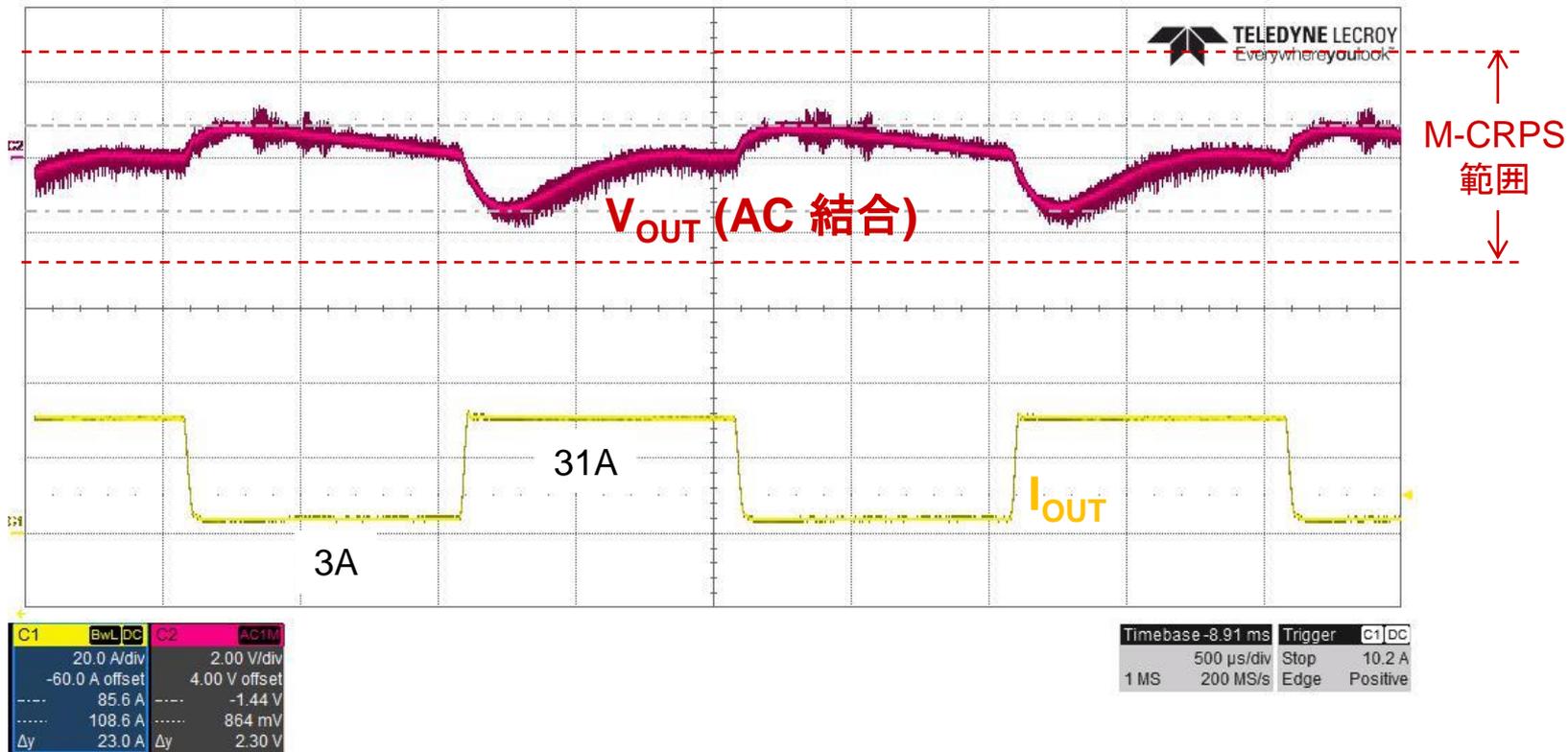
アクティブ クランプ搭載、54V、3kW 位相シフトフルブリッジのリファレンス デザイン
100 mm by 65 mm by 40 mm.

3kW の定常状態波形

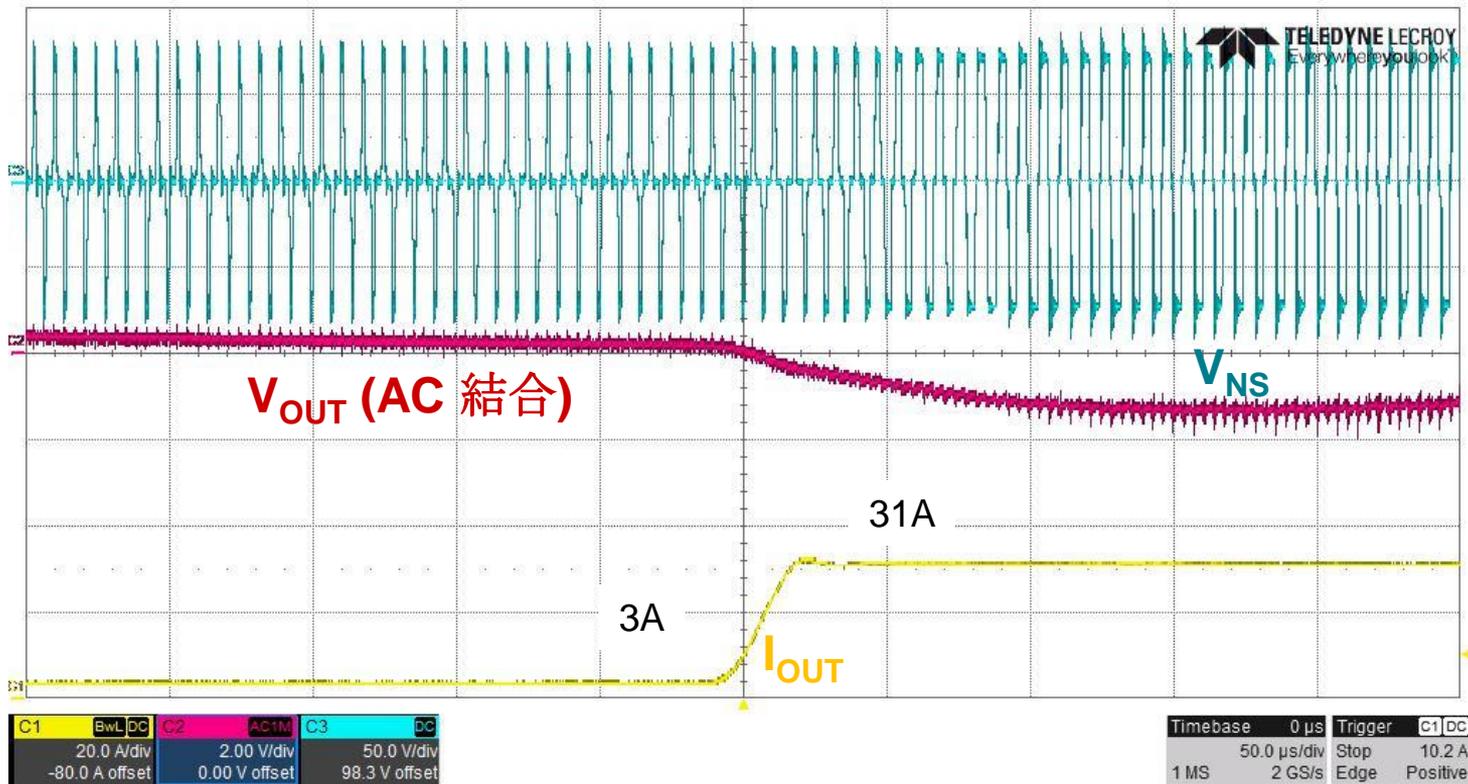
- ・ V_{SEC} の電圧が80Vへクランプを確認



M-CRPS 50% 負荷応答 (3A ~ 31A)



M-CRPS 50% 負荷応答 (3A ~ 31A)、拡大波形



結論

- PSFBの概要
 - ソフトスイッチング、広い入出力電圧範囲および高速な負荷応答を達成
 - ソフトスイッチングの実現方法
- PSFBに使用される整流回路
- クランプ回路による整流器電圧ストレスの低減
- 電圧制御モード、電流制御モード、軽負荷時の制御オプション
- リファレンスデザインPMP22951による実機検証

- Reference document (次ページ以降に記載)

行動を促す呼びかけ：電源のトレンドと仕様

- **電源のトレンド：**
 - Richard Yin『Power Tips #109: Five major trends in power supply design for servers』(英語)EDN Power Tips シリーズ、2022 年 8 月 <https://www.edn.com/five-major-trends-in-power-supply-design-for-servers/>
- **80 Plus 規格：**
 - <https://www.clearexult.com/80plus/program-details#program-details-table>
- **OCP M-CRPS の仕様：**
 - <https://www.opencompute.org/wiki/Server/Working>
- **OCP Open Rack v3 の仕様：**
 - https://www.opencompute.org/wiki/Open_Rack/SpecsAndDesigns

行動を促す呼びかけ:トポロジの比較

- 共振コンバータと DAB の比較:

- Sheng-Yang Yu、ほか。『Designing a high-power bidirectional AC/DC power supply using SiC FETs』 (英語)。テキサス・インスツルメンツ パワー サプライ デザイン セミナー SEM2400、文献番号 SLUP399、2020年

<https://www.ti.com/seclit/ml/slup399/slup399.pdf>

- 共振コンバータと PSFB の比較:

- Colin Gillmor。『Introduction to high-power DC/DC conversion design: Comparing PSFB and FB-LLC』 (英語)、テキサス・インスツルメンツ ビデオ ライブラリ

- パート 1: <https://www.ti.com/ja-jp/video/5979520091001>
- パート 2: <https://www.ti.com/ja-jp/video/5980232599001>
- パート 3: <https://www.ti.com/ja-jp/video/5980257698001>
- パート 4: <https://www.ti.com/ja-jp/video/5980260615001>
- パート 5: <https://www.ti.com/ja-jp/video/5980344049001>
- パート 6: <https://www.ti.com/ja-jp/video/5980375024001>

行動を促す呼びかけ: PSFB の動作および整流器

- **PSFB の動作および PSFB でソフト・スイッチングを実現する方法:**
 - J.A. Sabate、ほか『Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter』(英語)In Proc. APEC、1990 年、pp. 275 ~ 284
- **PSFB 出力整流器:**
 - Laszlo Balogh。『The current-doubler rectifier: an alternative rectification technique for push-pull and bridge converters』(英語)テキサス・インスツルメンツ アプリケーション ノート、文献番号 SLUA121<https://www.ti.com/jp/lit/an/sl原因121/sl原因121.pdf>

行動を促す呼びかけ: PSFB のクランプ オプション

- **パッシブ・クランプ:**

- Song-Yi Lin、ほか『Analysis and design for RCD clamped snubber used in output rectifier of phase-shift full-bridge ZVS converters』(英語)IEEE Transactions on Industrial Electronics 45、no. 2 (1998 年 4 月)、pp. 358 ~ 359

- **1 次側クランプ:**

- Richard Redl『Optimum ZVS Full-Bridge DC/DC Converter with PWM Phase-Shift Control: Analysis, Design Considerations, and Experimental Results』(英語)In Proc. APEC、1994 年、pp. 159 ~ 165、vol. 1

- **アクティブ クランプ:**

- Sheng-Yang Yu、ほか『PSFB コンバータのアクティブ クランプにより高い変換効率を実現する』。テキサス・インスツルメンツ Analog Design Journal、文献番号 SLYT835、2023 年第 1 四半期<https://www.ti.com/jp/lit/an/slyt835/slyt835.pdf>

行動を促す呼びかけ: PSFB 制御と設計例

- **PSFB 制御:**

- Shi-song Wang、ほか。『Small-Signal Modeling of Phase-Shift Full-Bridge Converter with Peak Current Mode Control』(英語)。2020 IEEE ASEM、天津 (中国)、2020 年、pp. 1 ~ 2。
- M.R. Ahmed、ほか。『Enhanced Models for Current-Mode Controllers of the Phase-Shifted Full Bridge Converter with Current Doubler Rectifier』(英語)。IEEE ECCE アジア 2019 年、pp. 3271 ~ 3278。
- V. Vlatkovic、ほか。『Small-signal analysis of the phase-shifted PWM converter』(英語)。IEEE Transactions on Power Electronics 7、issue 1 (1992 年 1 月): pp. 128 ~ 135 で公開。
- Christophe Basso。『Transfer Functions of Switching Converters』(英語)。Faraday Press、2021 年。

- **設計例:**

- 『アクティブ・クランプ搭載、270W/立方インチ (16.48W/立方 cm) を上回る電力密度、3kW 位相シフト・フル・ブリッジのリファレンス・デザイン』: <https://www.tij.co.jp/tool/jp/PMP23126>
- 『アクティブ・クランプ搭載、54V、3kW 位相シフト・フル・ブリッジのリファレンス・デザイン』: <https://www.tij.co.jp/tool/jp/PMP22951>



© Copyright 2024 Texas Instruments Incorporated. All rights reserved.

This material is provided strictly “as-is,” for informational purposes only, and without any warranty.
Use of this material is subject to TI’s **Terms of Use**, viewable at [TI.com](https://www.ti.com)

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス・デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、または [ti.com](#) やかかる TI 製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、TI はそれらに異議を唱え、拒否します。

郵送先住所 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated