

## Technical Article

## アクティブ スナバを使用した位相シフト フル ブリッジ効率の改善



Ben Lough

図 1 に示す位相シフト フル ブリッジ (PSFB) は、高いコンバータ効率に向けて入力スイッチでソフト スイッチングを実現できるため、500W を超えるアプリケーションで一般的です。スイッチング損失は大幅に減少しますが、出力整流器には、その寄生容量がトランスのリーケージ インダクタンスで共振するため、高電圧ストレスが発生することが予想されます。これは、図 1 の  $L_r$  にモデル化されています。出力整流器の電圧ストレスは、 $2V_{IN}N_S/N_P$  まで上がる可能性があります。ここで、 $N_P$  と  $N_S$  はそれぞれ、トランスの 1 次巻線と 2 次巻線です。

従来、出力整流器の最大電圧ストレスを制限するには、抵抗 - コンデンサ - ダイオード (RCD) スナバなどのパッシブ スナバ [1] が必要でしたが、パッシブ スナバを使用すると電力が消費され、効率低下が生じます。

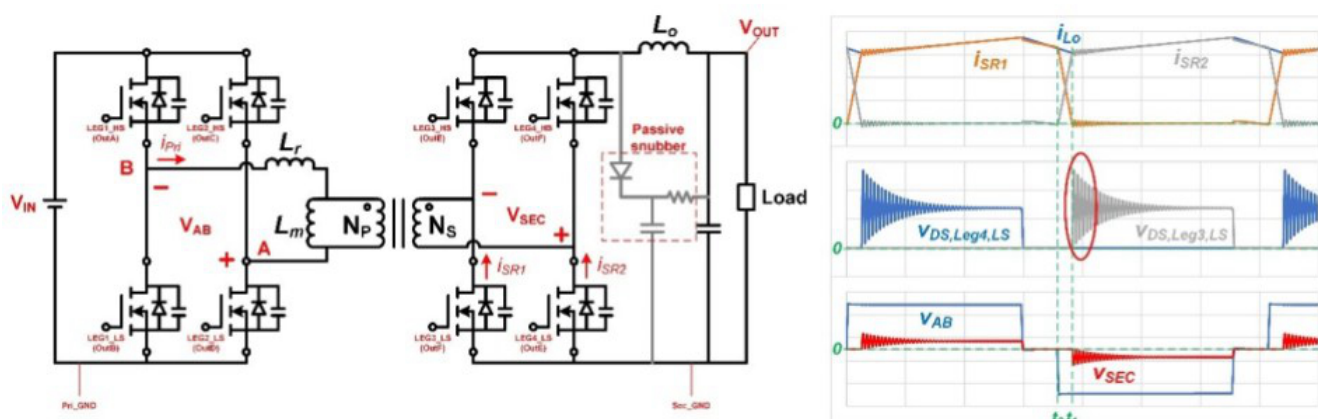


図 1. パッシブ クランプと波形を搭載した PSFB 電力段でパッシブ クランプを使用すると、電力を消費し、効率低下につながります。出典：テキサス・インスツルメンツ

または、(理想スイッチを想定して) スナバ回路で電力を消費せずに、アクティブ スナバを適用して、整流器の電圧ストレスをクランプすることもできます [2]。図 2 では、出力インダクタの前に、コンデンサ ( $C_{CL}$ ) と MOSFET ( $Q_{CL}$ ) で形成されたアクティブ クランプ レグ (ACL) の挿入を示しています。出力巻線電圧がゼロ以外になると、エネルギーは 1 次側巻線から 2 次側巻線に移って出力インダクタに電力を供給すると同時に、 $Q_{CL}$  がオンになっていなくても、 $Q_{CL}$  のボディ ダイオードを通して電流が流れ、 $C_{CL}$  が充電されます。ボディ ダイオードがすでに電流を伝導した後に  $Q_{CL}$  をオンにすると、 $Q_{CL}$  は確実にゼロ電圧スイッチング (ZVS) になります。

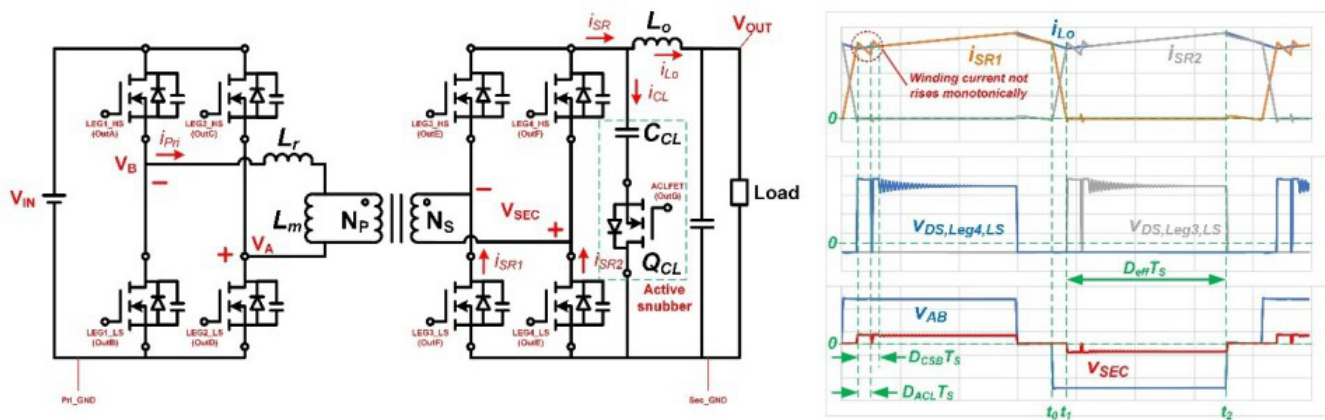


図 2. アクティブ クランプと波形を備えた PSFB 電力段は、パッシブ スナバとは異なり、アクティブ スナバは電力抵抗にリンギング エネルギーを消費せず、無損失スナバとして LC 共振タンクのエネルギーを循環させます。出典：テキサス・インスツルメンツ

$C_{CL}$  の電流 - 時間バランスが実効デューティ サイクル ( $D_{eff}T_S$ ) の開始まで完了できるように、アクティブ クランプ MOSFET ( $i_{CL}$ ) の極性の電流が変化する前に  $Q_{CL}$  をオンにすることが重要です。言い換えれば、 $Q_{CL}$  は、アクティブ スナバの電流 - 時間バランスが意図したとおりに動作し、出力整流器電圧を  $C_{CL}$  電圧 ( $V_{CL}$ ) にクランプするのに十分な時間だけオンにする必要があります。つまり、 $Q_{CL}$  は  $D_{eff}T_S$  全体を通して通電させる必要はなく、代わりに比較的短い時間だけ通電させます。したがって、 $D_{eff}T_S$  は電流 - 時間バランス ( $D_{CSB}T_S$ ) が完了する時間よりも常に長く維持しながら、 $Q_{CL}$  は  $Q_{CL}$  オン時間 ( $D_{ACL}T_S$ ) が一定の固定オン時間を有することができます。

このアプローチでは、トランスの巻線電流が単調に上昇しないという特性において、アクティブ スナバを使用する場合の課題の 1 つを解決します。これは、ピーク電流モード制御を使用している場合、問題となることです。これは、アクティブ スナバのキャパシタ エネルギーが、1 次側からのエネルギー伝達だけに寄与しているのではなく、出力インダクタの活性化にも関与しているため起こります。 $D_{eff}T_S$  は  $D_{CSB}T_S$  より大きいため、トランス電流が単調に上昇するときにピーク電流検出が発生する場合があります。PSFB は  $D_{eff}$  が大きいほど高効率で期待できるため、 $D_{eff} \gg D_{CSB}$  となるような中程度から大きな負荷のかかるときに、 $D_{eff}$  がより大きくなるよう PSFB を設計できます。軽負荷時は、コンバータは通常、不連続導通モードで動作し、同じ出力電圧条件では  $D_{eff}$  は連続導通モードの  $D_{eff}$  より小さくなります。軽負荷時でも  $D_{eff}T_S$  が  $D_{CSB}T_S$  より大きくなるように、周波数低減制御やバースト モード制御を使用することができます。

$C_{CL}$  リップル電圧は出力整流器にかかる総電圧ストレスに影響するため、コンデンサのリップル電圧を低減するには、十分な大きさの  $C_{CL}$  を選択する必要があります。また、 $L_r$  と  $C_{CL}$  で形成されるインダクタ コンデンサ (LC) の共振期間が、式 1 で表されるスイッチング期間 [3] に比べて大幅に長くなるように  $C_{CL}$  を選択する必要があります。

$$2\pi\sqrt{\left(\frac{N_s}{N_p}\right) \times L_r \times C_{CL}} \gg T_S \quad (1)$$

整流器電圧のストレスは、アクティブ スナバで  $V_{IN}N_s/N_p$  付近までクランプされます。これは、クランプ回路なしでの電圧ストレスの半分です。パッシブ スナバ [1] とは異なり、アクティブ スナバは電力抵抗にリンギング エネルギーを放散させず、無損失スナバとして LC 共振タンクのエネルギーを循環させます。そのため、同じ仕様であれば、パッシブ スナバを搭載した PSFB よりもアクティブ スナバを搭載した PSFB の方が高いコンバータ効率を期待できます。

ACL の現在のレベルを決定する要因を理解するには、ACL 自体を通過する電流フローを計算する必要があります。図 3 に、ACL 導通期間前後の波形を示します。

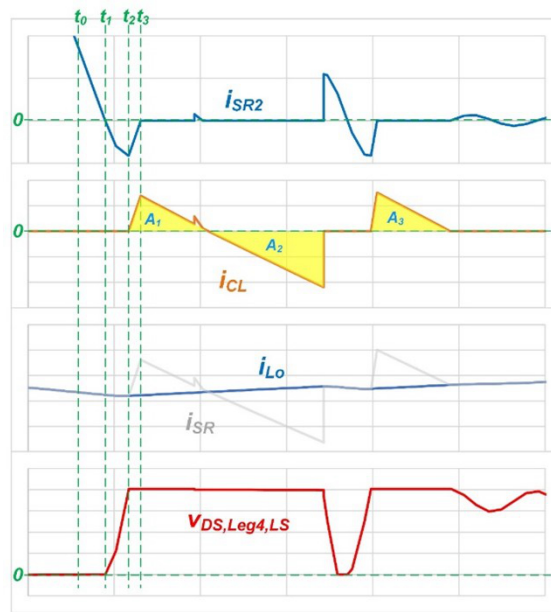


図 3. ACL 電流導通期間中の波形。出典：テキサス・インスツルメンツ

$V_{CL}$  が一定で  $L_m = \infty$  と仮定すると、式 2 は、ドレインからソース間の電圧が上昇するときの出力整流器の片側の電流 ( $i_{SR2}$ ) を導出します。

$$i_{SR2} \mid t_2 = \frac{V_{IN}}{\frac{N_S}{N_P} L_r} (t_2 - t_1) \quad (2)$$

$i_{SR2}$  電流が一定の速度で減少すると仮定すると、式 3 は、 $t_2 - t_1$  間の時間を次のように導出します。

$$(t_2 - t_1) = \sqrt{2C_{OSS} \frac{N_S V_{CL} L_r}{N_P V_{IN}}} \quad (3)$$

$C_{CL}$  は電流 - 時間バランスを維持する必要があるため、A1 と A3 の合計面積は A2 と同じ面積になります。これらすべての情報により、 $i_{CL}$  の 2 乗平均平方根 (RMS) 値を計算できます。式 3 に示すように、同期整流器 (SR) の出力キャパシタンス ( $C_{OSS}$ ) が ACL のピーク電流を制御します。低い  $C_{OSS}$  SR FET を選択すると、ACL の RMS 電流はさらに低くなり、その結果、コンバータ効率を向上できます。

図 4 に、[アクティブ クランプ付き 54V、3kW 位相シフト フル ブリッジのリファレンス デザイン](#) であるテキサス・インスツルメンツ (TI) の波形を示します。このデザインは、TI の C2000™ マイコンで実現されたアクティブ クランプを使用した 400V 入力、54V 出力、3kW の PSFB コンバータです。この設計では、トランスの巻線比は  $N_p:N_s = 16:3$  です。ACL FET を出力インダクタの通電期間内にわずか 300ns の間オンにした場合、3kW 負荷でも、出力整流器の電圧ストレス (図 4 の Ch1) は 80V に制限されます。電圧ストレスが低いため、電圧定格が低い SR FET を使用し、優れた性能指数を得ることで、PSFB の効率をさらに向上させることができます。

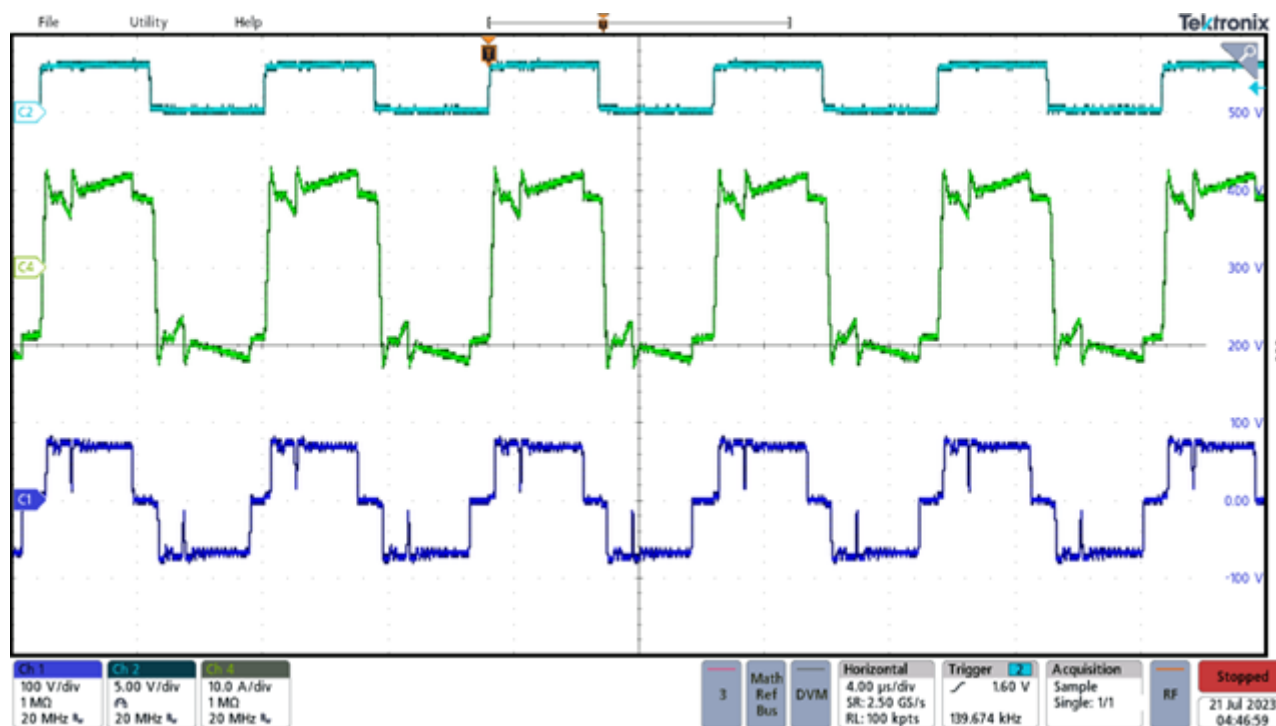


図 4. アクティブ クランプ搭載、54V、3kW 位相シフト フル ブリッジのリファレンス デザインの定常状態波形。  
出典：テキサス・インスツルメンツ

この制御方法は、ACL を 1 つ搭載したフル ブリッジ整流器に限定されるわけではありません。また、倍電流整流回路 [4] やセンター タップ型整流器など、他の種類の整流器と組み合わせたアクティブ スナバにその制御方法を適用することもできます。TI の [アクティブ クランプ搭載、270W/in<sup>3</sup> を上回る電力密度、3kW 位相シフト フル ブリッジのリファレンス デザイン](#) は、400V 入力、12V 出力、3kW PSFB コンバータで、アクティブ クランプを搭載しており、2 次側がセンター タップ型整流器を使用しています。出力整流器のストレス (図 5 の Ch1) は、3kW 負荷で 40V に制限されます。

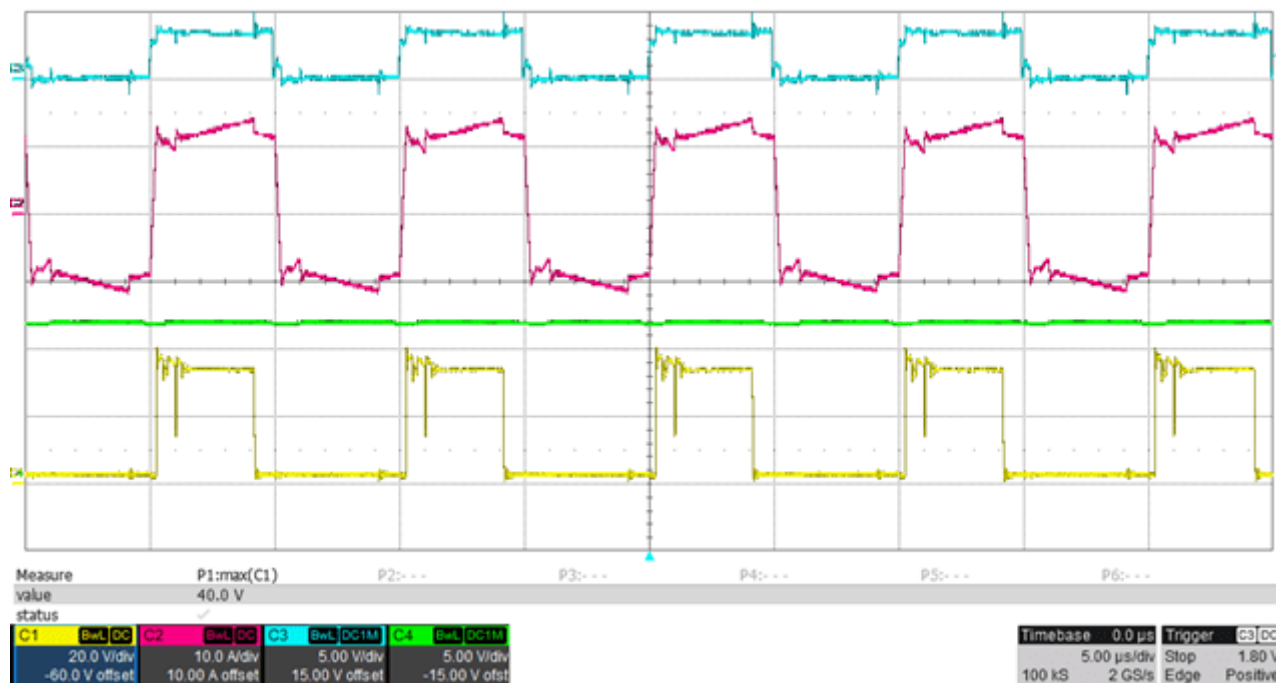


図 5. 270W/in<sup>3</sup> インチを上回る電力密度の定常状態波形、アクティブ クランプ搭載、3kW 位相シフト フル ブリッジのリファレンス デザイン。出典：テキサス・インスツルメンツ

## PSFB コンバータ内のアクティブ クランプの利点

PSFB コンバータにアクティブ スナバを実装することで、出力整流器の最大電圧ストレスが大幅に低減されます。このように電圧ストレスを低減できるので、ドレイン - ソース間電圧定格が低い SR FET を使用でき、性能指数を改善できます。アクティブ クランプはピーク電流モード制御の実装によって課題を引き起こす可能性があります。適切な実装を行うと、アクティブ クランプとピーク電流モード制御を調和させて使用することができます。この組み合わせにより、従来の PSFB 実装に比べて、より高い電力密度とより高い効率を実現できます。

### 関連コンテンツ

- [Power Tips #120 : 絶縁型バイアス トランスの寄生容量が EMI 特性に及ぼす影響](#)
- [Power Tips #119 : EMI 性能を重視して電源トランスの特性評価を行う方法](#)
- [Power Tips #118 : 交互に配置されたグランド プレーンによる絶縁型電源のノイズ フィルタ性能の向上](#)
- [Power Tips #117 : フル動作条件でのテストに先立つ、LLC 共振タンクの測定](#)

### 参考資料

1. Lin, Song-Yi, Chern-Lin Chen. 『位相シフト フルブリッジ ZVS コンバータの出力整流器で使用される RCD クランプ スナバの分析と設計』 IEEE Transactions on Industrial Electronics 45, no. 2 (1998 年 4 月), pp. 358 ~ 359.
2. Sabate, J.A., V. Vlatkovic, R.B.Ridley, F.C.Lee. 『アクティブ スナバを採用した高電圧、高電力、ZVS、フルブリッジ PWM コンバータ』 Sixth Annual Applied Power Electronics Conference and Exhibition (APEC)、1991 年 3 月 10 ~ 15 日, pp. 158 ~ 163 で公開。
3. Nene. 『車載アプリケーション用双方向 DC/DC コンバータのデジタル制御』 28th Annual Applied Power Electronics Conference and Exposition (APEC)、2013 年 3 月 17 ~ 21 日, pp. 1360 ~ 1365 で公開。
4. Laszlo Balogh. 『設計レビュー : 電流ダブラー同期整流器搭載 100W、400kHz の DC/DC コンバータで 92% の効率を達成』 テキサス・インスツルメンツ パワー サプライ デザイン セミナー SEM100、文献番号 SLUP111、1996 年。

この記事は、以前 EDN.com で公開された記事です。

### Trademarks

すべての商標は、それぞれの所有者に帰属します。



## 重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用される テキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所：Texas Instruments, Post Office Box 655303, Dallas, Texas 75265  
Copyright © 2025, Texas Instruments Incorporated