参考資料

Design Guide: TIDA-010237

AC/DC 残留電流故障検出のリファレンス デザイン

説明

このリファレンス デザインは、残留電流検出 (RCD) と地絡電流遮断器 (GFCI) AC と DC の地絡障害電流をミリアンペア レベルで検出し、UL2331-2 と IEC62752 のタイミング要件と精度要件を満たすことを目標にしています。DRV8220 H ブリッジが、自動発振回路によって生じた磁気コアの飽和開始と飽和解消を行います。アクティブ フィルタ回路が故障電流の信号とレベルを識別します。抵抗を調整できる一連のウィンドウ コンパレータが、デジタル故障出力を生成します。

リソース

TIDA-010237	デザイン フォルダ
DRV8220	プロダクト フォルダ
INA600	プロダクト フォルダ
OPA4383	プロダクト フォルダ
INA293	プロダクト フォルダ
SN74LVC2G74	プロダクト フォルダ
TLV7011	プロダクト フォルダ
TLV9022L	プロダクト フォルダ

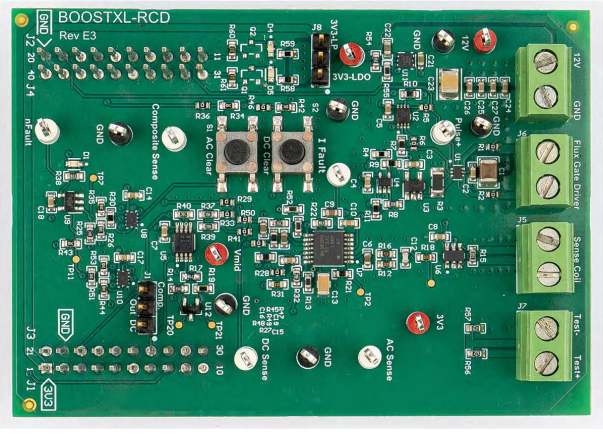
テキサス・インスツルメンツの™ E2E サポート エキスパートにお問い合わせください。

特長

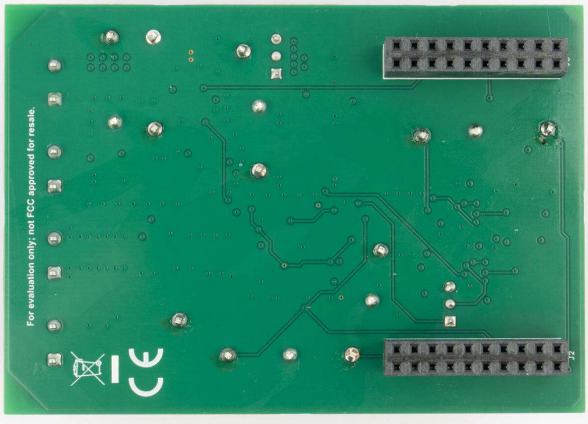
- 低コストのディスクリート AC/DC グランド障害検出回路
- 6mA から 30mA DC へ、および $5mA_{RMS}$ から $30mA_{RMS}$ AC へのリーク電流センシング スレッショルドにより、UL2231、IEC62752、IEC62955 のテストが可能
- 検出から応答までの時間は 3 ～ 50ms (リレー遅延時間は含まない)
- AC と DC の各トリップのスレッショルドが調整可能
- 自動発振フィードバック回路は、ハードウェアの変更を最小限に抑えながら、さまざまな磁気コア材料を駆動できます
- 自動発振周波数を減衰させ、障害電流信号を増幅するよう最適化されたアクティブ ローパス フィルタ

アプリケーション

- AC 充電 (パイル) ステーション
- DC 高速充電ステーション
- オンボード チャージャ
- GFCI/RCD 回路ブレーカ
- セントラル インバータ

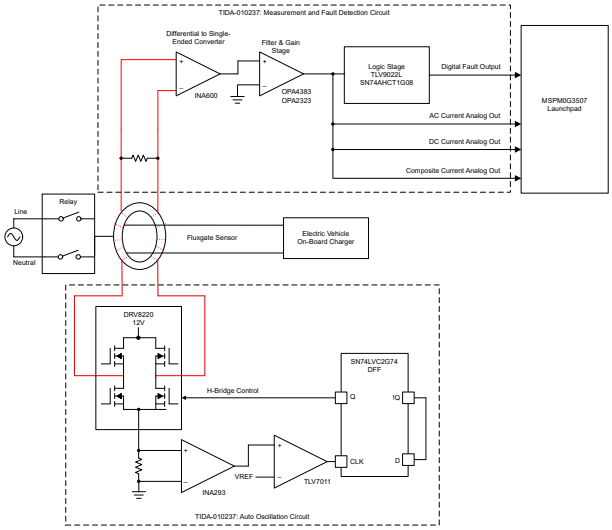


基板上面図



基板底面図

Copyright © 2026 Texas Instruments Incorporated



ブロック図

1 システムの説明

電気自動車 (EV) は、電気自動車給電機器 (EVSE) を通じて電力グリッドからエネルギーを受け取ります。EVSE は、一般的には EV チャージャとして知られています。車両への電力供給を容易にするため、EVSE はグリッドと車両の間に配置します。

地絡が発生した場合、EVSE は、反応してリレーをトリップし、グリッドからの電力を遮断しなければなりません。EV 充電中の保護を有効にするために第一に必要となるのは、AC と DC の残留電流を検出し、感電のリスクを抑える能力です。このシステムは、フラックスゲート センサを通じて位相ラインと中性線を監視する方法で、残留電流検出 (RCD) を実現しています。故障が発生していない通常の動作では、電流の合計は 0 になります。地絡が発生している場合、電流の合計は 0 にはなりません。この残留電流はシステム短絡を示しています。IEC62752 と IEC62955 によると、この短絡は 6mA DC と 30mA_{RMS} で問題となる可能性があります。

AC と DC の残留電流測定の必要性は、EV を超えて拡大しています。ソーラー、スマート サーキット ブレーカ、および、DC 負荷または電源が存在するその他のアプリケーションでは、残留電流の検出が必要になる場合があります。

1.1 主なシステム仕様

パラメータ	注記と条件	最小値	公称値	最大値	単位	詳細
入力特性						
ライン周波数	フラックスゲート センサを通るライン		60、50		Hz	
位相ライン電圧			ユニバーサル		V	
位相ライン電流			ユニバーサル		A	
トリップスレッショルド						
残留 DC 電流スレッショルド			6		mA	抵抗を通じて調整可能
残留 AC 電流スレッショルド			30		mA_{RMS}	抵抗を通じて調整可能
ポイント オブ ロード特性						
基板の正電源電圧			+12		V	外部電源から供給
フラックスゲート センサ駆動電圧	DRV8220		+12		V	フラックスゲート センサを飽和状態に向かわせるための H ブリッジ電圧

Copyright © 2026 Texas Instruments Incorporated

2 システム概要

2.1 ブロック図

図 2-1 に、フラックスゲート センサ、フィルタリング回路、故障検出回路、自動発振回路の各接続の概要を示します。

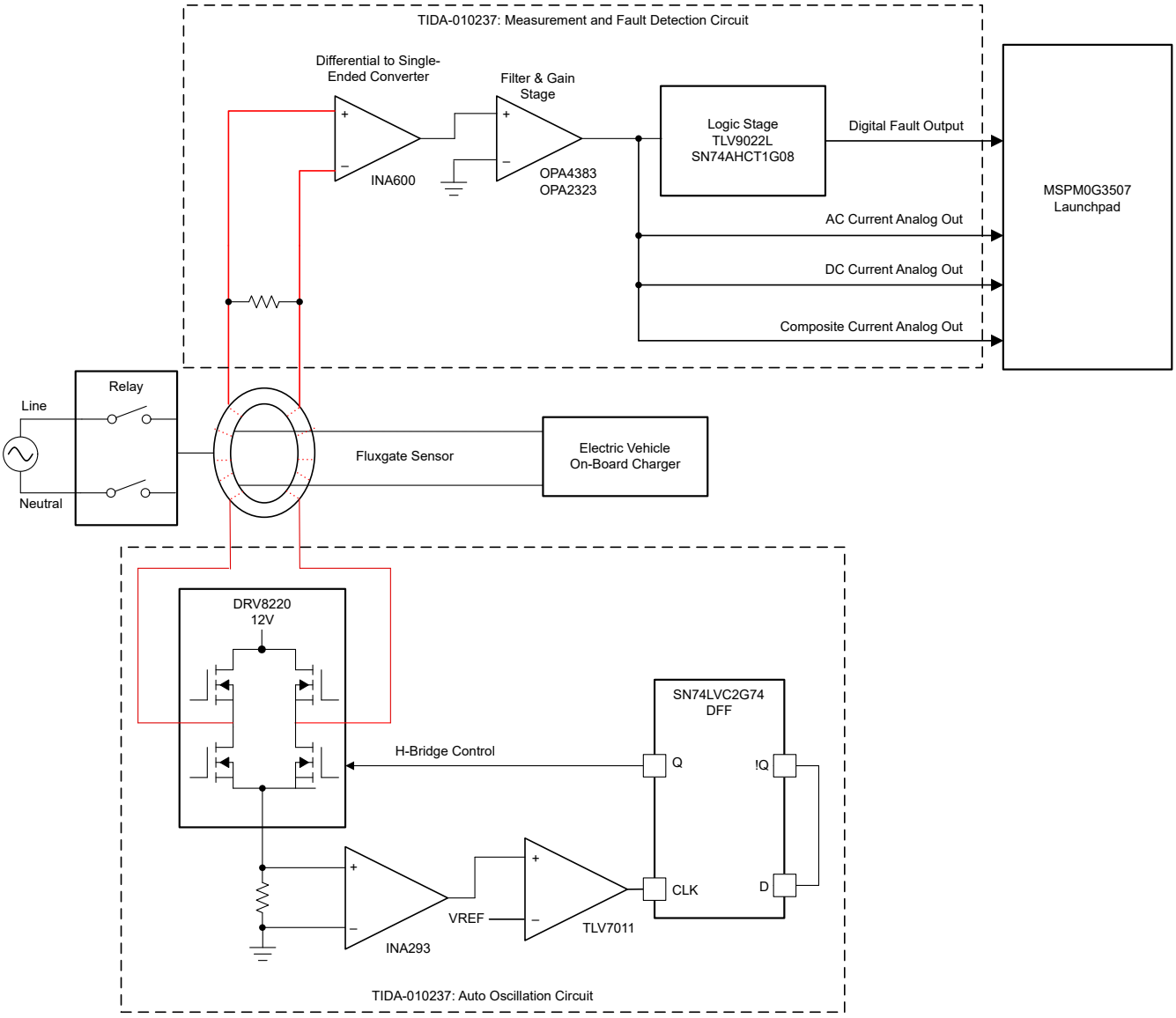


図 2-1. ブロック図

English Document: TIDUF03
Copyright © 2026 Texas Instruments Incorporated

2.2 システム設計理論

2.2.1 検出原理

グリッドから流出する電流が帰還電流と等しくない場合、地絡が発生しています。この電流は想定外の場所に移動しているため、火災や衝撃の危険があります。

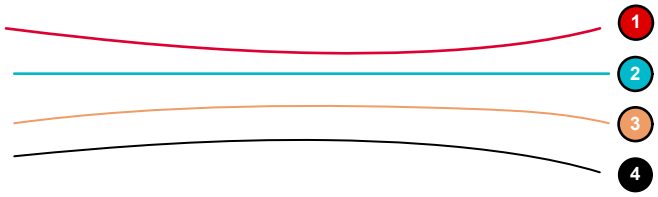


図 2-2. 位相ラインと中性線

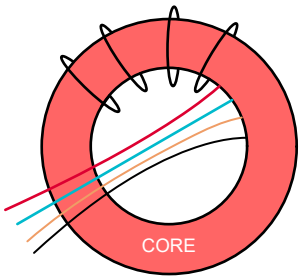


図 2-3. フラックスゲート センサ正面図

通常状態の場合:

$I_{TOTAL} = I_1 + I_2 + I_3 + I_4 = 0A$

地絡状態の場合:

$I_{TOTAL} = I_1 + I_2 + I_3 + I_4 \neq 0A$

DC 故障状態の場合: $|I_{TOTAL}| > 6mA$

AC 故障状態の場合: $|I_{TOTAL}| > 30mA_{RMS}$

注

6mA および $30mA_{RMS}$ のスレッショルド値は、抵抗を通じて調整できます。

2.2.2 飽和

飽和とは、印加された「磁場 H」の磁化が増加しても材料の磁化をさらに増加させることができないときに到達する状態で、「磁場 B」全体が安定します。磁場 H の磁化が増加すると、磁場 B の磁化は漸近的に最大値、すなわち物質の飽和レベルに近づきます。l磁場は導体を流れる既存の電流を表します。この考え方から、励起飽和インダクタは電流を測定できます。

強磁性体の飽和点は磁性の透磁率と電流の量に依存します。コア透過性は、外部磁場と、センサを覆うコイルを流れる励起電流の両方によって変化します。

Copyright © 2026 Texas Instruments Incorporated

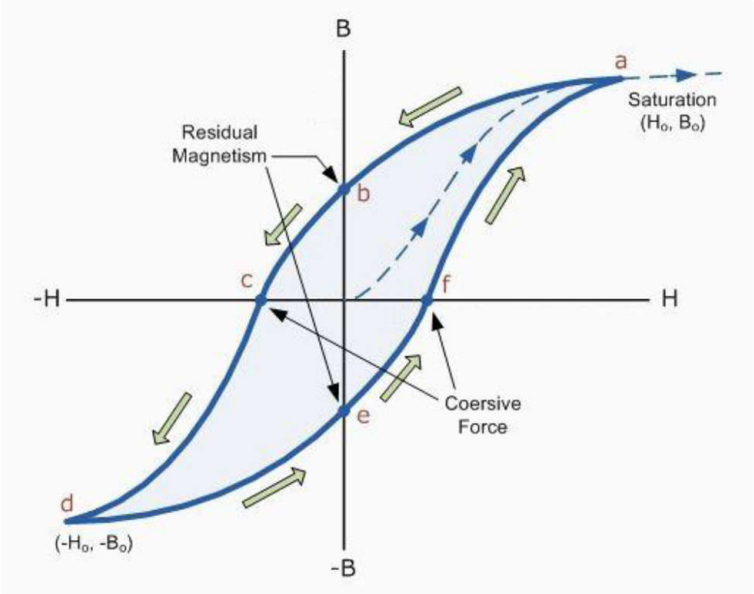


図 2-4. 磁化曲線と B-H 曲線

2.2.3 一般動作モード

ワイヤを流れる電流によって磁界が発生します。「検出原理」セクションで説明しているように、地絡によって磁界が発生します。フラックスゲート負荷抵抗の両端の平均電圧は、地絡磁界に比例して変化します。この平均電圧をフィルタ処理して読み取り、地絡が発生しているかどうかを判断します。

コアはドライバ回路により飽和状態になります。飽和に達すると、駆動回路は、コアが再び飽和に達するまで電流の方向を切り替えます。駆動回路は、コアが飽和に達するたびに、駆動電流の方向を継続的に切り替えます。飽和前に、周囲の磁場はコアを介してチャネル化され、その高い透過性により高い磁束が生成されます。飽和点では、コアの透磁率は真空の値へと低下します。励起駆動電流の次の半周期中、コアは飽和から回復し、周辺磁場に起因するフラックスは再び High レベルになり、コアが逆方向で飽和するまで、この周期が繰り返されます。

Copyright © 2026 Texas Instruments Incorporated

2.3 主な使用製品

2.3.1 DRV8220

DRV8220 は統合型 H ブリッジ ドライバで、PWM (IN1、IN2) インターフェイス、PH、EN、またはハーフブリッジ インターフェイスという複数のコントロール インターフェイスが用意されています。プリント基板の面積と外付け部品を削減するため、このデバイスにはチャージ ポンプ レギュレータとコンデンサが内蔵されています。

システム フォルトが発生した場合、内蔵の保護機能がデバイスを保護します。主な保護機能は、低電圧誤動作防止 (UVLO)、過電流保護 (OCP)、過熱シャットダウン (TSD) です。

2.3.2 TLV7011

TLV701x デバイスと TLV702x デバイスは、プッシュプル出力とオープンドレイン出力を備えたシングルチャネルのマイクロパワー コンパレータです。TLV701x と TLV702x は、携帯用と産業用のアプリケーション向けに設計されており、消費電力がわずか 5µA で、最低 1.6V で動作します。このコンパレータのパッケージには、リードがあるものとないものがあり、スペースに課題がある設計では基板面積を大幅に節減できます。

2.3.3 INA293

INA293 は、ハイサイドまたはローサイドの電流検出アンプで、広い同相範囲、高精度のゼロドリフトトポロジ、優れた同相除去比 (CMRR)、高帯域幅、高速スルーレートを実現します。アプリケーションに応じて出力ダイナミック・レンジを最適化できるよう、各種のゲイン・バージョンが用意されています。デバイスは、110V の同相電圧で 20µA のバイアス電流を小さくできる電流帰還アンプを使った相互コンダクタンス アーキテクチャを使用して設計されています。

2.3.4 SN74LVC1G74

このシングル ポジティブ エッジ トリガ D タイプ フリップ フロップは、1.65V～5.5V の V_{CC} で動作するように設計されています。

ダイをパッケージとして使用する NanoFree™ パッケージ技術は、IC パッケージの概念を大きく覆すものです。

プリセット ($\overline{PRE}$) またはクリア ($\overline{CLR}$) 入力が Low レベルの場合、他の入力のレベルに関係なく、出力をセットまたはリセットします。$\overline{PRE}$ と $\overline{CLR}$ が非アクティブ (HIGH) の場合、セットアップ時間の要件を満たすデータ (D) 入力のデータは、クロック パルスの正方向エッジで出力に転送されます。クロックのトリガは電圧レベルで発生し、クロック パルスの立ち上がり時間とは直接関係しません。ホールド時間が経過した後、D 入力のデータは、出力のレベルに影響を及ぼさずに変更できます。

このデバイスは、I_{off} を使用する部分的パワーダウン アプリケーションでの動作が完全に規定されています。I_{off} 回路が出力をディセーブルにするため、電源切断時にデバイスに電流が逆流して損傷に至ることを回避できます。

2.3.5 OPAx383

OPA383、OPA2383、OPA4383 (OPAx383) ファミリの高精度アンプは最新の性能を備えています。OPAx383 は、ゼロドリフト テクノロジーにより、オフセット電圧およびオフセット ドリフトについて比類のない長期安定性を実現します。OPAx383 は、非常に低い 65µA という静止電流で、2.5MHz の帯域幅、32nV/√Hz の広帯域ノイズ、650nVPP の 1/f ノイズという性能を達成しています。これらの仕様は、16 ビット～24 ビットの A/D コンバータ (ADC) で、非常に高い精度を実現するとともに、直線性の低下を避けるために重要なものです。OPAx383 は、全温度範囲にわたってバイアス電流がフラットです。したがって、高入力インピーダンス アプリケーションに使用する場合、全温度範囲にわたってキャリブレーションは不要、またはごくわずかで済みます。

2.3.6 INA600

INA600 は、高精度にマッチングされた抵抗を備えた電圧検出用の差動アンプであり、減衰ゲインのオプションを提供します。高精度にマッチングされた内蔵抵抗により、高精度公差の小さい外付け抵抗が不要になるため、BOM コストと基板面積を削減できます。

INA600 は、1MΩ を超える高い入力インピーダンスと、65µA という低い静止電流を備えています。このデバイスは、−40V ～ +85V の入力電圧に対応し、それを高精度で減衰させて低電圧の ADC に接続することができます。また、グランド バウンス、スイッチング リップル、AC メインなどの同相ノイズを除去する機能も備えています。このデバイスは、最大 ±0.05% のゲイン誤差、5ppm/°C の最大ゲイン ドリフト、最小 89dB の同相除去比 (ゲイン = 1/5) を実現しています。

Copyright © 2026 Texas Instruments Incorporated

2.3.7 TLV9022L

TLV902xL および TLV903xL は、シングルおよびデュアル チャネル ラッチ コンパレータのファミリです。また、このファミリは低い入力オフセット電圧、パワーオン リセット (POR)、フォルト トレラントのレール ツー レール入力も備えています。これらのデバイスは速度と消費電力の組み合わせが非常に優れており、伝搬遅延は 110ns、チャネルあたりの静止時電流はわずか 22µA です。

TLV90xxL の独自の特長は出力ラッチ機能です。出力は最初のスレッショルド超過時にラッチされるため、システム コントローラの完全な注意を必要とせずにイベントやエラー状態をキャプチャできます。この機能により、起動時にシステム コントローラが初期化中、または他のタスクでビジー状態になっているときに、イベントをキャプチャできます。立ち下がりエッジ トリガのクリア入力により、システム コントローラは必要なタスクを実行した後にラッチをリセットし、安全重視の要件を満たすことができます。L1 および L2 オプションは、パワーアップ ラッチ動作を定義します。

これらのコンパレータは、出力位相反転なし、損傷なしで最大 6V まで印加可能なフォルト トレラント入力も備えています。この機能により、このファミリのコンパレータは、過酷でノイズの多い環境での高精度電圧監視向けの設計になっています。

TLV902xL は、電源電圧以下またはそれ以上にプルアップ可能なオープン ドレイン出力を備え、複数の出力の OR 接続やレベル変換用に設計されています。High から Low への出力遷移時にラッチが発生します。TLV903xL は、MOSFET ゲートなどの容量性負荷を駆動するために、最大 85mA のシンクおよびソース可能なプッシュプル出力段を備えています。Low から High への出力遷移時にラッチが発生します。

2.3.8 TLV431B

TLV431 デバイスは低電圧、3 端子の可変電圧リファレンスであり、該当する産業用および民生用温度範囲全体にわたって規定の熱的安定性を維持します。出力電圧は、2 つの外付け抵抗により VREF (1.24V) と 6V の間の任意の値に設定できます。これらのデバイスは、広く使用されている TL431 および TL1431 シャント レギュレータ基準電圧よりも低い電圧 (1.24V)で動作します。

Copyright © 2026 Texas Instruments Incorporated

3 ハードウェア、テスト要件、およびテスト結果

3.1 ハードウェア

3.1.1 基板の概要

TIDA-010237 は、MSPM0 LaunchPad™ 開発キットに接続するための BoosterPack™ プラグイン モジュール フォーム ファクタに含まれています。図 3-1 に、リファレンス デザイン基板の上面 (6cm × 8.5cm) と、AC/DC 検出サブシステムと発振器サブシステムを示します。

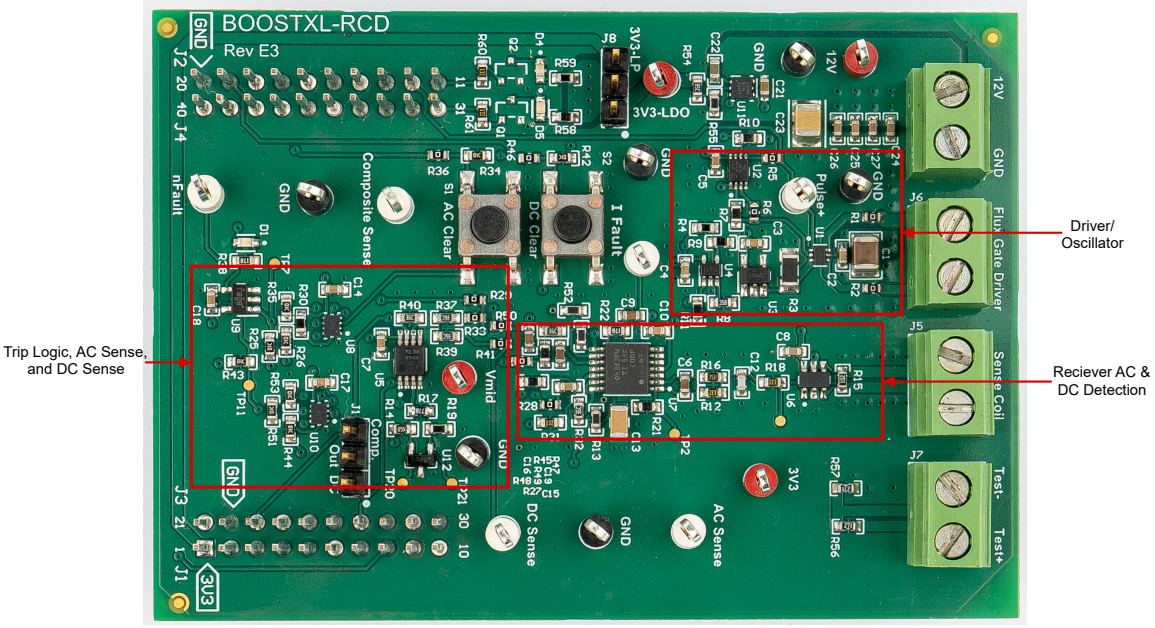


図 3-1. 基板ハードウェア上のサブシステムの位置

図 3-2 に、電源、センサ、テスト入力の基板への接続を示します。端子ヘッダ J4 は、外部 +12V の GND 電源の接続です。

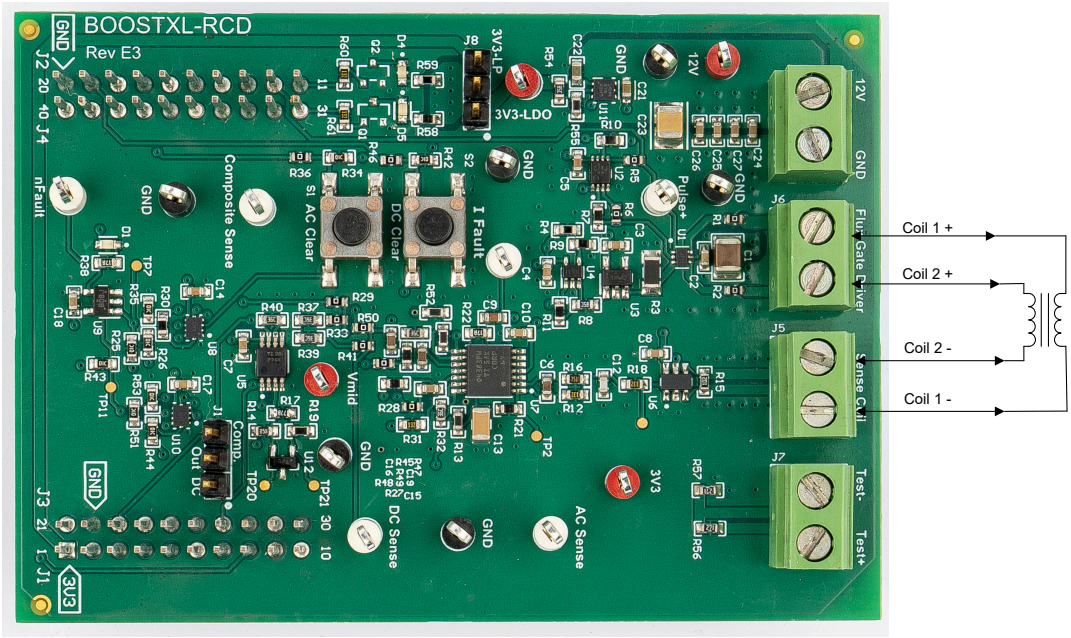


図 3-2. 電源とセンサ基板の接続

Copyright © 2026 Texas Instruments Incorporated

コネクタ J5 と J6 は、ナノクリスタル コア フラックスゲート センサの駆動コイルの接続を目的としています。J6 は 2 つの駆動コイルの片側を DRV8220 の出力に接続します。J5 は、駆動コイルの反対側を、受信検出回路の 1kΩ センス抵抗に接続します。J7 はテスト入力に接続されています。Test+ には Test- への抵抗があり、これは AC テストに使用できます。Test- にも DC テスト用としてグランドへの抵抗があります。

3.1.2 フィルタ段

フィルタ段の目標は、AC と DC の両方の地絡検出信号をゲインし、自動発振回路により生成されるノイズをフィルタ処理することです。

信号路内のノイズにはフィルタ処理が必要です。ノイズが大きすぎると、誤トリップが発生する可能性があります。主なノイズ源は、DRV8220 の自動発振回路により発生するスイッチングです。自動発振スイッチング周波数は、フラックスゲート センサの透磁率や負荷抵抗、飽和検出回路の調整によって変化します。テストに使用したナノクリスタル コアは、600Hz ～ 800Hz の範囲で、1kΩ の負荷抵抗と 100 回巻コイル 2 組を用いて測定しました。

故障発中生、フィルタ段は ADC で読み出すことができる検出可能な信号を出力します。フィルタ処理された出力は 3 種類です。AC 地絡用出力、DC 地絡用出力、AC と DC の地絡信号を同時に追加した合成出力です。この合成出力は、AC 信号と DC 信号を重み付けして組み合わせたものであり、UL2332-2 で定義されている複合トリップ レベルの実現を目的としています。

AC、DC、または複合的な故障信号が既定スレッショルドを通過するときにデジタル故障出力を生成するウィンドウ コンパレータが搭載されています。ウィンドウ コンパレータは 2 つあり、1 つは AC 用で、もう 1 つは J1 のジャンパの位置に応じて、DC 用または複合用として使用にできます。ウィンドウ コンパレータの故障はラッチングするため、この設計には、基板の電源を落とさずに故障をリセットして再テストを行うためのボタンも備わっています。各ウィンドウ コンパレータの出力は AND ゲートへの入力です。この AND ゲートの出力は、故障が発生していない時は high、故障が発生すると low になります。

この設計では、6mA の DC 故障が 130mV のオフセットを出力します。30mA$_{RMS}$ の AC 故障は、1.65V を中心とした 2.86V のピーク ツー ピークを出力します。ゲインを増やすことができますが、トリップ スレッショルドがオペアンプのレールを必ず下回るようにしてください。

フィルタ段は、故障フォルト信号をゲインして、70Hz 以上の周波数を減衰させるように設計されています。図 3-3 に、差動からシングル エンドへのコンバータ、アクティブな ローパス フィルタ、アクティブ なハイパス フィルタで構成されるレシーバ回路を示します。

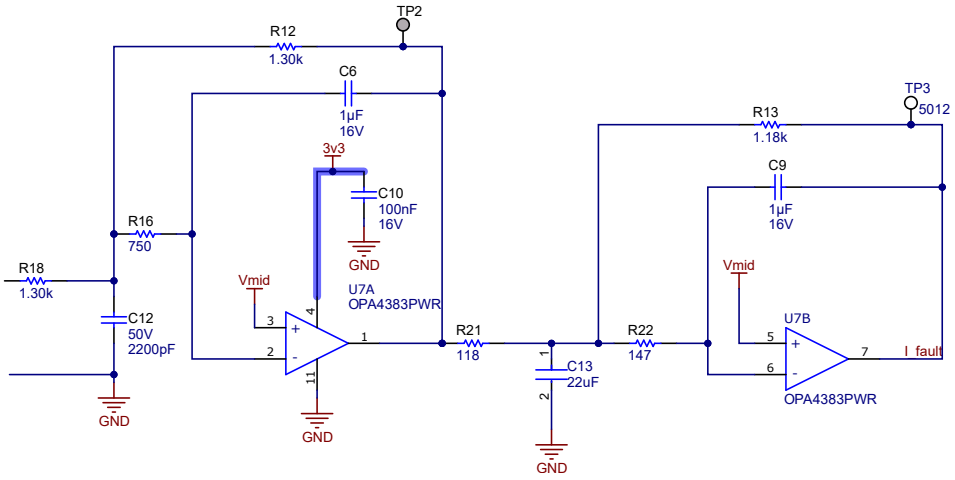


図 3-3. フィルタ段の回路図

使用したフィルタ トポロジは MFB 型トポロジ (無限ゲイン型またはローチ型とも呼ばれます) で、部品の変動に対する感度が低いため、多くの場合に好まれます。MFB 型トポロジにより、反転の 2 次段が生成されます。この反転は、フィルタ アプリケーションで問題になる場合 可能性があります。MFB 型フィルタ回路は、部品の選定に基づいて、ローパス フィル

Copyright © 2026 Texas Instruments Incorporated

タ、ハイパス フィルタ、バンドパス フィルタのいずれかとして構成できます。このアプリケーションには、バターワース応答の 4 次ローパス フィルタを使用しました。

3.1.3 差動からシングル エンドへのコンバータ

信号チェーンの最初の部分で、差動からシングル エンドへの変換を実行します。INA600 減衰差動アンプは、フラックスゲート負荷抵抗の両端にかかる差動信号をシングル エンド信号に変換します。この変換により、後のシングル コンディショニングが簡素化され、ADC でグランド リファレンス信号を読み取ることができます。R15 は、フラックスゲート センサのコイル間に存在する負荷抵抗です。

誤差を最小化するには、オペアンプ入力とのインピーダンス マッチングが重要です。インピーダンスがミスマッチの場合、故障検出信号に誤差が追加されます。誤差を低減するため、R15 から U6 まで同様のトレースを使用します。

負荷抵抗 (R22) に対してインピーダンスが高いほど、分圧抵抗効果により地絡信号が大きくなります。INA600 の入力インピーダンスは >1MΩ です。

図 3-4 の最初のフィルタ段は、負荷抵抗の両端の差動信号をシングル エンド信号に変換するために使用されます。これらは、フラックスゲート センサの負荷抵抗 (R22) と TIDA-010237 を結合させます。

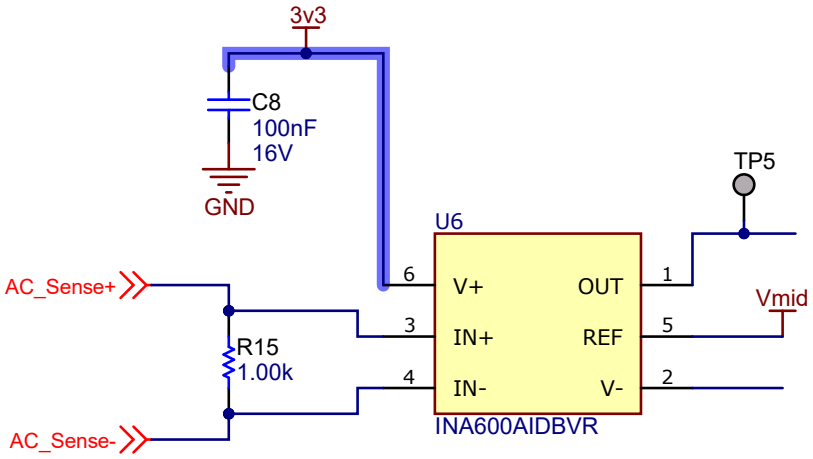


図 3-4. 差動からシングルエンドへの回路図

3.1.4 ローパス フィルタ

ローパス フィルタは、自動発振周波数を減衰させるよう最適化されています。目標は、ノイズを低減して誤トリップを防止することです。DC 信号については、テキサス インストルメンツの Webench™ Filter Designer を使用して、バターワース応答があるシングル エンドのサレン キー型ローパス フィルタを作成しました。ゲインは、R47 と R52 を使用して調整できます。カットオフ周波数は 10Hz です。600Hz 時の減衰は -50dB です。

Copyright © 2026 Texas Instruments Incorporated

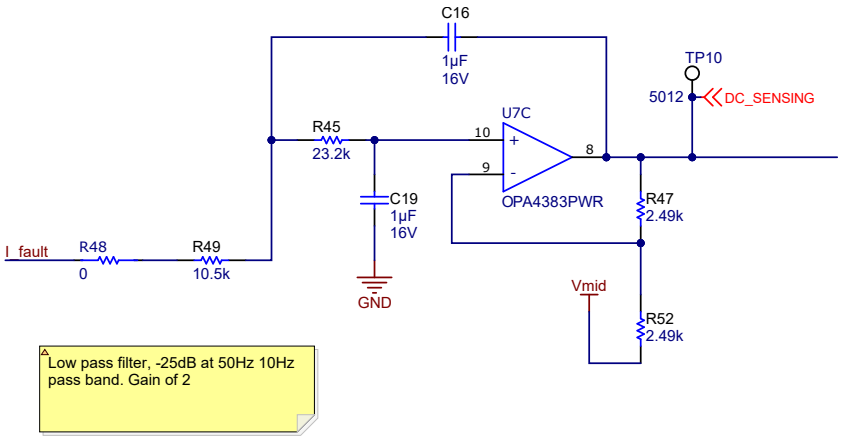


図 3-5. ローパス フィルタ

AC 信号は、ハイ パス フィルタと AC カップリングして、DC オフセットから分離します。また、自動発振リップルを低減するため、70Hz のカットオフを備えた可変ゲインと 1 極ローパス フィルタも搭載されています。

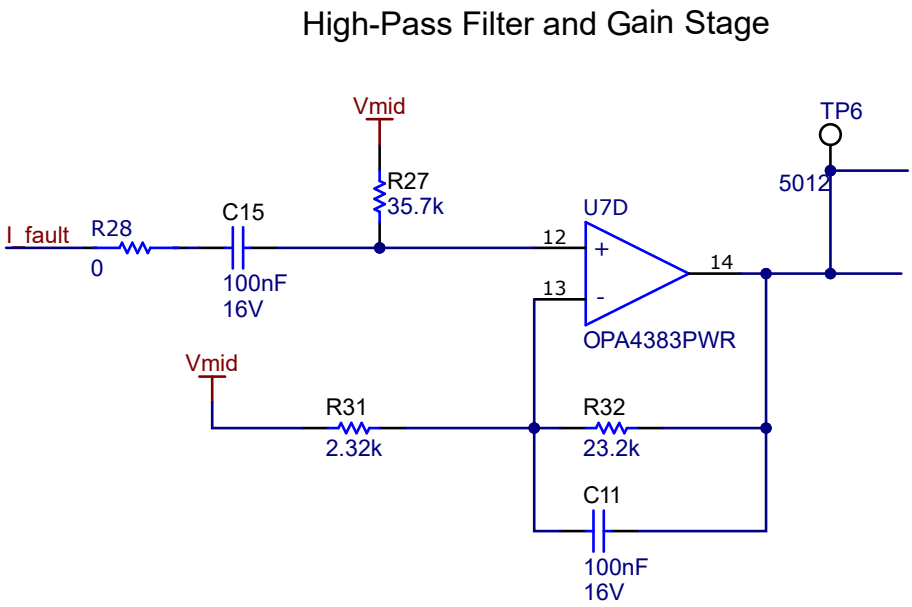


図 3-6. ハイパス フィルタ回路図

Copyright © 2026 Texas Instruments Incorporated

3.1.5 自動発振回路

自動発振サブ回路は、フラックスゲート センサが飽和状態に達した時期を検出し、電流方向を反転させます。飽和に達した時点で、電流センス電圧がコンパレータのスレッショルドを超え、D タイプ フリップ フロップが DRV8220 H ブリッジに対する制御信号を反転させます。この反転によって、フラックスゲート センサ コアが逆方向で飽和します。

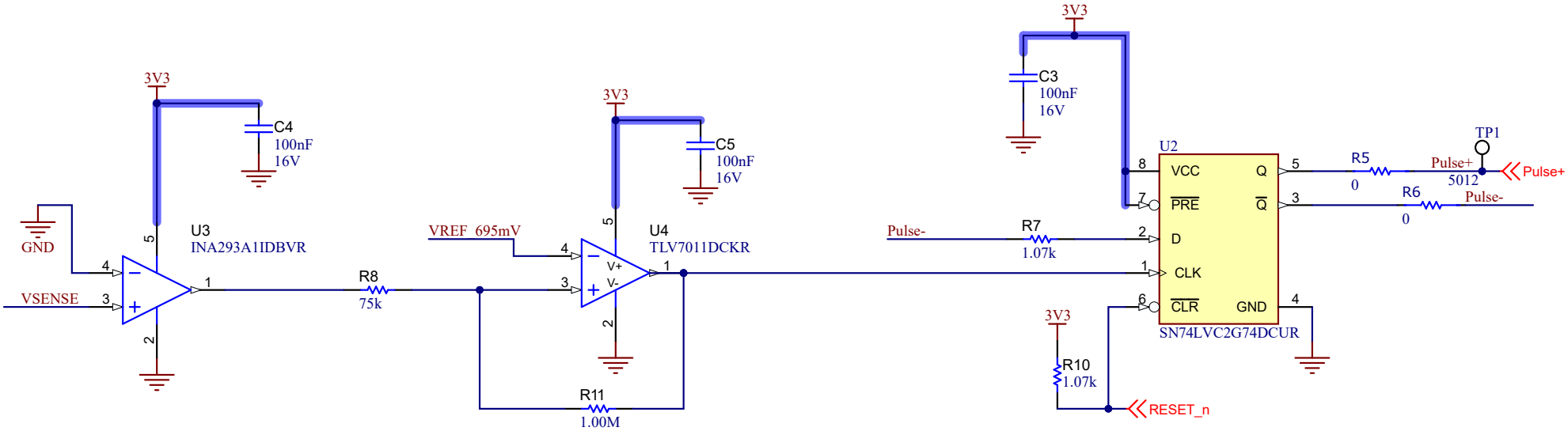


図 3-7. 自動発振回路図

この回路は、フラックスゲートを流れる電流を監視し、飽和に達すると駆動電流の方向を反転させます。DC 故障を検出するには、自動発振回路が必要です。

位相ラインと中性線はフラックスゲート センサを通過します。故障が発生していない通常の動作では、電流の合計は 0 になります。

地絡が発生している場合、電流の合計は 0 にはなりません。DC 故障発生時には、ラインを流れる電流と、中性線を流れる電流の不均衡が発生します。フラックスゲートは DC 定常電流に左右されません。フラックスゲートセンサーのコイルに発振駆動電流が流されます。この DC 故障電流は、ある方向ではフラックスゲート駆動に逆らう磁場を発生させ、その反対方向ではフラックスゲート駆動を助長するため、デューティ サイクル シフトが生じます。通常の条件下では、スイッチングのデューティ サイクルは 50% です。DC 故障が発生すると、デューティ サイクルが変化します。

発振周波数は、DFF の R3 からピン 1 までの信号チェーンに依存します。コアが飽和まで駆動されるように、電流検出アンプのゲインと VREF 電圧を一致させます。コアを飽和まで深く駆動すると、ノイズが低減され、消磁が不要になります。コアが完全に飽和しているとき、コア内のすべての材料が磁気的に配列されます。すべての材料が配列されると、材料内にはノイズを発生させる浮遊磁界が存在しません。

Copyright © 2026 Texas Instruments Incorporated

3.1.6 DRV8220 H ブリッジ

DRV8220 は磁気コアに電流を流してコアを飽和させます。このデバイスは、十分な電流を流せる能力を備えた最高のコスト効率を誇る最小型デバイスです。

DRV8220 は、4 つの N チャネル パワー FET、チャージ ポンプ レギュレータ、保護回路を内蔵したモーター ドライバです。本デバイスは、4.5V ～ 18V の電源電圧で動作し、最大 1.76A の出力電流を供給できます。このドライバは、低電圧誤動作防止、出力過電流、デバイス過熱などの堅牢な内部保護機能を備えています。

ローサイド電流センス抵抗 (R3) は、DRV8220 を流れる電流を検出します。コアが飽和に達すると、電流スパイクが発生し、飽和検出回路が読み取り可能になります。

DRV8220 の出力は、ピン 1 とピン 2 で制御されます。これらのピンの状態によって、磁気コイルを流れる電流の方向が決まります。飽和検出回路のスレッショルドを超えると、ピン 1 とピン 2 への制御信号が反転し、DRV8220 出力が反転します。

DRV8220 の出力 1 と出力 2 を使用して、フラックスゲート センサ コイルを飽和させます。飽和検出回路は、ローサイド電流センス抵抗を使用して、飽和に達したことを認識します。

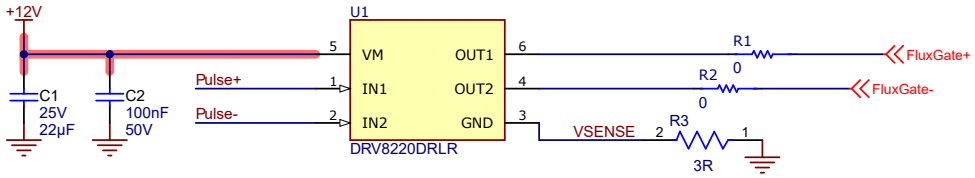


図 3-8. DRV8220 の回路図

VSENSE を流れる電流は、コアが飽和に達するとピークになります。

3.1.7 飽和検出回路

飽和検出回路は、ローサイド電流センス抵抗 (R3)、電流センス アンプ INA293、コンパレータ TLV7011 で構成されています。フラックスゲート センサのコイルが飽和に達すると、コンパレータは high を出力します。

この回路を使用して、フラックスゲート センサが飽和に達したかどうかを判断します。

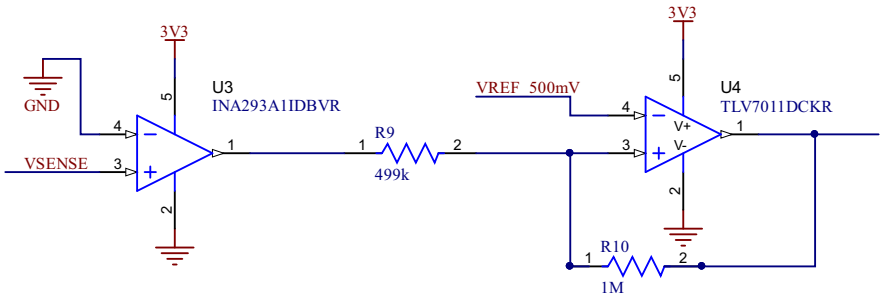


図 3-9. 飽和検出回路図

V_{SENSE} は、DRV8220 のローサイド シャント抵抗から読み取られます。V_{SENSE} は、フラックスゲート センサ コイルに電流を流します。この信号は、20V/V の固定ゲインの電センス流 アンプ INA293 によって増幅されます増幅された信号は、抵抗デバイダから供給される 695mV のリファレンス電圧 V_{REF} と比較されます。電流センス信号が V_{REF} 電圧を超えると、コアが飽和し、DRV8220 は出力方向を入れ替える必要があります。コンパレータ TLV7011 の出力は DFF に入ります。詳細については、『DFF による H ブリッジ制御』を参照してください。

Copyright © 2026 Texas Instruments Incorporated

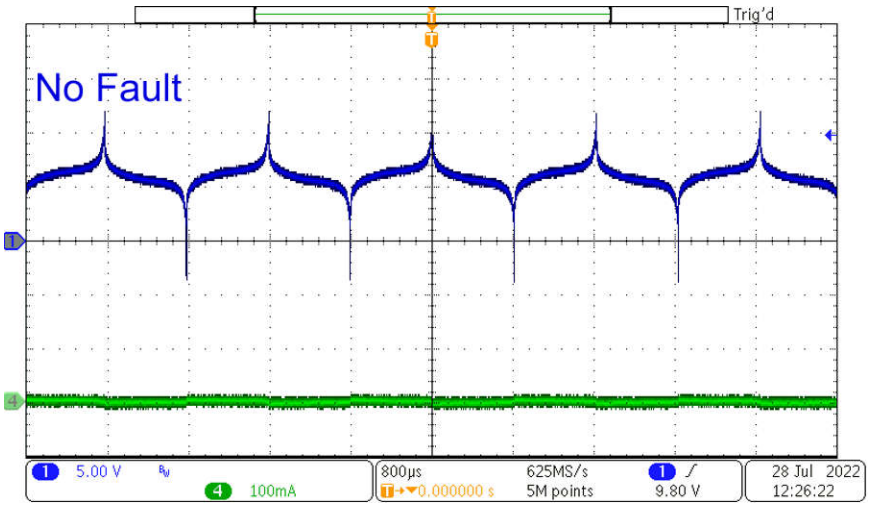


図 3-10. 負荷抵抗の飽和への移行

3.1.8 DFF による H ブリッジ制御

デジタル フリップ フロップは出力ロジックを使用して DRV8220 の出力電流の方向を制御します。フリップ フロップ回路は、CLK の正エッジごとに出力 Q を変化させます。出力 Q が 20mS 未満で反転し続けることを確認することで、自動発振回路の状態を監視することができます。reset_n を Low にプルして、回路をリセットします。

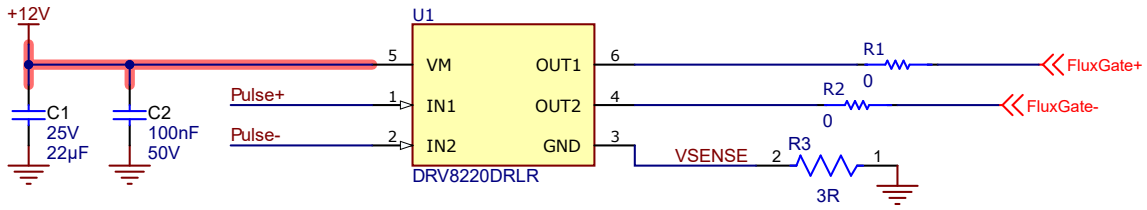


図 3-11. DFF SN74LVC2G74 回路

反転出力 !Q は入力データ D に接続されているため、クロックの各正エッジは出力を反転させます。

3.1.9 タイマ キャプチャからの離脱

タイマ キャプチャは、自動発振回路からデューティ サイクル シフトを読み取ることで DC 故障を読み取る手法方法です。これは RCD モジュールでは一般的な測定技法です。DC 故障状態では、B-H 曲線または磁化曲線ループがシフトするにつれて、DRV8220 のデューティ サイクルがシフトします。コアを流れる DC 故障電流により、ある方向ではもう一つの方向よりもわずかに早く飽和が生じます。この差は、デューティ サイクルの測定可能なシフトにつながります。

このアプローチは、部品、発振器、磁気コアのノイズの影響を受けやすかったのです。このアプローチでは、遅延が短くマイコンクロックが高速である高価な部品が必要になることが分かりました。使用した磁気コアに依存して、デューティ サイクルのシフトに大きな不一致が生じました。多くのケースで、ノイズに起因するジッタが信号を歪ませ、誤作動を引き起こしました。

ウィンドウ コンパレータからのデジタル故障出力、あるいは ADC を用いたアナログ信号を読み取ることで、BoM コストを削減できたほか、より幅広い種類のフラックスゲート センサ材料に対して、より正確な測定値が得らるようになりました。

3.1.10 フラックスゲート センサ

フラックスゲート センサは、強磁性コア材料を交互方向に定期的に飽和させることで磁界を測定します。外部磁界が存在する場合、周期的飽和はオフセットされて測定されます。コアが飽和するとコアから固有の磁気ノイズが発生しと、フラックスゲートの性能が制限されます。

地絡は、ラインを流れる電流と中性線を流れるリターン電流の不均衡により磁界を発生させます。

Copyright © 2026 Texas Instruments Incorporated

ワイヤを流れる電流が磁界を発生させます。等しい電流が逆方向に流れると、磁界の合計が相殺されます。ミリアンペア (mA) レベルの故障電流を検出するには、誘電率が高く、保磁力が低い軟磁性材料を使用してください。この設計で採用した日立製コアは、ナノクリスタル コアである FT-3K70T F2520C です。このコアには、34 ゲージの磁気ワイヤが 2 セット (各 100 回巻き) 巻きつけられています。ナノクリスタル コアとして磁気材 CMC020012008h を選ぶこともできます。

3.2 テスト設定

3.2.1 地絡シミュレーション

三相線と中性線がある磁気トロイダル コアに追加のワイヤを通して、故障のシミュレーションを行いました。この追加ワイヤを個別の電源と制御可能な負荷に接続して故障電流振幅を制御し、6mA の DC または $30mA_{RMS}$ の回路トリップ レベルを確認しました。スレッショルド テストに加えて、nFault とゲートの出力を測定して、システムが故障を検出したことを確認し、システムの応答時間を判定しました。

3.3 テスト結果

3.3.1 温度範囲全体における直線性

このリファレンス デザインの -40°C ～ 110°C でのテスト、アナログ DC 出力での測定、出力電圧と故障電流との比較測定を実施しました。故障電流の入力範囲 (-50mA ～ +50mA) をテストしました。図 3-12 に、各種温度でのアクティブ フィルタの出力電圧 -8mA ～ 8mA と故障電流との関係比較を示します。温度ドリフトはワースト ケースである 432mV (±0.26mA) です。

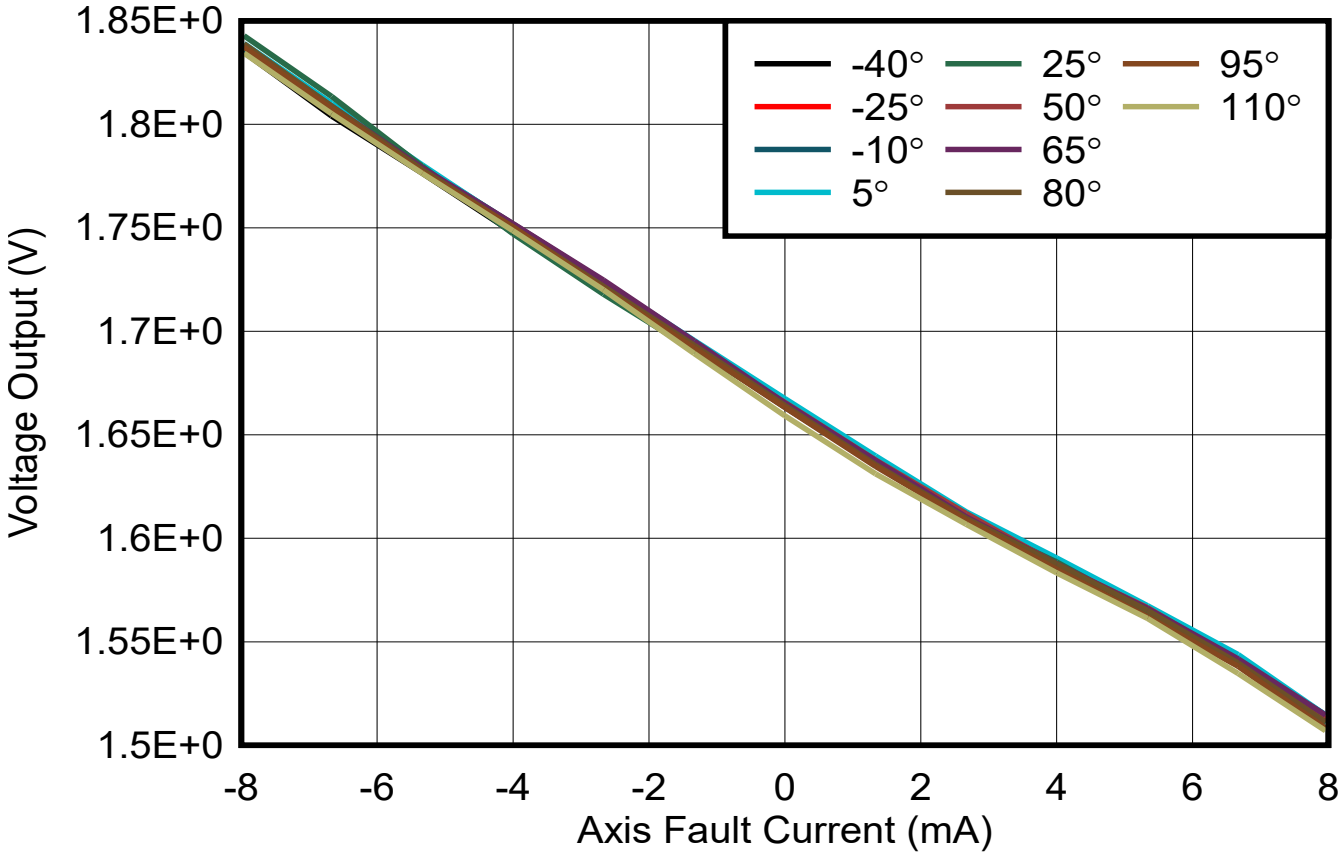


図 3-12. フィルタ出力と故障電流との関係

Copyright © 2026 Texas Instruments Incorporated

3.4 故障応答の結果

AC と DC の両方の故障電流について、応答時間を測定しました。図 3-13 では、TIDA-010237 は $30mA_{RMS}$ を検出しており、応答時間は約 11ms になっていますります。

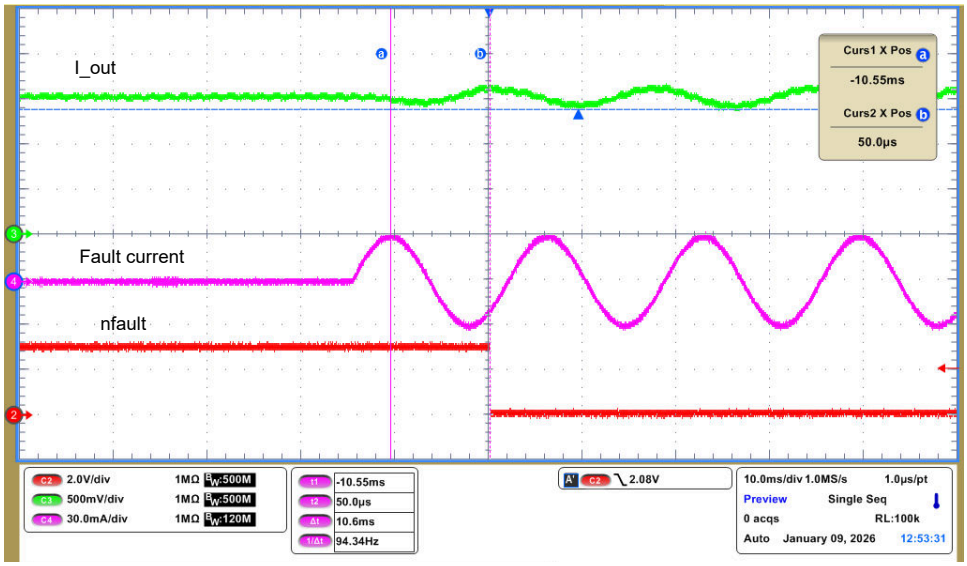


図 3-13. $30mA_{RMS}$ 故障電流に対するシステム応答

図 3-14 では、TIDA-010237 は 50mA DC 故障を検出しており、応答時間は 2.47ms になっています。

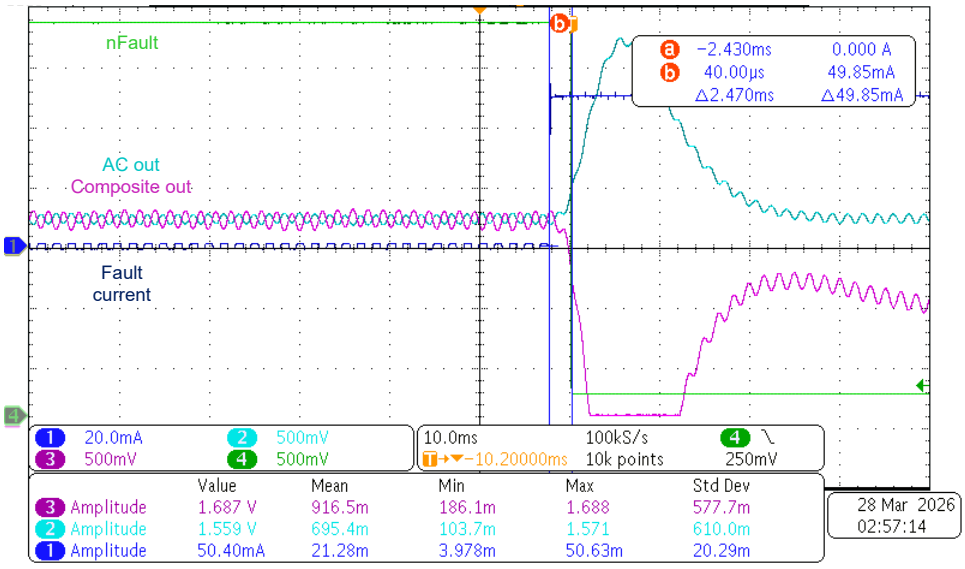


図 3-14. 50mA DC 故障

図 3-15 では、TIDA-010237 は 6mA を検出し、応答時間は約 47ms になっています。

Copyright © 2026 Texas Instruments Incorporated

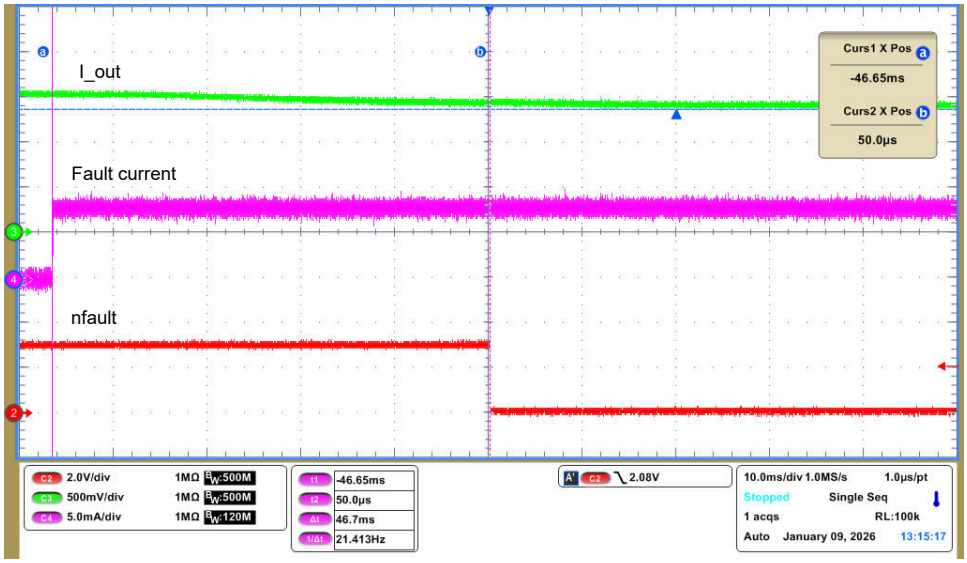


図 3-15. 6mA 故障電流に対するシステム応答

Copyright © 2026 Texas Instruments Incorporated

4 設計とドキュメントのサポート

4.1 デザイン ファイル

4.1.1 回路図

回路図をダウンロードするには、TIDA-010237 のデザイン ファイルを参照してください。

4.1.2 BOM

部品表 (BOM) をダウンロードするには、TIDA-010237 のデザイン ファイルを参照してください。

4.2 ドキュメントのサポート

1. テキサス インスツルメンツ、『DRV8220 18-V PWM、PH/EN、ハーフブリッジ制御インターフェイス、低消費電力スリープ モード搭載 H ブリッジ モータードライバ』データシート
2. テキサス インスツルメンツ、『INA186 双方向、低消費電力、ゼロドリフト、広いダイナミック レンジ、電流センス アンプ、イネーブル付き』データシート
3. テキサス インスツルメンツ、『OPAx323 20MHz 高帯域幅、114dB CMRR、低電圧 (1.7V ～ 5.5V)、RRIO ゼロ クロス オペアンプ』データシート
4. テキサス インスツルメンツ、『TLV902xL および TLV903xL 高精度、自己ラッチ コンパレータ ファミリ』データシート
5. テキサス インストルメンツ、『INA293 -4V ～ 110V、1.3MHz、超高精度電流センス アンプ』データシート
6. テキサス インストルメンツ、『SN74LVC1G74 クリア / プリセット搭載、シングル ポジティブ エッジ トリガ型 D-Type フリップ フロップ』データシート
7. テキサス インスツルメンツ、『TLV701x および TLV702x 小型、低消費電力、低電圧コンパレータ』データシート
8. テキサス インスツルメンツ、『TLV767 1-A、16-V 高精度リニア電圧レギュレータ』データシート

4.3 サポート・リソース

テキサス・インスツルメンツ E2E™ サポート・フォーラムは、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計で必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様を構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの使用条件を参照してください。

4.4 商標

テキサス・インスツルメンツの™, NanoFree™, LaunchPad™, BoosterPack™, Webench™, and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.
すべての商標は、それぞれの所有者に帰属します。

Copyright © 2026 Texas Instruments Incorporated

5 著者について

NATHAN NOHR は、2023 年ミシガン州立大学で電子工学の学士号 (BSEE) と 修士号 (MSEE) を取得して卒業しました。テキサス インスツルメンツのエネルギー インフラ チームと協力し、故障検出とサーキット ブレーカを担当しています。

JULIUS BURTELL は、2024 年ミシガン州立大学で電子工学の学士号 (BSEE) を取得して卒業しました。テキサス インスツルメンツのエネルギー インフラ チームと協力し、電気自動車の充電障害の検出を担当しています。アナログ フロントエンド シグナル チェーンとバッテリー管理に関する豊富な経験があります。

ERROL LEON は、2015 年カリフォルニア工科州立大学サンルイスオビスポ校で電子工学の学士号 (BSEE) と 修士号 (MSEE) を取得して卒業しました。Errol は、テキサス インスツルメンツのグリッドインフラチームと協力し、電気自動車の充電とスマートメーターを担当しています。アナログ フロントエンド シグナルチェーン、PLC、通信プロトコルに関する豊富な経験があります。

6 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision A (April 2026) to Revision B (October 2026) **Page**

- 著者情報を追加 1

Changes from Revision * (December 2022) to Revision A (April 2026) **Page**

- 受信フロントエンドを更新し、コンパレータベースのデジタル故障出力を追加。 1
- UL2231 リファレンスを追加 1
- 基板上面図、基板底面図、ブロック図、図 2-1、図 3-1 ～ 3-9、図 3-11 ～ 3-15 を更新 1
- 図に AC 出力、DC 出力、デジタル故障を記載して更新 3
- MSPM430 リファレンスを削除 8
- DC フィルタと AC フィルタに関する情報を追加 10
- 2 番目のコア プションを追加 14

Copyright © 2026 Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、 TI の販売条件 、 TI の総合的な品質ガイドライン 、 ti.com または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。 TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月