

## Application Brief

既存の **TPS544C26** アプリケーションにおける改良版  
**TPS544E27** の使用

Richard Nowakowski

## はじめに

シリアル電圧識別 (SVID) に対応した MOSFET 内蔵の DC/DC コンバータが利用可能になっており、出力電流が小さい場合には、マルチフェーズ コントローラベースの設計と比べて、小型で設計しやすいという利点があります。テキサス インスツルメンツの DC/DC ポイントオブロードコンバータである TPS544E27 および TPS544C26 は、SVID 高速インターフェイスを必要とする電源レールを供給するため、Intel® Xeon® Sapphire Rapids スケーラブル プロセッサと組み合わせて動作するように設計されています。TPS544C26 は、通常、Intel VR13 SVID 準拠の Eagle Stream (EGS) および Birch Stream (BHS) アプリケーション向けに設計されており、TPS544E27 は VR14 SVID 準拠の Oak Stream (OKS) アプリケーション向けに設計されています。両方の DC/DC コンバータはまったく同一のパッケージで提供されているため、後方互換性を備えた新しい TPS544E27 は、既存の単相・低電流の Eagle Stream および Birch Stream サーバーの設計において、旧世代の TPS544C26 の代わりに使用できます。その際、回路の変更は最小限で、レイアウトの変更は不要です。TPS544E27 には、表 1 に示す TPS544C26 にいくつかの利点があります。

表 1. TPS544C26 と TPS544E27 の比較

パラメータ	TPS544C26	TPS544E27
入力電圧	4-16V	4-18V
バイアス電圧の関係	5V、2.7 ~ 16V 動作の場合	5V、2.7 ~ 18V 動作の場合
出力電圧	0.25V ~ 3.04V、プログラマブル	0.25V ~ 5.5V、プログラマブル
出力電流	35A 連続	40A 連続
スイッチング周波数	600 ~ 1200kHz、FCCM および DCM	400 ~ 2000kHz、FCCM および DCM
MOSFET オン抵抗	4mΩ / 1mΩ	2.5mΩ / 1mΩ
制御アーキテクチャ	DCAP+	DCAP+
遠隔測定	V <sub>OUT</sub> 、I <sub>OUT</sub> 、温度	V <sub>OUT</sub> 、I <sub>OUT</sub> 、温度
アナログ電流監視	なし	あり
入力電力電監視	はい、VINSEN ピンで制御	はい、I <sub>IN</sub> ピンで接続
不揮発性メモリ	あり	あり
インターフェイス	I <sup>2</sup> C	PMBus® 1.5

表 1. TPS544C26 と TPS544E27 の比較 (続き)

パラメータ	TPS544C26	TPS544E27
SVID 準拠	VR13	VR13、VR14、VR14.Cloud
セキュリティ	偶発的な変更のみ	はい、レベル 2
ドループ補償 (負荷ラン)	あり	あり
RoHS コンプライアンス	はい、適用除外はありません	はい、適用除外はありません
パッケージ	37 ピン 5 x 6mm QFN (RXX)	37 ピン 5 x 6mm QFN (RXX)

## ハードウェアの変更点

図 1 に TPS544C26 の上面図を示し、図 2 に TPS544E27 の上面図を示します。これらのデバイスは共通フットプリントに分類されるため、両方のデバイスが同じ回路基板のランド パターンを共有するため、互換性が簡素化されます。両デバイスは同一の D-CAP+ 制御アーキテクチャを採用しているため、同じ過渡電圧条件および出力電流レベルに対応するために、出力フィルタ部品の定数を変更する必要はありません。

TPS544C26 とは異なり、TPS544E27 のピン 29 は多目的ピンです。デバイス初期化時に、TPS544E27 の PMBus® アドレスは、このピンと AGND の間に外付け抵抗を接続することで設定されます。デバイス初期化後、ピン 29 はアナログ電流モニタ出力として使用でき、ローサイド MOSFET の電流を検出します。この機能は、EN\_AIMON ビットによって有効化されます。TPS544E27 のピン 29 は、EN\_VORST ビットによって有効化できる VOUT リセット機能も備えています。ただし、TPS544C26 のピン 29 は単純にデバイスの I<sup>2</sup>C アドレスを設定します。TPS544E27 を TPS544C26 アプリケーションで使用するには、デバイス アドレスの適切な抵抗値を選択するだけです。

TPS544E27 のピン 28 も多目的ピンであり、PMBus を使用する場合には SMBus アラートラインとして機能します。また、PINALRT# 機能および致命的故障インジケータとしても動作します。このピンの機能は、PMBus(D0h) の SYS\_CFG\_USER1 コマンド内にある

SEL\_ALRT\_FN フィールドによって選択されます。一方、TPS544C26 のピン 28 は致命的故障インジケータとしてのみ機能し、過電圧、低電圧、または過温度といったいずれかの致命的故障イベントが発生すると、Low レベルにアサートされます。通常動作時、このピンのインジケータは high レベルを保持します。TPS544C26 から TPS544E27 に移行するときに、ピン 28 を変更する必要はありません。

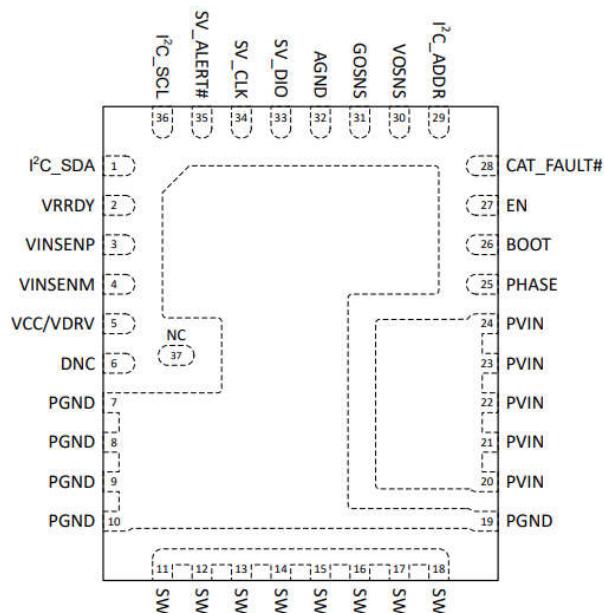


図 1. TPS544C26 の上面図

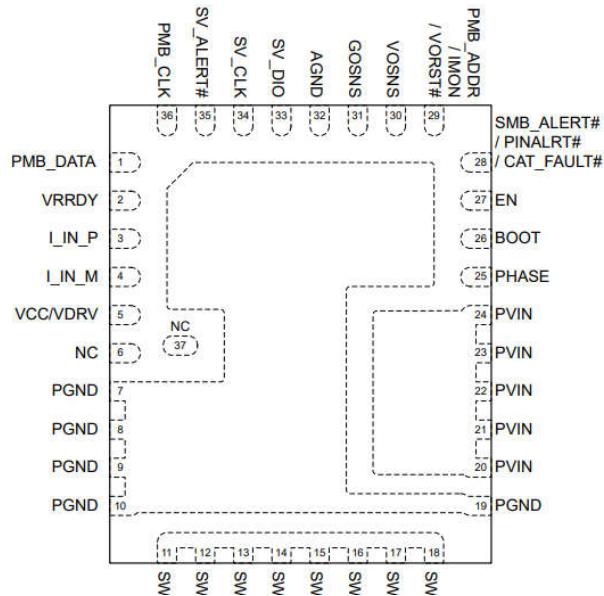


図 2. TPS544E27 の上面図

## ファームウェアの変更

どちらのコンバータも、シリアルインターフェイスで構成され、外付け抵抗によるピンストラップ構成はありません。TPS544C26 はカスタムの I<sup>2</sup>C インターフェイスを使用し、TPS544E27 は業界標準の PMBus インターフェイスを使用しているため、構成変換が必要です。TPS544C26 の構成から TPS544E27 の構成へ移行する際に支援が必要な場合は、TI E2E™ 設計サポートフォーラムにお問い合わせください。

## まとめ

回路基板上のピン 29 に接続する抵抗値を 1 点変更するだけで、EGS および BHS アプリケーションにおいて TPS544C26 の代わりに TPS544E27 を使用した場合、以下の利点が得られます。

- EGS、BHS、OKS アプリケーション向けに 1 種類の IC を採用することによる物流の効率化
- 効率の向上と放熱特性の改善
- 業界標準の PMBus インターフェイス
- セキュリティ機能

## 商標

すべての商標はそれぞれの所有者に帰属します。

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の默示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または默示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したもので、(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月