

Application Note

GSM アプリケーション向け VCO 設計の基本と主要パラメータ



Taemin Kim

概要

このアプリケーション ノートでは、GSM 帯アプリケーションにおける重要な仕様である位相ノイズ仕様を満たす VCO (電圧制御発振器) の設計と測定について説明します。まず、トランスミッタにおける PLL と VCO の役割から始まり、VCO 周波数範囲、バラクタ、コンデンサ バンクなどの各ブロックの機能について説明します。このノートは、VCO や PLL などのクロック デバイスの基本的な動作原理と、シンプルなチップ 製造プロセスを理解したいユーザー向けです。GSM 帯の位相ノイズ仕様を満たす RF PLL には、LMX ファミリー (LMX2820、LMX2594 など) があります。

目次

| | |
|------------------------|----|
| 1 はじめに..... | 2 |
| 2 VCO の基本理論と重要な要素..... | 3 |
| 2.1 VCO..... | 3 |
| 2.2 VCO 周波数範囲..... | 4 |
| 2.3 位相ノイズ..... | 4 |
| 3 CMOS LC VCO の設計..... | 5 |
| 3.1 PLL 構造..... | 5 |
| 3.2 LC VCO の構造と動作..... | 5 |
| 3.3 各回路とブロックの動作..... | 7 |
| 3.4 シミュレーション..... | 8 |
| 3.5 実装と測定結果..... | 9 |
| 4 まとめ..... | 11 |
| 5 参考資料..... | 11 |
| 6 改訂履歴..... | 12 |

図の一覧

| | |
|--|----|
| 図 1-1. トランスミッタの上部ブロック図..... | 2 |
| 図 2-1. VCO の基本定義と特性曲線..... | 3 |
| 図 2-2. システム周波数範囲および VCO 周波数範囲プラン..... | 4 |
| 図 3-1. VCO 回路図..... | 5 |
| 図 3-2. 差動調整済みバラクタ..... | 6 |
| 図 3-3. V_{BIAS} によるバラクタの特性曲線..... | 7 |
| 図 3-4. バイナリ重み付け 7 ビット MIM キャパシタ アレイ..... | 7 |
| 図 3-5. VCO 周波数範囲のシミュレーション..... | 8 |
| 図 3-6. VCO 位相ノイズのシミュレーション..... | 8 |
| 図 3-7. VCO と LOGEN のレイアウト..... | 9 |
| 図 3-8. 測定された VCO 周波数範囲..... | 10 |
| 図 3-9. 測定された VCO 位相ノイズ..... | 10 |

表の一覧

| | |
|----------------------------|---|
| 表 2-1. GSM 帯域位相ノイズの要件..... | 4 |
|----------------------------|---|

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

このアプリケーション ノートでは、VCO の基本理論、重要な要素、LC CMOS VCO を設計する方法を説明します。このノートは次のように構成されています。セクション 2 では、VCO の基本理論と、パフォーマンスを決定する要因について説明します。セクション 3 では、4 つの帯域幅を満たす CMOS LC VCO の構造、各ブロックの回路と動作原理、レイアウト、および製造したチップの評価結果について説明します。最後に、セクション 4 にはこのノートのまとめが記載されています。

図 1-1 に、VCO を含むトランスミッタの構造を示します。PLL 内では、VCO は VTUNE 電圧を受け取り、目的の周波数を出力します。

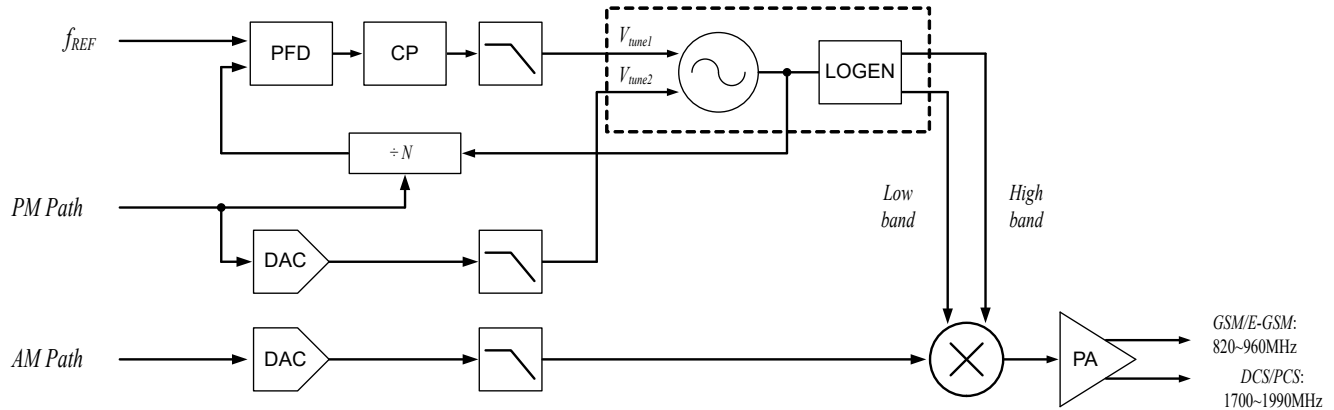


図 1-1. トランスミッタの上部ブロック図

2 VCO の基本理論と重要な要素

2.1 VCO

ほとんどの通信システムでは、制御可能な出力周波数を持つ発振器が必要です。これは、発振器に入力信号を印加して、目的の出力周波数を生成することで実現されます。入力電圧によって出力周波数が変化する発振器を VCO (電圧制御発振器) と呼びます。VCO の理想的な出力周波数は、式 1 に示されているように入力電圧によって一貫して変化します

$$f_{out} = f_0 + K_{VCO} \times V_{tune} \quad (1)$$

式 1 では、 f_0 は V_{tune} 電圧が 0 のときの状態を表しています。 K_{VCO} は VCO のゲインまたは感度を表し、 V_{tune} 電圧の変化による出力周波数の変化率として表されます。図 2-1 に、VCO の動作特性を示します。

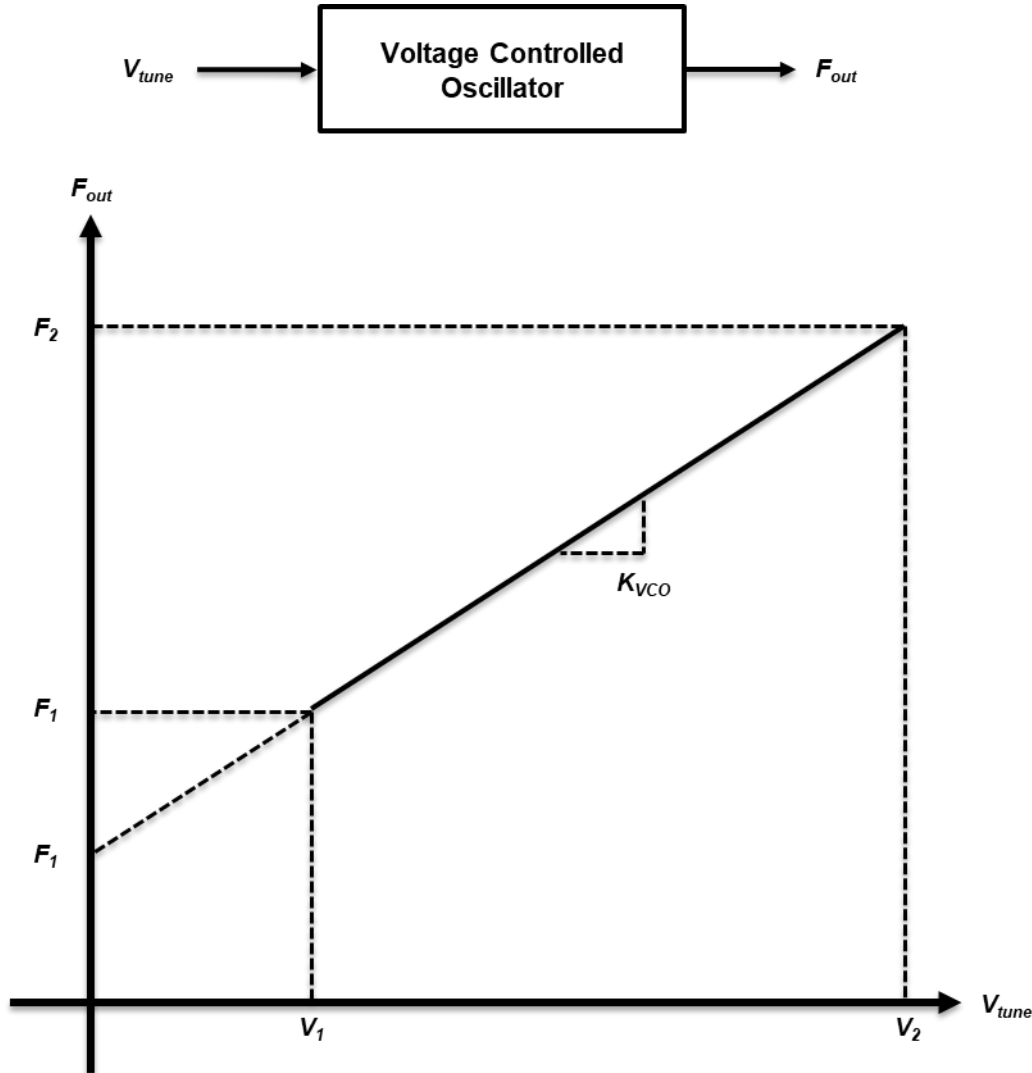


図 2-1. VCO の基本定義と特性曲線

2.2 VCO 周波数範囲

VCO の周波数範囲は、VCO の中心周波数と結果として生じる周波数変動によって決定されます。VCO に印加される電圧による出力周波数変動の範囲によって、VCO の全体的な周波数範囲が決まります。VCO 周波数範囲を決定するには、複数の要因を考慮する必要があります。1 つは、プロセスや温度の変動による VCO の中心周波数の変動で、もう 1 つは適用可能なシステムで必要とされる周波数範囲です。これら 2 つの要因によって、VCO 全体の周波数範囲が決まります。

図 2-2 は最終出力段の分周比を考慮して計算した 2G 通信の VCO 周波数プランを示します。2G 通信には、GSM、EGSM、DCS、PCS があります。

| Band | Dividing Ratio | Frequency Band (MHz) | Required VCO Output Frequency (MHz) | | | | | | | | |
|----------|----------------|----------------------|-------------------------------------|------|------|------|------|------|------|------|--|
| | | | 3300 | 3400 | 3500 | 3600 | 3700 | 3800 | 3900 | 4000 | |
| PCS 1900 | +2 | 1930~1990 | | | | | | | | | |
| | +2 | 1850~1910 | | | | | | | | | |
| DCS 1800 | +2 | 1805~1880 | | | | | | | | | |
| | +2 | 1710~1785 | | | | | | | | | |
| EGSM 900 | +4 | 925~960 | | | | | | | | | |
| | +4 | 880~915 | | | | | | | | | |
| GSM 850 | +4 | 869~895 | | | | | | | | | |
| | +4 | 824~850 | | | | | | | | | |

図 2-2. システム周波数範囲および VCO 周波数範囲プラン

2.3 位相ノイズ

位相ノイズとは、目的の周波数付近に現れる信号成分ではなく、不要なエネルギー源を指します。位相ノイズの主な発生源は熱ノイズと $1/f$ ノイズです。位相ノイズは周波数ドメインで測定され、中心周波数からオフセットされたポイントにおける 1Hz 帯域幅内の信号出力に対するノイズ成分の比として表されます。単位は dBc/Hz です。

位相ノイズは、VCO 設計において重要な要素です。各 VCO は、システムの位相ノイズ要件を満たす必要があります。GSM05.05 規格に従い、最終的な VCO 位相ノイズは、帯域内と帯域外に適した式を使用して計算する必要があります。

帯域内の仕様は、400kHz オフセットで $-60\text{dBc}/30\text{kHz}$ です。この値を VCO 位相ノイズ単位の dBc/Hz に変換するには、式 2 を使用します

$$\text{dBc/Hz} = \text{dBc} - 10\log(\text{BW}) - 8 \quad (2)$$

400kHz のオフセット周波数での指定された値を VCO 位相ノイズに変換すると、 11.8dBc/Hz が得られます。dBc/BW から変換された値は、GMSK 変調値です。したがって、連続波への変換時に 8dBc の差が発生します。

帯域外の場合、仕様は 20MHz オフセット周波数で $-79\text{dBm}/100\text{kHz}$ です。指定された値を VCO 位相ノイズ単位の dBc/Hz に変換するには、式 3 を使用します

$$\text{dBc/Hz} = \text{TXMaxPower} + \text{TXPowerLevel} - 10\log(\text{BW}) \quad (3)$$

20MHz のオフセットでの指定された値を VCO 位相ノイズに変換すると、 -162.0dBc/Hz が得られます。帯域外の場合、最大トランスミッタ電力 (33dBm) を考慮する必要があります。これらの変換で決定される GSM 帯域位相ノイズを、表 2-1 に示します。

表 2-1. GSM 帯域位相ノイズの要件

| 帯域 | オフセット周波数 | GSM05.05 仕様 | 変換された位相ノイズ |
|-----|----------|-------------------------------|-----------------------|
| GSM | 400kHz | $-60\text{dBc}/30\text{kHz}$ | -112.8dBc/Hz |
| | 10MHz | $-67\text{dBm}/100\text{kHz}$ | -150.0dBc/Hz |
| | 20MHz | $-79\text{dBm}/100\text{kHz}$ | -162.0dBc/Hz |

3 CMOS LC VCO の設計

3.1 PLL 構造

図 1-1 に、トランスミッタの基本ブロックを示します。デジタル信号を RF 信号に合成するには、VCO (電圧制御発振器) と PLL (位相同期ループ) が不可欠です。

3.2 LC VCO の構造と動作

図 3-1 に、CMOS LC VCO の基本的な回路図を示します。この回路図は、シングルステージ VCO を使用して GSM 帯域を満たすように設計されています。クロス結合された負の GM 構造を使用して、発振のための負の GM 信号を生成します。R1 と C1 で構成されたローパスフィルタは、電流ミラーからのノイズを遮断するように設計されています。L1、L2、C2 は、VCO 同相モード ノードで生成される高調波成分と MOSFET からの熱ノイズを最小限に抑えるように設計されています。

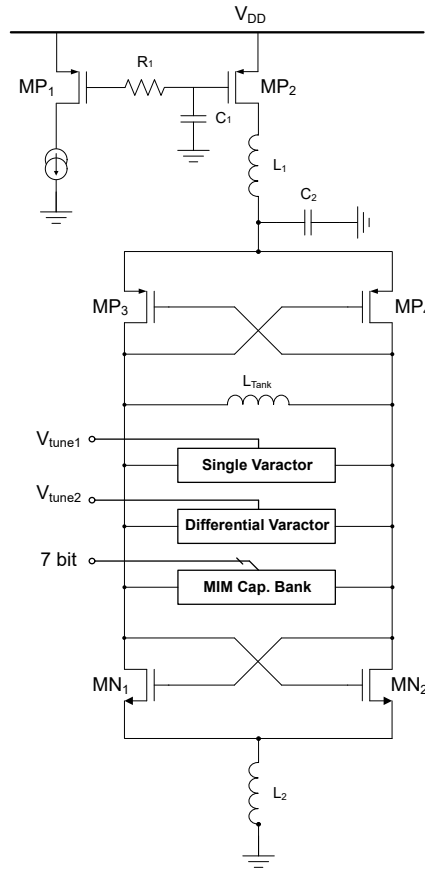


図 3-1. VCO 回路図

共振周波数を決定する LC タンクのコンデンサ バンクは、可変容量ダイオードポートと、広い周波数範囲を満たすようにデジタル調整できる MIM コンデンサ バンクで構成されています。MIM コンデンサ バンクは、7 ビット バイナリ重み付け構造で設計されています。7 ビットの MIM コンデンサ バンクは、広い周波数範囲を満たしながら、低い K_{VCO} 値を維持します。その結果、 K_{VCO} が小さいと全体的な VCO 位相ノイズも減少し、全体的な性能が向上します。LC VCO の発振周波数は、式 4 で決定されます

$$f_c = \frac{1}{2\pi\sqrt{LC}} \quad (4)$$

VCO の出力周波数は、LC タンクのインダクタとコンデンサの値によって決定されます。CMOS プロセスでインダクタ値を変化させて周波数を調整することは困難であるため、容量を比較的变化させやすいコンデンサを使用して、目的の発振周波数を得ることができます。そのため、周波数調整用の可変容量ダイオードと、デジタル調整により広い周波数範囲に

対応できる MIM キャパシタ アレイが必要となります。また、設計で考慮する寄生成分の静電容量も考慮すると、最終的な発振周波数の式は次のようになります。

$$f_c = \frac{1}{2\pi\sqrt{L(C_{\text{fix}} + C_{\text{VAR}} + C_{\text{MIM}})}} \quad (5)$$

上の式で、 L は LC タンクのインダクタ値、 C_{fix} は寄生成分を表します。 C_{VAR} は可変容量ダイオードの値、 C_{MIM} はデジタル制御された MIM キャパシタアレイの値を表します。

図 3-2 に、 K_{VCO} の可変容量ダイオード回路を示します。フェーズロックループのチャージポンプとループフィルタによって生成される DC 電圧によって C_{VAR} 容量が変化し、VCO の発振周波数が決定されます。カップリングコンデンサを使用して、可変容量ダイオードにリファレンス電圧を供給します。

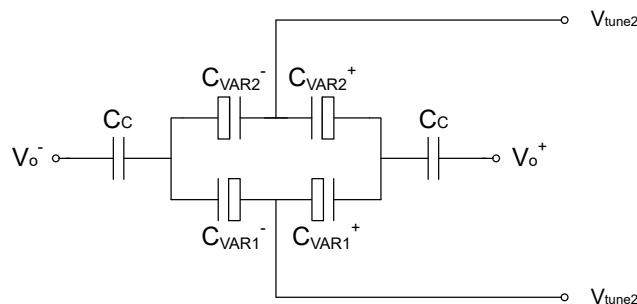


図 3-2. 差動調整済みバラクタ

3.3 各回路とブロックの動作

3.3.1 バラクタ バイアス回路の調整

図 3-3 BIAS は、 V_{BIAS} 電圧に応じた可変コンデンサ ダイオードの特性を示します。可変コンデンサ ダイオードの特性グラフは、リファレンス V_{BIAS} 電圧に応じて V_{tune} 電圧に向かって水平にシフトします。したがって、直線性を実現するには、適切な調整電圧範囲を選択し、リファレンス電圧を印加することが非常に重要です。VCO をこのリニア動作範囲で動作させると、非線形範囲の場合よりも同じ電圧変化に対して比較的広い出力周波数調整範囲が得られます。

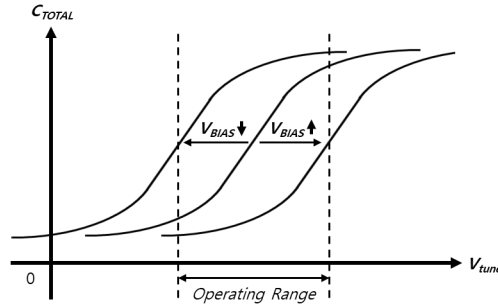


図 3-3. V_{BIAS} によるバラクタの特性曲線

3.3.2 7 ビット MIM コンデンサバンク

図 3-4 に、バイナリ重み付け 7 ビット MIM コンデンサ構造を示します。7 ビットの MIM キャパシタ アレイは、下位ビットの MIM キャパシタ アレイよりも大きな面積を占有しますが、1 ビットあたりに必要な周波数範囲が狭くなっているため、 K_{VCO} 値が小さくなります。したがって、位相ノイズが重要な要素である VCO では、 K_{VCO} 値を小さくすると位相ノイズも改善されます。

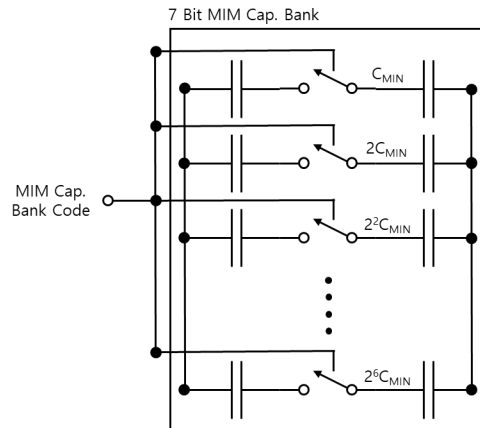


図 3-4. バイナリ重み付け 7 ビット MIM キャパシタ アレイ

3.4 シミュレーション

図 3-5 に、可変容量ダイオードとバイナリ重み付け 7 ビット MIM コンデンサを使用して、VCO 周波数範囲を確認したシミュレーション結果を示します。目的の範囲は、 V_{tune} を 0.3V から 0.9V まで変化させたときに達成されました。

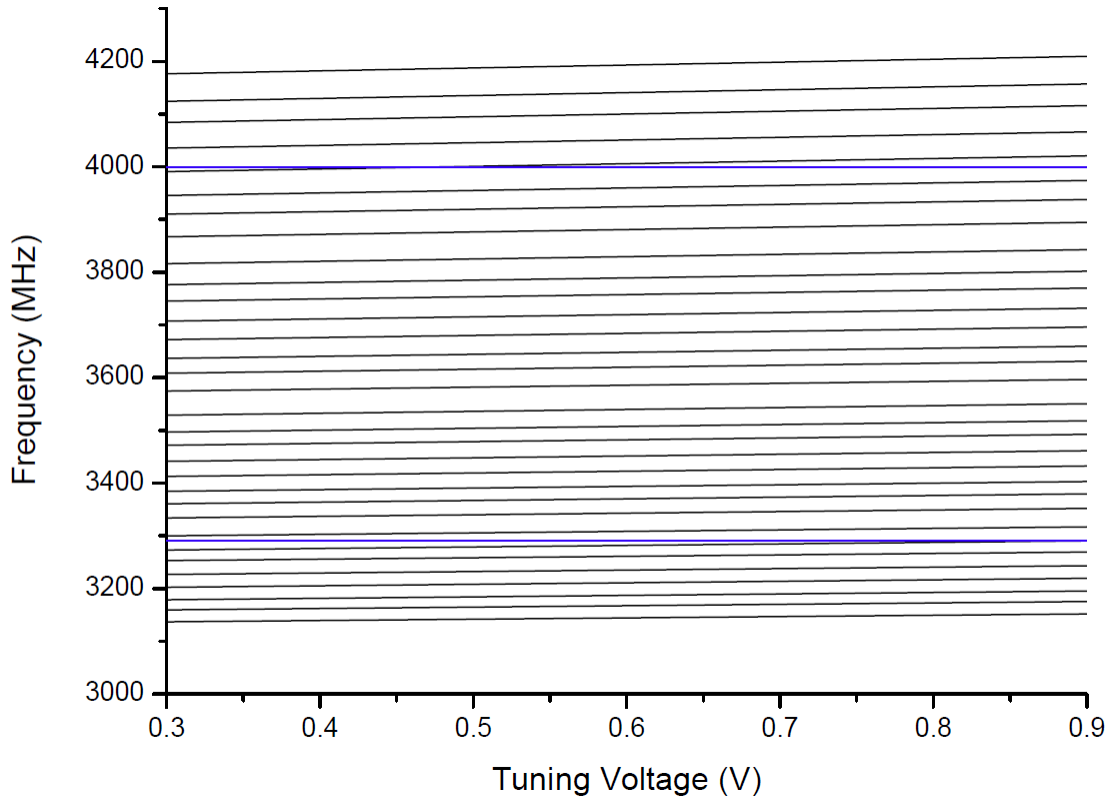


図 3-5. VCO 周波数範囲のシミュレーション

図 3-6 に、VCO の最も重要な性能特性である位相ノイズのシミュレーション結果を示します。位相ノイズは、400kHz オフセットでは -113dBc/Hz 、10MHz オフセットでは -147dBc/Hz 、20MHz オフセットでは -155dBc/Hz です。

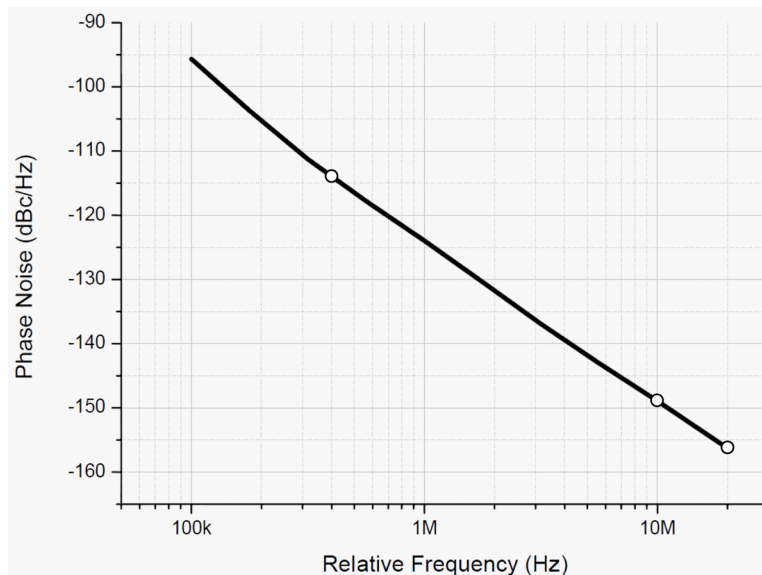


図 3-6. VCO 位相ノイズのシミュレーション

3.5 実装と測定結果

3.5.1 レイアウト

図 3-7 に、設計されたチップのレイアウトを示します。クロス結合の LC VCO は差動周波数信号を出力するため、この設計では対称性を考慮しました。可変容量ダイオード バンク、MIM コンデンサ バンク、トランジスタは、LC タンク インダクタの真下からこの順序で接続されています。また、デジタル制御セクションと電流制御セクションは、VCO の右側に配置されています。

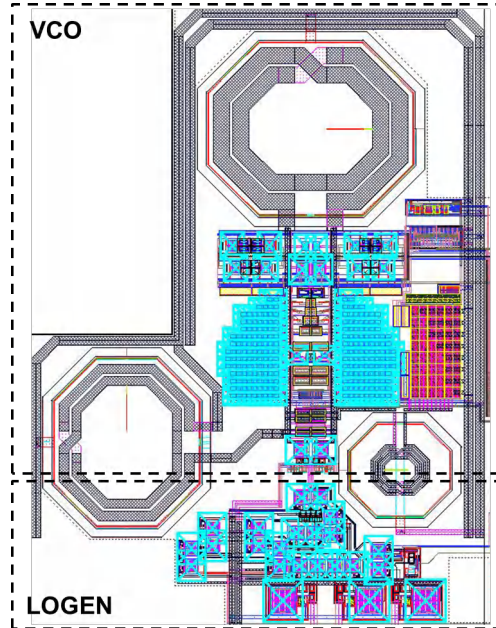


図 3-7. VCO と LOGEN のレイアウト

3.5.2 製造および測定結果

図 3-8 に、LC VCO の周波数範囲測定結果を示します。可変コンデンサ ダイオードに印加する電圧を 0.6V に固定し、MIM コンデンサ バンク コードをデジタル制御して周波数範囲を測定しました。測定された VCO 周波数の範囲は 2930 ~ 4150MHz でした。図 3-9 に、位相ノイズの測定値を示します。位相ノイズ値は、400kHz オフセットでは -108.54dBc/Hz、出力周波数 3.9GHz からの 10MHz オフセットでは -142.18dBc/Hz でした。

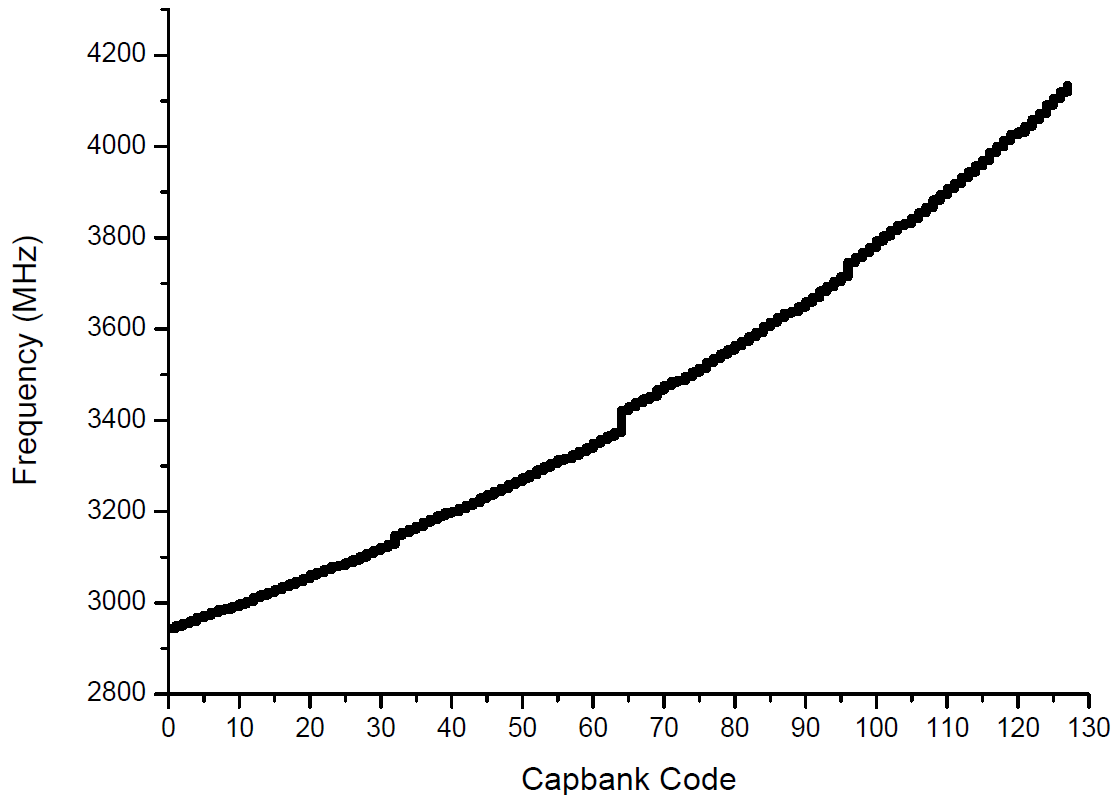


図 3-8. 測定された VCO 周波数範囲

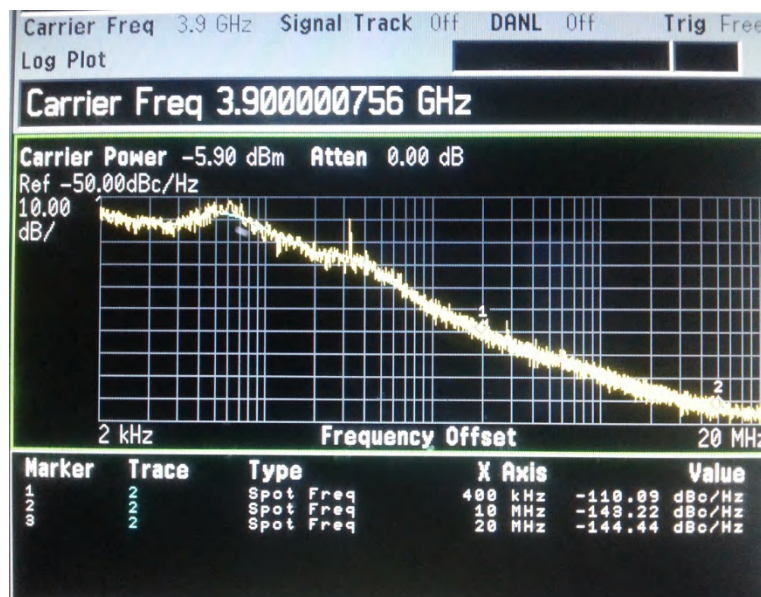


図 3-9. 測定された VCO 位相ノイズ

4 まとめ

このアプリケーション ノートでは、VCO 設計の重要な素子と、実際の設計から測定までのプロセスについて説明しています。R 素子および C 素子で構成されるローパスフィルタは、電流ミラー段からのノイズを除去するように設計されています。さらに、 L_1 、 L_2 、 C_2 を使用して、 $1/F$ 、熱ノイズ、高調波成分を最小化しました。他の回路からの同相モードノイズを最小限に抑えるため、差動可変容量ダイオード構造を採用しています。さらに、位相ノイズ性能を向上させ、低 K_{VCO} を維持するために 7 ビット MIM コンデンサ バンクを設計しました。

LC VCO の周波数範囲は 2.93 ~ 4.15GHz で、10MHz オフセットでのキャリア周波数 3.9GHz における性能指数は -181.7dBc/Hz です。

5 参考資料

1. IEEE、『[A Two-Point Tuning LC VCO with Minimum Variation of \$K_{VCO}\$ for Quad-Band GSM/GPRS/EDGE Polar Transmitter in 65nm CMOS](#)』
2. テキサス インスツルメンツ、『[フラクショナル/整数 N PLL の基礎](#)』、テクニカル ブリーフ。
3. テキサス インスツルメンツ、『[LMX2594 15GHz 広帯域 PLLATINUM™ RF シンセサイザ、位相同期および JESD204B 対応](#)』、データシート。
4. テキサス インスツルメンツ、『[LMX2594 評価基板説明書 – VCO 内蔵 15GHz 広帯域、低ノイズ PLL](#)』、ユーザー ガイド。

6 改訂履歴

| Changes from Revision * (January 2026) to Revision A (April 2026) | Page |
|---|------|
| • 「電圧結合回路」を「電圧制御発振器」に変更..... | 1 |

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月