

## Application Note

**8 ピンの MSPM0 MCU を活用したノート PC 向けウォッチドッグ**

Ryan Kim

Korea Sales – Major Account

**概要**

このアプリケーション ノートでは、MSPM0C1103 8 ピン MCU を使用したローパワー ノート PC 用ウォッチドッグの実装を紹介します。また、2 つの SWD ピンを GPIO (または SPI / タイマ) として再マッピングして、デバイスのピン数制限を克服する方法も示します。これらのピンを再マッピングすることで、合計 6 つのピンが使用可能になります。3 つはウォッチドッグ機能専用 (WDT 信号入力、電源ボタン入力、リセット信号出力) として、3 つは UART、I<sup>2</sup>C、SPI、GPIO のいずれかとして構成可能です。

従来型のウォッチドッグ (リセット) IC と比較し、MCU ベースのこの手法により、ユーザーはファームウェアを使用してより高度な機能を追加でき、さまざまな通信インターフェイスを活用できるため、柔軟性と機能的なメリットが大幅に向上します。

また、このソリューションでは、キャプチャ モードでタイマを使用してウォッチドッグ機能を実装し、STANDBY0 モードでのローパワー動作を最大化します。

**目次**

<b>1 概要</b> .....	<b>2</b>
<b>2 詳細説明</b> .....	<b>3</b>
2.1 ブロック図.....	3
2.2 代表的なアプリケーション回路図.....	3
2.3 フロー チャート.....	4
2.4 テスト結果.....	10
<b>3 まとめ</b> .....	<b>12</b>
<b>4 参考資料</b> .....	<b>13</b>
<b>5 改訂履歴</b> .....	<b>14</b>

**商標**

すべての商標は、それぞれの所有者に帰属します。

## 1 概要

ウォッチドッグ IC は通常、組み込みコントローラ (EC) を監視するために、ノート PC で使用されます。EC は、正常に動作していることを示すため、定期的に方形波または同様の信号を送信します。EC が応答なくなると、方形波信号は停止し、ラインはロジック High または Low レベルのまま維持されます。このような場合、PC ユーザーは通常、電源ボタンを押してシステムをリセットします。

MSPM0C1103 8 ピン MCU (型番:MSPM0C1103S8YCJR) は、入手可能な中で最も小型かつコスト効率の高いデバイスのひとつであり、コストと PCB フットプリントの両方の最小化に役立ちます。MSPM0C1103 はコンパクトなサイズですが、UART、I<sup>2</sup>C、SPI、GPIO などの豊富なペリフェラルを搭載しており、ユーザーは多くの機能を簡単に追加できます。たとえば、システムリセットを実行した後、UART を経由してリセット情報を EC に送信できます。また、ハードウェア デバッガ (SWD) を使用せずに、セカンダリ BSL を使用してファームウェアを更新できます。

一般的に固定または制限付きのリセット動作を実現する従来型のウォッチドッグ (リセット) IC と比較して、MCU ベースのアプローチを採用すると、ファームウェアをカスタマイズすることで、より高度な機能を追加できます。また、ユーザーは複数の通信インターフェイス (UART、I<sup>2</sup>C、SPI) を活用して、システム イベントのログ記録、リセットの理由の報告、EC とのやり取り、高度な診断機能のサポートを実施することができます。これにより、ソリューションの柔軟性と有用性を大幅に高められます。

MSPM0 シリーズは Arm®Cortex®-M0+ コアをベースとしており、デバッグとフラッシュ書き込みのための SWD (Serial Wire Debug) をサポートしています。デフォルトでは、SWD は有効になっており、2 つのピン (SWDIO および SWCLK) を占有します。多くのピンを備えたデバイスでは問題になりませんが、8 ピンの MSPM0C1103 ではユーザー機能で利用できるピンが 4 つしか残らないため、制約事項となります。シンプルなアプリケーションの場合には、これも許容される可能性があります。追加機能を必要とする設計では、SWD ピンを GPIO、SPI、またはタイマとして再マッピングすることにより、MCU の機能を最大限に活用できます。

ただし、SysConfig (コントロール パネル、CCS IDE) で SWD を無効にすると、パワーアップ後に SWD を再度有効にすることはできないことに注意する必要があります (RUN モード、TRM のセクション 2.4 「システムコントローラ」を参照)。これは、フラッシュメモリ内のプログラムデータの読み戻しや検証ができないことを意味します。そのため、量産時に問題となる可能性があります。これに対処するには、事前プログラミング状態 (スタンドアロン、PCB に実装されていない状態) とウォッチドッグ動作状態 (PCB に実装されている状態) を区別し、SysConfig だけではなく、ファームウェア ロジックを通じて SWD を有効にするか無効にするかを決定することが重要です。

サンプル コードは次のリンクからダウンロードしてください。 [https://e2e.ti.com/cfs-file/\\_\\_key/communityserver-discussions-components-files/908/Laptop\\_5F00\\_PC\\_5F00\\_WDT\\_5F00\\_IC\\_5F00\\_MSPM0C1103SDSGR\\_5F00\\_v1.zip](https://e2e.ti.com/cfs-file/__key/communityserver-discussions-components-files/908/Laptop_5F00_PC_5F00_WDT_5F00_IC_5F00_MSPM0C1103SDSGR_5F00_v1.zip)

## 2 詳細説明

### 2.1 ブロック図

以下に、ノート PC のウォッチドッグ スーパーバイザのシステム ブロック図を示します。

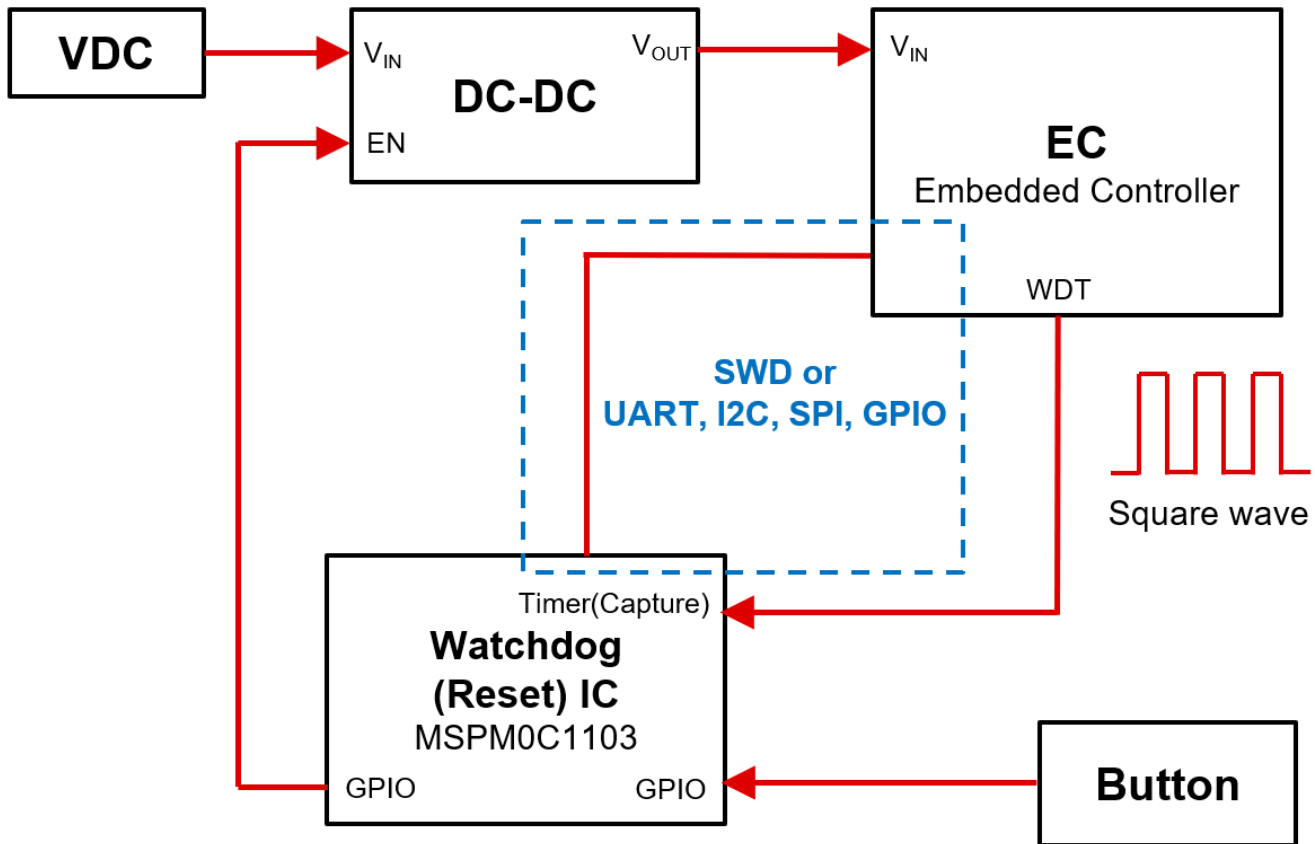


図 2-1. システム ブロック図

### 2.2 代表的なアプリケーション回路図

テキサス インストルメンツは、10 $\mu$ F と 0.1 $\mu$ F の低 ESR セラミック デカップリング コンデンサの組み合わせを VDD および VSS ピンに接続することを推奨します。より値の大きいコンデンサを使用することもできますが、電源レールの立ち上がり時間に影響を及ぼす可能性があります。デカップリング コンデンサは、ピンのできるだけ近く (数 mm 以内) に配置する必要があります。

一部のバリエーションでは、PA1 と NRST は二重ボンディングされています。NRST として使用されている場合は、外付けの 47k $\Omega$  プルアップ抵抗と 10nF プルダウン コンデンサに接続する必要があります。

リセット (出力) ピンは、DC/DC IC のイネーブル ピンに接続されています。通常は 10k $\Omega$  抵抗を使用しますが、状況に応じて適切な抵抗を使用してください。

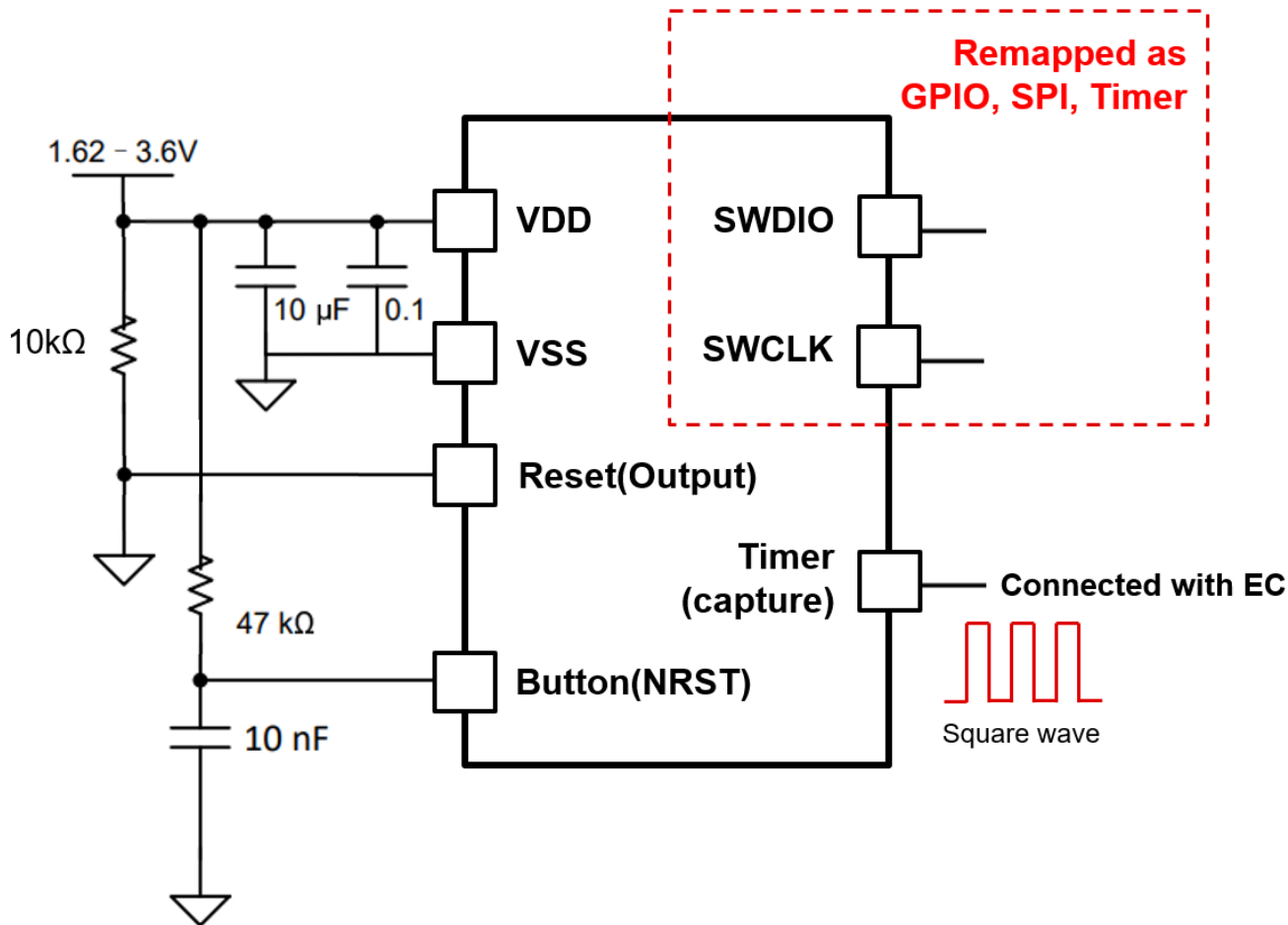


図 2-2. 代表的なアプリケーション回路図

## 2.3 フロー チャート

### 2.3.1 フロー チャート - SWD 有効時

複雑な機能を必要としない場合は、SWD ピンを GPIO、SPI、タイマピンに再マッピングする必要はありません。

次のフロー チャートに、SWD が有効になったときの動作を示します。

システムは、メイン関数、GPIO ISR、タイマ (キャプチャ) ISR、WDT ISR の 4 つの部分で構成されています。

ボタン入力認識は、GPIO 割り込みに基づいています。システムの安定性をさらに高めるために、フォールバック機構も実装されています。MSPM0C1103 の WDT モジュールは、汎用タイマとして動作するように変更されており、システムは 7.81ms ごとにピンの状態をチェックできます (ポーリング)。

フォールバックシステムはオプションであるため、必要がない場合はこの機能を削除できます。

# Main(SWD Activated)

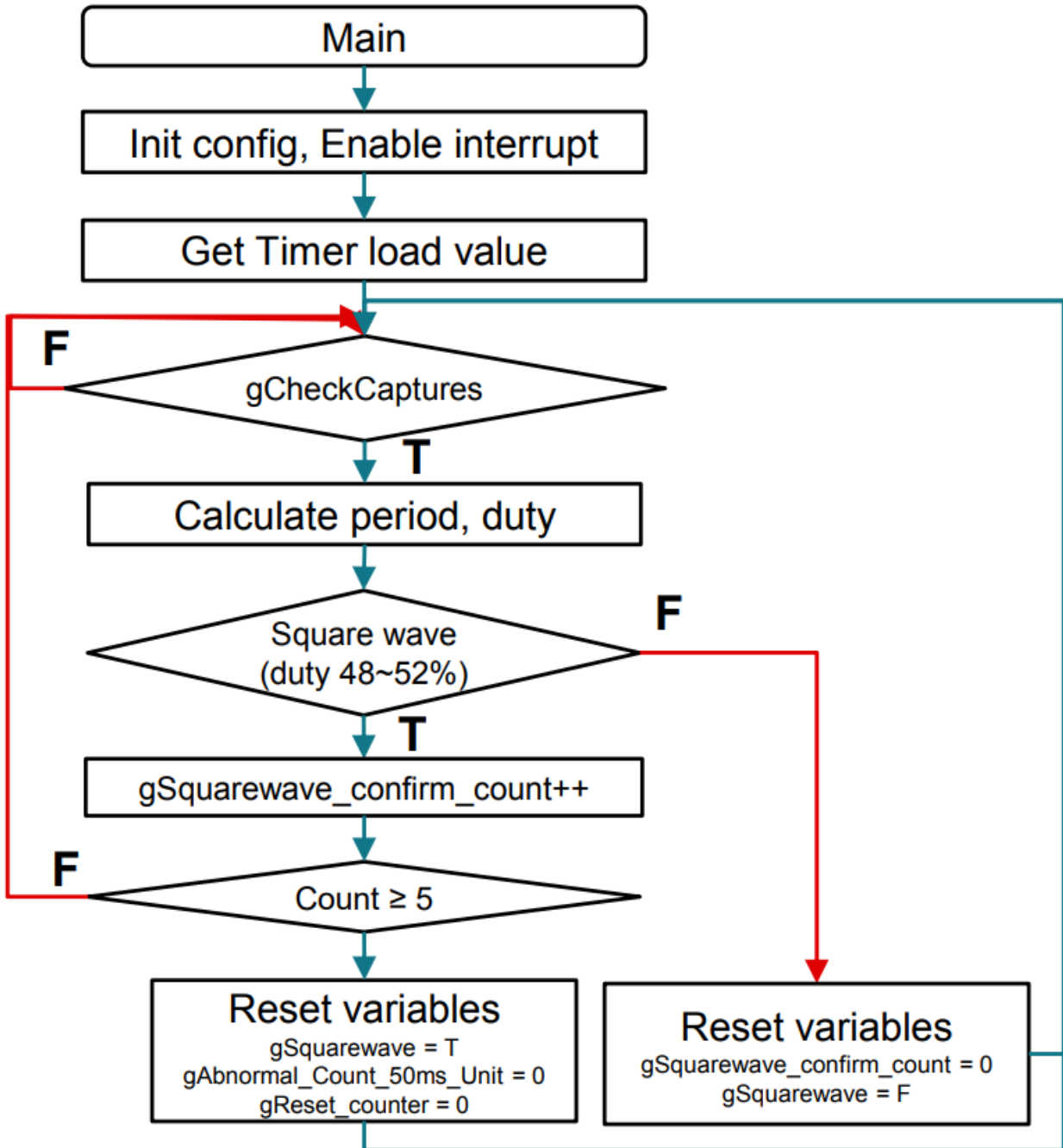


図 2-3. メイン関数 (SWD 有効時) のフロー チャート

# GPIO ISR

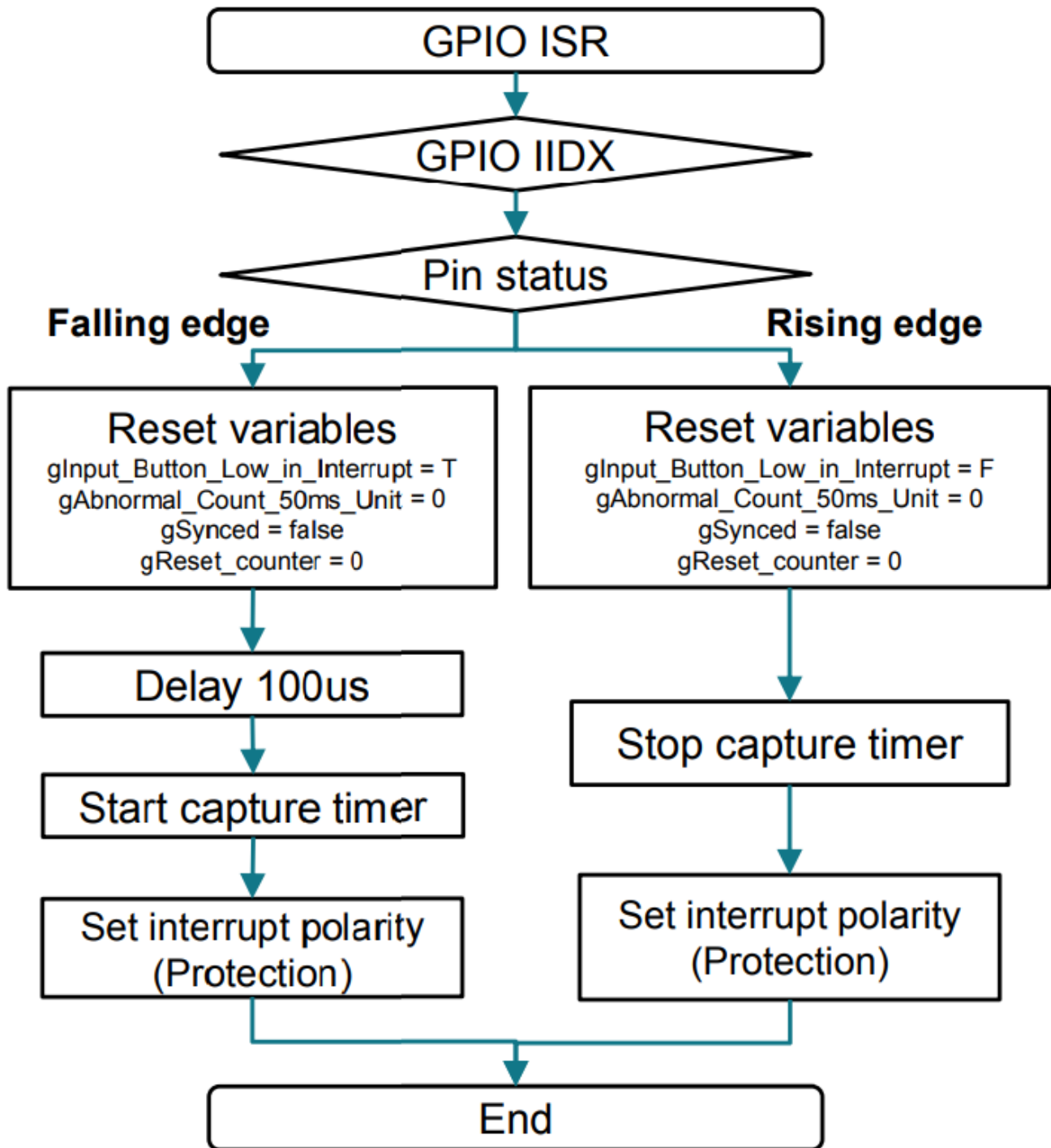


図 2-4. GPIO 割り込み ISR のフロー チャート

## Timer(capture) ISR

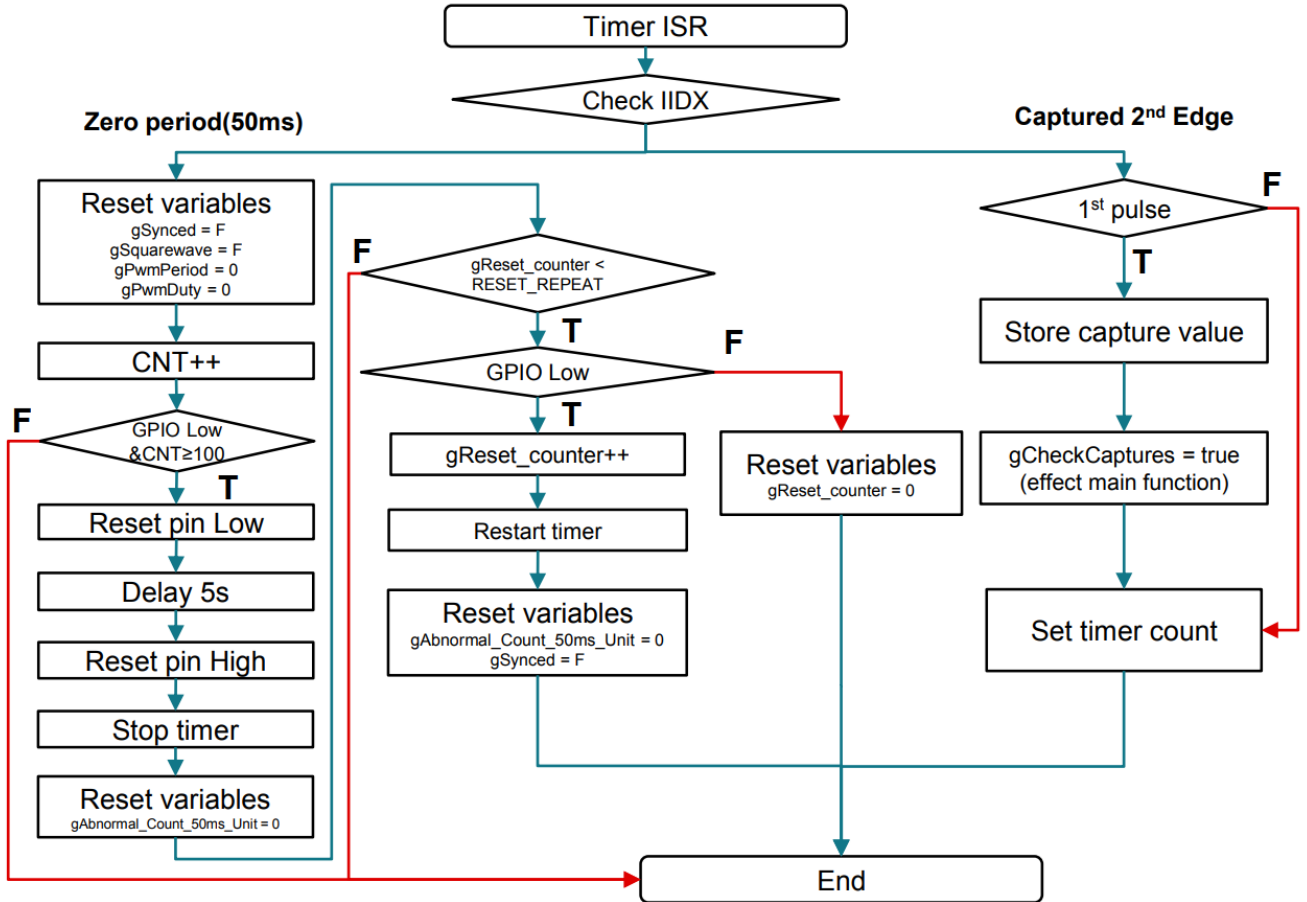


図 2-5. タイマ割り込み ISR のフロー チャート

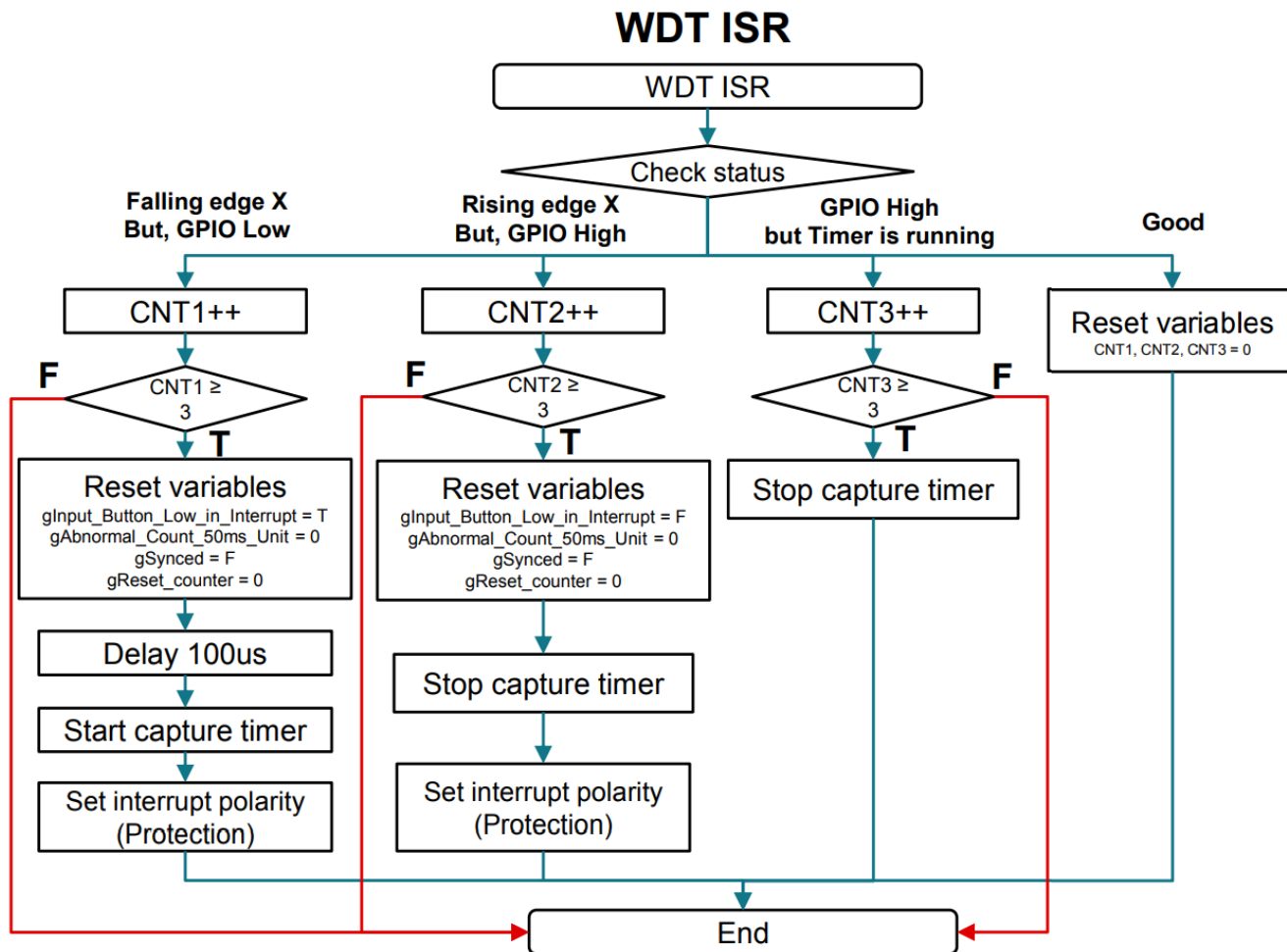


図 2-6. WDT 割り込み ISR のフロー チャート

### 2.3.2 フロー チャート— SWD ピンを GPIO に再マッピング

SWD が有効になったときのフローと同様です。GPIO ISR、タイマ (キャプチャ) ISR、WDT ISR は同じままです。ただし、メイン関数は 2 つの主要な点で異なります。1 つ目はリセット ピンのステータスをチェックすること、2 つ目はメイン関数内でピンを再マッピングすることです。

## Main(SWD Remapped)

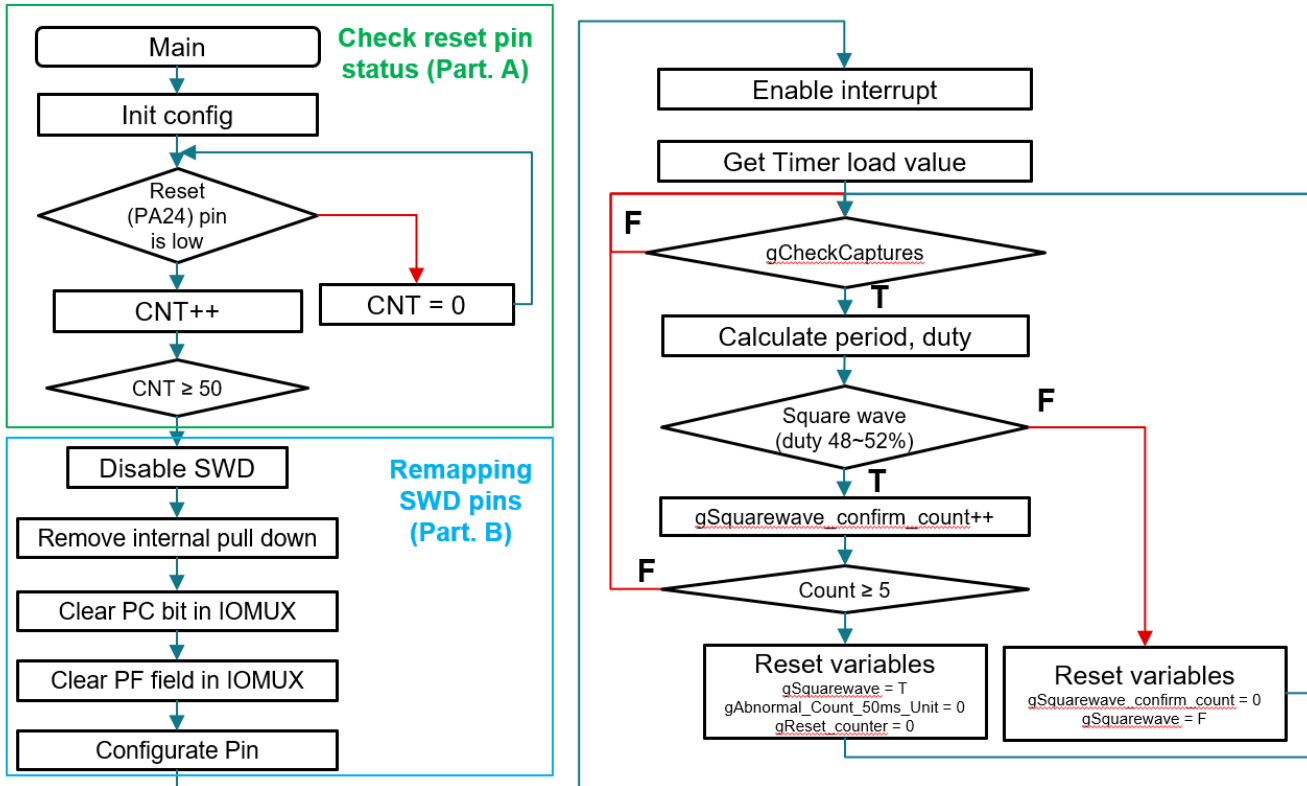


図 2-7. メイン関数 (SWD 再マッピング時) のフローチャート

RESET ピンの状態 (パート A): MSPM0C1103 が PCB に取り付けられている場合、そのリセットピン (NRST ではなく PA24 出力) は外部プルアップ抵抗に接続されています。起動時に、リセットピン (NRST ではなく PA24 出力) を入力として構成し、内部 40kΩ プルダウン抵抗を有効にしたうえで、ピンの GPIO 入力レベルを確認します。

- 入力が High の場合、MSPM0C1103 が PCB に実装されていることを示します (ウォッチドッグ動作状態)。
- 入力が Low の場合、MSPM0C1103 がスタンダアロン (事前プログラミング状態) であることを示します。

MSPM0C1103 が PCB 実装状態 (入力 High) であると判断した場合、検出ループを終了します。そうでない場合 (入力 Low)、ループ内に留まり、SWD 有効の状態を維持して FW の読み出しと検証を行います。

Check reset pin status (Part. A) example code

```

/* Check whether go to debug mode. Check the Reset pin level */
/* Debug mode - SWD enabled */
if (GPIO_Output_Reset_PIN != (DL_GPIO_readPins(GPIO_Output_PORT, GPIO_Output_Reset_PIN))) {
    while (1) {
        /* If Reset(EC) pin is high x 50 times -> go to Reset function */
        if (GPIO_Output_Reset_PIN == (DL_GPIO_readPins(GPIO_Output_PORT, GPIO_Output_Reset_PIN))) {
            gDebug_escape_counter++;
            if (gDebug_escape_counter >= 50) {
                break;
            }
        }
        else {
            gDebug_escape_counter = 0;
        }
    }
}

```

SWD ピンの再マッピング (パート B): 検出後、SWD 機能を無効化して IOMUX 構成をリセットし、必要に応じてピンを再構成します。詳細については、『MSPM0 C シリーズ 24MHz マイコン テクニカル リファレンス マニュアル』の 9.2 章「IOMUX の動作」を参照してください。『MSPM0 C シリーズ 24MHz マイコン テクニカル リファレンス マニュアル』。

```

Remapping SWD pins (Part. B) example code

/* Defines for Reset2: GPIOA.20 with pinCMx 21 on package pin 7 */
#define GPIO_Output_Reset2_PIN          (DL_GPIO_PIN_20)
#define GPIO_Output_Reset2_IOMUX      (IOMUX_PINCM21)

/* Application mode - SWD disabled, Reset pin becomes GPIO Output */
DL_SYSCTL_disableSWD();

/* Initialize Reset Pin direction from input to output */
/* Refer TRM in '9.2.1 Peripheral Function (PF) Assignment' */

// 1st remove internal pull down resistor
DL_GPIO_setDigitalInternalResistor(GPIO_Output_Reset_IOMUX, DL_GPIO_RESISTOR_NONE);

// 2nd clear the PC bit
IOMUX -> SECCFG.PINCM[GPIO_Output_Reset_IOMUX] &= ~(IOMUX_PINCM_INENA_MASK | IOMUX_PINCM_PC_MASK);

// 3rd clear the PF field
IOMUX -> SECCFG.PINCM[GPIO_Output_Reset_IOMUX] &= ~(IOMUX_PINCM_PF_MASK);

// 4th restart reset pin
DL_GPIO_initDigitalOutput(GPIO_Output_Reset_IOMUX);
DL_GPIO_setPins(GPIOA, GPIO_Output_Reset_PIN); // Reset pin init condition - High
DL_GPIO_enableOutput(GPIOA, GPIO_Output_Reset_PIN);

/* Initialize Reset inform pin(Remap from SWD) */
DL_GPIO_initDigitalOutput(GPIO_Output_Reset2_IOMUX);
DL_GPIO_setPins(GPIOA, GPIO_Output_Reset2_PIN);
DL_GPIO_enableOutput(GPIOA, GPIO_Output_Reset2_PIN);
    
```

## 2.4 テスト結果

- 条件: 5ms 周期の方形波
- 波形:

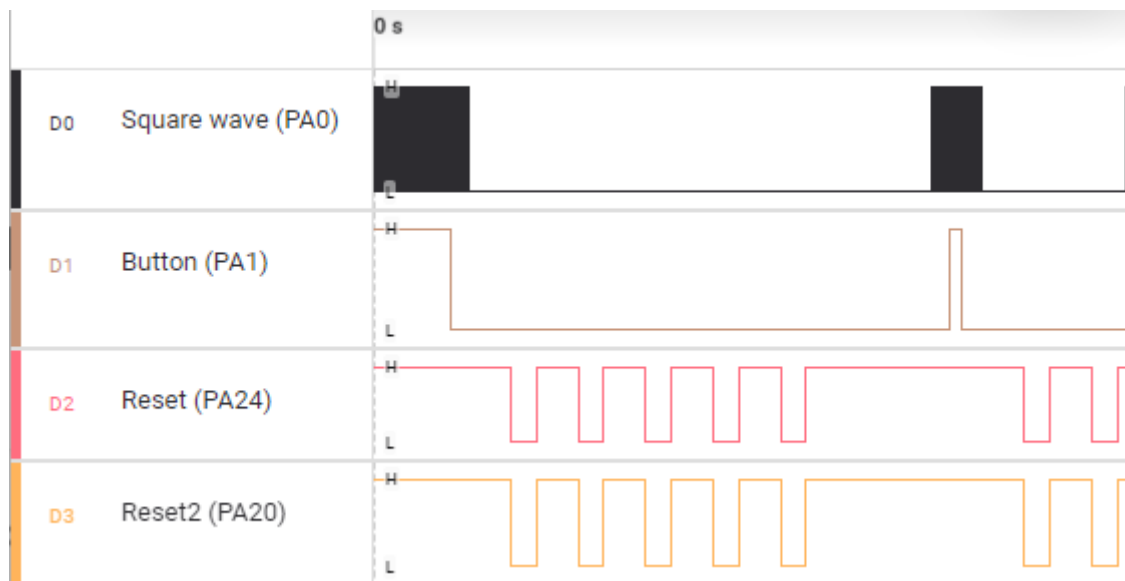


図 2-8. SWD 再マッピング時 – Laptop\_PC\_WDT\_IC\_SWD\_Remapped\_MSPM0C1103SDSGR\_v1

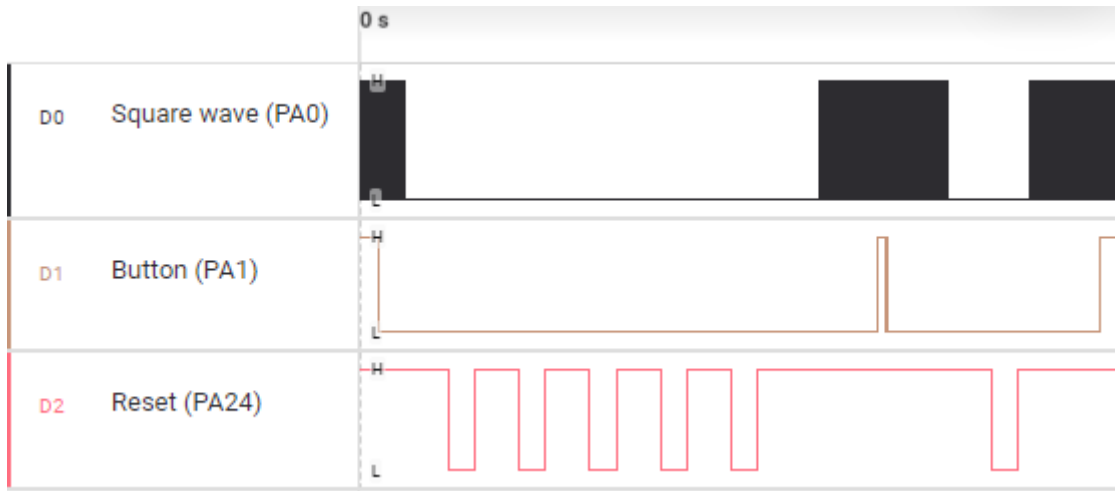


図 2-9. SWD 有効時 – Laptop\_PC\_WDT\_IC\_SWD\_Activated\_MSPM0C1103SDSGR\_v1

### 3 まとめ

このドキュメントでは、EC (組込みコントローラ) のステータスを監視し、DC/DC 部品のイネーブルピンを切り替えて EC リセットを実行するノート PC 用のウォッチドッグ (リセット) IC ソリューションを説明します。

ユーザーは、SWD アクティブ (通常) モードまたは SWD 再マッピング (コンパクト) モードのいずれかを選択できます。SWD 再マッピング モードでは、2 つの SWD ピンが GPIO、SPI、またはタイマピンに再マッピングされるため、ユーザーは 8 ピン MCU で最大 6 つの機能ピンを利用できます。これにより、コストと PCB フットプリントの両方を最小限に抑えることができます。

さらに、割り込みが検出されない場合に対応するため、フォールバック機構が実装されており、システム全体の安定性が向上します。

## 4 参考資料

- テキサス インストルメンツ、[MSPM0 SDK](#)、Resource Explorer。
- テキサス インストルメンツ、『[MSPM0 をウォッチドッグ タイマとして使用する](#)』、サブシステム設計。
- テキサス インストルメンツ、『[MSPM0 C シリーズ 24MHz マイクロコントローラ テクニカル リファレンス マニュアル](#)』、テクニカル リファレンス マニュアル。

## 5 改訂履歴

Changes from Revision * (January 2026) to Revision A (April 2026)	Page
• エラーを修正するために括弧を追加しました.....	8

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月