

Application Note

TPLD による量産開始前のプログラミング



Nikki Dengel

概要

この資料は、インラインプログラミングに対応する TI のプログラマブル ロジック デバイス (TPLD) の工場内プログラミングを実施する設計者やメーカー向けの、包括的なガイドを提供します。TPLD は追加コストなしで事前プログラム済みとして注文できますが、ユーザーは TPLD が提供するインラインプログラミング オプションを利用することにより、設計と製造プロセスの柔軟性を向上させることができます。このガイドでは、独自の生産ラインの最後に TPLD をプログラムする方法と、TPLD の常時構成モードを利用する方法について概説します。

目次

1 概要.....	2
2 プログラミング フローチャート.....	3
3 ハードウェア要件と選択可能な I ² C/SPI インターフェイス.....	4
4 一時的な構成手順.....	5
5 恒久的プログラミング手順.....	9
6 まとめ.....	9
7 参考資料.....	9

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

この資料では、インラインプログラミングに対応するワンタイムプログラマブル (OTP) メモリを搭載した TI のプログラマブル ロジック デバイス (TPLD) のプログラミング手順について説明します。TPLD でのプログラミングには次の 3 つのオプションがあります：

1. TPLD は、追加コストなしで TI から事前プログラム済みで直接注文できます。詳細については、「[TPLD の注文プロセス](#)」を参照してください。
2. TPLD は、この資料の概要に記述された構成と恒久的プログラミングの手順に従うことで、生産ラインの最後 (インライン) にプログラムできます。
3. TPLD は、構成なし (ブランク) でデバイスが起動し、OTP をロックせずに起動してから構成する、「常時構成」モードで動作します。この手順も、本資料で説明されています。

2 プログラミング フローチャート

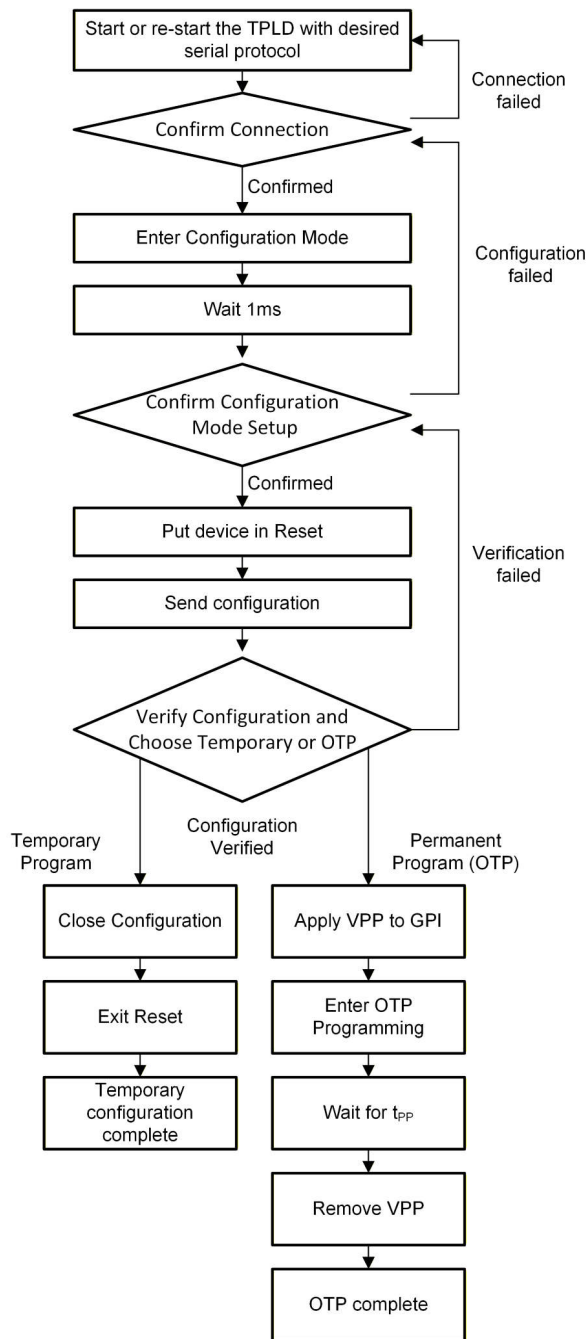


図 2-1. TPLD プログラミング フローチャート

3 ハードウェア要件と選択可能な I²C/SPI インターフェイス

特定のハードウェア要件は TPLD によって異なります。サポート対象の以下のシリアル通信モード、速度、I/O およびピン番号の関連付けについては、指定デバイスのデータシートを確認してください:

- プログラミングの仕様: プログラミング電圧 (VPP)、プログラミング時間 (t_{pp})、スタートアップ時間 (t_{su})。
- I²C のピン構成と機能: VPP、インターフェイス選択 (オプション)、SCL、SDA、アドレス 6 (A6)、A5、A4、A3。
- SPI のピン構成と機能: VPP、インターフェイス選択、nCS、SCLK、SDI (COPI)、SDO (CIPO)。

プログラムされていない TPLD では、インターフェイス選択ピンがデバイスの電源投入時にサンプリングされ、t_{su} (最大) 経過後に TPLD がどのインターフェイスで起動するかが決定されます。

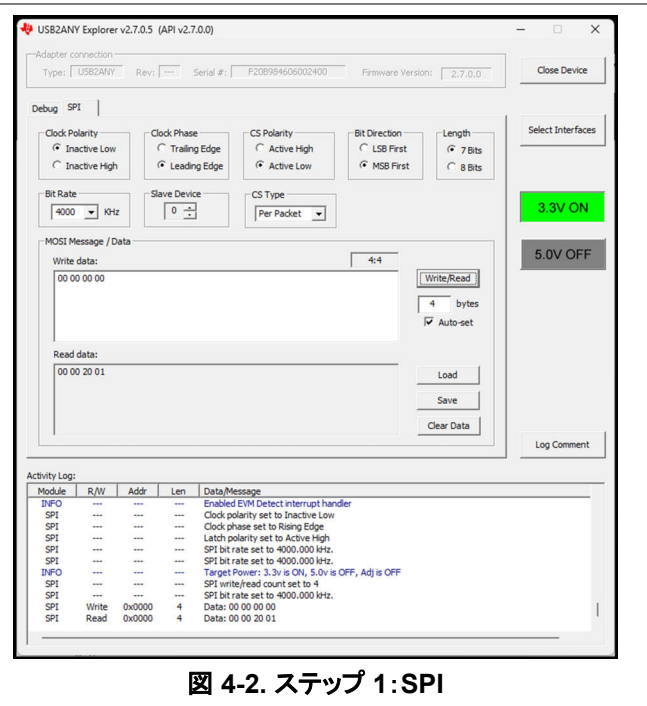
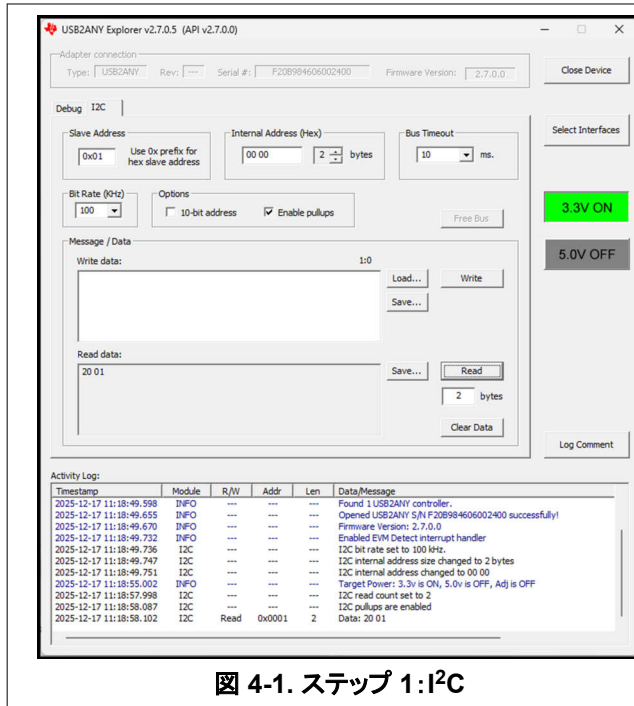
一例として、TPLD2001 のインターフェイス選択ピンが GND (ロジック Low) に接続またはフローティングの場合、TPLD2001 は I²C インターフェイスで構成されます。このとき、ターゲットアドレスの上位 4 ビットは対応する HW Addr IO によって決定され、次の 3 ビットはデフォルトで 001b または ADDR = [A6][A5][A4][A3][0][0][1] となり、その後は ADDR として見なされます。

TPLD2001 のインターフェイス選択ピンを VCC (ロジック High) に接続すると、TPLD2001 は SPI インターフェイスで起動します。

4 一時的な構成手順

このセクションでは、構成手順の概要について説明します。以下の例では、TI USB2ANY と TPLD2001 を使用しています。この手順は、任意の I²C または SPI ホスト/コントローラと、インラインプログラミングをサポートする TPLD を使用して再現できます。

ステップ 1: 目的のシリアル通信プロトコルでデバイスを起動または再起動してから、レジスタ 0x000 および 0x001 から DEVICE_ID を読み取り、デバイスとの通信が確立されていることを確認します。



ステップ 2: 構成モードを開始します。

- SPI の場合、フレーム間で、少なくとも 200μs を持つ次の 4 フレームを送信します: 0x9000B9, 0x90003E, 0x9000AF, 0x900058。
- I²C の場合、4 つの書き込みトランザクションを使用して、トランザクション間に少なくとも 500μs を指定して以下を送信します:
 - トランザクション 1: BYTE0 = ADDR, BYTE1 = 0x01, BYTE2 = 0xB9
 - トランザクション 2: BYTE0 = ADDR, BYTE1 = 0x01, BYTE2 = 0x3E
 - トランザクション 3: BYTE0 = ADDR, BYTE1 = 0x01, BYTE2 = 0xAF
 - トランザクション 4: BYTE0 = ADDR, BYTE1 = 0x01, BYTE2 = 0x58

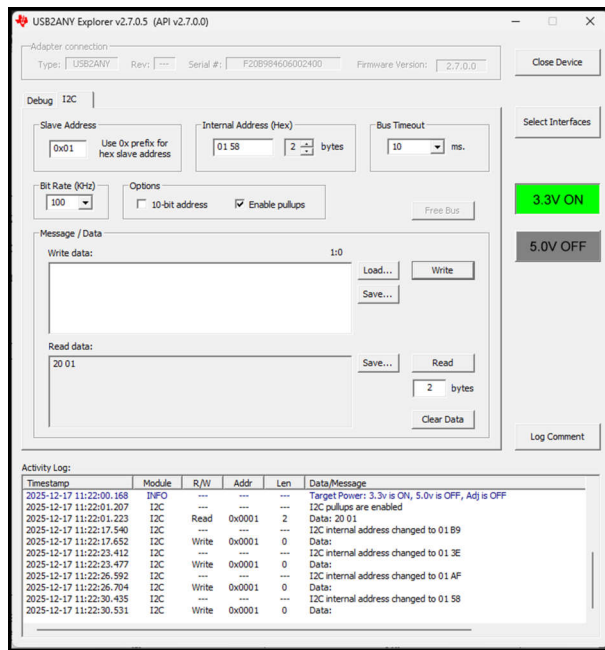


図 4-3. ステップ 2: I2C

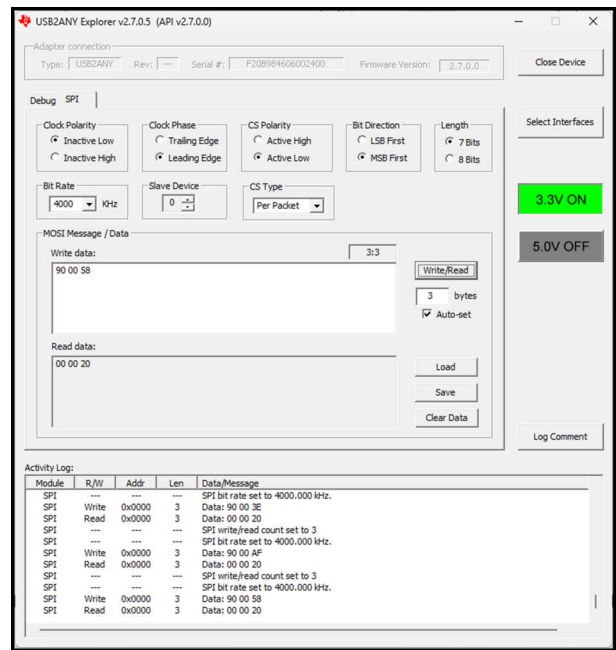


図 4-4. ステップ 2: SPI

ステップ 3:最後のフレームが送信された後、1ms 待ちます。

ステップ 4:レジスタ 0x400 から 0x10 を読み出して、構成モードが正常に開始されたことを確認します。

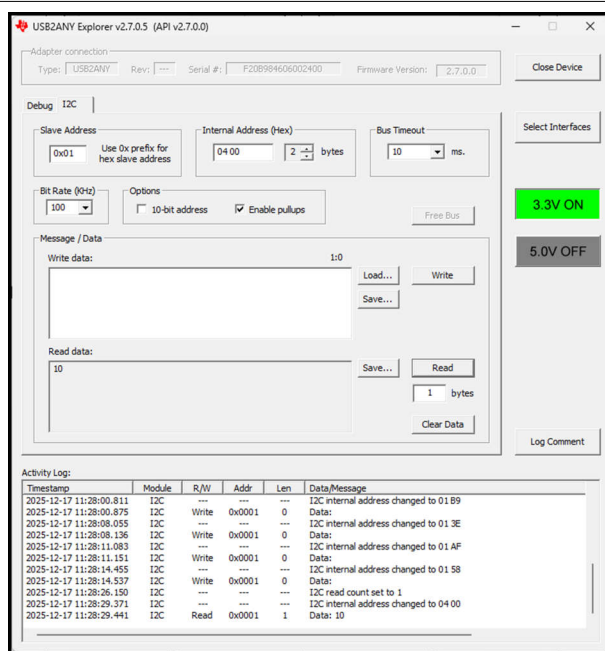


図 4-5. ステップ 4: I2C

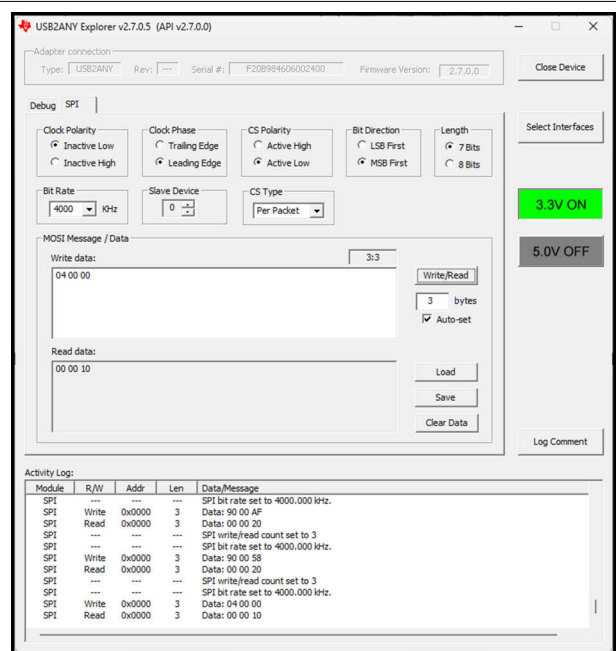


図 4-6. ステップ 4: SPI

ステップ 5:レジスタ 0x400 に 0x02 を書き込んで、デバイスをリセットモードにします。

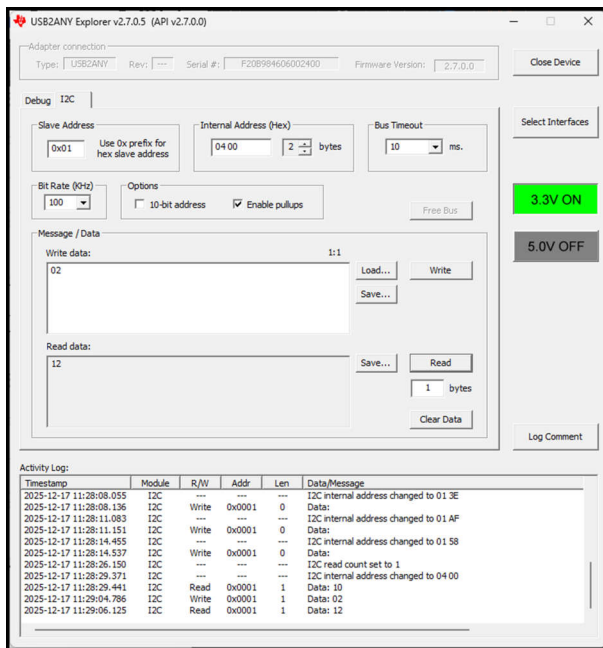


図 4-7. ステップ 5: I²C

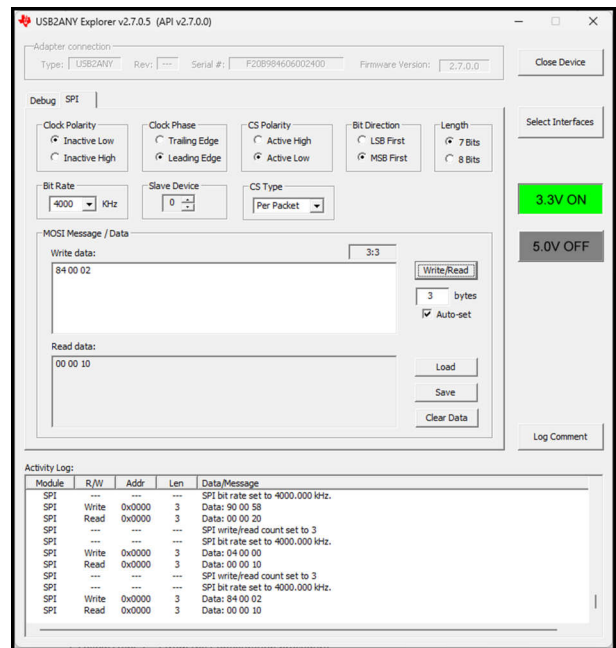


図 4-8. ステップ 5: SPI

ステップ 6: 構成ビットを 0x200~0x3FF に送信します。

ステップ 7: 必要に応じて、読み取りコマンドを使用し、正しいデータがデバイスに書き込まれたことを確認します。

ステップ 8: 次の情報を送信して構成を閉じます:

- SPI の場合、以下のフレームを送信します: 0x90004B の詳細を示します。
- I²C の場合、次の書き込みトランザクションを送信します: BYTE0 = ADDR、BYTE1 = 0x01、BYTE2 = 0x4B。

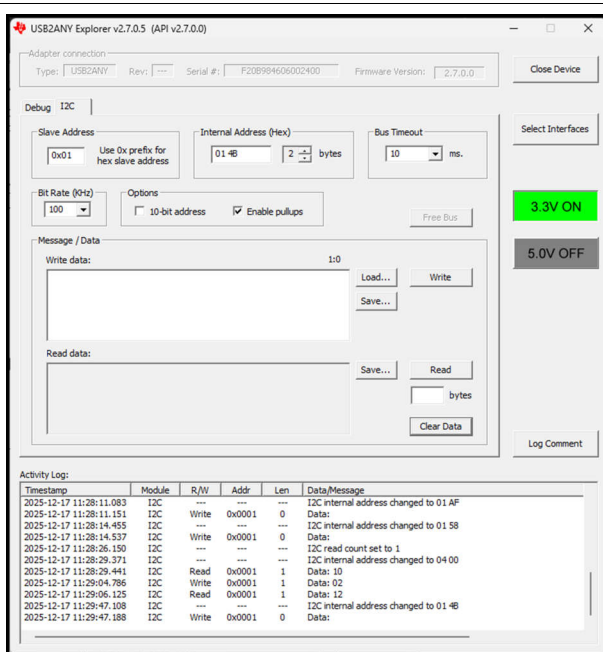


図 4-9. ステップ 8: I²C

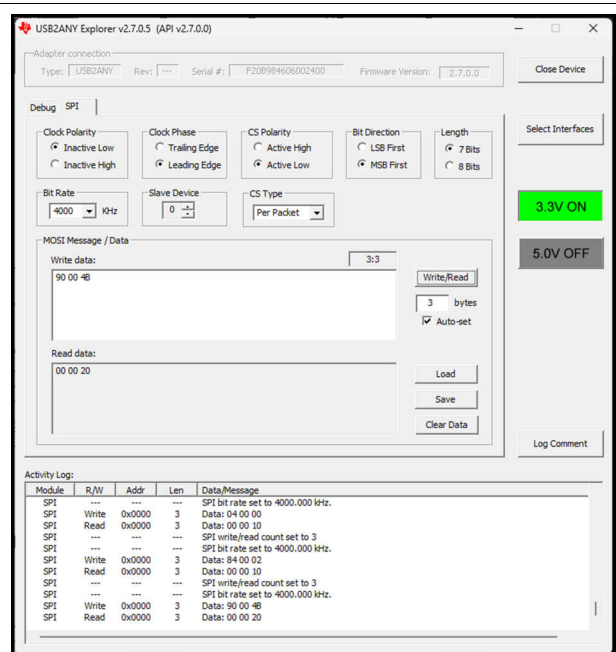


図 4-10. ステップ 8: SPI

ステップ 9: レジスタ 0x400 に 0x00 を書き込んで構成を有効にし、リセットモードを終了します。

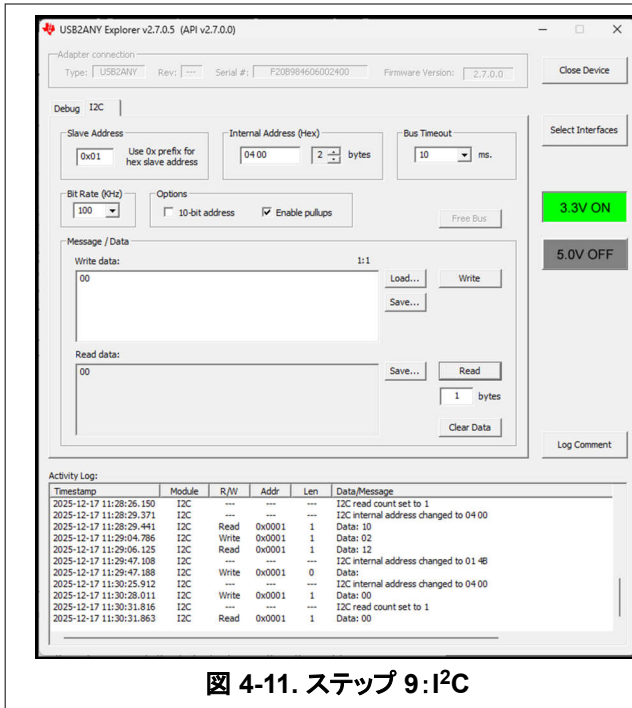


図 4-11. ステップ 9: I²C

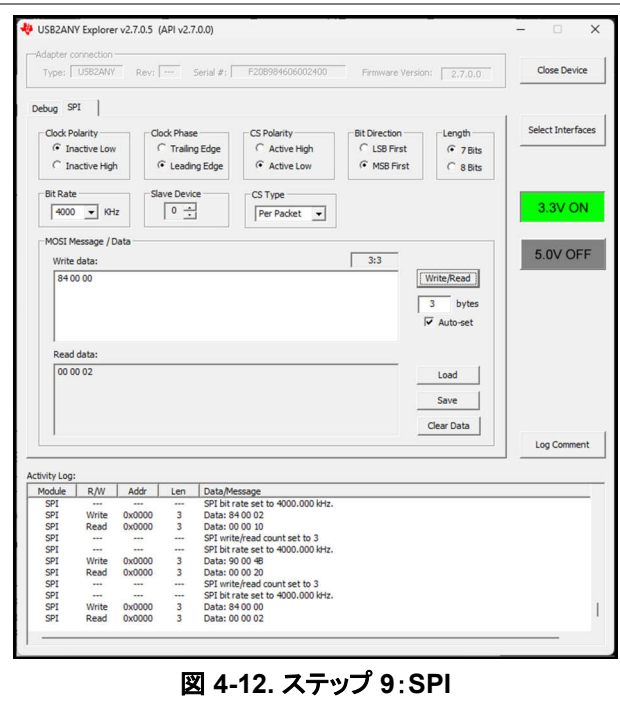


図 4-12. ステップ 9: SPI

ステップ 10: デバイスが一時的に設定されました。この構成は、デバイスの電源を再投入してクリアできます。

5 恒久的プログラミング手順

1. デバイスが一時的に構成されている場合は、電源を再投入して構成レジスタをクリアします。
2. [セクション 4](#) の手順 1 から 7 に従います。
3. GPI ピンに VPP を印加します。
4. OTP のプログラミングを開始するには、レジスタ 0x401 に 0x01 を書き込みます。
5. プログラミングが完了するまで t_{pp} 待ちます。
6. GPI ピンから VPP を削除。
7. これで、デバイス OTP が書き込まれました。恒久的なプログラミングが完了しました。

6 まとめ

この資料では、生産ラインでデバイスをプログラムできるインライン プログラミング機能を備えた TPLD を一時的に構成して、恒久的プログラミングを実現するための段階的なガイドを掲載しています。インライン プログラミングによりプログラミングの柔軟性が向上し、事前プログラムされた TPLD を注文するオプションによって TPLD の内部構成を制御できます。デバイスは、I²C または SPI インターフェイスを使用して構成できますが、一連のフレームまたはトランザクションを送信して構成を完了する必要があります。

インライン プログラミングを開始するときは、プログラム対象の特定のデバイスのデータシートを確認して、正しいプログラミング手順に従ってください。この資料では例として TPLD2001 と TI の USB2ANY を使用していますが、この資料で定義されている手順は、インライン プログラミングと任意の I²C または SPI コントローラを可能にするすべての TPLD に適用できます。

TPLD を採用すると、エンジニアはロジックとレベル トランスレータを設計段階から単一のデバイスに組み込むことができます。その結果、BOM (部品表) の簡素化とデザイン サイズの小型化が可能になります。TPLD の詳細については、指定デバイスの製品ページをご覧ください。TI E2E™ サポート フォーラムでエンジニアに質問してください。

7 参考資料

- テキサス インストルメンツ、『[TI プログラマブル ロジック デバイス](#)』、Web ページ。
- テキサス インストルメンツ、『[TPLD インシステム開発](#)』、アプリケーション ブリーフ。
- テキサス インストルメンツ、『[TPLD の注文プロセス](#)』、アプリケーション ノート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月