

## Technical White Paper

## 超低ノイズ LDO の出力ノイズ測定



Haidar Hamoo

## 概要

このテクニカル ホワイト ペーパーでは、低ドロップアウトレギュレータ (LDO) のノイズを測定する方法の概要を紹介いたします。また、このドキュメントでは、超低ノイズ LDO でノイズを測定するソリューションも紹介します。電流 LDO は、市場で入手可能な広範なスペクトル アナライザの感度を大幅に下回る出力ノイズ レベルを実現できます。このドキュメントでは、LDO のノイズ測定の基本と、超低ノイズ LDO を測定するためのオプションについて説明します。提案されているソリューションは、LDO を対象としたノイズ測定「のみ」に限定されるものではなく、他の多くのタイプの測定またはセンシング アプリケーションにも使用できます。

## 目次

1 LDO のノイズとノイズ測定の概要.....	2
1.1 LDO ノイズと LDO ノイズの表現.....	2
1.2 スペクトル アナライザを使用した LDO ノイズの測定.....	2
2 超低ノイズ LDO 測定のソリューション (ノイズ アンプの要件).....	4
2.1 アンプの最大ノイズの推定.....	4
2.2 アンプに必要なゲインの推定.....	4
2.3 アンプ回路の帰還抵抗値の選択.....	5
2.4 アンプの入出力 DC ブロックリング フィルタ.....	7
2.5 設計したアンプの性能の検証.....	8
3 まとめ.....	10
4 参考資料.....	10

## 図の一覧

図 1-1. LDO の標準的なノイズ グラフ.....	2
図 1-2. 標準的な LDO ノイズと標準的なスペクトル アナライザのノイズフロアとの関係.....	3
図 1-3. LDO の超低ノイズと標準的なスペクトル アナライザのノイズフロアとの関係.....	3
図 2-1. アンプ回路の案.....	5
図 2-2. 非反転型オペアンプ デバイスのノイズ解析.....	5
図 2-3. 抵抗の熱ノイズ.....	6
図 2-4. 測定されたアンプとシミュレーションされた RTO および RTI ノイズとの関係.....	8
図 2-5. 10Hz ~ 10MHz の BW において 10nV/Hz の平坦なノイズの測定値.....	9
図 2-6. 1kHz ~ 10MHz の BW において 1nV/Hz の平坦なノイズの測定値.....	9

## 商標

すべての商標は、それぞれの所有者に帰属します。

## 1 LDO のノイズとノイズ測定の概要

### 1.1 LDO ノイズと LDO ノイズの表現

電気システムにおいて純粋に物理的な現象として発生するノイズは、そのシステムの入力または出力に干渉したり、歪ませたり、結合したりする、望ましくない電圧または電流信号として定義できます。すべての外部 (外因性) ノイズ源が (ノイズの定義が示すように) システムへの結合から排除されても、内部 (固有) ノイズがシステム内で発生します。この固有ノイズはシステム出力に存在し、多くの場合、この固有ノイズを考慮して測定する必要があります。LDO などのシンプルなシステム (デバイス) は、内部ノイズを生成しますが、この内部ノイズは出力で測定できます。LDO のノイズはデータシートの重要な仕様であり、通常は 10Hz ~ 100kHz (標準値) の周波数帯域幅 (BW) で表されます。LDO ノイズの詳細については、『参考資料』[1] セクションを参照してください。データシートのグラフは、LDO の出力ノイズを表現するためによく使用されます。図 1-1 に、標準的な LDO の出力ノイズを示します。

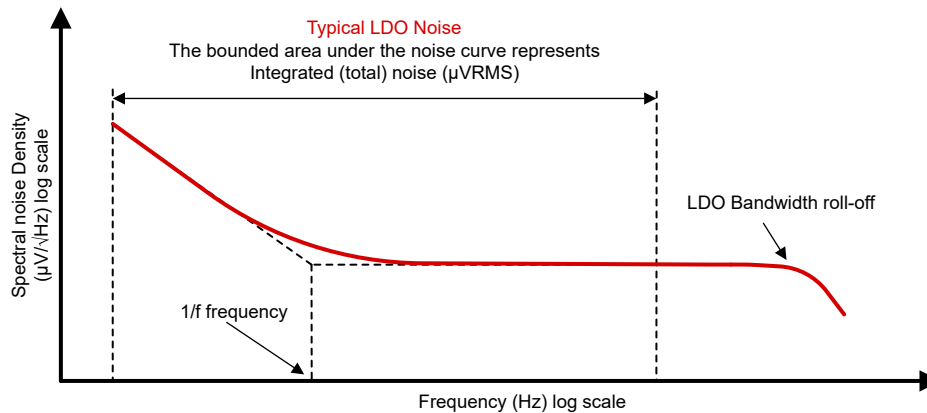


図 1-1. LDO の標準的なノイズ グラフ

ノイズ曲線上の任意の点は、その周波数における LDO のスペクトル ノイズ密度として認識されます。低周波では、LDO のノイズはフリッカー ノイズによって支配されます。その結果、1/f 周波数でノイズはより低いノイズレベル (熱ノイズ) にロールオフします。この場合、LDO の BW ロールオフに起因して、LDO ノイズの曲線がロールオフします。合計ノイズ (RMS) は、LDO の電気的特性表に記載され、特定の周波数 BW とともに報告されている追加の指標です。この RMS ノイズは、特定の BW 上でのノイズ曲線の下で蓄積された積分型スペクトルノイズ密度であり、通常は 10Hz ~ 100kHz の周波数で  $\mu\text{VRMS}$  単位で表されます。

### 1.2 スペクトル アナライザを使用した LDO ノイズの測定

通常、LDO の BW よりも広い周波数 BW を持つスペクトル アナライザを使用して、LDO のノイズを測定します。LDO と同様に、スペクトル アナライザにはアナライザのノイズフロア (感度) と呼ばれる内部ノイズがあります。アナライザのノイズフロア (技術的には表示平均雑音レベル「DANL」と呼ばれます) は、アナライザの周波数 BW 全体にわたるアナライザのデータシートにおける重要な仕様です。『参考資料』[2] セクションで説明しているように、ノイズ測定を行う前に、アナライザのノイズフロアを測定および記録することが重要です。

アナライザのノイズフロアを測定するには、対象となるノイズ測定 BW にわたって、アナライザで利用可能な最小の解像度の帯域幅 RBW 設定を用い、複数回の平均化を行いながら周波数スイープを実行します。測定されたノイズ曲線 (ノイズフロア) は、アナライザがその BW で除去できる最小ノイズです。このノイズレベルを知ることで、LDO のノイズ (DUT ノイズ) を測定するためにそのようなアナライザを使用するかどうかを判断できます。

LDO の BW 動作で 95% を超えるノイズ測定精度を維持するには、図 1-2 に示すように、LDO のノイズ曲線をアナライザのノイズフロア曲線より 10dB 高くする必要があります。

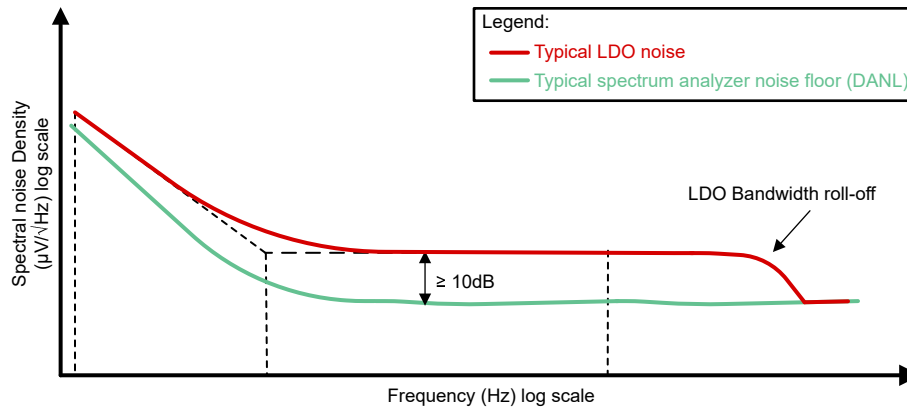


図 1-2. 標準的な LDO ノイズと標準的なスペクトル アナライザのノイズフロアとの関係

アナライザと LDO ノイズの間にあるこの 10dB (または 3.16V/V) のゲインは、曲線を 2 つの無相関ノイズ源として組み合わせることで、95% の精度を達成しています。一方のソース (LDO) が他のソース (アナライザ) より 3.16 (V/V) 高い場合、式 1 に示されているとおり、結果として生じる合計ノイズの 95% 以上は高い方のソースによって支配されています。

$$\begin{aligned} \text{Total Noise} &= \sqrt{(3.16)^2 + (1)^2} = 3.31; & (1) \\ \text{Measurement Accuracy} &= 100\% - \frac{(3.31 - 3.16)}{3.31} \times 100\% = 95.5\% \end{aligned}$$

ノイズ現象がランダムに存在することから、LDO のノイズ測定には 95% の精度を選択するのが妥当です。図 1-2 に示すように、マージンが 10dB より低い場合、LDO の BW ロールオフでの測定の精度は低くなります。図 1-2 の LDO ノイズ (赤い曲線) がスペクトル アナライザのノイズフロア (緑の曲線) に近づくと、ノイズ測定は不正確になり、スペクトル アナライザのノイズが著しく支配的になります。この平坦なノイズは LDO のノイズではなく、LDO とアナライザからのノイズの組み合わせが、アナライザのノイズフロアによって大きく支配されています。

アナライザの内部回路は測定された DUT ノイズに寄与しますが、寄与ノイズはノイズ  $-174\text{dBm/Hz}$  の絶対最小値またはそれに近い値です。この超低ノイズレベルは熱ノイズレベル (電力) です。アナライザと LDO (DUT) のノイズレベルについては、次のセクションで詳しく説明します。

図 1-3 は、超低ノイズ LDO のノイズ曲線を示しています。これは、標準的なスペクトル アナライザのノイズフロアよりも 10dB 以上低くなっています。そこで問題となるのは、「この超低ノイズ LDO はどのように測定するのか？」ということです。

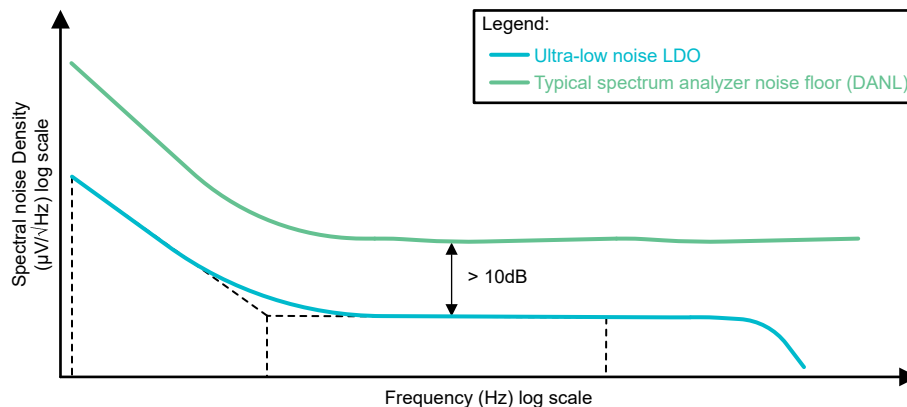


図 1-3. LDO の超低ノイズと標準的なスペクトル アナライザのノイズフロアとの関係

このソリューションは比較的シンプルです。LDO のノイズをアナライザのノイズフロアを 10dB (またはそれ以上) 上回るまで増幅できるアンプを用意すれば、LDO のノイズを測定できます。この種の低ノイズ信号用にプリアンプを内蔵しているスペクトル アナライザはごく限られています。ただし、プリアンプのゲインは多くの場合 40dB 未満に制限されており、これらのプリアンプの BW は多くの場合 1kHz 以上から開始されます。

ただし、より高いゲインが必要で、より低い周波数で測定を開始する必要がある場合は、どうすればよいでしょうか？ 次のセクションでは、10Hz ~ 10MHz の BW を持つ高ゲイン アンプの設計要件について説明します。

## 2 超低ノイズ LDO 測定ソリューション(ノイズ アンプの要件)

### 注

ノイズ アンプの設計の詳細を掘り下げる前に、前述したように、アンプのノイズが LDO やアナライザのノイズとどのように組み合わせるかをじっくり考えてみましょう。

アナライザのノイズはすでに LDO のノイズより大きい (図 1-3 を参照)、LDO とアンプのノイズを最初に考慮すれば問題ありません。必要なアンプのノイズを決定したら、次に必要なアンプのゲインを検討します。

### 2.1 アンプの最大ノイズの推定

アンプの設計から出発点は、LDO の出力ノイズである DUT です。シリコン プロセス テクノロジーにおける最近の進歩により、テキサス インストルメンツは超低ノイズ LDO を提供しています。このような LDO のノイズ レベルを調べることで、1kHz で 1.3 ~ 1.1nV/Hz、10kHz で 1nV/Hz (またはそれ以下) のスペクトル ノイズ密度を確認できます。これらのノイズ レベルは、「現在」最も性能の高いオペレーション アンプリファイア デバイス (オペアンプ) の場合のノイズ レベルに匹敵します。これらのレベルから逆算すると (前述の 10dB マージンを使用して)、10dB マージンが示唆するように、1kHz と 10kHz でそれぞれ約 350pV/Hz と 250pV/Hz の入力ファレンス ノイズ レベルを持つアンプが必要になります。これらのノイズ レベルは、トランジスタのノイズ レベルに相当します (標準的な LDO の場合、必要な BW 測定 (10Hz ~ 10MHz まで) は考慮していません)。

幸い、『参考資料』[3] セクションで説明したように、並列オペアンプ段をスタックすることで、同等、あるいはそれ以下のノイズ レベルを実現できます。したがって、より低い等価入力電圧 (EIVN) と等価入力電流ノイズ (EICN) を実現するため、利用可能なノイズが最も小さいオペアンプを選択します。選択したオペアンプは、ノイズ測定 BW 全体の必要なゲインに対応できるように、十分な幅の BW を持つ必要があります。

テキサス インストルメンツは、多数の低ノイズ オペアンプを提供しています。この設計では、設計要件を満たすために、最小限のノイズと最大限の BW が求められます。したがって、1kHz でノイズ レベルが 700pV/Hz ~ 950pV/Hz のオペアンプが適切な候補となります。アンプ設計に必要なもう一つの特長は、オペアンプが 1kHz において非常に低い 1/f ノイズ レベルを持つ必要があることです。

並列オペアンプ手法 (『参考資料』[3] セクションで説明) と、約 800pV/Hz のノイズを持つオペアンプを使用すると、式 2 に示すように、約 10 個の並列段が得られます。

$$\text{Number of stages } \left( N \right) = \left( \frac{800 \left( \frac{\text{pV}}{\text{Hz}} \right)}{250 \left( \frac{\text{pV}}{\text{Hz}} \right)} \right)^2 = 10.24 \quad (2)$$

シミュレーションとプロトタイプ作成の結果、アンプの回路設計を大幅に複雑にすることなく、寄生成分および部品の許容差に対して 10dB 以上のマージンが維持されることがわかりました。

### 2.2 アンプに必要なゲインの推定

このセクションでは、アンプ設計に必要なゲインについて再び説明します。標準的なスペクトル アナライザ (1kHz ~ 100kHz での BW) について DANL を調べると、標準的な DANL は -120dBm/Hz (224nV/Hz) に近いことがわかり、10dB 以上のノイズでは約 -110dBm/Hz または 708nV/Hz となります。このレベルを使用し、LDO で約 1nV/Hz のノイズを加えると、約 708 (V/V) のゲインを達成できます。

$$\text{The roughly estimated amplifier gain} = 20 \times \log(708) = 57\text{dB} \quad (3)$$

この推定値は、この設計の最小ゲイン値の概算値です。この最小ゲイン値は、プリアンプを備えたいくつかのアナライザでしか提供されていないゲインの 40dB をはるかに上回ります。

図 2-1 は、アンプ回路の案を示しています。

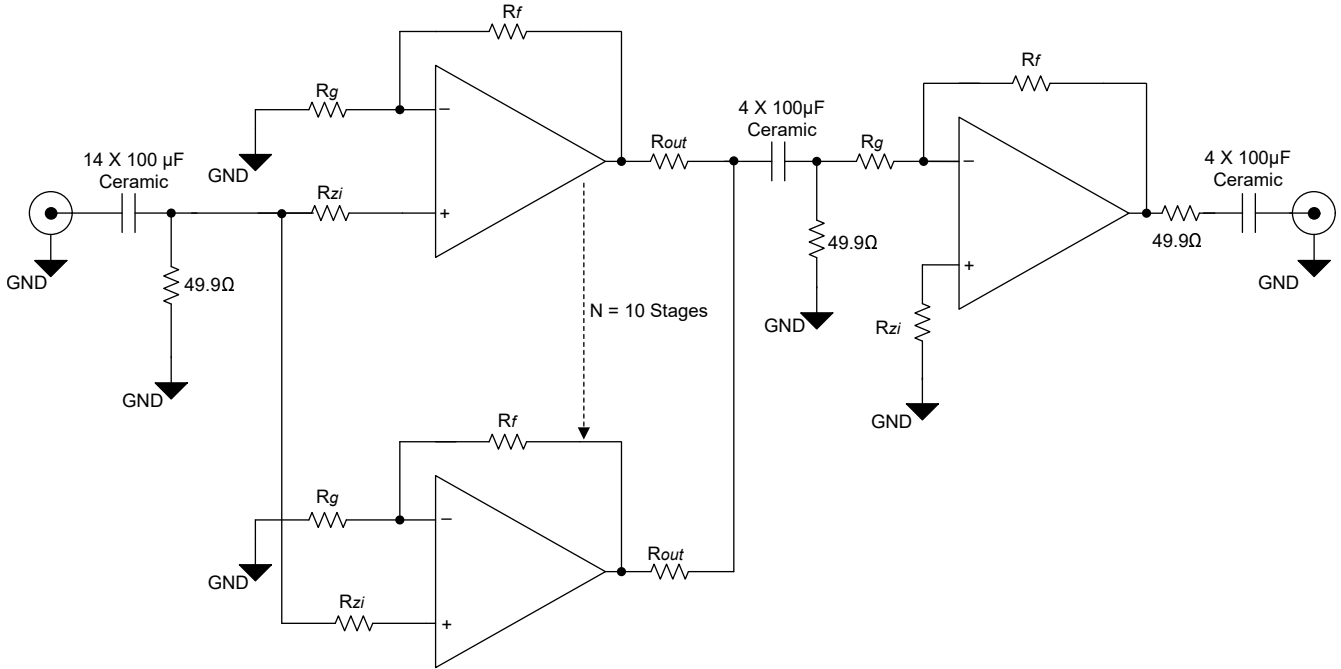


図 2-1. アンプ回路の案

10Hz ~ 10MHz の BW 測定範囲で平坦なゲイン応答を維持するために、必要なアンプ ゲインの合計 (約 70dB、最小値 57dB より高く調整) は、2 つの直列段によって実現されます。厳密に非反転構成である最初の段は、ほとんどのゲインを伝達し、LDO (DUT) のノイズをより高いレベルへと迅速に上昇させます。アンプの合計ゲインを微調整するために 2 段目は反転構成で使用されます。

### 2.3 アンプ回路の帰還抵抗値の選択

前のセクションで説明したアンプ回路の案は、直列段と並列段にわたって同じオペアンプ デバイスを使用して、性能の向上、設計の簡素化、設計コストの削減を実現しています。オペアンプの超低ノイズ性能を活用するには、帰還抵抗値を非常に小さくする必要があります。

図 2-2 に示した非反転オペアンプ デバイスのノイズ解析を見てください。

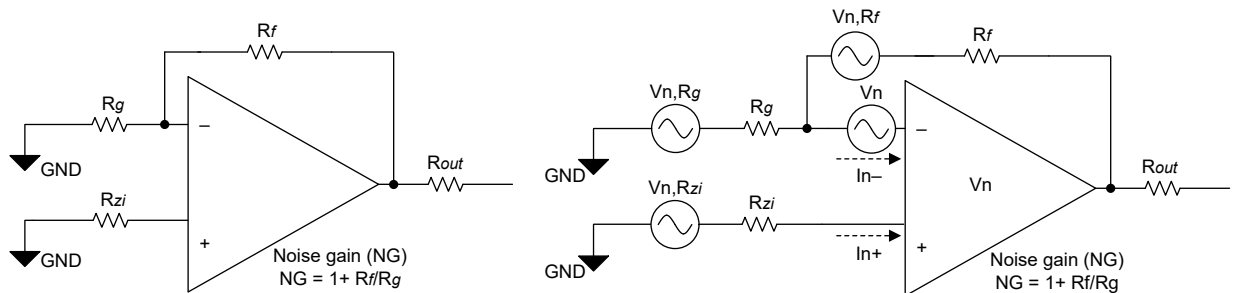


図 2-2. 非反転型オペアンプ デバイスのノイズ解析

$V_n$ : オペアンプの電圧ノイズを表します。

$V_n, R_x$ : 回路内の各抵抗によって発生する電圧ノイズ。この電圧ノイズは、式 4 を使って計算できます。

$$V_n, R_x = \sqrt{4KTR} \quad (4)$$

ここで、 $K$  はボルツマン定数 =  $1.380649 \times 10^{-23}$  (1/K°)、 $T$  はケルビン単位の温度です。

$I_{n\pm}$ : いずれかの入力抵抗を流れるオペアンプ電流によって生成される熱ノイズを表します。

式 5 を使用して、オペアンプの入力電流のノイズを計算できます。

$$I_{n\pm} = (I_{n\pm})^2 \times R_x^2 \quad (5)$$

『参考資料』[4] セクションに記載されている非反転型オペアンプ ノイズの計算を使用すると、式 6 を使用して入力換算ノイズ (RTI) を求めることができます。

$$\text{Referred to input Noise (RTI)} = \quad (6)$$

$$\sqrt{(V_n)^2 + 4KTR_{zi} + 4KTR_g \left[ \frac{R_f}{R_f + R_g} \right]^2 + (I_{n+} \times R_{zi})^2 + \left( I_{n-} \times \left[ \frac{R_g \times R_f}{R_g + R_f} \right] \right)^2 + 4KTR_f \left[ \frac{R_f}{R_g + R_f} \right]^2}$$

抵抗の熱ノイズの式 (式 4) を使用して、x 軸に抵抗値、y 軸にノイズ値をとったグラフを描くと、図 2-3 に示すような結果が得られます。

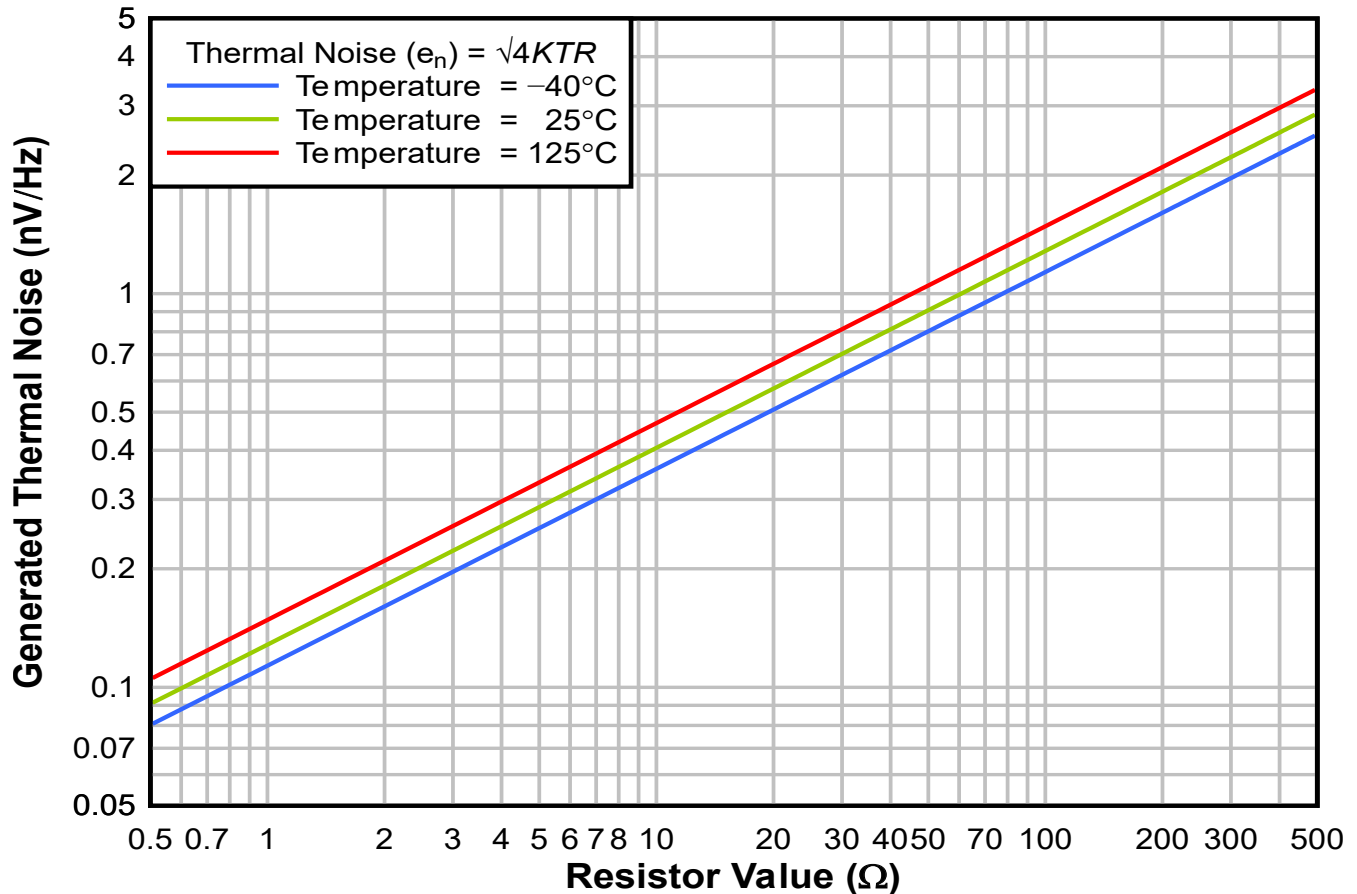


図 2-3. 抵抗の熱ノイズ

図 2-3 は、室温にある  $50\Omega$  の抵抗が、 $1\text{kHz}$  における  $900\text{pV/Hz}$  のオペアンプのノイズに匹敵する熱ノイズを発生させることを示しています。このアンプ設計では、帰還抵抗に非常に小さい値を選択することが重要です。このようなタイプの抵抗によって、選択したオペアンプのノイズを超える可能性のある熱ノイズが発生するためです。式 6 を検討すると、 $R_{zi}$ 、 $R_g$ 、 $R_f$  の抵抗値がオペアンプのノイズに比べて大きい場合、これらの抵抗値が大きなノイズの原因となることがわかります。この設計を動作させるには、式 6 においてオペアンプのノイズが主要なノイズ源となるような抵抗値を選択する必要があります。抵抗の  $R_{zi}$  と  $R_g$  の値は同じ小さい値で、オペアンプの入力電流を平衡させることができるため、出力オフセット電圧の最小値を維持できます。この段ではアンプ回路の総ゲインの大部分を伝達するため、抵抗の  $R_f$  値を比較的大きくして、1 つ目の並列段の大ゲインに対応できます。このアンプ回路には薄膜抵抗が推奨されます。薄膜抵抗器は厚膜抵抗器に比べて、より優れた安定性を提供し、ノイズレベルも低く抑えることができるためです。

2 番目の直列段の帰還抵抗の値はそれほど重要ではありません。増幅された信号 (ノイズ) はすでにオペアンプと抵抗の両方のノイズより大きいからです。上記すべての抵抗のパッケージサイズは、その下の寄生容量を低減するために、小さいパッケージサイズに維持する必要があります。

## 2.4 アンプの入出力 DC ブロッキング フィルタ

アンプの入力、2 番目の直列段の入力、およびアナライザの入力において DC を遮断するハイパス フィルタを使用することで、増幅されたノイズ信号に DC オフセットが混入するのを防げます。入力フィルタには  $3\text{Hz}$  のカットオフ周波数があり、必要に応じてそのような低周波数からのノイズ測定でも十分に平坦な測定が可能になります。残りのフィルタには、LDO の BW ノイズ測定に必要なとされる  $10\text{Hz}$  のカットオフ周波数があります。

アンプの入力へ DC を遮断するフィルタにはタンタル コンデンサが推奨されますが、これらのコンデンサは圧電性であるにもかかわらずセラミック コンデンサを使用できます。この設計では、これらのコンデンサは中性極性属性を維持し、ESR と ESL が低いことが特徴であるため、セラミック コンデンサを使用しています。これにより、正と負の両方の LDO にアンプを使用できます。アンプ回路を振動のない RF 耐性のある試験用筐体に配置することで、このようなコンデンサの圧電性の悪影響を排除できます。

## 2.5 設計したアンプの性能の検証

NG が分かれば、RTO ノイズを測定し、アンプ回路の RTI ノイズを計算するのは簡単です。図 2-4 に、測定されたアンプと、シミュレーションされた RTO ノイズ、RTI ノイズ、および HP4395A スペクトル アナライザで測定されたノイズフロアとの関係を示します。

### 注

アンプの RTO ノイズよりもノイズフロアが低い任意のスペクトル アナライザを、提案されているアンプ設計で使用できます。

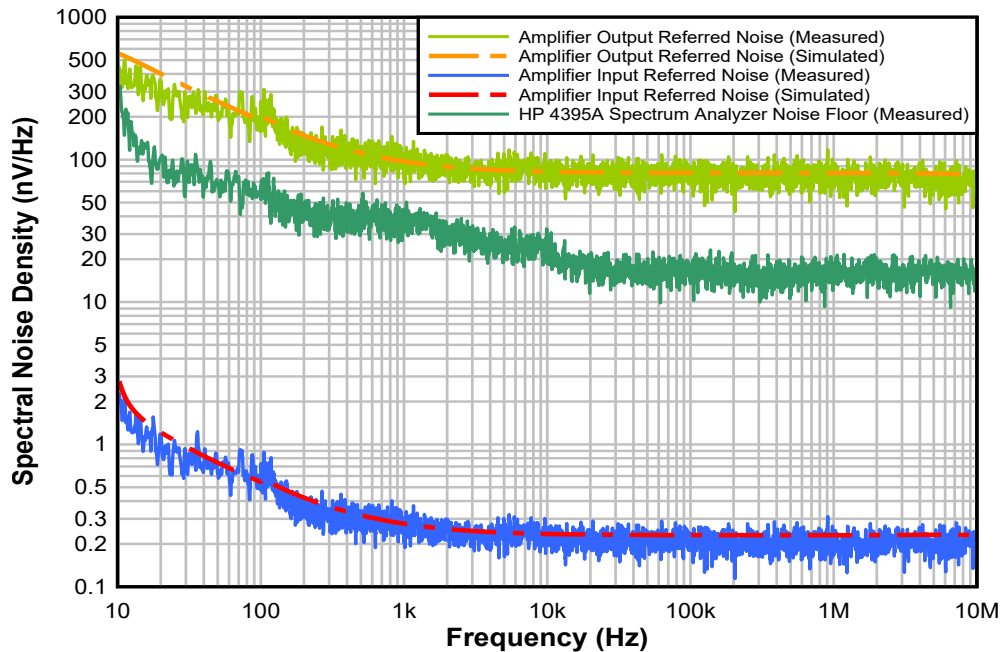


図 2-4. 測定されたアンプとシミュレーションされた RTO および RTI ノイズとの関係

図 2-4 では、アンプの RTO ノイズ曲線の測定値は、RTO ノイズのシミュレーション結果と非常によく一致しています。アンプで測定された RTO ノイズは、スペクトル アナライザで測定されたノイズフロアよりも 10dB 高く (要求どおり)、95% を超える測定精度を達成しています。

同様に、測定された RTO ノイズを NG で割って算出したアンプの RTI は、シミュレーションされた RTI ノイズとよく一致しています。測定されたアンプの RTI ノイズは、LDO のノイズ測定のための新しい (改善された) ノイズフロアとして機能します。

TI では、LDO (DUT) のノイズ測定を行う前に、別の測定を検証して、アンプの性能を確認することを推奨しています。NC6105A のようなフラット ホワイト ノイズ ジェネレータを使用して、10Hz ~ 10MHz の BW 全体で 10nV/Hz (-147dBm) の平坦なノイズを生成し、そのノイズをこの設計で測定しました。この超低ノイズ レベルは、HP4395A のノイズフロアよりもわずかに低くなっています。図 2-5 に、10nV/Hz の平坦なノイズの測定値を示します。

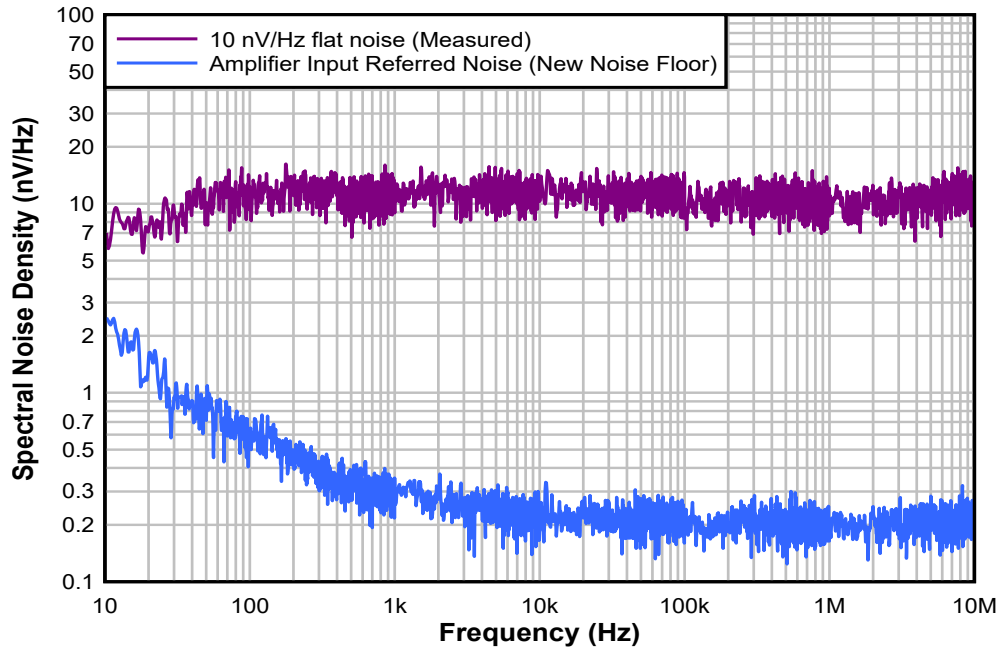


図 2-5. 10Hz ~ 10MHz の BW において 10nV/Hz の平坦なノイズの測定値

このアンプを使用すると、より低いノイズレベル (最小 1nV/Hz、場合によっては 0.9nV/Hz) を測定できますが、図 2-6 に示すように、1kHz 以下の周波数帯域では、アンプへの入力ノイズは実際のアンプのノイズ (オペアンプの 1/f ノイズ) よりも低くなります。

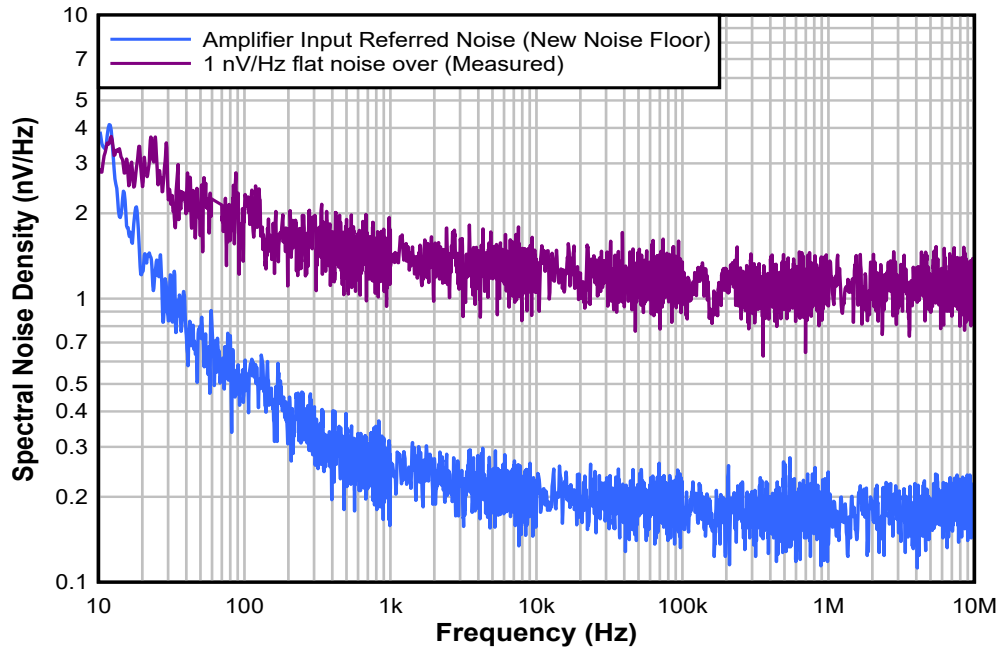


図 2-6. 1kHz ~ 10MHz の BW において 1nV/Hz の平坦なノイズの測定値

### 3 まとめ

このテクニカル ホワイト ペーパーは、スペクトル アナライザを使用した LDO のノイズ測定の基本について説明しました。また、このドキュメントでは、超低ノイズ LDO のノイズを測定するのに必要な超低ノイズ アンプ回路を設計するための要件についても説明しました。設計したアンプ回路は、『参考資料』[3] セクションで説明した並列オペアンプ技術を活用し、アンプの入力換算ノイズを低減することができます。このアンプ設計は、入力ノイズを大幅に低減できるため、3Hz ~ 10MHz の BW 内の微小信号を増幅するための重要なツールとなります。さらに、任意のスペクトル アナライザのノイズフロア測定を改善するために、アンプ回路を使用してネットワーク アナライザのノイズフロア測定を改善できます。

DC のブロッキング用フィルタとしてセラミック コンデンサを使用すると、アンプは正または負のオフセット電圧を持つノイズ (微小信号) とともに動作できます。

### 4 参考資料

1. テキサス インスツルメンツ、『LDO ノイズの明確化』、アプリケーション ノート。
2. Keysight Technologies、『Understanding Noise and Sensitivity in Spectrum Analyzers』、ホワイト ペーパー、Keysight Technologies ウェブサイト (2000 ~ 2025 年)、2025 年 10 月 21 日閲覧。
3. G. Scandurra, G. Cannatà, G. Giusi and C. Ciofi, 2013 年。『Configurable Low Noise Amplifier for Voltage Noise Measurements』、2013 年第 22 回国際騒音・変動会議 (ICNF)、フランス、モンペリエ、2013 年、pp. 1 ~ 4、doi:10.1109/ICNF.2013.6578999。
4. テキサス インスツルメンツ、『オペアンプ回路のノイズ解析』アプリケーション レポート、アプリケーション ノート。

## 重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月