

Application Note

TAS5815、TAS5825P、TAS5827、TAS5828M、TAS5830 アン プへの Class-H の実装に関する設計者用ガイド



Sydney Northcutt

概要

テキサス インスツルメンツの TAS58xx ファミリのデバイスは、デュアル チャンネル、デジタル入力の Class-D オーディオ アンプで、10W ~ 150W のスピーカを駆動でき、幅広いオーディオ アプリケーションに必要な電力と柔軟性を提供します。このファミリのさまざまなデバイスには、外付けの DC/DC コンバータ用に Class-H アルゴリズムが内蔵されており、音質を犠牲にせずに効率を最適化できます。オーディオ信号に追従するように PVDD 電源電圧を動的に調整する Class-H テクノロジーは、スイッチング損失と導通損失を低減して、放熱を低下させ消費電力を最小限に抑えます。ハイファイのホームオーディオ システムであれポータブル Bluetooth スピーカであれ、設計時に TAS58xx Class-H の機能を活用すれば、消費電力と発熱を最小限に抑えることができ、お客様に豊かできめ細かい、歪みを極限まで排したサウンドを楽しんでいただけます。

この資料では、TAS58xx デバイスに Class-H 機能を統合するためのガイドラインを掲載し、内部アルゴリズム、外付けハードウェア要件、PurePath™ Console 3 (PPC3) ソフトウェアの使用方法を説明します。

目次

1 概要.....	2
2 詳細説明.....	3
2.1 ハードウェア.....	4
2.2 ソフトウェア.....	6
3 まとめ.....	11
4 参考資料.....	12

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

オーディオ アンプ市場では、オーディオ システムで必要とされる電力レベルが上昇し、放熱に利用できるスペースに制約があり、消費電力の要件がより厳しくなっていることから、Class-D テクノロジーの採用が増加しています。スピーカの数が増加し、最大電源レール電圧が増加すると、アンプの消費電力も増加し、その結果発熱レベルがさらに上昇する結果になり、困難な課題が生じています。この問題に対処するために、システムレベルの効率を向上させる一般的な手法として、電源レールのエンベロップ追跡が普及してきました。これでオーディオ システムは従来と同様の強力なサウンドを提供しながら、バッテリー寿命の延長と発熱の最小化を実現できます。

通常、オーディオ システムはシステムの最大ピーク電力仕様を満たすことができる、1 つの電圧レールで動作します。音楽は動的であるため、この高電圧レールが必要とされるのは、短いバーストが稀に発生する場合のみです。ピーク電力レベルを超えた高電圧レールでの作動は、大きな損失が発生するだけで、何の利点もありません。具体的には、この非効率性はスイッチング損失と導通損失に起因します。システム レベルで常に最大電圧レールで動作させると、バッテリー寿命が低下し動作温度が上昇します。エンベロップ追跡電源システムを実装すると、こうしたシステムの課題に効果的に対処できます。このアプローチでは、入力オーディオ信号を分析し、最適な電源電圧レベルを判定した後、オーディオ信号のニーズに合わせてリアルタイムで DC/DC コンバータの出力電圧を動的に調整します。ピーク電力要件に基づいて一定の電圧を維持する従来のシステムとは異なり、このアプローチでは THD に影響を与えることなく、オーディオ信号の特定の要求に合わせて電源電圧を常に、確実に調整できます。その結果、スイッチング損失と導通損失が大幅に減少し、効率と放熱性能が格段に向上します。

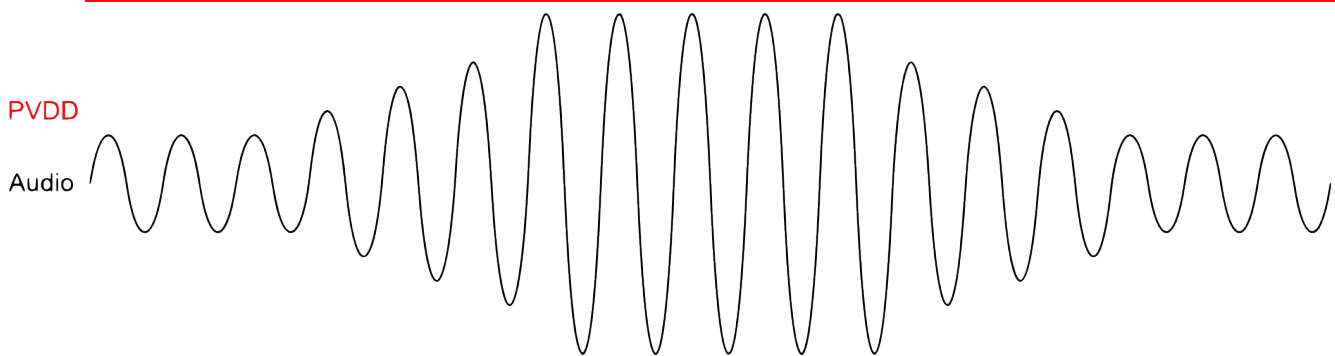


図 1-1. 図 1: Class-H 無効化

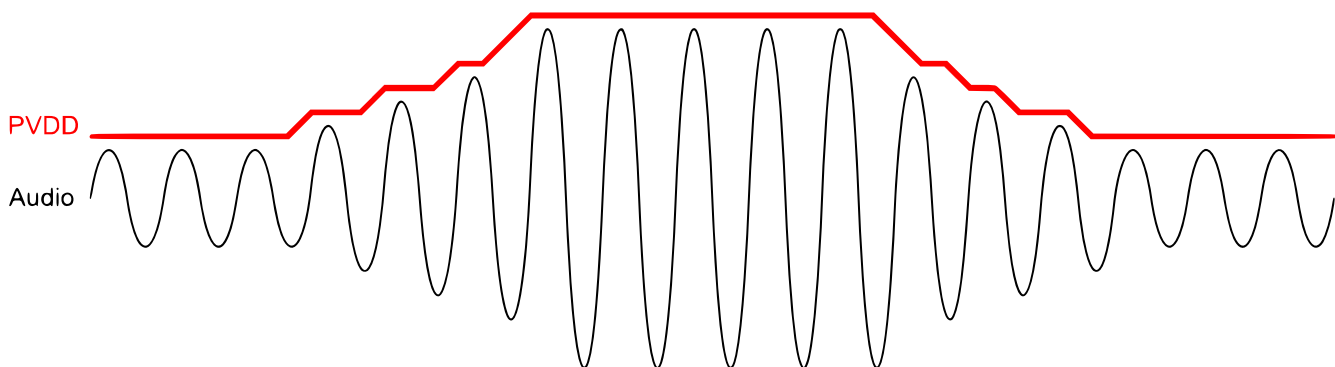


図 1-2. 図 2: Class H 有効化

2 詳細説明

TAS58xx ファミリのうち、TAS5815、TAS5825P、TAS5827、TAS5828M、TAS5830 は、BTL (ステレオ) または PBTL (モノラル) 構成で Class-H アルゴリズムをサポートしています。全体的に見れば、このアルゴリズムが PWM 信号を生成して作動し、最終的にアンプの PVDD 電圧を制御します。このアルゴリズムは TAS58xx アンプの DSP 内で作動し、外付けの DC/DC コンバータを制御します。図 2-1 に、アンプと DC/DC コンバータのブロック図を示します。TAS58xx アンプからのこの PWM 信号は、オーディオ信号の DSP 後の処理に基づいて生成されます。PWM 信号のデューティサイクルは、オーディオ信号レベルに基づいて動的に調整されます。次に PWM 信号は外付けのパスシブフィルタを通過して、DC/DC コンバータのフィードバックピンへの強制的な変動電流源となります。このフィードバックピンは常に特定の電圧に固定されているため、追加の電流を注入すると、コンバータは出力電圧を調整して強制的に補償します。DC/DC コンバータはアンプの PVDD 電圧を供給するため、アンプは PWM 信号を調整して PVDD 電源を動的に調整できます。

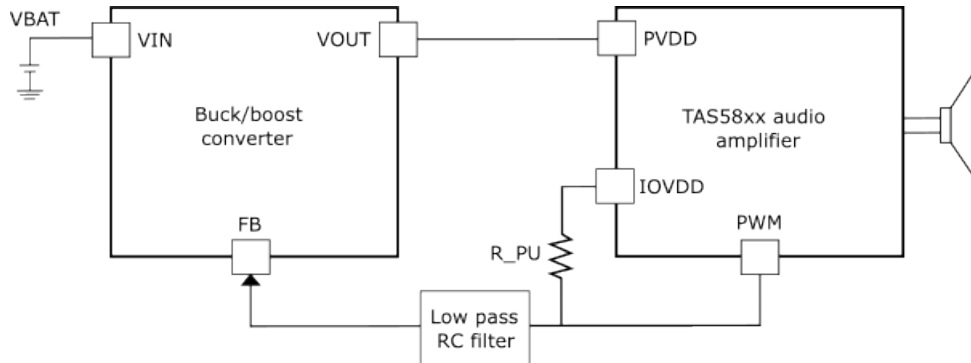


図 2-1. シングル デバイス Class-H のブロック図

TAS58xx Class-H アルゴリズムは、1 つの昇圧コンバータを備えた複数の TAS58xx デバイスにまたがって利用できます。GPIO を互いに接続すると、論理 OR ゲートとして動作します。この場合、PVDD 電圧はすべてのアンプにまたがって必要な最高レベルになります。これで PVDD をシステム用に最適化し、しかも基板面積やコストを犠牲にすることはありません。各種 TAS58xx Class-H PWM 信号を互いに接続するには、PWM ピンをオープンドレインに構成し、DVDD へのプルアップ抵抗が必要となります。また、アンプは同じ DVDD 電圧を使用する必要があります。それ以外、Class-H の構成はシングル デバイスの場合と同じです。デュアル デバイスのブロックレベル図については、以下をご覧ください。

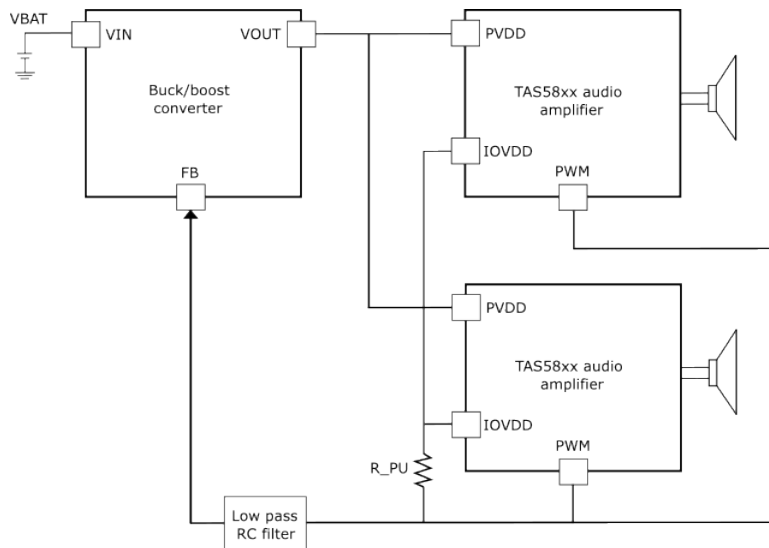


図 2-2. デュアル デバイス Class-H ブロック図

2.1 ハードウェア

図 2-3 に、Class-H アルゴリズムに必要な外付け部品と接続を示します。PWM 信号を電流制御源に変換し、帰還抵抗と組み合わせて DC/DC コンバータの出力電圧を設定するループを完成させる、パッシブ 2 次ローパスフィルタが必要です。ピンがプッシュプルに構成されている場合、シングル デバイスの場合はプルアップ抵抗は不要です。

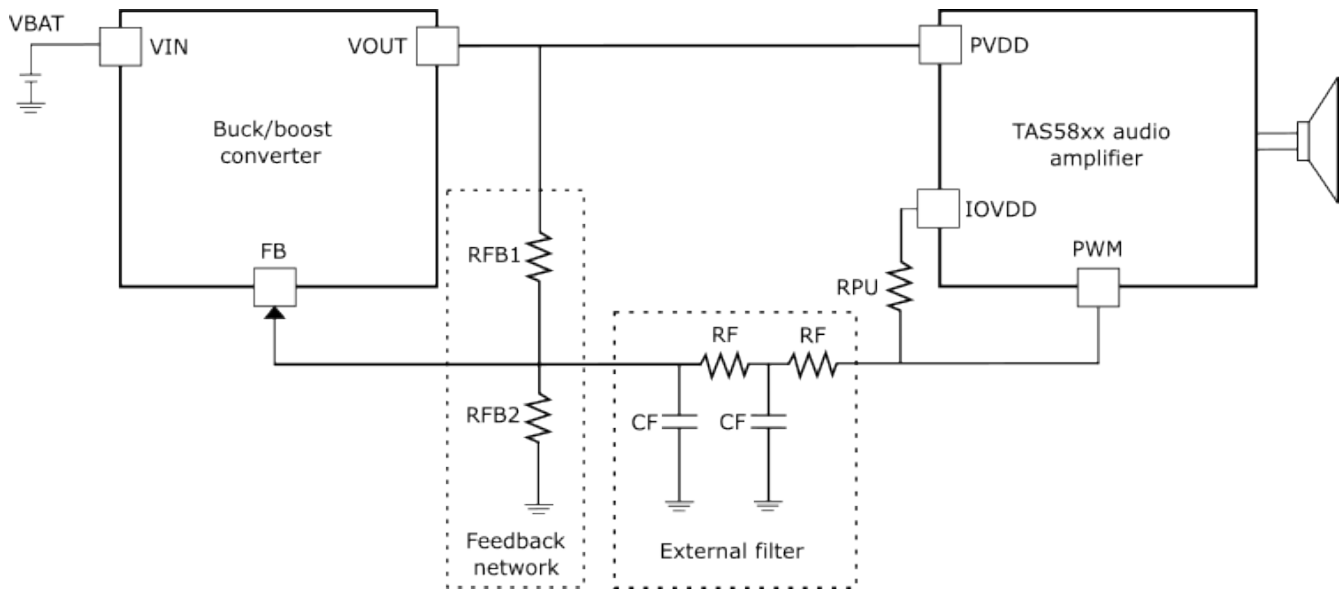


図 2-3. Class-H の外付け部品

以下の式で、外付け部品の値を計算できます。Class-H ブロックの PurePathConsole 3 (PPC3) ソフトウェアでこれらの式を使用し、計算を迅速化して利便性を向上させています。PPC3 ソフトウェアを使用して Class-H 全般を構成し、手計算での誤りを回避することを強く推奨します。PPC3 がどのように Class-H を構成するかについては、[セクション 2.2](#) をご覧ください。

式 1 と式 2 を使用して、システムが必要とする最大 / 最小 PVDD 電圧を設定します。レベルは、それぞれ 0% (GND) と 100% (DVDD) のデューティ サイクル PWM 制御信号に対応します。

$$VBST_{Max} = V_{FB} \times \left(1 + \frac{R_{FB1}}{2 \times R_F + R_{PU}} + \frac{R_{FB1}}{R_{FB2}} \right) \quad (1)$$

$$VBST_{Min} = V_{FB} \times \left(1 + \frac{R_{FB1}}{2 \times R_F + R_{PU}} + \frac{R_{FB1}}{R_{FB2}} \right) - DVDD \times \frac{R_{FB1}}{2 \times R_F + R_{PU}} \quad (2)$$

ここで

$DVDD$ = TAS58xx のデジタル インターフェイスの電源電圧 (3.3V または 1.8V)

V_{FB} = 昇圧コンバータの帰還電圧 (昇圧コンバータのデータシートから)

$VBST_{Max}$ = デューティ サイクル = 0% での昇圧の最大出力電圧

$VBST_{Min}$ = デューティ サイクル = 100% での昇圧の最小出力電圧

R_{PU} = TAS58xx の電源をインターフェイスするための、PWM ピンへの外付けプルアップ抵抗。通常は 1kΩ。(プルアップを設置しない場合、この値は 0 と入力)

式 1 と式 2 を再整理した、式 3 と 4 を使用して計算できます R_F および R_{FB2} それと R_{FB1} 10kΩ と 100kΩ の間の指定値として。

$$R_F = 0.5 \times \left(\frac{DVDD \times R_{FB1}}{VBST_{max} - VBST_{min}} - R_{PU} \right) \quad (3)$$

$$R_{FB2} = \frac{R_{FB1}}{\frac{V_{BSTmax}}{V_{FB}} - \frac{R_{FB1}}{2 \times R_F + R_{PU}} - 1} \quad (4)$$

それと R_F 次のように計算します。ローパスフィルタのカットオフ周波数 (f_c) は、PWM 周波数より数桁低く設定する必要があります。ローパスフィルタのコンデンサ C_F は、式 5 で計算できます。PPC3 では、カットオフ周波数を 70kHz に選択します。

$$C_F = \frac{1}{2 \times \pi \times f_c + R_F} \quad (5)$$

TAS58xx ファミリーは、さまざまなピンで Class-H PWM 信号をサポートできます。TAS58xx アンプに応じて PWM Class-H 信号にどのピンを使用できるかについては、以下の表をご覧ください。TAS5815 以外では、PWM 信号は 3 個の GPIO ピンのいずれかから選択できます。TAS5815 の PWM ピンは SDOOUT です。

表 2-1. Class-H PWM ピンの選択

TAS58xx アンプ	Class-H PWM ピン
TAS5815	SDOUT (ピン 9)
TAS5825P	GPIO0 (ピン 9)、GPIO1 (ピン 10)、または GPIO2 (ピン 11)
TAS5827	GPIO0 (ピン 9)、GPIO1 (ピン 10)、または GPIO2 (ピン 11)
TAS5828M	GPIO0 (ピン 12)、GPIO1 (ピン 11)、または GPIO2 (ピン 10)
TAS5830	GPIO0 (ピン 12)、GPIO1 (ピン 11)、または GPIO2 (ピン 10)

TAS58xx 評価基板のいずれかを使用する場合は、以下のハードウェア設定を参照して、Class-H 接続を構成してください。ジャンパと回路図の詳細については、該当する評価基板ユーザーガイドを参照してください。

表 2-2. 評価基板 Class-H の構成: TAS5827、TAS5828M、TAS5830

TAS5827EVM、 TAS5828MEVM、 TAS5830EVM	Class-H 昇圧関連のジャンパ + バナナ						汎用ジャンパ				
	バッテリー、GND J12、J13	PVDD、GND J17、J20	J14	J18	J16	J15	J8	J10	J11	J22	J23
	IN - バッテリ入力 (9V)	OUT	IN	OUT	OUT	IN	2-3	OUT	OUT	1-2	1-2

表 2-3. 評価基板 Class-H の構成: TAS5815

TAS5815PWPEVM	Class-H 昇圧関連のジャンパ + バナナ									汎用ジャンパ	
	バッテリー、GND J25、J26	PVDD、GND J28、J32	J27	J29	J33	J30	J31	J13	J14	J15	
	IN - バッテリ入力	OUT	IN	OUT	OUT	IN	IN	2-3	1-2	1-2	

表 2-4. 評価基板 Class-H の構成: TAS5825P

TAS5825PEVM	Class-H 昇圧関連のジャンパ + バナナ					
	バッテリー、GND J1、J2	PVDD、GND J21、J23	J10	J22	J4	J3
	IN - バッテリ入力	OUT	IN	OUT	OUT	IN

2.2 ソフトウェア

利便性を高めるため、各 TAS58xx オーディオ アンプには **PurePath Console 3** ソフトウェア内に対応するアプリケーションを装備し、デバイス内の DSP のチューニングに使用できます。Class-H をサポートするデバイスには、[図 2-5](#) に示すように、ユーザーが特定の Class-H 設定を構成できる専用ブロックがあります。このブロックに進む前に、ユーザーは Class-H PWM ピンを構成する必要があります。可変 GPIO を備えたデバイスでは、Class-H PWM 信号を 3 つの GPIO オプションのいずれかに設定できます。GPIO は、[図 2-4](#) に示すように「Tuning and Audio Processing」(チューニングおよびオーディオ処理) ページの「Advanced SRT」(高度な SRT) タブ内に構成できます。またこのウィンドウでは、GPIO をオープンドレイン (チェック入り) またはプッシュプル (チェックなし) に設定するかをユーザーが選択できます。オープンドレインを選択する場合は、RC フィルタ パスにプルアップ抵抗を実装する必要があります。GPIO をプッシュプルに構成する場合、このプルアップはオプションです。複数の TAS58xx アンプが Class-H 接続を共有する場合、すべてのデバイスをオープンドレイン動作に構成する必要があります。

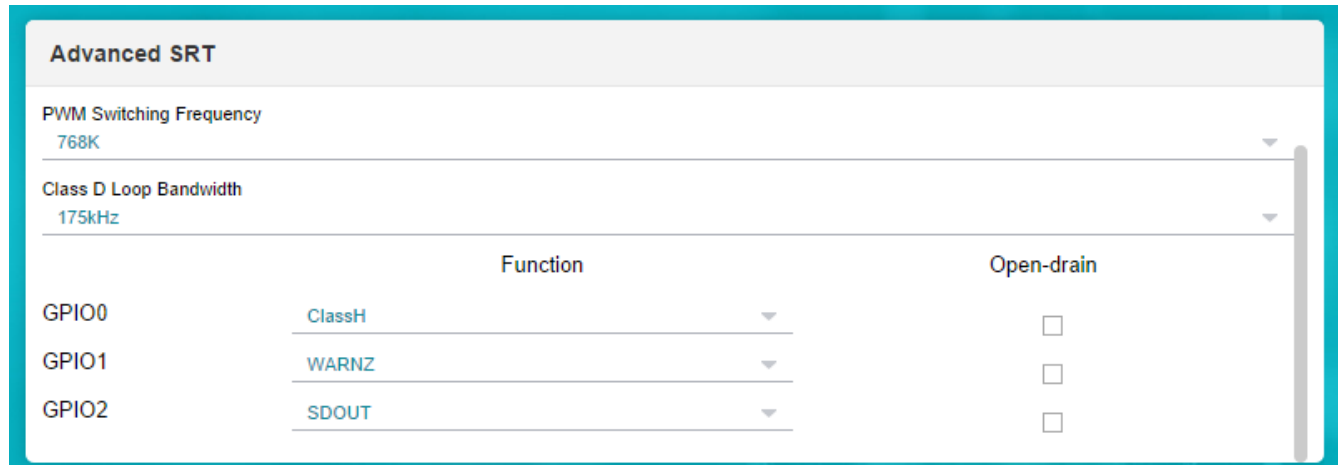


図 2-4. PPC3 Class-H PWM ピン構成

Class-H PWM ピンを定義した後、Class-H ブロックに移動してチューニングを開始できます。

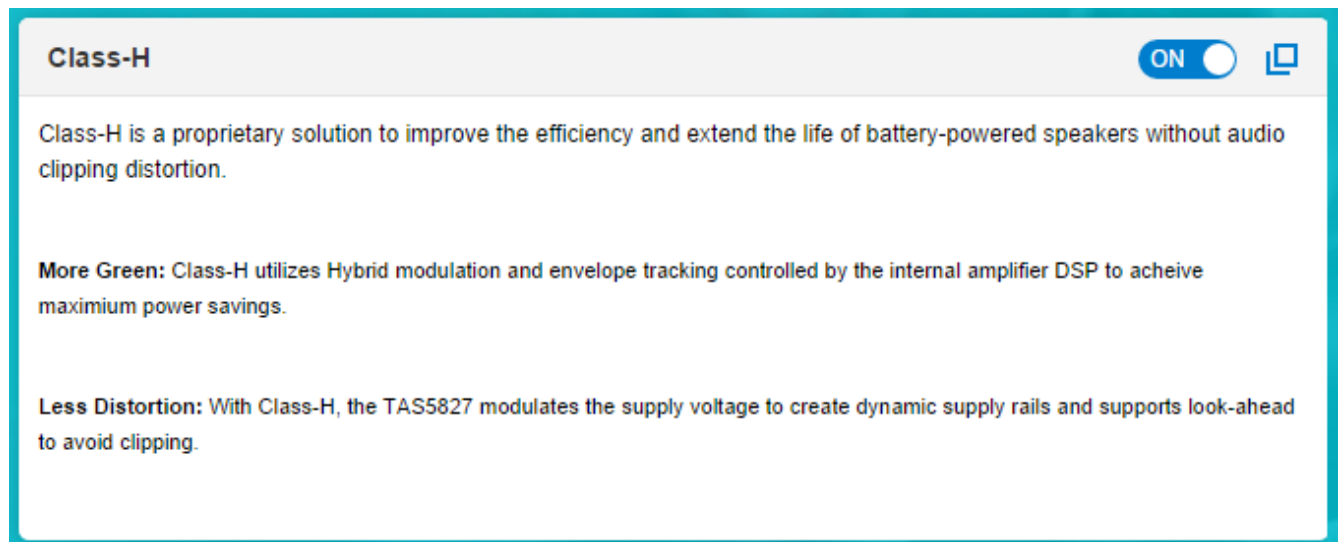


図 2-5. PPC3 Class-H ブロック

Class-H PPC3 ブロックの内部には 4 つのセクションがあります。セクションは TAS58xx の構成ウィンドウ、DC/DC コンバータの構成ウィンドウ、外付けハードウェア インターフェイスの概要、TAS58xx アンプの出力電圧とコンバータ電圧で成り立っています。

TAS58xx 構成セクションでは、ユーザーはシステム スピーカのインピーダンスや DVDD 電圧などの設定を入力できます。アンプが 16 ステップ Class-H PVDD 電圧をサポートしている場合は、このセクションでも選択できます。さらにこのセクションでは、アナログ ゲインを手動または自動で調整できます。利便性を高めるため「Manual」(マニュアル) ボックスのチェックを外す設定ができ、その場合 PPC3 は PVDD 範囲に基づいてゲインを最適に構成します。

昇圧 / 降圧セクションで、システムに必要な最大 / 最小 PVDD 電圧を入力する必要があります。最大 PVDD 電圧は、システムに必要なピーク出力電力を使用して計算できます。帰還電圧は、選択した DC/DC コンバータのデータシートから取得できます。Class-H 機能に必要な外付け部品を効率的に計算するために、PPC3 は入力したすべてのフィールドと 1 つの基準抵抗値に基づいて、抵抗値とコンデンサ値を生成します。計算した抵抗値とコンデンサ値は、昇圧 / 降圧インターフェイスの概要ウィンドウ内の図でも更新されます。この計算に使用する式については、式 1 から 式 5 をご覧ください。

システム レベルのビューでは、PPC3 はコンバータの出力電圧全体にわたるオーディオ アンプの出力電圧をプロットし、Class-H アルゴリズムが出力電圧に基づいて PVDD 電圧をどのように変化させるかを示します。このプロットはウィンドウの右下に表示されます。

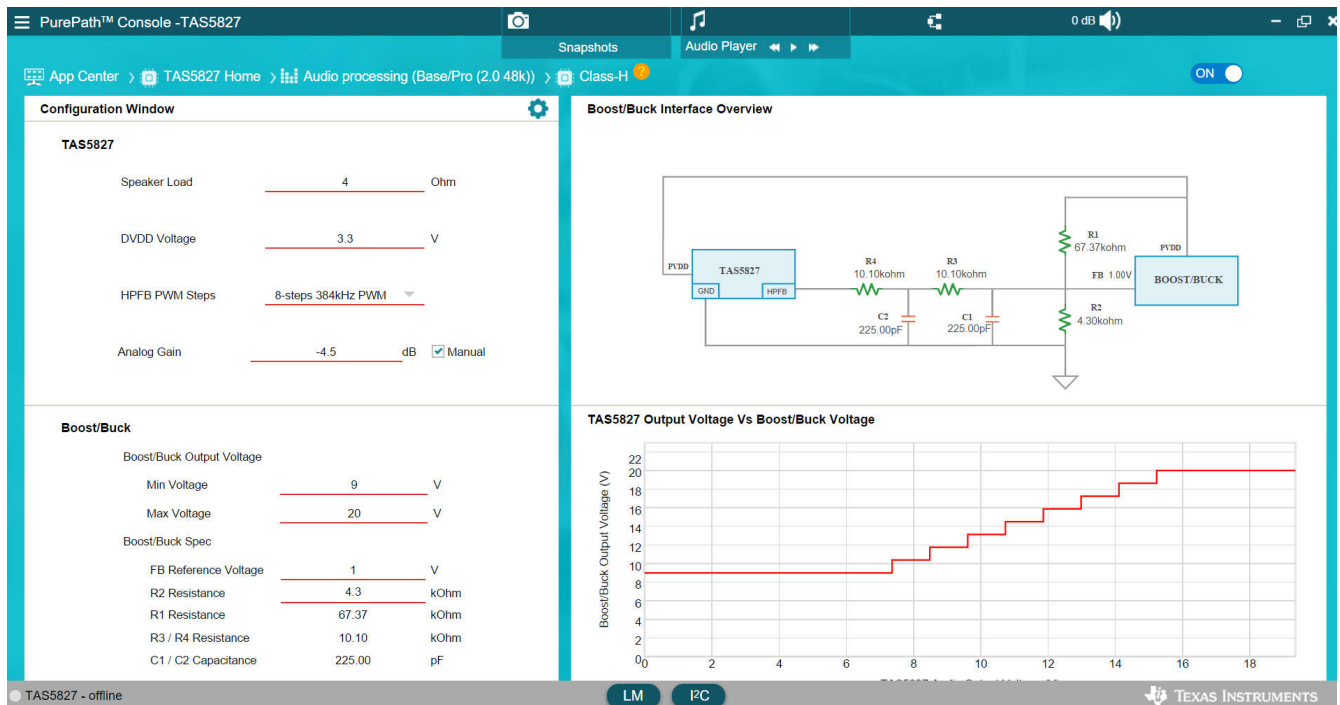


図 2-6. PPC3 Class-H 構成

構成ウィンドウ内には、Class-H の詳細設定を示す歯車アイコンがあります。ここでのレジスタを使用して、最終システムの仕様に合わせて Class-H アルゴリズムを最適化できます。

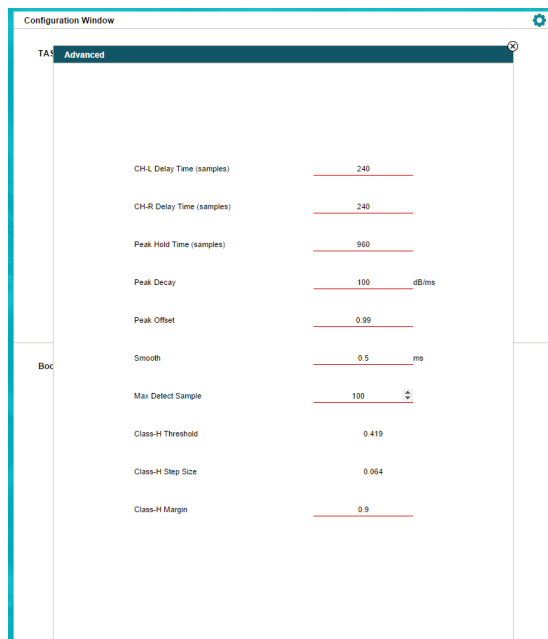


図 2-7. PPC3 Class-H の詳細設定

これらの高度なレジスタを調整する際に、性能と効率の間でトレード オフが発生します。PVDD レベルが信号に近いほど効率は向上しますが、ユーザーが近づけすぎるとアンプがクリップし始め、THD が劣化します。Class-H 用にこれらのレジスタを最適化するには、最適化とは最善の効率と放熱性能、最高の性能と音質、またはこれら 2 つの間のバランスのいずれかを意味するかを、ユーザーが定義する必要があります。レジスタを調整するための推奨事項については、表 2-5 にてレジスタの説明をご覧ください。

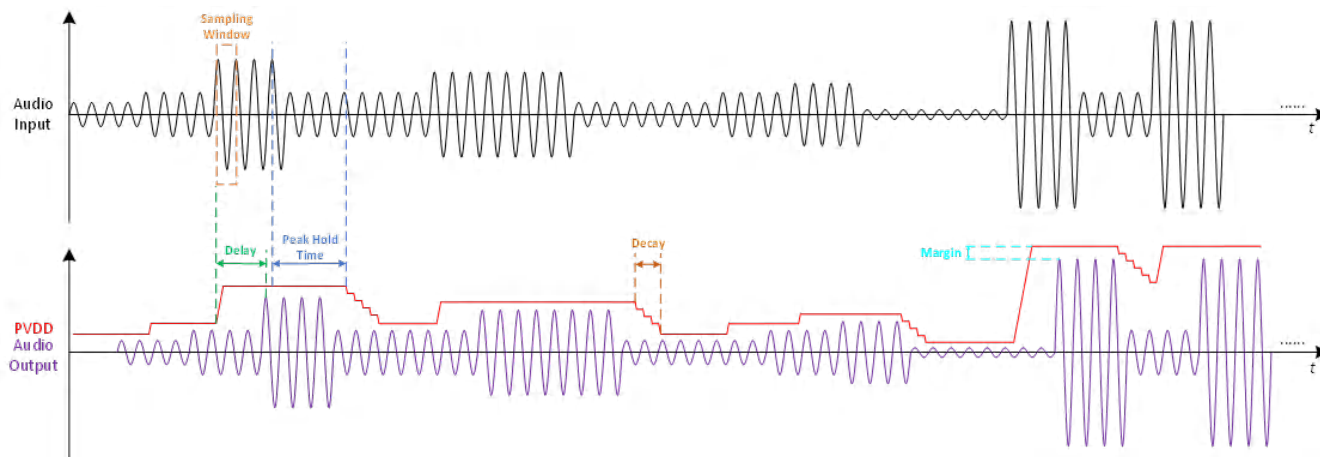


図 2-8. 高度な Class-H レジスタのタイミング図

表 2-5. 高度な Class-H レジスタの説明

登録	説明
Class-H バイパス	Class-H アルゴリズムをバイパス (TAS5827、TAS5828、TAS5830 で使用可能)
左 BTL 遅延 / PBTL 遅延	BTL モードでは左チャンネルの、PBTL モードではモノラル チャンネルの、オーディオ入力と出力との間の遅延 / ルック アヘッドを設定します。 このパラメータは、DC/DC コンバータの出力の安定に十分な時間を確保するように設定する必要があります。このパラメータ設定値が大きすぎると効率が低下しますが、オーディオの前に PVDD 出力が目的のレベルに達することが保証され、クリッピングを防止します。

表 2-5. 高度な Class-H レジスタの説明 (続き)

登録	説明
右 BTL 遅延	BTL モードで、右チャンネルのオーディオ入力と出力の間の遅延 / ルックアヘッドを設定します。このレジスタは、PBTL モードでは使えません。 このパラメータは、DC/DC コンバータの出力の安定に十分な時間を確保するように設定する必要があります。このパラメータ設定値が大きすぎると効率が低下しますが、オーディオの前に PVDD 出力が目的のレベルに達することが確認でき、クリッピングを防止します。
最大検出ウィンドウ	オーディオ信号レベル検出中に比較した入力サンプル数。設定したサンプル数を比較した後、最大値がラッチされ、Class-H がそれに応じて応答します。最大値がラッチされると、ホールドタイマーが始動します。 より細かく処理する場合はこの値を減らせますが、通常は 100 サンプルに保持します。
ピーク ホールド	減衰する前に PVDD レベルが保持するサンプル数を設定し、急激な電圧変動を防止します。これは遅延 / ルックアヘッド時間よりも大きく設定する必要があります。 この値を高く設定すると、DC/DC コンバータでの急激な電圧変動と歪みを最小限に抑えられますが、効率が低下します。
ピーク検出オフセット	ヒステリシスを設定するための 0 ~ 1 のレベル。入力サンプルが、以前にラッチされた最大値にこのオフセット設定を乗算した値よりも大きい場合、この新しい入力サンプルが新しい最大値としてラッチされ、ホールド タイマーが再起動します。
ピーク減衰	PVDD レベルのエンベロープが減衰する速度。ピーク ホールド タイマーの終了後、この減衰を開始します。
ピーク平滑化時定数	ピークをフィルタで除去するためのオーディオ エンベロープの平滑化フィルタのアルファ係数。
Class-H マージン	Class-H マージンを使用すれば、PPC3 でスレッシュホールドとステップを内部的に微調整して出力マージンを追加し、低歪みを実現できます。 マージンが大きいと PVDD と信号との間のヘッドルームが大きくなり、THD 寿命が向上しますが、一方マージンが小さいと効率が向上します。

これらのレジスタは、図 2-9 で示すように Class-H アルゴリズムで処理されます。関連する Class-H レジスタの場所については、表 2-6 をご覧ください。

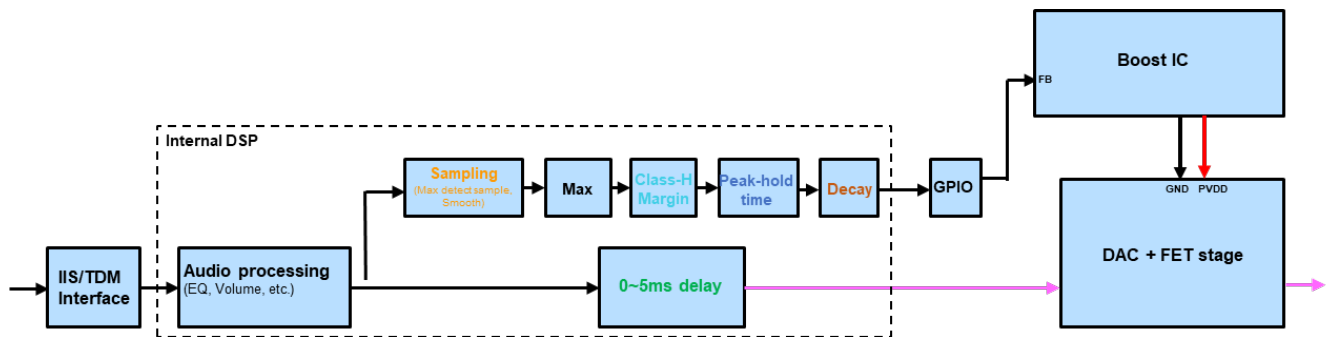


図 2-9. Class-H DSP のブロック図

表 2-6. Class-H レジスタ マップ

登録	単位	フォーマット	書籍	TAS5815		TAS5825P		TAS5827、TAS5828、TAS5830	
				ページ	登録	ページ	登録	ページ	登録
Class-H バイパス	-	4 / 32.0	0x8C	-	-	-	-	0x0A	0x50
左 BTL 遅延 / PBTL 遅延	サンプル	4 / 32.0	0x8C	0x2E	0x7C	0x0F	0x2c	0x0A	0x5C
右 BTL 遅延	サンプル	4 / 32.0	0x8C	0x2F	0x08	0x0F	0x30	0x0A	0x60
最大検出ウィンドウ	サンプル	4 / 32.0	0x8C	0x2F	0x0C	0x0F	0x40	0x0A	0x68
ピーク ホールド	サンプル	4 / 32.0	0x8C	0x2F	0x10	0x0F	0x44	0x0A	0x6C

表 2-6. Class-H レジスタ マップ (続き)

ピーク検出オフセット	リニア	4 / 1.31	0x8C	0x2F	0x14	0x0F	0x48	0x0A	0x70
ピーク減衰	dB / ms	4 / 1.31	0x8C	0x2F	0x18	0x0F	0x4C	0x0A	0x74
ピーク平滑化時定数	ms	4 / 1.31	0x8C	0x2F	0x1C	0x0F	0x50	0x0A	0x78
Class-H マージン	-	4 / 5.27	0x8C	0x2F	0x20	0x0F	0x54	0x0A	0x7C

3 まとめ

TAS58xx ファミリの外部 Class-H 機能は、エネルギー消費と発熱レベルを最小限に抑えながら大電力オーディオ出力を実現する、重要な手段を提供します。これで設計者は、現在のオーディオ市場での要求の厳しい性能の期待に応える、コンパクトなソリューションを作成できるようになります。このアプリケーション ノートの設計ガイダンスに従うと、技術者は Class-H の構成と最適化を行うことができ、TAS58xx ファミリーで幅広いオーディオ アプリケーションに必要な性能と柔軟性を提供できます。

4 参考資料

1. テキサス インスツルメンツ、『TAS5827、TAS5828M、TAS5830 プロセス フロー』ユーザーズ ガイド。 [SLUUDB4](#)
2. テキサス インスツルメンツ、『TAS5815 および TAS5802 プロセス フロー』ユーザーズ ガイド。 [SLOU590](#)
3. テキサス インスツルメンツ、『[TAS2781](#) および [TAS2783 Hybrid-Pro](#) 昇圧コントローラ』アプリケーション ノート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月