

Application Brief

Jacinto SoC における SPL のブート時間の最適化



Gokul Praveen

このアプリケーション概要では、SPL のブートフローに続いて、TDA4x デバイスで可能な最適化の詳細を説明します。現在、K3 アーキテクチャ ベースのデバイスでは、ブートアーキテクチャは次のように設計されています。

R5 SPL -> ATF -> OPTEE -> A72 SPL -> U-BOOT -> Kernel (カーネル)

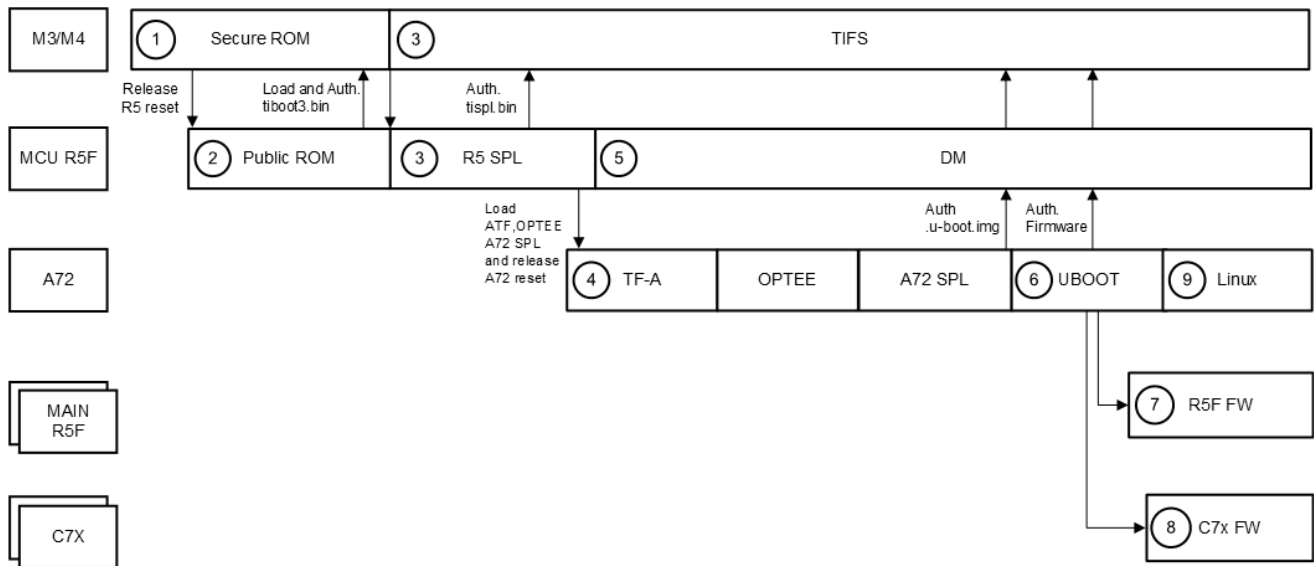


図 1. 通常ブートフロー

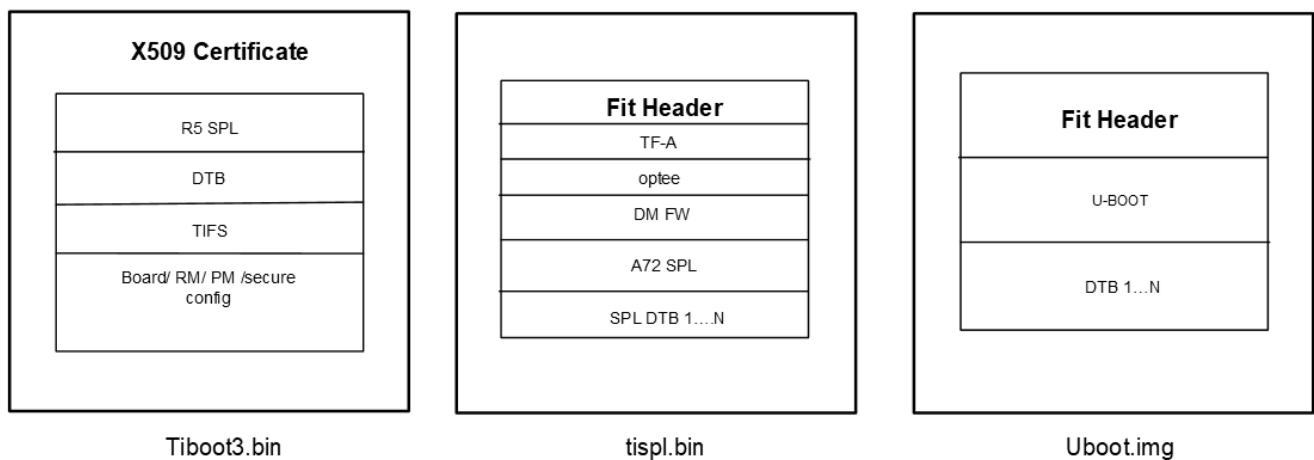


図 2. イメージフォーマット (通常ブートフロー)

ROM は、マイコン (R5) を介したブートのみをサポートしています。つまり、ブートローダーは R5 コア上で動作する必要があります。しかし、ブート時間の短縮を念頭に置いて、semi-falcon ブートモードまたは falcon ブートモードを使用できます。

Semi-Falcon ブートフロー

Semi-Falcon ブートは、R5 セカンダリプログラム ロダー (R5 SPL) が Axx コアセカンダリプログラム ロダーをバイパスして、u-boot イメージをコアに直接ロードすることで、組み込みシステムの起動を大幅に高速化するために使用されます。これにより、コアセカンダリプログラム ロダーのロードと実行によって生じるオーバーヘッドを防止できます。

Semi falcon ブートフローは次のとおりです。

R5 SPL -> ATF -> OPTEE -> U-BOOT -> Kernel (カーネル)

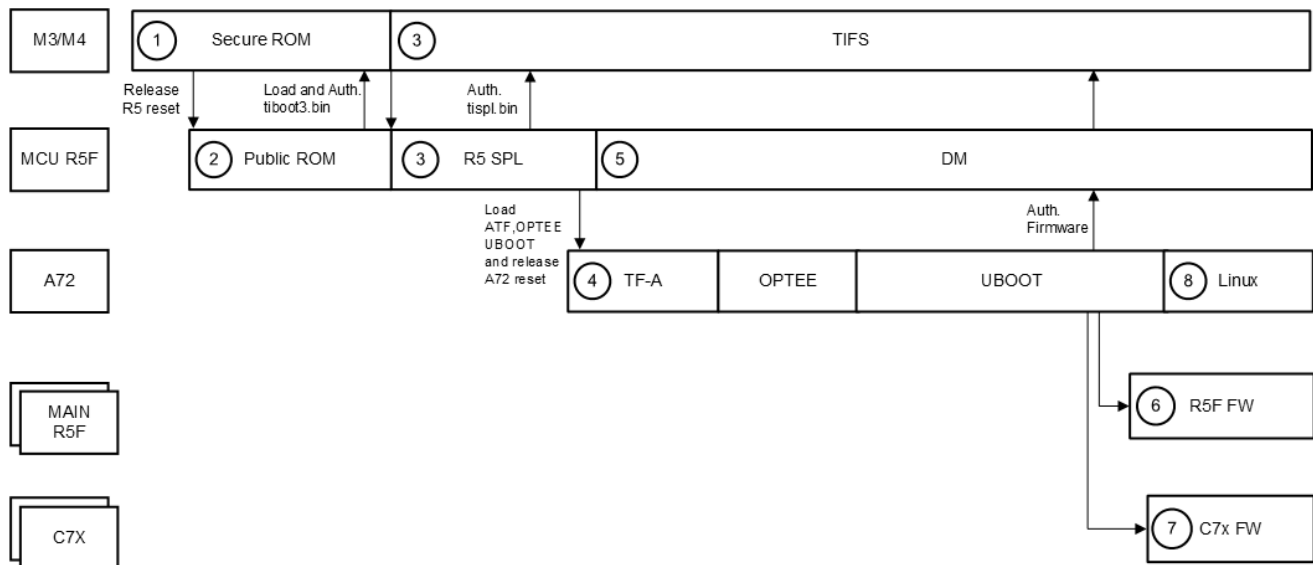


図 3. Semi-Falcon ブートフロー

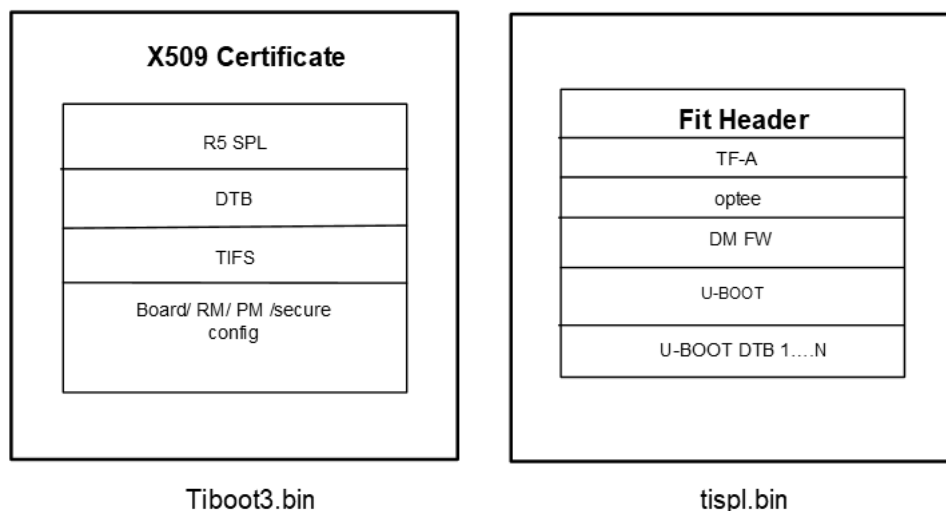


図 4. イメージフォーマット (Semi-Falcon ブートフロー)

方法論

以下の手順を実行して、Semi-falcon ブート モードを有効化しています。

1. A コアで動作している SPL を `tispl.bin` バイナリから削除しています。
2. U-boot バイナリを、以前 `tispl.bin` バイナリでコア SPL が存在していた場所と同じ場所にパッケージ化しています。
3. 「A」コアの `defconfig` にある `config ('CONFIG_TEXT_BASE')` を、「A」コア SPL が以前にロードされた場所を指すように変更しています。

'CONFIG_TEXT_BASE' は、U-BOOT がメモリにロードされる場所に対応します。

性能の向上

- **SDK:** J784S4 LINUX SDK 11_00_00_08
- **Filesystem:** `tisdk-adas-image-j784s4-evm.rootfs.tar.xz`
- **ブートメディア:** SD カード

Normal: 8.448ms(upto Starting kernel ...print)

Semi-falcon : 8.176ms(upto Starting kernel ...print)

FAQ

次の FAQ に、Jacinto SoC 全体でこの機能を有効化するために必要なパッチが含まれています。

[\[FAQ\] DRA821: 10.1 SDK の J7200 における A72 SPL なしの SPL BOOT — プロセッサ フォーラム — プロセッサ — TI E2E サポート](#)

Falcon ブートフロー

Falcon Boot は、セカンダリ プログラム ロード (SPL) がカーネルを直接ロードし、U-Boot ブートローダーを完全にバイパスすることで、組み込みシステムの起動を大幅に高速化するために使用されます。

Falcon ブートフローは次のとおりです。

R5 SPL -> ATF -> OPTEE -> Kernel (カーネル)

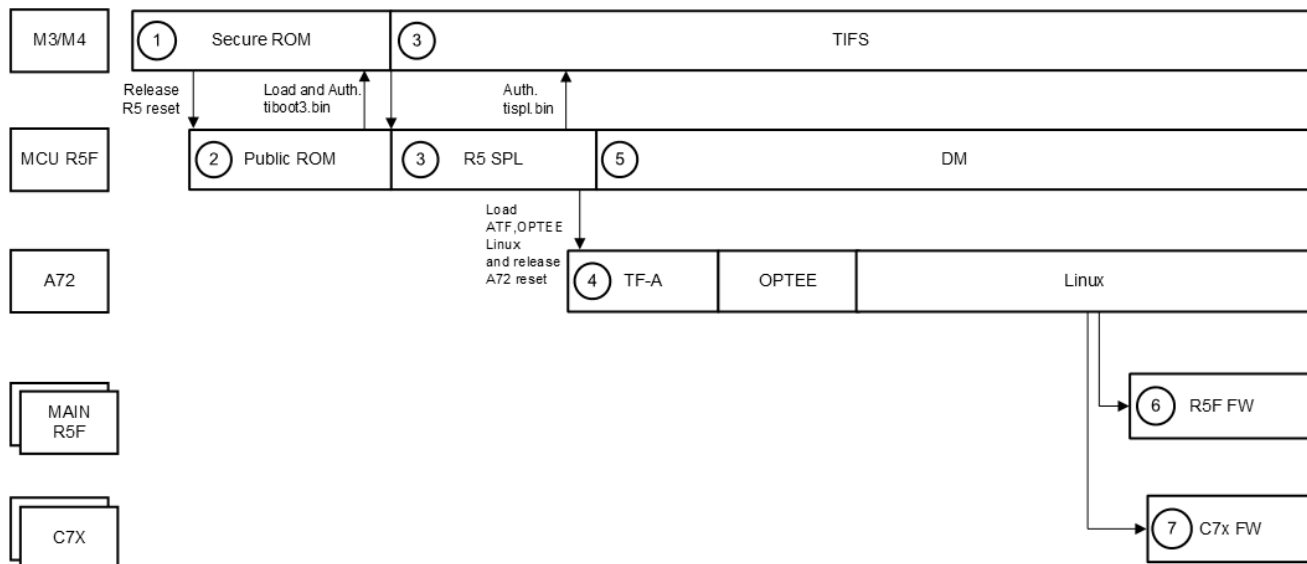


図 5. Falcon ブートフロー

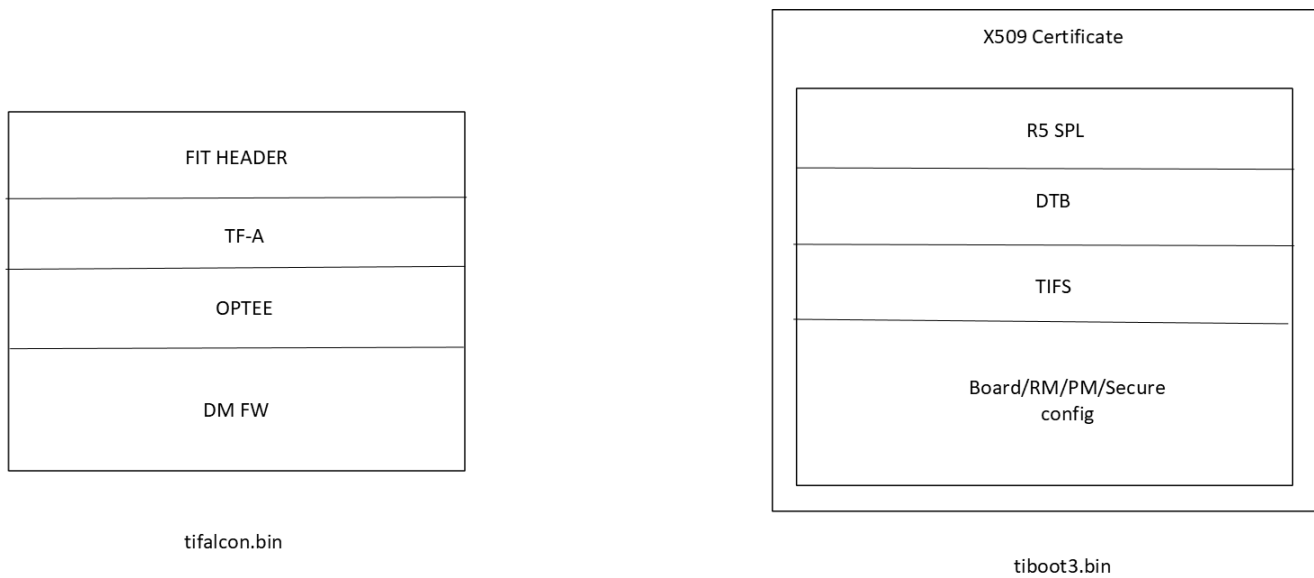


図 6. イメージフォーマット (Falcon ブートフロー)

性能の向上

- **SDK:** J784S4 LINUX SDK 11_02_00_02
- **Filesystem:** tisdsk-adas-image-j784s4-evm.rootfs.tar.xz
- **ブートメディア:** SD カード

Normal : 8.272 sec (upto Starting kernel ...print)

Falcon : 2.7sec (upto Starting kernel ...print)

FAQ

次の FAQ に、Jacinto SoC 全体でこの機能を有効化するために必要なパッチが含まれています。

[FAQ](#)

商標

すべての商標はそれぞれの所有者に帰属します。

商標

すべての商標は、それぞれの所有者に帰属します。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月