

Application Note

テキサス インストルメンツの信号スイッチの選定



概要

テキサス インストルメンツは、さまざまな構成、電圧、帯域幅、およびパッケージのニーズに対応する幅広いスイッチおよびマルチプレクサを提供しています。このアプリケーション ノートでは、当社のアナログ信号スイッチの主な特長と性能特性、および適切な TI 信号スイッチを選定する際のアプリケーション上の考慮事項についてまとめています。

目次

1 はじめに.....	4
1.1 理想スイッチと非理想スイッチ.....	4
2 基本的な信号スイッチの構造.....	6
2.1 NFET スイッチ.....	6
2.2 トランSMISSION ゲート スイッチ.....	6
2.3 チャージ ポンプ搭載 NFET.....	7
3 アナログとデジタルの信号スイッチ.....	9
3.1 双方向スイッチ.....	9
3.2 構成とチャネル.....	9
4 シグナル スイッチの仕様と機能.....	11
5 テキサス インストルメンツのアナログ シグナル スイッチおよびマルチプレクサのポートフォリオ.....	18
5.1 高精度スイッチおよびマルチプレクサ.....	18
5.2 保護スイッチとマルチプレクサ.....	19
5.3 汎用スイッチおよびマルチプレクサ.....	23
5.4 アナログ スイッチおよびマルチプレクサ.....	24
6 デジタル信号アプリケーションにおけるスイッチおよびマルチプレクサの性能.....	25
7 アプリケーション.....	26
7.1 SPI の多重化.....	26
7.2 外部 ADC への信号のマルチプレキシグ.....	27
7.3 故障に敏感な条件下での外部 ADC への信号のマルチプレキシグ.....	28
7.4 切り替え可能なオペアンプのゲイン設定.....	28
7.5 車載用ボディ コントロール モジュール (BCM) 入力のマルチプレキシグ.....	29
7.6 外付け抵抗による大電流範囲の選択.....	30
7.7 ファクトリ オートメーション制御システムの故障保護.....	30
7.8 サンプル/ホールド回路.....	31
8 まとめ.....	32
9 改訂履歴.....	32
A 付録 A.....	34
A.1 アナログ パフォーマンス – CD、HC、CBT、LVC、LV.....	34
A.2 SN74CBT の特性.....	36
A.3 CD74HCT の特性.....	37
A.4 CD74HC の特性.....	38
A.5 SN74HC の特性.....	41
A.6 CD4066B の特性.....	44
A.7 LV-A 特性.....	48
A.8 LVC の特性.....	52
A.9 CBTLV の特性.....	56

図の一覧

図 1-1. 理想的スイッチ.....	4
---------------------	---

図 1-2. CMOS (FET) スイッチの動作モデル.....	4
図 2-1. N チャネル FET スイッチ.....	6
図 2-2. $V_{CC} = 5V$ の N チャネル FET スイッチでのオン状態抵抗と最小 I/O 電圧との関係.....	6
図 2-3. パラレル N/P チャネル FET (伝送ゲート) スイッチ.....	7
図 2-4. 並列 n/p チャネル FET スイッチのオン状態抵抗と入力電圧との関係.....	7
図 2-5. チャージポンプを備えた NMOS 直列スイッチの基本構造.....	8
図 3-1. 双方向の信号路.....	9
図 4-1. ロジック スレッショルド.....	11
図 4-2. オン抵抗.....	12
図 4-3. ソースとドレイン オフの容量.....	12
図 4-4. ソースとドレイン オンの容量.....	13
図 4-5. 帯域幅.....	13
図 4-6. チャネル間クロストーク.....	13
図 4-7. チャージ インжекション.....	14
図 4-8. オフ状態での絶縁.....	14
図 4-9. ON リーク電流.....	15
図 4-10. OFF リーク電流.....	15
図 4-11. ブレイク ビフォー メイクの時間遅延 (t_{BBM}).....	15
図 4-12. ターンオン (t_{ON}) およびターンオフ (t_{OFF}) 時間.....	16
図 4-13. フェイルセーフ ロジック.....	17
図 5-1. 電源オフ保護.....	19
図 5-2. 過電圧保護スレッショルド.....	20
図 5-3. TMUX1072 過電圧保護波形.....	20
図 5-4. 低電圧保護スレッショルド.....	21
図 7-1. フラッシュ メモリのマルチプレキシング.....	26
図 7-2. JTAG、SPI、GPIO 信号の絶縁.....	26
図 7-3. 外部 ADC への信号のマルチプレキシング.....	27
図 7-4. 故障に敏感な条件下での外部 ADC への信号のマルチプレキシング.....	28
図 7-5. 切り替え可能なオペアンプのゲイン設定.....	28
図 7-6. BCM 入力のマルチプレキシング.....	29
図 7-7. 外付け抵抗による大電流範囲の選択.....	30
図 7-8. ファクトリ オートメーション制御システムの故障保護.....	31
図 7-9. TMUX611x アナログ スイッチを使用して実現したサンプル / ホールド回路.....	31
図 A-1. $\log r_{on}$ と V_I , V_{CC} との関係 = 5V (SN74CBT3125).....	36
図 A-2. r_{on} と V_I , V_{CC} との関係 = 5V (SN74CBT3125).....	36
図 A-3. V_I と V_O , V_{CC} の関係 = 5V (SN74CBT3125).....	37
図 A-4. V_I と V_O , V_{CC} の関係 = 5V (CD74HCT4066).....	37
図 A-5. r_{on} と V_I , V_{CC} の関係 = 5V (CD74HCT4066).....	38
図 A-6. V_I と V_O , V_{CC} の関係 = 4.5V (CD74HC4066).....	38
図 A-7. r_{on} と V_I , V_{CC} との関係 = 4.5V (CD74HC4066).....	39
図 A-8. V_O と V_I , V_{CC} との関係 = 6V (CD74HC4066).....	39
図 A-9. r_{on} と V_I , V_{CC} との関係 = 6V (CD74HC4066).....	40
図 A-10. V_O と V_I , V_{CC} との関係 = 9V (CD74HC4066).....	40
図 A-11. r_{on} と V_I , V_{CC} との関係 = 9V (CD74HC4066).....	41
図 A-12. V_O と V_I , V_{CC} との関係 = 2V (SN74HC4066).....	41
図 A-13. r_{on} と V_I , V_{CC} との関係 = 2V (SN74HC4066).....	42
図 A-14. V_O と V_I , V_{CC} との関係 = 4.5V (SN74HC4066).....	42
図 A-15. r_{on} と V_I , V_{CC} との関係 = 4.5V (SN74HC4066).....	43
図 A-16. V_O と V_I , V_{CC} との関係 = 6V (SN74HC4066).....	43
図 A-17. r_{on} と V_I , V_{CC} との関係 = 6V (SN74HC4066).....	44
図 A-18. V_O と V_I , V_{CC} との関係 = 5V (CD4066B).....	44
図 A-19. r_{on} と V_I , V_{CC} との関係 = 5V (CD4066B).....	45
図 A-20. V_O と V_I , V_{CC} との関係 = 10V (CD4066B).....	45
図 A-21. r_{on} と V_I , V_{CC} との関係 = 10V (CD4066B).....	46
図 A-22. V_O と V_I , V_{CC} との関係 = 15V (CD4066B).....	46
図 A-23. r_{on} と V_I , V_{CC} との関係 = 15V (CD4066B).....	47
図 A-24. V_O と V_I , V_{CC} との関係 = 2V (SN74LV4066A).....	48
図 A-25. r_{on} と V_I , V_{CC} との関係 = 2V (SN74LV4066A).....	48

☒ A-26. V_O と V_I , V_{CC} との関係 = 2.5V (SN74LV4066A).....	49
☒ A-27. r_{on} と V_I , V_{CC} との関係 = 2.5V (SN74LV4066A).....	49
☒ A-28. V_O と V_I , V_{CC} との関係 = 3.3V (SN74LV4066A).....	50
☒ A-29. r_{on} と V_I , V_{CC} との関係 = 3.3V (SN74LV4066A).....	50
☒ A-30. V_O と V_I , V_{CC} との関係 = 5V (SN74LV4066A).....	51
☒ A-31. r_{on} と V_I , V_{CC} との関係 = 5V (SN74LV4066A).....	51
☒ A-32. V_O と V_I , V_{CC} との関係 = 1.8V (SN74LVC1G66).....	52
☒ A-33. r_{on} と V_I , V_{CC} との関係 = 1.8V (SN74LVC1G66).....	52
☒ A-34. V_O と V_I , V_{CC} との関係 = 2.5V (SN74LVC1G66).....	53
☒ A-35. r_{on} と V_I , V_{CC} との関係 = 2.5V (SN74LVC1G66).....	53
☒ A-36. V_O と V_I , V_{CC} との関係 = 3.3V (SN74LVC1G66).....	54
☒ A-37. r_{on} と V_I , V_{CC} との関係 = 3.3V (SN74LVC1G66).....	54
☒ A-38. V_O と V_I , V_{CC} との関係 = 5V (SN74LVC1G66).....	55
☒ A-39. r_{on} と V_I , V_{CC} との関係 = 5V (SN74LVC1G66).....	55
☒ A-40. V_O と V_I , V_{CC} との関係 = 2.5V (SN74CBTLV3125).....	56
☒ A-41. r_{on} と V_I , V_{CC} との関係 = 2.5V (SN74 CBTLV3125).....	56
☒ A-42. V_O と V_I , V_{CC} との関係 = 3.3V (SN74CBTLV3125).....	57
☒ A-43. r_{on} と V_I , V_{CC} との関係 = 3.3V (SN74CBTLV3125).....	57

表の一覧

表 3-1. 構成とチャネル.....	10
表 5-1. アナログ高精度スイッチおよびマルチプレクサ.....	18
表 5-2. アナログ保護スイッチおよびマルチプレクサ.....	22
表 5-3. 汎用スイッチおよびマルチプレクサ.....	23
表 5-4. 車載スイッチおよびマルチプレクサ – AECQ100.....	24
表 6-1. デジタル性能の要約.....	25
表 A-1. V_{CC} 5.5V 以上	34
表 A-2. $V_{CC} = 4.5V$	34
表 A-3. $V_{CC} = 3V$	34
表 A-4. $V_{CC} = 2.5V$	35
表 A-5. SN74CBT3125 アナログ パラメータ測定データ	37
表 A-6. CD74HCT4066 アナログ パラメータ測定データ.....	38
表 A-7. CD74HC4066 アナログ パラメータ測定データ.....	41
表 A-8. SN74HC4066 アナログ パラメータ測定データ.....	44
表 A-9. CD4066B アナログ パラメータ測定データ.....	47
表 A-10. SN74LV4066A アナログ パラメータ測定データ.....	51
表 A-11. SN74LVC1G66 アナログ パラメータ測定データ.....	55
表 A-12. SN74CBTLV3125 アナログ パラメータ測定データ.....	57

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

アナログ スイッチは、アナログ信号 (電圧および電流の両方) を通過させる、または遮断するように設計されており、音声や映像データ伝送などのアナログ アプリケーションに対応します。テキサス インストルメンツは、精度、システム信頼性、およびプラットフォームの拡張性を向上させ、システム設計を改善するための幅広いスイッチおよびマルチプレクサを提供しています。

適切なものを選択することは困難なタスクになる可能性があります。このアプリケーション レポートは、各種スイッチとマルチプレクサで構成された TI のファミリのいくつかの主な特性と特長、および選定プロセスを簡素化して効率を向上させる方法を解説します。

1.1 理想スイッチと非理想スイッチ

スイッチを最初に検討するときに、(図 1-1 と同様の) 理想的なスイッチの回路図を考慮に入れることがあります。

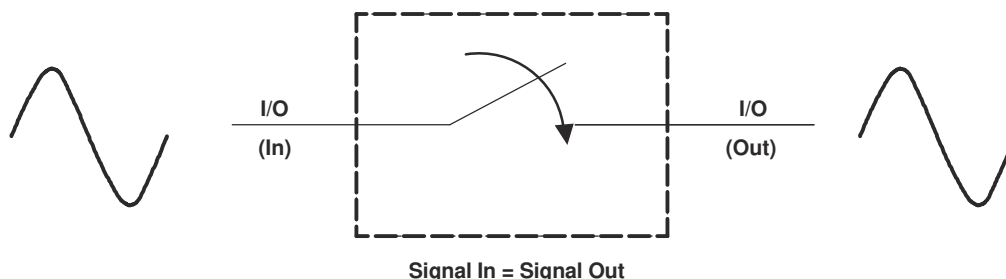


図 1-1. 理想的スイッチ

図 1-1 の左側の I/O ピン (またはポート) に入力信号を印加すると、右側の I/O ピンに同一の出力信号が現れます。その逆も同様です。しかし、現実の世界ではスイッチは理想的ではなく、必ず何らかの損失が発生します。清潔で正常に動作している機械式スイッチの場合、その損失は非常に小さいため、ほとんど問題にする必要はありません。

機械式スイッチと同様に、ソリッド ステート スイッチも理想的ではありません。実際、ソリッド ステート スイッチに関連する損失は無視できないほど大きくなる場合があります。理想からこれほどかけ離れているのに、このスイッチを使用する理由とは？その答えは利便性です。ソリッド ステート スイッチは、リレーなどの従来の電気制御式スイッチと比較して、小型で高速、使いやすく、制御しやすいうえ、消費電力も比較的少なく済みます。本アプリケーション レポートで述べるスイッチは、相補型金属酸化膜半導体 (CMOS) 電界効果トランジスタ (FET) スイッチです。すでに説明したように、これらは理想的ではないので、さまざまな CMOS ファミリの性能特性を検討して比較する方法が必要です。図 1-2 に、CMOS スイッチの概略回路図を示します。

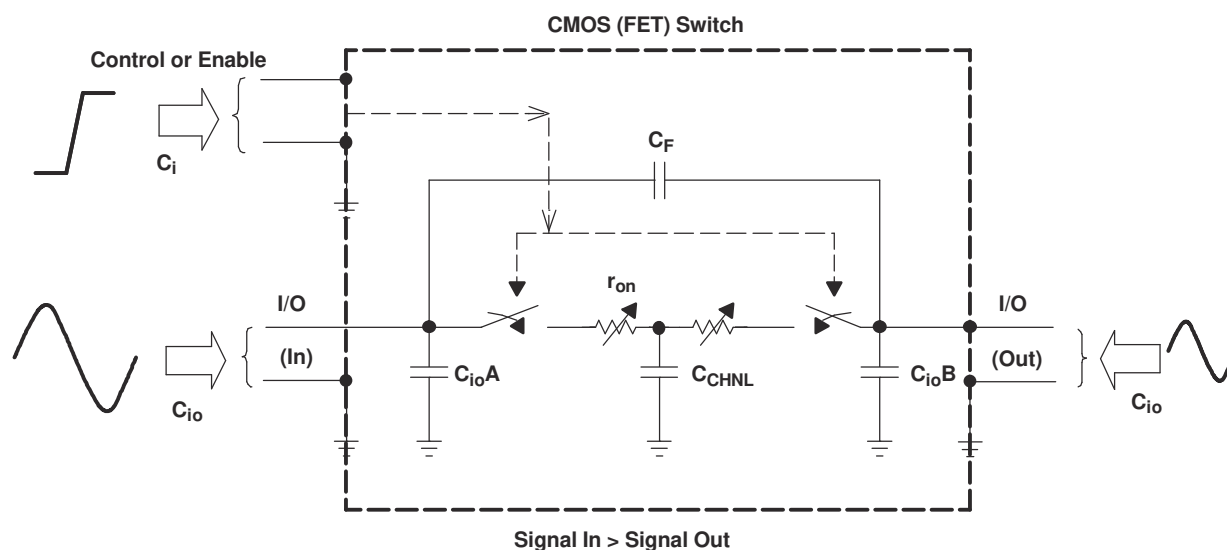


図 1-2. CMOS (FET) スイッチの動作モデル

出力信号 (右側、図 1-2) は、スイッチの寄生効果により改ざんされています。その結果として、振幅の低下、信号の歪み、位相シフト、ノイズの混入、および周波数減衰が生じる場合があります。

理想的でない特性に寄与するパラメータは次のとおりです。

- C_i - 制御 (イネーブル) ピンの入力容量
- C_{io} - スwitchの入力側または出力側のいずれかから測定される容量
- C_{CHNL} - NMOS (PMOS) チャネル容量
- R_{ON} - スwitch経路がオンになることによって信号経路に挿入される抵抗
- C_F - フィードスルー容量。低周波数時、またはスイッチが閉じている場合は無視できます。

2 基本的な信号スイッチの構造

テキサス インストルメンツの信号スイッチは、NFET スイッチ、トランスマッション ゲート スイッチ、およびチャージ ポンプ付き NFET という共通のスイッチ アーキテクチャを採用しています。

2.1 NFET スイッチ

図 2-1 に、N チャネルトランジスタ、ゲート バイアス、イネーブル回路で構成される、簡素化された FET スイッチを示します。スイッチは双方向です。ソースとドレインは交換可能です (動作中、 $V_{I/O}$ が最も低い側がソースになります)。TI の CBT バススイッチはこのタイプです。

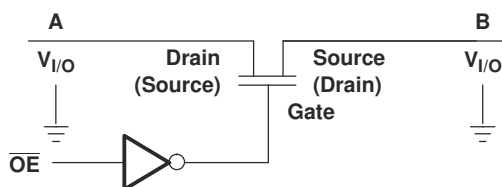


図 2-1. N チャネル FET スイッチ

N チャネル FET を正常に動作させるには、ゲートを通過させる信号の振幅よりも正の電位にバイアスする必要があります。その理由は、ゲートがソース電圧 (V_{GS}) を引いた値が小さくなると、オン抵抗 R_{ON} (または $R_{DS(ON)}$ と呼ばれます) が増加するからです。最小 $V_{I/O}$ 信号が V_{CC} の大きさに近づくと、 V_{GS} は減少し、 R_{ON} が増加します (図 2-2 を参照)。FET スイッチで低い R_{ON} を維持する能力は、 V_{GS} をできるだけ大きく維持することによって異なります。多くのアプリケーションでは、この特性は問題になりませんが、設計者はこのタイプのデバイスの非線形性を認識しておく必要があります。

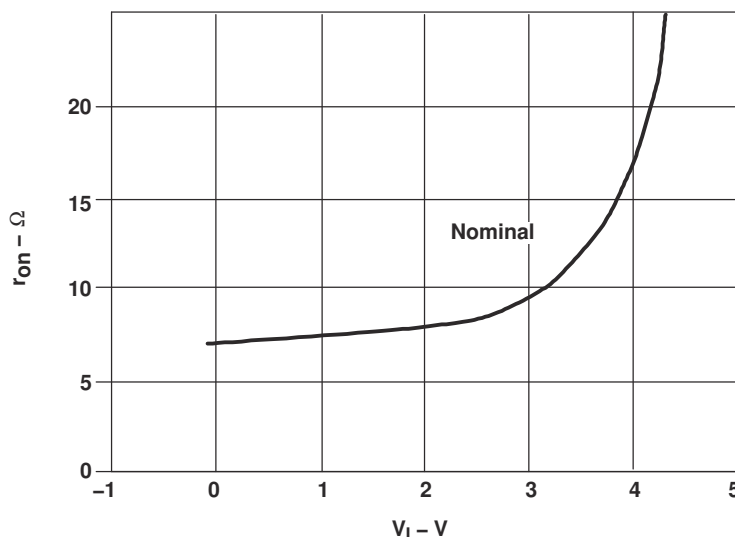


図 2-2. $V_{CC} = 5V$ の N チャネル FET スイッチでのオン状態抵抗と最小 I/O 電圧との関係

N チャネル FET を使用して、レベル シフタを実装できます。このスイッチは $0V$ から $V_{CC} - V_T$ までの信号を送ることができます。ここで、 V_T は NMOS のスレッシュホールド電圧です。この特性は、降圧変換に使用できます。電圧変換アプリケーションでは、スイッチは広い周波数範囲にわたって効率よく変換を行い、適切な信号レベルを維持することが求められます。たとえば、 $5V$ TTL から $3.3V$ LVTTTL 信号に変換する場合、 $3.3V$ LVTTTL 信号に必要な V_{OH} (出力 High 電圧) と V_{OL} (出力 Low 電圧) を維持するためにスイッチが必要です。重要な考慮事項の一つは、このスイッチは高レベルから低レベルへの変換など、ダウン変換にのみ使用できるという点です。低レベルから高レベルへの変換には、追加の部品 (プルアップ抵抗など) が必要です。

2.2 トランスマッション ゲート スイッチ

アナログ (または双方向とも呼ばれる) スイッチは、単一の N チャネルトランジスタと、単一の P チャネルトランジスタを並列に接続したものです (図 2-3 を参照)。これらの信号は、送信ゲート スイッチとも呼ばれます。

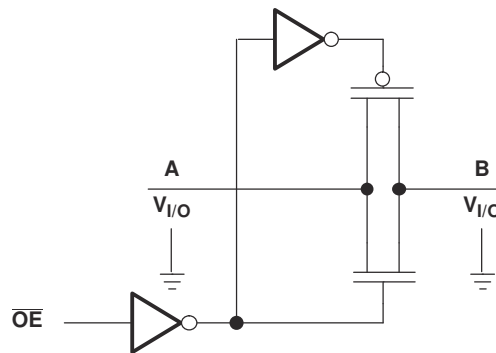


図 2-3. パラレル N/P チャンネル FET (伝送ゲート) スイッチ

前述のように、 $V_{I/O}$ が V_{CC} に近づくと、N チャンネルのコンダクタンスは低下し (R_{ON} は増加)、一方で P チャンネルのゲートソース間電圧は最大となり、 R_{ON} は最小になります。結果として得られる並列抵抗の組み合わせは、個別のチャンネル抵抗よりもはるかに平坦になります (図 2-4 を参照)。並列 n と p チャンネルを持つスイッチとマルチプレクサの例には、TMUX11xx、TMUX61xx、TMUX12xx、TMUX13xx、TMUX6xxx、TMUX7xxx、TMUX8xxx、TS5Axxxx、TS3Axxxx、HCT、HC、CD4000、TMUX40xx、LV-A、LVC と CBTLV の各ファミリがあります。

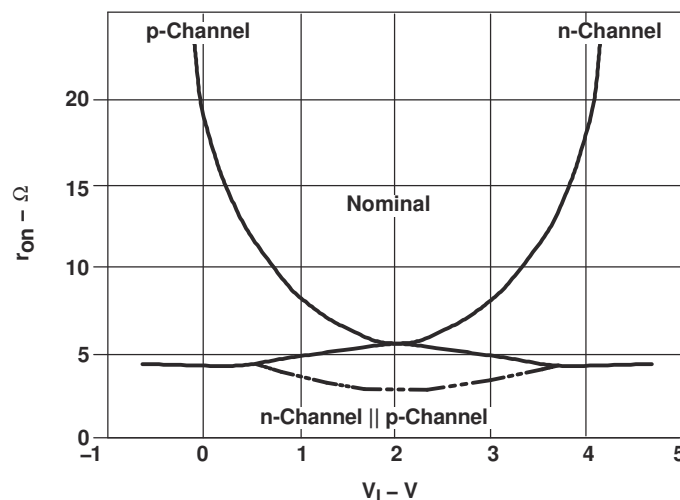
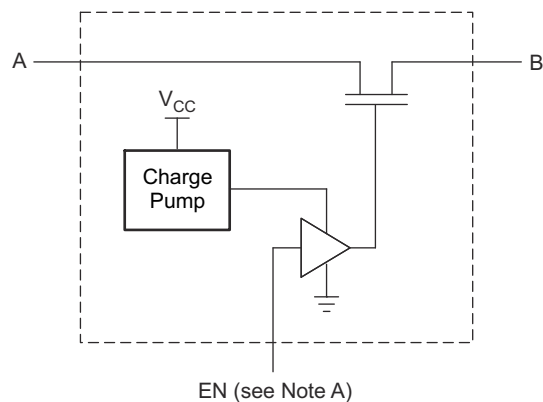


図 2-4. 並列 n/p チャンネル FET スイッチのオン状態抵抗と入力電圧との関係

$V_{I/O}$ 信号をレール ツー レールでスイングする必要がある場合、フラットな R_{ON} が特に重要です。ただし、そのトレードオフとして、追加された P チャンネルトランジスタおよび関連するバイアス回路により、スイッチ容量が増加します。

2.3 チャージ ポンプ搭載 NFET

一部のメーカーは、チャージ ポンプで有効化されるパストランジスタを備えた N チャンネル信号スイッチを提供しています。図 2-5 に示すように、このタイプの設計では、ゲート電圧を V_{CC} より高くできます。これにより、非チャージ ポンプ デバイスで可能な値を上回る V_{GS} が増加し、 V_{CC} またはそれ以上の信号を通過させることができます。このタイプのスイッチには、P チャンネルを追加せずに、(信号範囲全体にわたって) R_{ON} が小さく比較的平坦であるという利点があり、純粋な N チャンネル FET スイッチと同等の C_{io} 値を維持できます。この性能には、 I_{CC} が増加します (特定の状況では数 μA から数 mA に増加します)。たとえば、TMUX1072、TMUX136、TMUX15xx、および CB3Q ファミリです。



Note A: EN is the internal enable signal applied to the switch.

図 2-5. チャージ ポンプを備えた NMOS 直列スイッチの基本構造

詳細は[スイッチおよびマルチプレクサ：共通のスイッチ アーキテクチャとは何か？](#)を参照します。

3 アナログとデジタルの信号スイッチ

TI は幅広い信号スイッチを提供しており、その命名法は、デバイスまたはファミリの機能が限定されているかのような印象を与えるほど、分かりにくい場合があります。スイッチのデジタルとアナログ、および双方向機能の詳細については、以下を参照してください。

- **デジタル スイッチ。** デジタル入力を受け入れ、入力ロジックに応じて出力を駆動します。
- **アナログ スイッチ。** アナログ信号とデジタル信号の両方を伝導 (または絶縁) するように設計されています。これらは新たな信号を駆動するものではありませんが、入力 / 出力に印加された信号に対して双方向性を提供します。

詳細は[スイッチとマルチプレクサ: スイッチとマルチプレクサとは?](#)を参照してください。

3.1 双方向スイッチ

二つの意味があります:

- このスイッチは、ソース (S) からドレイン (D)、またはドレイン (D) からソース (S) への双方向で良好な動作を提供します。各チャンネルは両方向で非常に類似した特性を持ち、アナログ信号とデジタル信号の両方をサポートします。TI のアナログ スイッチとマルチプレクサは通常双方向です (図 3-1)。

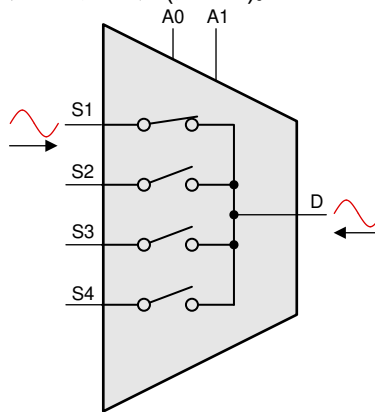


図 3-1. 双方向の信号路

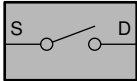
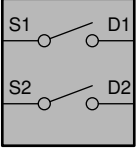
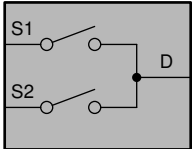
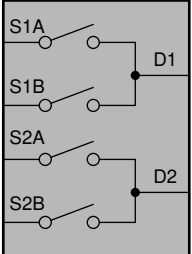
- スイッチは、アナログまたはデジタル アプリケーションで使用できます。

詳細は[スイッチおよびマルチプレクサ: スイッチとマルチプレクサは双方向ですか?](#)をご覧ください。

3.2 構成とチャネル

スイッチ構成は選択できる信号の数を定義し、チャネルは一つのデバイス内の構成 (回路) の数を定義します。テキサス インストルメンツは、さまざまな構成とチャネル数でスイッチとマルチプレクサを提供しています。表 3-1 に、1 および 2 チャネルの構成を示しますが、チャネル数が超えている可能性があります。

表 3-1. 構成とチャネル

		1 チャネル	2 チャネル
構成	1:1		
	2:1		

4 シグナル スイッチの仕様と機能

最も重要なスイッチ特性は、その使用方法によって異なることが分かります。たとえば、使用される V_{CC} レベル、通過させる必要がある信号振幅、システムで許容される最大信号歪みなどです。これらの仕様と機能について、以下で詳細に説明します。

- 電源電圧: 単一電源** - グランドを基準とする正の電源ピンのみを備えたデバイス。非チャージ ポンプ型スイッチでは、クリッピングなしで通過できるアナログ信号の振幅は V_{CC} によって決まります。印加される電圧は V_{DD} 、 V_{CC} 、 V_+ などとラベル付けされます。TMUX1072、SN3257-Q1、TMUX136、TMUX15xx、CB3Q ファミリーなどのチャージ ポンプ内蔵スイッチは、(I_{CC} の増加と引き換えに) ゲート電圧を V_{CC} より高く昇圧できるため、 V_{CC} を超える振幅の信号を通過させることができます。
- 電源電圧: デュアル電源** - グランド基準を備えた正および負電源ピン付きデバイス。正のピンに印加される電圧は V_{DD} 、 V_{CC} 、 V_+ などと表記され、負のピンに印加される電圧は V_{SS} 、 V_{EE} 、 V_- などと表記されます。非チャージ ポンプ型スイッチでは、クリッピングなしで通過できるアナログ信号の振幅は V_{CC} によって決まります。パストランジスタの一つ以上のゲートには、想定される入力電圧範囲の最小値および最大値に応じたバイアスを印加する必要があります。TMUX11xx、TMUX61xx、TMUX62xx、TMUX74xxF、TMUX72xx、TMUX81xx、TMUX82xx、MUX36Sxx、MUX36Dxx、CD4000、TMUX40xx シリーズなどのスイッチは、デュアル電源によるバイアスに対応しているため、正の信号と負の信号の両方を簡単に通過させることができます。
- スイッチ制御信号レベル (V_{IH}/V_{IL}):** V_{IH} は、入力制御信号がロジック 1 の値として認識されるために必要な最小電圧であり、 V_{IL} は、入力制御信号がロジック 0 の値として維持されるための最大電圧です。これらがアナログ スイッチにおいて重要な検討事項となるのはなぜですか？ほとんどのアプリケーションでは、信号スイッチはデジタル ソースの出力によって制御されるため、スイッチを正しく動作させるには、制御信号レベルである V_{IH} および V_{IL} がそのソースと互換性を持っている必要があります。デジタル ロジックの制御上の問題を防ぐため、システムでは、制御元の High レベル出力電圧 (V_{OH}) が、制御対象の High レベル入力電圧 (V_{IH}) よりも高くなるようにする必要があります。さらに、ロジック出力の出力 Low (V_{OL}) は、それが制御しているロジック入力の入力 Low (V_{IL}) よりも低い必要があります。このロジック規格については、[図 4-1](#) を参照してください。部品によっては規格を満たしていない場合がありますが、 $V_{IH} < V_{OH}$ かつ $V_{IL} > V_{OL}$ であるため、システムが正常に動作することが保証されます。さらに、制御ロジックを V_{IH} レベルと V_{IL} レベルの間で動作させると、デバイスは不定状態となり、出力を確実に判別できなくなります。詳細については、[低速またはフローティング状態の CMOS 入力の影響](#) を参照してください。

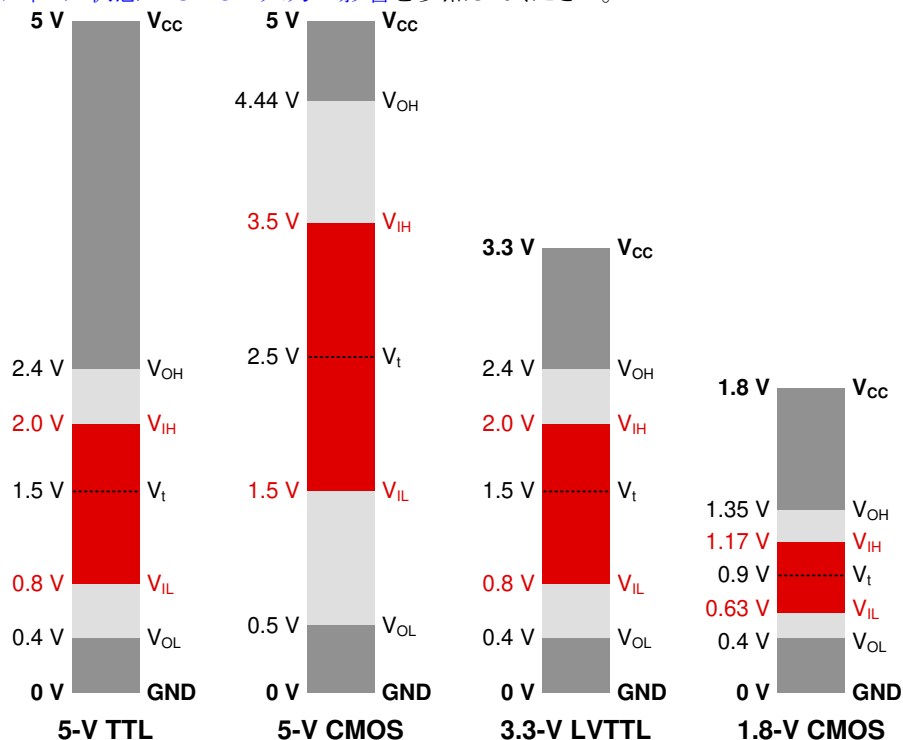


図 4-1. ロジック スレッシュホールド

- **ロジックピンにプルダウンを内蔵:** TI のマルチプレクサのロジック入力には **CMOS** 入力です。TI のマルチプレクサのロジック入力をフローティングのままにすることは推奨されません (低速またはフローティング CMOS 入力の影響を参照)。ただし、ロジックピンにプルダウン抵抗が内蔵されているデバイスを使用する場合を除きます。これらの抵抗は、ロジックピンが **High** または **Low** に駆動されていない場合に、ピンを既知の状態に保持します。その結果、追加の外部部品が不要になり、コストとスペースを節減できます。
- **オン抵抗 (R_{ON}):** スイッチ経路がオンになることによって、信号路に挿入される抵抗です。信号損失や信号劣化の要因となるため、低い R_{ON} に伴うトレードオフを考慮する必要があります。チャージポンプを使用しないスイッチでは、大きなパストランジスタによって低い R_{ON} を実現します。このように大きいトランジスタはダイサイズを大きくし、 C_{io} を大きくします。この追加のチャネル容量は非常に大きくなる場合があり、スイッチの周波数応答を制限します。セクション 2.3 で説明したように、チャージポンプ技術を使用するスイッチは、低 R_{ON} と C_{io} を実現できますが、はるかに大きな I_{CC} が必要です。

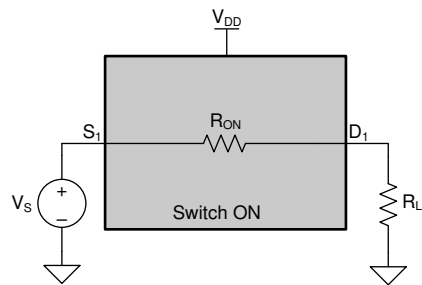


図 4-2. オン抵抗

- **スイッチ出力レベル:** チャージポンプを持たないスイッチが通過できる最大信号レベルは、通常、スイッチ V_{CC} に制限されます。スイッチの下流にあるデバイスには、スイッチ内での信号減衰によってデータエラーが発生しないだけの十分なノイズマージンがありますか？たとえば、CBT デバイスの N チャネルトランジスタは、スイッチ出力を動作 V_{CC} より 1V 強ほど低い電圧でクランプするため、少なくとも 4.5V の V_{CC} で動作させない限り、5V CMOS の High レベル ($V_{IH} = 3.5V$) 信号伝送には適していません。このクランプ動作は、トランスミッションゲートアーキテクチャのデバイスでは見られません。
- **オン/オフ容量 (C_{ON}/C_{OFF}):** スイッチ経路が低インピーダンス状態にあるときの ON 容量性負荷。スイッチパスが高インピーダンス状態のときの OFF 容量性負荷。スイッチおよび負荷の総容量を考慮する必要があります。これは、応答時間、セトリングタイム、およびファンアウト制限に影響を与える可能性があるためです。詳細については、次のアプリケーションノートを参照してください。低 CON マルチプレクサにおける安定性の問題の改善。 C_{io} は、製品仕様に従って出力を高インピーダンス状態にする入力条件を適用した状態での、デバイスの入出力 (I/O) 端子の容量です。このパラメータは、デバイスの入力/出力 (I/O) で発生する内部容量を指します。これらの値は、デバイスの設計、プロセス、パッケージによって決定されます。

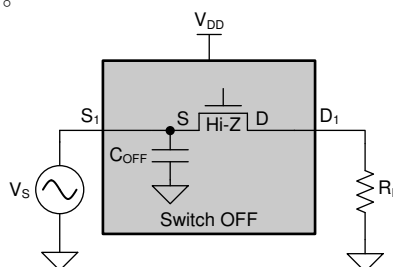


図 4-3. ソースとドレイン オフの容量

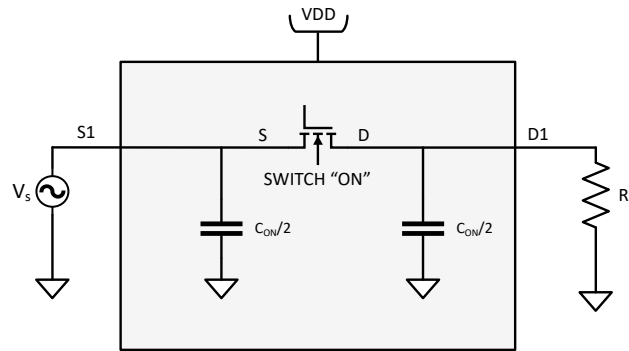


図 4-4. ソースとドレイン オンの容量

- 周波数応答:** すべての CMOS スイッチには、通過可能な周波数の上限があります。チップ製造プロセスにおいて R_{ON} と C_{iO} をどれほど低く抑えられたとしても、それらは依然として不要なローパス フィルタを形成し、スイッチの出力信号を減衰させます。スイッチの **帯域幅 (BW)** とは、3dB 以下の減衰でスイッチを通過できる信号の周波数範囲を意味します。

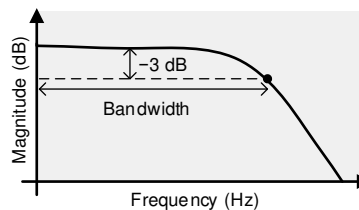


図 4-5. 帯域幅

- ラッチアップ耐性:** この機能は、電氣的過ストレス、注入電流、または高速電気過渡現象によって、デバイスの電源レール同士が短絡すること、つまりラッチアップが発生することを防ぎます。TI のマルチプレクサのラッチアップ耐性に関する情報については、[システムの信頼性向上に役立つラッチアップ耐性マルチプレクサの使用](#)を参照してください。
- 正弦波歪みまたは全高調波歪み:** これらは、デバイスの直線性の測定値です。非直線性にはさまざまな方法 (設計、デバイスの物理学など) が導入されますが、通常、最も大きく寄与するのは R_{ON} です。図 2-2 および図 2-4 に示すように、すべてのタイプの CMOS スイッチにおいて、 R_{ON} は V_{IO} に応じて変化します。 R_{ON} が低いことは重要ですが、信号範囲全体にわたって R_{ON} が平坦であることはほぼ同じように重要です。
- クロストーク:** クロストークには、以下の二つの種類があります。
 - チャンネル間クロストーク (X_{TALK}):** ON 状態のチャンネルから OFF 状態のチャンネルへの不要な信号結合を測定したものです。これは特定の周波数で測定され、dB で規定されます。クロストークのレベルは、スイッチ制御信号がスイッチ出力からどの程度十分に分離されているかを示す指標です。CMOS プロセスの寄生容量により、制御信号の状態が変化すると、出力にノイズが現れます。オーディオ用途では、これがユニットの電源をオンまたはオフに切り替える際に聞こえることがある、不快なポップ音の原因となる場合があります。TS5A22364 などのデバイスにはシャント抵抗が内蔵されており、選択されていない信号路に蓄積された容量を放電することで、このポップ音を低減します。

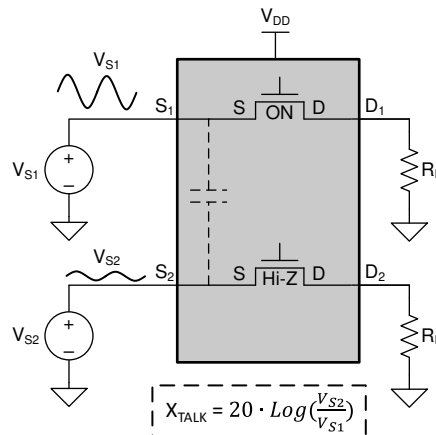


図 4-6. チャンネル間クロストーク

- **スイッチ間クロストーク**。クロストークのレベルは、隣接チャネルの除去の測定値でもあります。制御信号から出力へのクロストークと同様に、寄生容量によって、一方のスイッチ上の信号が別のスイッチ上の信号と結合することがあります。
- **電荷注入 (Q_c)**：電荷注入は、制御 (IN) 入力からアナログ出力への不要な信号結合を測定したものです。この値はクーロン (C) 単位で、制御入力のスイッチングによって誘導される合計電荷により測定されます。TI ではイネーブル信号から出力へのクロストークを規定しており、一部の競合他社もこのパラメータを使用しています。イネーブル信号から出力へのクロストークと同様に、制御ピンの状態が変化すると、電荷がトランジスタのチャネルに結合し、信号ノイズが発生します。これは、競合製品との相対比較を行うためにこの報告書に示されています。TMUX1308、TMUX1309、SN74HC4851 などの TI のマルチプレクサには、注入電流をグランドへ逃がすための注入電流制御回路が内蔵されており、出力信号を安定化します。詳細については、[注入電流制御によりクロストークを防止](#)をご覧ください。

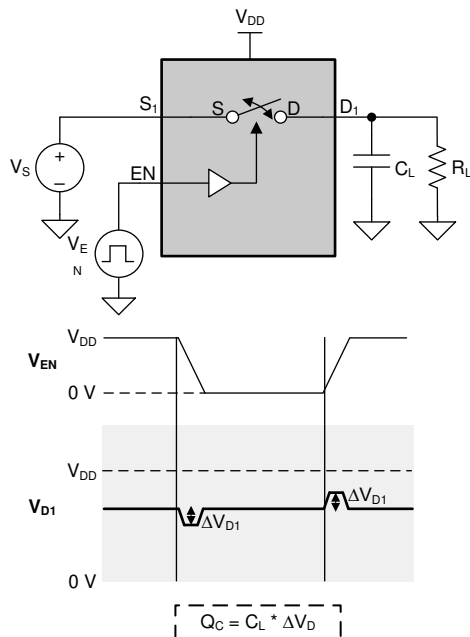


図 4-7. チャージ インジェクション

- **オフ状態での絶縁**：OFF 状態のスイッチ インピーダンスを測定したものです。これは、該当するチャネルを OFF 状態にした状態で、特定の周波数において dB 単位で測定されます。

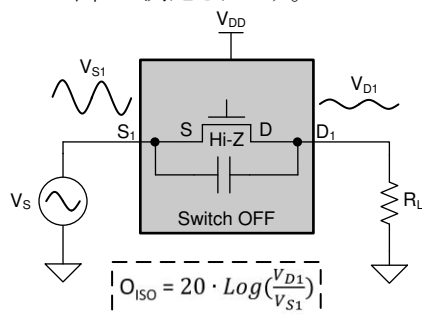


図 4-8. オフ状態での絶縁

- **ON リーク電流**：リーク電流は、ON 状態の入力ポートで測定され、対応する出力ポートが ON 状態、出力がオープンになります (図 4-9 を参照)。高インピーダンス状態でのリーク電流は非常に小さい必要があります。リーク電流が大きい場合、絶縁型バスに負荷をかけ、データを破壊する可能性があります。

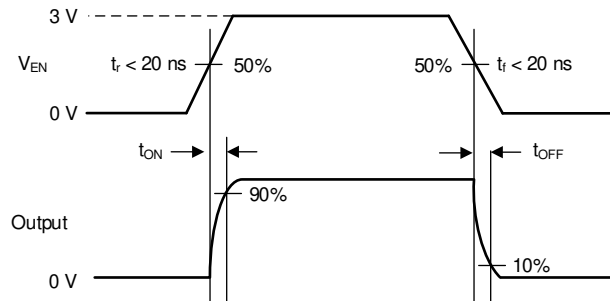


図 4-12. ターンオン (t_{ON}) およびターンオフ (t_{OFF}) 時間

- 伝搬遅延 (t_{pd}):** これは、信号が入力から出力へスイッチを通過するのに必要な時間です。このパラメータは、最も厳しいタイミング バジレットを除けば、無視できる程度です。スイッチが ON 状態のとき、一つ以上のパストランジスタを通過する際の伝搬遅延は最小限に抑えられます。スイッチの出力側に見える負荷と入力側の駆動能力は、通常、スイッチ自体よりも伝搬遅延やタイミングに対してはるかに大きな影響および制約を与えます。デバイスのオン抵抗、オン容量、および負荷を用いて、伝搬遅延を近似することができます。
- 1.8V 制御ロジック:** この機能を備えたスイッチには電圧トランスレータが内蔵されており、電源レールと制御ロジック間の電圧不整合を防ぎます。 V_{IH} および V_{IL} レベルは、任意の電源電圧の 1.8V ロジックレベルと互換性があります。詳細については、[1.8V ロジックのマルチプレクサおよびスイッチによる設計の簡素化技術ノート](#)を参照してください。新しい TMUX デバイスの大部分 (例: TMUX1108、TMUX1511、TS3A27518E、TS5A26542) は、1.8V の制御ロジック機能を備えています。内蔵電圧トランスレータは、TMUX デバイスの電源レールとプロセッサの制御ロジック間の電圧不整合を防ぎます。この機能により、標準の 1.8V GPIO ピンを介して、プロセッサからマルチプレクサを直接制御できます。これにより外部電圧レベル シフタが不要になり、システム内のスペースを節減できます。
- 1.2V 制御ロジック:** 1.8V 制御ロジックと同様に、この機能により、TMUX1575 などのマルチプレクサは 1.2V ロジックレベルと論理互換性を持つことができ、外付け電圧トランスレータの必要性を低減して、システム内のスペースを節約できます。
- 負の電圧に対応:** これは、デュアル電源を必要とせずに負電圧を通過させることができるマルチプレクサとして定義されます。TMUX4157N は、単一の負電圧電源でこの機能を実現する例です。一方、TS5A22362 および TS5A22364 は、正の単一電源のみで負のアナログ信号の通過をサポートするデバイスの例です。
- フェイルセーフ ロジック:** 信号ピンの電圧が VDD より高い場合でも、スイッチがオフ状態を維持し、ロジック ピンが VDD をバックパワーしないようにします。TMUX1574、TMUX1575、TMUX72xx、TMUX73xx、TMUX4157N などのフェイルセーフ ロジック搭載 TI スイッチは、スイッチに電源が供給されていない状態でセレクト ピンにロジック信号が存在する場合でも、下流側の部品を保護します。この機能により、電源ピンよりも先に制御ピンに電圧が印加されるため、デバイスへの損傷の可能性が避けられます。スイッチは SEL ロジックピンの高インピーダンス状態を維持し、電源シーケンス中に電力が VDD を通過することを防ぎます。たとえば、フェイルセーフ ロジック機能により、電源 $V_{DD} = 0V$ のときに TMUX1574 の選択ピンを 5.5V に上昇させることができます。また、この機能により、選択ピンの電圧よりも V_{DD} が低い電圧でマルチプレクサの動作が可能になります。
 - マルチプレクサおよび下流側 IC を損傷から保護します。
 - 電源シーケンス ソリューションが不要です。
 - BOM 点数の削減とコスト削減により、システム設計を簡素化します。
 - システムの信頼性を向上します。

詳細については、[フェイルセーフ ロジックとは？](#)をご覧ください。

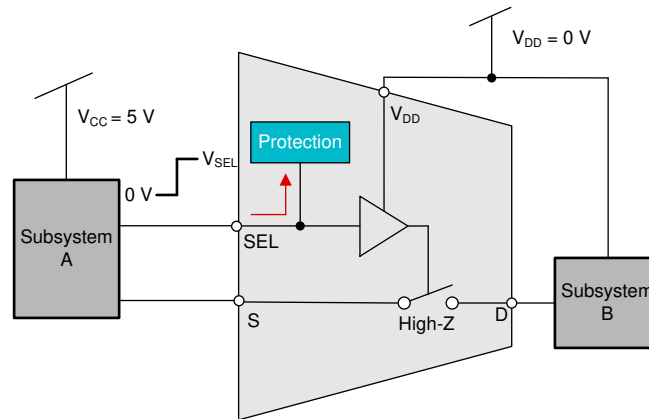


図 4-13. フェイルセーフ ロジック

5 テキサス インストルメンツのアナログ シグナル スイッチおよびマルチプレクサのポートフォリオ

テキサス インストルメンツは、信号チェーン全体のニーズをサポートするため、高精度、保護機能付き、および汎用のスイッチとマルチプレクサの包括的なポートフォリオを提供しています。

TI のアナログ シグナル スイッチおよびマルチプレクサのポートフォリオは、そのカテゴリのデバイスの特性とパラメータのトップレベルの概要を示すことを意図しています。これらのカテゴリは必ずしも相互に排他的ではありません。たとえば、特に保護カテゴリに言及する場合がこれに該当します。保護カテゴリに属するデバイスの多くには、精度ファミリと同じ低リーク / 低 R_{ON} のパラメータがいくつかありますが、さらに保護機能が追加されています。

以下のセクションでは、精度、保護、汎用スイッチおよびマルチプレクサの主な機能とアプリケーションについて説明します。

5.1 高精度スイッチおよびマルチプレクサ

TI は、高精度測定システムにおける性能を向上させ、オフセット誤差と信号歪みを最小限に抑えるため、さまざまな構成の高精度マルチプレクサおよびスイッチを幅広く提供しています。これらの高精度スイッチの主な差別化機能は次のとおりです。

- 低 ON - リーク電 (I_{ON})
- 低 ON - 抵抗 (R_{ON})
- 低 ON - 容量 (C_{ON})
- 低電荷注入 (Q_C)

上記の機能に加えて、TI の高精度アナログ スイッチは、1.8V 制御ロジック、フェイルセーフ ロジック、ブレイク ビフォー メイク切り替えにも対応しており、超小型パッケージで提供されています。

以下の表 5-1 に、アナログ高精度スイッチの性能仕様を示します。

表 5-1. アナログ高精度スイッチおよびマルチプレクサ

V_{SIGNAL}	部品番号	構成	R_{ON} (Typ) (Ω)	C_{ON} (pF)	Q_C (pC)	I_{ON} (μA)	パッケージ / ピン
低電圧 ($V_{SIGNAL} \leq 24V$)	TMUX1101/02	1:1, 1 チャネル	2	18	-1.5	0.002	SC70 5, SOT-23 5
	TMUX1121/22/23	1:1, 2 チャネル	1.9	17	-1.5	0.002	VSSOP 8
	TMUX1111/12/13	1:1, 4 チャネル	2	19	-1.5	0.002	TSSOP 16, UQFN 16
	TMUX1119	2:1, 1 チャネル	2.5	21	-6	0.004	SC70 6, SOT-23 6
	TMUX1136	2:1, 2 チャネル	1.8	20	-6	0.002	USON 10, VSSOP 10
	TMUX1133	2:1, 3 チャネル	2	20	-1	0.002	TSSOP 16
	TMUX1134	2:1, 4 チャネル	2	20	-1	0.002	TSSOP 20
	TMUX1104	4:1, 1 チャネル	2.5	40	1.5	0.0035	USON 10, VSSOP 10
	TMUX1109	4:1, 2 チャネル	2.5	35	1	0.003	TSSOP 16, UQFN 16
中電圧 (25V $\leq V_{SIGNAL} \leq 99V$)	TMUX1108	8:1, 1 チャネル	2.5	65	1	0.004	TSSOP 16, UQFN 16
	TMUX7234	2:1, 4 チャネル	3.5	76	3	0.0002	TSSOP 20, WQFN 20
	TMUX6121/22/23	1:1, 2 チャネル	120	4.2	0.15	0.0004	VSSOP 10
	TMUX6111/12/13	1:1, 4 チャネル	120	4.2	0.6	0.0005	TSSOP 16, WQFN 16
	TMUX6119	2:1, 1 チャネル	120	4.3	0.19	0.0004	SOT-23 8
	TMUX6136	2:1, 2 チャネル	120	5.5	-0.4	0.0004	TSSOP 16
	TMUX6104	4:1, 1 チャネル	125	5	0.35	0.001	TSSOP 14
	MUX36S04	4:1, 2 チャネル	125	6.7	0.3	0.0033	TSSOP 16, WQFN 16
	MUX36S08	8:1, 1 チャネル	125	9.4	0.3	0.0033	TSSOP 16, WQFN 16
	MUX36D08	8:1, 2 チャネル	125	8.7	0.31	0.0053	QFN 32, SOIC 28, TSSOP 28, WQFN 32
	MUX36S16	16:1, 1 チャネル	125	13.5	0.31	0.0053	QFN 32, SOIC 28, TSSOP 28, WQFN 32

5.2 保護スイッチとマルチプレクサ

TI は、信号品質を最大限に維持しながら、故障状態から、また故障状態中に上流側および下流側の部品を保護するため、さまざまな構成の保護機能付きマルチプレクサおよびスイッチを幅広く提供しています。これらの保護スイッチの主な差別化機能は次のとおりです。

- **電源オフ保護:** I/O ピンに信号が存在し、 $V_{DD} = 0V$ になった場合にスイッチを保護し、信号パスを絶縁します。詳細については、[電源オフ保護信号による電源シーケンスの不要化技術ノート](#)、[電源オフ保護により電源シーケンスを簡素化](#)を参照してください。電源オフ搭載の TI スイッチは、スイッチに電源が供給されていない状態で I/O ピンに入力信号が存在する場合でも、下流側の部品を保護します。スイッチは I/O ピンを高インピーダンス状態に維持し、以下の機能により V_{DD} およびセレクト (SEL) ピンへの逆給電を防止します。
 - サブシステム間の電氣的絶縁を実現します。
 - 意図せずにデータが送信されるのを防止します。
 - 電源シーケンス ソリューションが不要です。
 - BOM 点数の削減とコスト削減により、システム設計を簡素化します。
 - システムの信頼性を向上します。

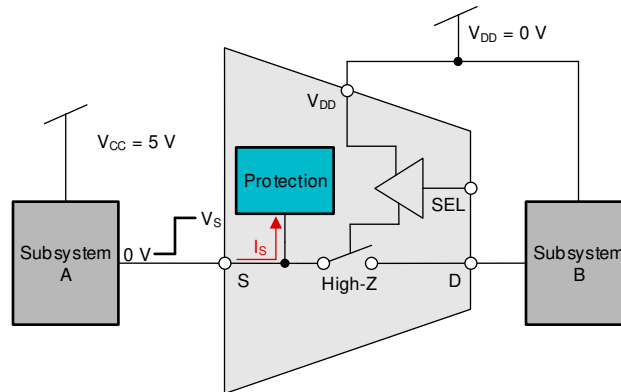


図 5-1. 電源オフ保護

- **過電圧保護 / 故障検出:** 故障保護機能付きマルチプレクサには、過電圧検出や過電圧保護などの故障保護機能が内蔵されています。これらは、TMUX7412F、TMUX7308F、TMUX7462F のように、マルチプレクサ名の末尾に「F」が付いていることで容易に識別できます。これらのデバイスは、ソースピンの電圧を電源電圧と比較することで、過電圧入力を検出します。データシートに記載されているスレッショルド電圧 (V_T または V_{TH}) だけ電源電圧を上回ると、信号は過電圧と見なされます。過電圧イベントが検出されると、スイッチは高インピーダンス状態に移行し、信号経路を絶縁して、下流側の部品を保護します。

デバイスによっては、過電圧スレッショルドは次の 3 つの方法うち 1 つで決定されます。固定スレッショルド、 V_{DD} 電源に等しいスレッショルド、または IC に供給される追加電源によって設定可能なスレッショルドです。

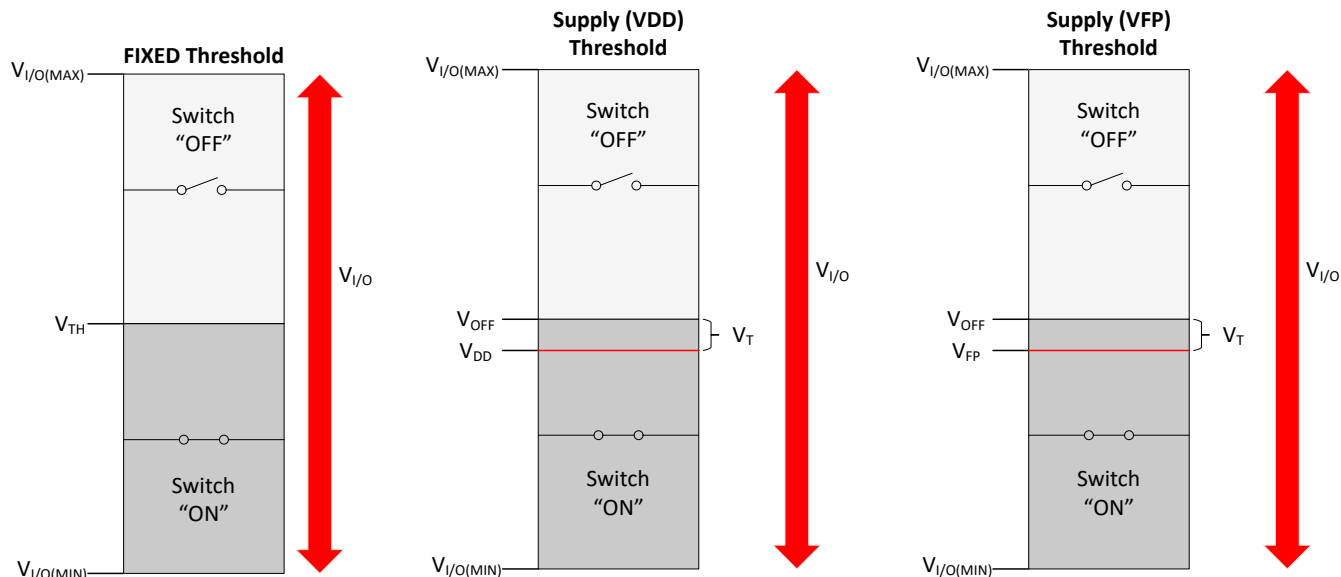


図 5-2. 過電圧保護スレッシュホールド

TMUX1072 は、過電圧検出もサポートする独自の低電圧デバイスです。このデバイスは、故障イベントに対する固定スレッシュホールドを持っています。COM ピンの電圧が過電圧スレッシュホールド $VOVP_TH$ を超えると、オープンドレイン出力の FLT ピンが Low に引き下げられ、過電圧イベントが検出されたことを示します。また、I/O 経路はハイ インピーダンス状態になります。COM ピンの電圧が $VOVP_TH$ を下回ると、オープンドレイン出力は FLT ピンを解放します。

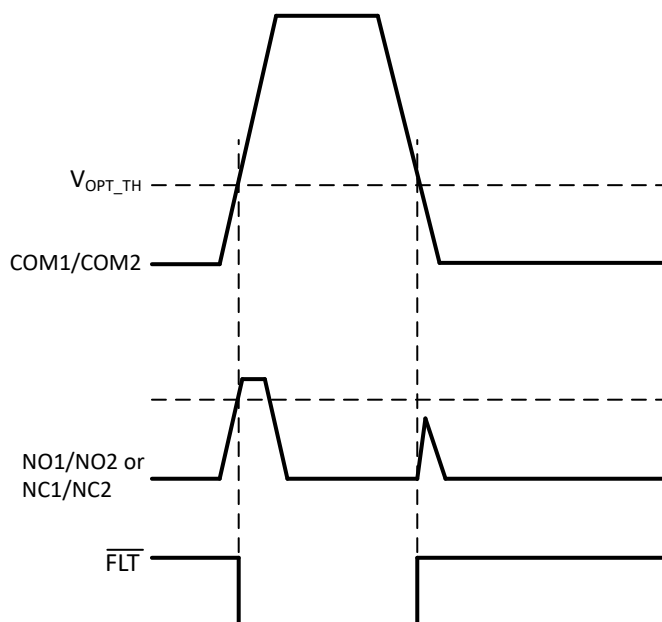


図 5-3. TMUX1072 過電圧保護波形

- 低電圧保護** - 低電圧保護機能を備えたデバイスは、ソース ピンの電圧を電源電圧と比較することで、I/O の低電圧入力を検出します。データシートに記載されているスレッシュホールド電圧 (V_{TH}) だけ電源電圧を下回ると、信号は低電圧と見なされます。低電圧イベントが検出されると、スイッチはハイ インピーダンス状態になり、信号路を分離して下流側の部品を保護します。

デバイスによっては、低電圧スレッシュホールドは次の 2 通りの 1 つで決定されます。つまり、VSS 電源と等しいスレッシュホールド、または IC に供給される追加電源によって設定可能なスレッシュホールドです。

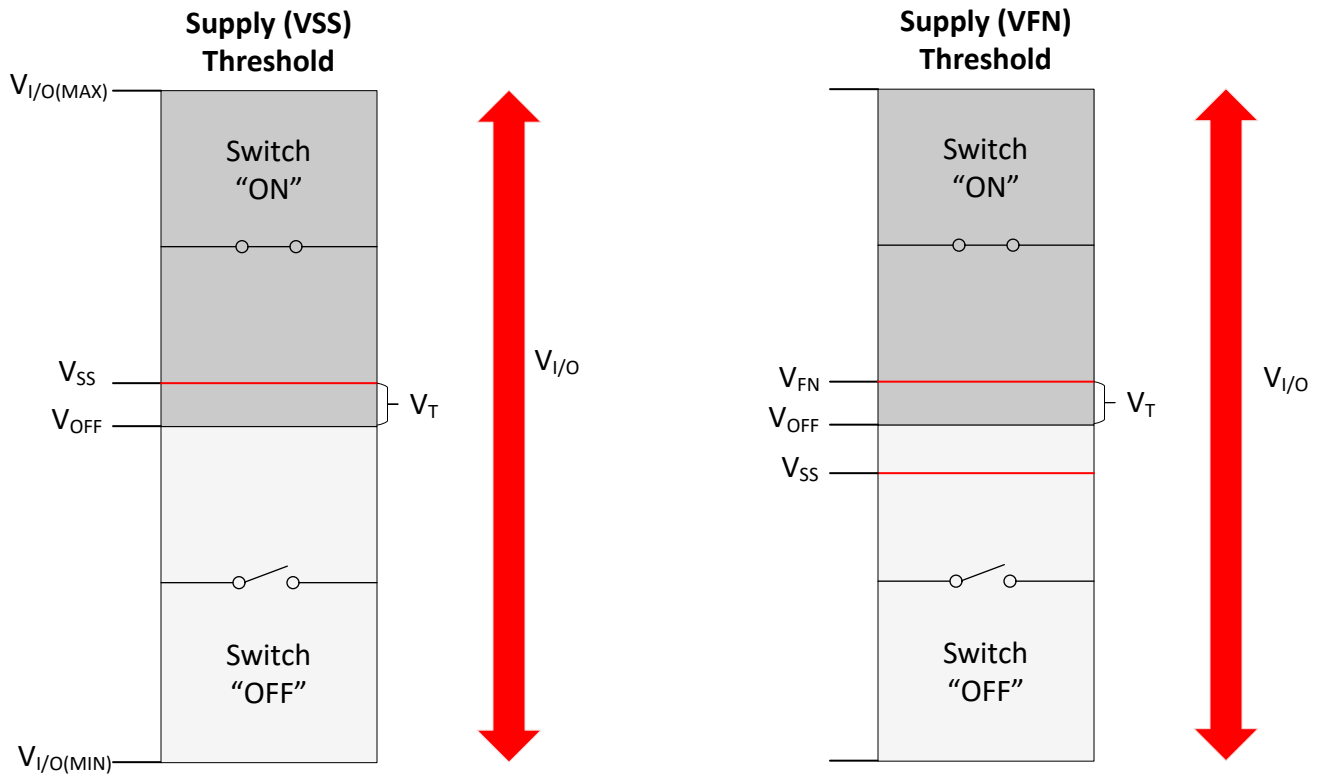


図 5-4. 低電圧保護スレッシュホールド

- **許容入力電圧:**これは、任意のソース ピンに印加できる最大電圧を基準とする具体的な保護として定義されます。電圧は、ソース ピンと電源間、またはソース ピンと一つ以上のドレインピン間を基準として参照できます。以下は、任意のソース入力ピンに印加可能な最大電圧が **+60V** または **-60V** のデバイスの例です。また、このデバイスは異なるピン間で最大 **85V** のストレスに対応する定格である点にも注意が必要です。このデバイスは、ピンの組み合わせごとに異なる最大ストレス定格を持っており、以下のように定義されています。

1. ソース ピンと電源レールの間

例えば、デバイスが **20V** の **VDD** 電源で動作している場合、いずれかのソース ピンの最大定格 **60V** を維持するには、任意のソース ピンに印加できる負方向の信号レベルは最大で **-60V** となります。デバイスが **40V** の **VDD** 電源で動作している場合、ソース ピンと電源間の最大定格 **85V** を維持するため、任意のソース ピンに印加できる負方向の最大信号レベルは **-45V** に低下します。

2. ソース ピンと一つ以上のドレイン ピンの間

たとえば、チャネル **S1** がオンで、**S1 (A)** ピンの電圧が **40V** の場合、ドレイン電圧も **40V** になります。この場合、ソース ピンとドレイン ピン間の最大定格 **85V** を維持するために、他のソース ピンに印加できる最大負電圧は **-45V** です。

表 5-2 に、アナログ保護スイッチの性能仕様を示します：

表 5-2. アナログ保護スイッチおよびマルチプレクサ

V _{CC}	部品番号	構成	R _{ON} (Typ) (Ω)	パッケージ / ピン	特長
低電圧 (V _{SIGNAL} ≤ 24V)	TMUX1511	1:1, 4 チャンネル	2	TSSOP 14, UQFN 16	1.8V 対応制御入力、フェイルセーフ ロジック、JTAG 信号対応、SPI 信号対応、電源電圧を超える入力電圧に対応
	TMUX154E	2:1, 2 チャンネル	6	UQFN 10, VSSOP 10	1.8V 互換の制御入力、電源オフ保護、I ² C 信号に対応、電源電圧を超える入力電圧に対応
	TMUX1574	2:1, 4 チャンネル	2	SOT-23-THN 16, TSSOP 16, UQFN 16	1.8V 対応制御入力、フェイルセーフ ロジック、JTAG 信号対応、SPI 信号対応、電源電圧を超える入力電圧に対応
	TMUX1575	2:1, 4 チャンネル	1.7	DSBGA 16	1.2V 対応制御入力、1.8V 対応制御入力、パワーオフ保護、SPI 信号対応、電源電圧を超える入力電圧に対応
	TMUX136	2:1, 2 チャンネル	4.6	UQFN 10	1.8V 互換の制御入、I ² C 信号に対応
	TMUX1072	2:1, 2 チャンネル	6	UQFN 12, VSSOP 10	1.8V 互換の制御入力、I ² C 信号に対応、電源電圧を超える入力電圧に対応
	TS5A3159A	2:1, 2 チャンネル	0.7	DSBGA 6, SC70 6, SOT-23 6	電源オフ保護、ブレイク ビフォー メイク
	SN74CBTLV3257	2:1, 4 チャンネル	5	SOIC 16, SSOP 16, TSSOP 16, TVSOP 16, UQFN 16, VQFN 16	電源オフ保護、JTAG 信号をサポート、SPI 信号をサポート
	TS5A3359	3:1, 1 チャンネル	0.7	DSBGA 8, VSSOP 8	電源オフ保護、ブレイク ビフォー メイク
	SN74CBT3305C ⁽¹⁾	1:1, 2 チャンネル	3	SOIC 8, TSSOP 8	I ² C 信号およびアンダーシュート保護をサポート
	SN74CBTD3306C	1:1, 2 チャンネル	3	SOIC 8, TSSOP 8	信号路変換、アンダーシュート保護
	SN74CB3Q3257	2:1, 4 チャンネル	4	SSOP 16, TSSOP 16, TVSOP 16, VQFN 16	電源オフ保護、JTAG 信号対応、SPI 信号対応、電源電圧を超える入力電圧に対応
	SN74CBTLV1G125 ⁽¹⁾	1:1, 1 チャンネル	5	SOT-23 5, SC-70 5	電源オフ保護
	SN74CB3T1G125 ⁽¹⁾	1:1, 1 チャンネル	5	SC70 5, SOT-23 5	電源オフ保護、信号路変換
	SN74CBTLV3126	1:1, 4 チャンネル	5	SOIC 14, SSOP 16, TSSOP 14, TVSOP 14, VQFN 14	電源オフ保護、JTAG 信号をサポート、SPI 信号をサポート
	TS3A27518E	2:1, 6 チャンネル	4.4	TSSOP 24, WQFN 24	電源オフ保護、ブレイク ビフォー メーク、SPI 信号対応、JTAG 信号対応、1.8V 対応制御入力
中電圧 (25V ≤ V _{SIGNAL} ≤ 99V)	TMUX8212	4:1, 1 チャンネル	5	TSSOP 16	1.8V 対応制御入力、ブレイク ビフォー メーク、フェイルセーフ ロジック、電源オフ保護
	TMUX8108	8:1, 1 チャンネル	37	TSSOP 16	
	TMUX8109	4:1, 2 チャンネル	37	TSSOP 16	
	TMUX7412F	1:1, 1 チャンネル	9.5	WQFN 16	1.8V 対応制御入力、ブレイク ビフォー メーク、フェイルセーフ ロジック、過電圧保護
	TMUX7462F	1:1, 4 チャンネル	9.5	WQFN 16	
	TMUX7308F	8:1, 1 チャンネル	250	TSSOP 16, WQFN 16	1.8V 対応制御入力、ブレイク ビフォー メーク、フェイルセーフ ロジック、過電圧保護、電源オフ保護
	MPC509	4:1, 2 チャンネル	1300	SOIC 16, PDIP 16	デュアル電源、ブレイク ビフォー メーク、過電圧保護、電源オフ保護
	MPC508	8:1, 1 チャンネル	1300	SOIC 16, PDIP 16	
	MPC507	8:1, 2 チャンネル	1300	SOIC 28	
	MPC506	16:1, 1 チャンネル	1300	SOIC 28	

(1) CBT および CBTLV ファミリのアナログ性能については、[Appendix A](#) を参照してください。

5.3 汎用スイッチおよびマルチプレクサ

TI は、広い電圧範囲、チャネル数、および構成に対応した双方向汎用スイッチおよびマルチプレクサの幅広いポートフォリオを提供しています。これらは一般に、サイズや BOM の最適化、またはその両方が最も重要となる低周波数またはデジタル (オン / オフ) アプリケーションで使用されます。

以下の表 5-3 に、汎用マルチプレクサ ファミリのデバイスの性能仕様を示します。

表 5-3. 汎用スイッチおよびマルチプレクサ

V _{SIGNAL}	部品番号	構成	R _{ON} (標準) (Ω)	パッケージ ピン	特長
低電圧 (V _{SIGNAL} ≤ 24V)	TMUX1309	4:1, 2 チャネル	59	SOT-23-THIN 16, TSSOP 16, WQFN 16	1.8V 対応の制御入力、ブレイク ビフォー メイク、注入電流制御
	TMUX1308	8:1, 1 チャネル	59	SOT-23-THIN 16, TSSOP 16, WQFN 16	
	TMUX1247	2:1, 1 チャネル	3	SC70 6	1.8V 互換制御入力、ブレイク ビフォー メイク、フェイルセーフ ロジック
	TMUX1219	2:1, 1 チャネル	3	SC70 6, SOT-23 6	
	TMUX1204	4:1, 1 チャネル	9	USON 10, VSSOP 10	
	TMUX1209	4:1, 2 チャネル	5	TSSOP 16, UQFN 16	
	TMUX1208	8:1, 1 チャネル	5	TSSOP 16, UQFN 16	
	SN74LVC2G66	1:1, 2 チャネル	6	DSBGA 8, SM8 8, VSSOP 8	I ² C レジスタに対応
	TS5A3157	2:1, 1 チャネル	5.5	DSBGA 6, SC70 6, SOT-23 6	ブレイク ビフォー メイク
	TS5A23157	2:1, 2 チャネル	10	UQFN 10, VSSOP 10	ブレイク ビフォー メイク、I ² C 信号に対応
	CD74HC4053 ⁽¹⁾	2:1, 3 チャネル	45	PDIP 16, SOIC 16, SO 16, TSSOP 16	ブレイク ビフォー メイク
	SN74LV4053A ⁽¹⁾	2:1, 3 チャネル	23	PDIP 16, QFN 16, SOIC 16, SOP 16, TSSOP 16, CDIP 16	すべてのポートで混在モード電圧動作をサポート
	SN74LVC1G3157 ⁽¹⁾	2:1, 1 チャネル	6	SC70 6, SOT-23 6, SON 6, DSBGA 6, X2SON 6	ブレイク ビフォー メイク
	CD4051B ⁽¹⁾	8:1, 1 チャネル	125	PDIP 16, SOIC 16, SO 16, TSSOP 16	ブレイク ビフォー メイク
	TMUX4051	8:1, 1 チャネル	125	SOT-23 THIN 16, TSSOP 16, WQFN 16	±12V 信号範囲、1.8V 互換ロジック
	TMUX4052	4:1, 2 チャネル	125	SOT-23 THIN 16, TSSOP 16, WQFN 16	±12V 信号範囲、1.8V 互換ロジック
	TMUX4053	2:1, 3 チャネル	125	SOT-23 THIN 16, TSSOP 16, WQFN 16	±12V 信号範囲、1.8V 互換ロジック
中電圧 (25V ≤ V _{SIGNAL} ≤ 99V)	TS12A4514	1:1, 1 チャネル	6.5	PDIP 8, SOIC 8, SOT-23 5	ブレイク ビフォー メイク
	TMUX8212	1:1, 4 チャネル	5	TSSOP 16	1.8V 対応制御入力、ブレイク ビフォー メイク、フェイルセーフ ロジック、電源オフ保護
	TMUX8108	8:1, 1 チャネル	37	TSSOP 16	
	TMUX8109	4:1, 2 チャネル	37	TSSOP 16	
	TMUX6219	2:1, 1 チャネル	2	VSSOP 8	
	MUX509	4:1, 2 チャネル	125	SOIC 16, TSSOP 16	ブレイク ビフォー メイク
	MUX508	8:1, 1 チャネル	125	SOIC 16, TSSOP 16	
	MUX507	8:1, 2 チャネル	125	SOIC 28, TSSOP 28	
	MUX506	16:1, 1 チャネル	125	SOIC 28, TSSOP 28	

(1) HC、LV、LVC、CD400 ファミリのアナログ性能については、Appendix A を参照してください。

5.4 アナログ スイッチおよびマルチプレクサ

以下の表 5-4 に、車載用 (AECQ100) スイッチの性能仕様を示します。

表 5-4. 車載スイッチおよびマルチプレクサ – AECQ100

構成		部品番号	パッケージ / ピン	特長
低電圧 (V _{SIGNAL} ≤ 24V)	1:1、1 チャネル	TS5A3166-Q1	SC70 5	低 R _{ON} (10Ω 未満)、電源オフ保護
		SN74LVC1G66-Q1	SC70 5、SOT-23 5	低 R _{ON} (10Ω 未満)
		SN74CBTLV1G125-Q1	SOT-23 5	低 R _{ON} (10Ω 未満)、電源オフ保護
	1:1、2 チャネル	SN74LVC2G66-Q1	VSSOP 8	低 R _{ON} (10Ω 未満)、I ² C 信号に対応
	1:1、4 チャネル	CD4066B-Q1	SOIC 14	低 C _{ON} (10pF 未満)
		CD74HCT4066-Q1	SOIC 14、TSSOP 14 52mm2: 6 x 8.65 (SOIC 14)、	低 C _{ON} (10pF 未満)
	2:1、1 チャネル	TS5A3159-Q1	SOT-23 6	ブレイク ビフォー メイク、低 R _{ON} (10Ω 未満)
		SN74LVC1G3157-Q1	SC70 6、SOT-23 6	低 R _{ON} (10Ω 未満)
	2:1、2 チャネル	TS5A22364-Q1	VSSOP 10	低 R _{ON} (10Ω 未満)、ブレイク ビフォー メイクにより負の電圧に対応
		TS5A3357-Q1	VSSOP 10	低 R _{ON} (10Ω 未満)、ブレイク ビフォー メイク、I ² C 信号に対応
	2:1、3 チャネル	TMUX4053	SOT-23 THIN 16、TSSOP 16、WQFN 16	R _{ON} (125Ω 未満)、±12V の信号範囲、1.8V 互換ロジック
	2:1、4 チャネル	SN3257-Q1	SOT-23-THN 16、TSSOP 16	低 R _{ON} (10Ω 未満)、1.8V 互換制御入力、ブレイク ビフォー メイク、フェイルセーフ ロジック、ロジック ピンにプルダウン抵抗内蔵、電源オフ保護、SPI 信号対応、電源電圧を超える入力電圧に対応
	2:1、6 チャネル	TS3A27518E-Q1	TSSOP 24、WQFN 24	低 R _{ON} (10Ω 未満)、電源オフ保護、ブレイク ビフォー メイク、SPI 信号に対応、JTAG 信号に対応、1.8V 互換の制御入力
	3:1、1 チャネル	TS5A3357-Q1	VSSOP 8	ブレイク ビフォー メイク
	4:1、2 チャネル	TMUX1309-Q1	SOT-23-THIN 16、TSSOP 16、WQFN 16	1.8V 対応制御入力、ブレイク ビフォー メイク、フェイルセーフロジック、注入電流制御
		TMUX4052	SOT-23 THIN 16、TSSOP 16、WQFN 16	R _{ON} (125Ω 未満)、±12V の信号範囲、1.8V 互換ロジック
		TS3A5017-Q1	VQFN 16	電源オフ保護、SPI 信号に対応
		SN74LV4052A-Q1	SOIC 16、TSSOP 16	低 C _{ON} (10pF 未満)
	8:1、1 チャネル	TMUX1308-Q1	SOT-23-THN 16、TSSOP 16	1.8V 対応の制御入力、ブレイク ビフォー メイク、電流注入制御
		TMUX1208-Q1	UQFN 16	1.8V 互換制御入力、ブレイク ビフォー メイク、フェイルセーフロジック
		TMUX4051	SOT-23 THIN 16、TSSOP 16、WQFN 16	R _{ON} (125Ω 未満)、±12V の信号範囲、1.8V 互換ロジック
		SN74HC4851-Q1	SOIC 16、TSSOP 16	電流注入制御
		SN74LV4051A-Q1	SOIC 16、SOIC 16、TSSOP 16	低 R _{ON} (10Ω 未満)、ブレイク ビフォー メイク
		CD74HCT4051-Q1	SOIC 16	低 C _{ON} (10pF 未満)、ブレイク ビフォー メイク
	16:1、1 チャネル	CD74HCT4067-Q1	SOIC 24	低 C _{ON} (10pF 未満)、ブレイク ビフォー メイク
中電圧 (25V ≤ V _{SIGNAL} ≤ 99V)	1:1、4 チャネル	TMUX7212-Q1	TSSOP 16	低 R _{ON} (10Ω 未満)、1.8V 互換ロジック入力、ブレイク ビフォーメイク
	2:1、1 チャネル	TMUX6219-Q1	VSSOP 8	
		TMUX7219-Q1	VSSOP 8	

6 デジタル信号アプリケーションにおけるスイッチおよびマルチプレクサの性能

デジタル信号アプリケーションで使用するスイッチおよびマルチプレクサでは、[セクション 4](#) に示す信号スイッチの仕様に加えて、次の機能も考慮する必要があります。

- 切り替えが必要なビット数。TI の豊富な種類のシグナル スイッチを使用すれば、一つのデバイスで 1 ～ 32 ビットを同時に切り替えることが可能です。たとえば、LVC1G66 または CBT1G125 は単一ビットの切り替えに使用でき、一方で CBTLV16211 は 12 ビット単位のバンクで合計 24 ビットを切り替えることができます。また、隣接するイネーブルピンを接続することで、一つのイネーブル信号で 24 ビットを制御することができます。
- 特別な機能。TI は、単一部品でのレベル シフトを可能にする内蔵ダイオード (CBTD)、アンダーシュート保護用のアクティブ クランプ (CBTK)、アンダーシュート保護用のショットキー ダイオード クランプ (CBTS)、フローティング状態または未使用の I/O ピンを有効な論理レベルに保持するバス ホールド オプション (CBTH)、信号反射ノイズを低減する内蔵直列抵抗オプション (CBTR) など、特殊機能を備えたバス スイッチを提供しています。

[表 6-1](#) に、TI の信号スイッチのデジタル性能特性を示します。この信号スイッチは、スイッチ ファミリの性能に関して一般的な性質を表すことができます。正確なパラメータについては、該当するデータシートを参照してください。

表 6-1. デジタル性能の要約

部品番号 ⁽¹⁾	V _{CC}	R _{ON}	t _{pd} ⁽²⁾	t _{ON} ⁽³⁾	t _{OFF} ⁽⁴⁾	V _{IH} (制御入力)	V _{IL} (制御入力)	C _i (制御)	C _{io} (オン)	C _{io} (オフ)
TMUX1209	1.08～5.5V	5 ～ 9Ω	—	60ns	45ns	1.8V CMOS	1.8V CMOS	1pF	42pF	38pF
TMUX1511	1.5～5.5V	2Ω	67ps	20μs	4μs	1.8V CMOS	1.8V CMOS	3pF	3.3 ～ 6pF	2.4 ～ 4pF
CD4066	3～18V	200 ～ 1300Ω	7～40ns	15～70ns	15～70ns	およそ、 0.7 × V _{CC}	およそ、 0.2 × V _{CC}	5 ～ 7.5pF	—	8pF
CD74HC4066	2～10V	15 ～ 142Ω	4～90ns	8～150ns	12～225ns	5V CMOS	5V CMOS	10pF	—	5pF
CD74HCT4066	4.5～5.5V	25 ～ 142Ω	4～18ns	4～18ns	9～36ns	5V TTL	5V TTL	10pF	—	5pF
SN74HC4066	2～6V	30 ～ 150Ω	3～75ns	18～225ns	22～250ns	5V CMOS	5V CMOS	3 ～ 10pF	—	9pF
LVC1G66	1.65～5.5V	3 ～ 30Ω	0.6～2ns	1.5～10ns	1.4～10ns	5V CMOS	5V CMOS	2pF	13pF	6pF
LV4066A	2～5.5V	21 ～ 225Ω	0.3～18ns	1.6～32ns	3.2～32ns	5V CMOS	5V CMOS	1.5pF	—	5.5pF
CBT3125	4～5.5V	5 ～ 22Ω	0.25～0.35ns	1.8～5.6ns	1～4.6ns	5V TTL/LVTTL	5V TTL/ LVTTL	3pF	—	4pF
CBTLV3125	2.3～3.6V	5 ～ 40Ω	0.15～0.25ns	2～4.6ns	1～4.2ns	LVTTL/2.5V CMOS	LVTTL/2.5V CMOS	2.5pF	—	7pF

- データは、このアプリケーション レポートで試験された部品のデータシート パラメータに基づいています。特定のパラメータと負荷条件については、該当するデータシートを参照してください。
- t_{pd} は t_{PLH}/t_{PHL} と同じです。理想的な電圧源 (出力インピーダンスがゼロ) で駆動した場合、スイッチは、代表的なオン抵抗と負荷容量による RC 遅延以外には、有意な伝搬遅延を生じません。
- t_{ON} は t_{PZL}/t_{PZH} と同じ値です。
- t_{OFF} は t_{PLZ}/t_{PHZ} と同じ値です。

7 アプリケーション

以下に、シグナル スイッチとマルチプレクサの一般的なアプリケーションをいくつか示します。

7.1 SPI の多重化

TMUX1574 や SN3257-Q1 のようなマルチプレクサの機能を必要とする一般的なアプリケーションには、プロセッサまたはマイコンからの SPI、eMMC、I2S、標準 GPIO 信号など、さまざまなプロトコルのマルチプレクシングが含まれます。これらのデバイスは、電源が供給されている状態で優れた絶縁性能を提供します。電源オフ保護のもう 1 つの利点は、ホットスワップや活線挿入アプリケーションで電源シーケンスを不要にして、システムの複雑さを最小化できることです。図 7-1 に示す例は、SN3257-Q1 を使用して SPI バスを複数のフラッシュ メモリ デバイスに多重化する方法を示しています。

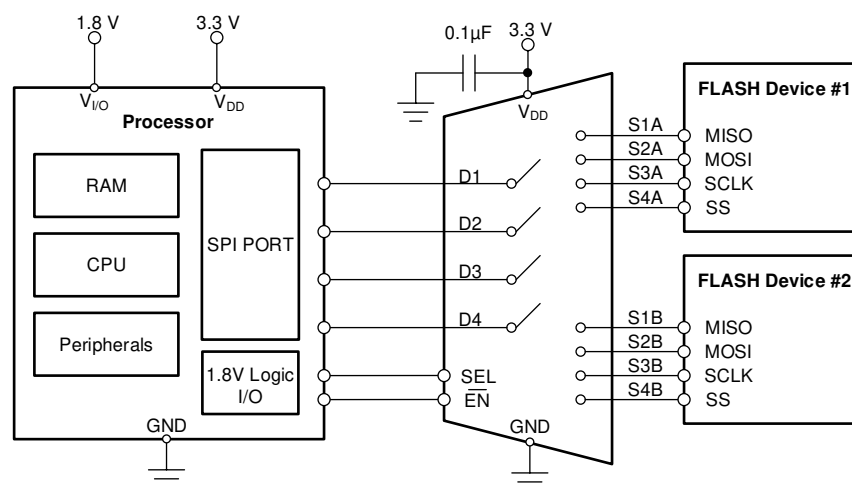


図 7-1. フラッシュ メモリのマルチプレクシング

マルチプレクサの有用なアプリケーションの一つは、プロセッサまたはマイコンからの JTAG、SPI、標準 GPIO 信号など、さまざまなプロトコルを分離することです。TMUX1511 のようなスイッチは、デバイスに電源が供給されている状態で優れた絶縁性能を提供します。電源オフ保護のもう一つの利点は、ホットスワップや活線挿入アプリケーションで電源シーケンスを不要にして、システムの複雑さを最小化できることです。

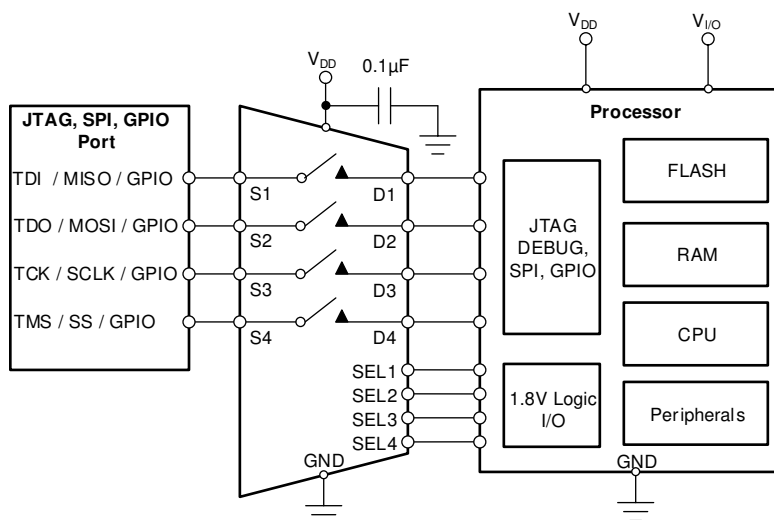


図 7-2. JTAG、SPI、GPIO 信号の絶縁

7.2 外部 ADC への信号のマルチプレクシング

図 7-3 は、16 ビット、4 入力マルチプレクシング データ収集システムを示しています。この例は、高精度測定のために低歪みが求められる産業用アプリケーションで一般的なものです。この回路は、16 ビット、400kSPS の逐次比較レジスタ (SAR) 型 A/D コンバータ (ADC) である ADS8864 と、高精度アンプ、および 4 入力マルチプレクサ (TMUX1104) を使用しています。

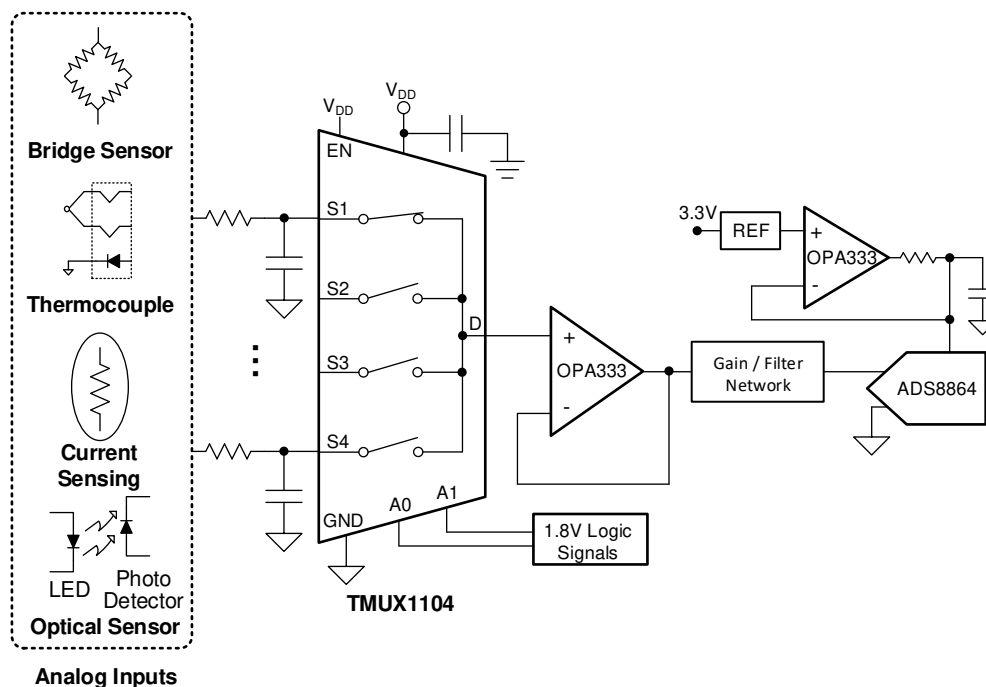


図 7-3. 外部 ADC への信号のマルチプレクシング

7.3 故障に敏感な条件下での外部 ADC への信号のマルチプレクシング

アナログ入力プログラマブル ロジック コントローラ (PLC) では、複数のセンサを単一の ADC に切り替えて接続するために、マルチプレクサがよく使用されます。マルチプレクサを使用すると、システム内の部品点数を減らし、システムのコストとサイズを削減することができます。PLC モジュールでは、外部フィールドトランスミッタやセンサとのインターフェイス用として $\pm 10\text{V}$ の入力信号範囲が一般的です。しかし、多くの集積回路に損傷を与える可能性のある故障ケースが多数発生する場合があります。このような故障条件には、配線接続の誤った人的エラー、部品の故障またはワイヤの短絡、電磁干渉 (EMI) または過渡的な外乱などが含まれますが、これらに限定されません。TMUX7308F は、このような故障条件から保護されたダウンストリーム デバイスに適したマルチプレクサです。

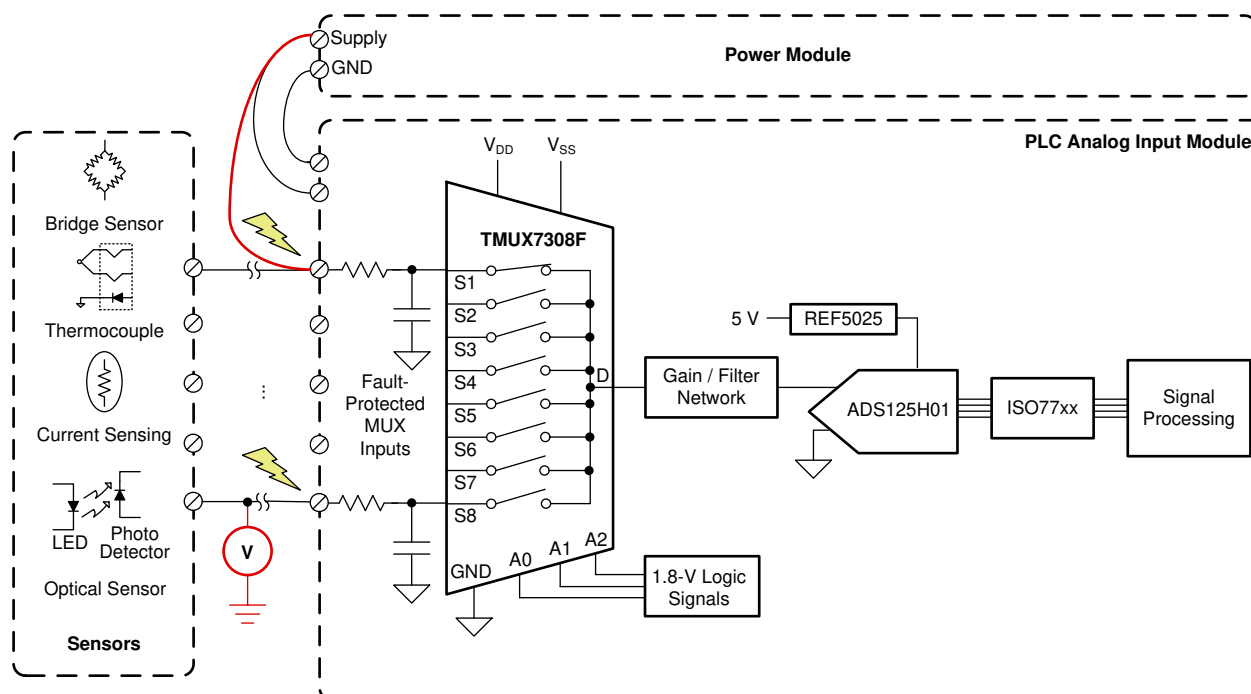


図 7-4. 故障に敏感な条件下での外部 ADC への信号のマルチプレクシング

7.4 切り替え可能なオペアンプのゲイン設定

マルチプレクサのアプリケーション例の一つとして、オペアンプをユニティ ゲイン設定から反転増幅器構成に切り替える用途があります。TMUX1219 のようなスイッチを使用することで、システムに設定可能なゲインを持たせることができ、システムへのさまざまな入力に対して、基板全体で同じアーキテクチャを利用できます。

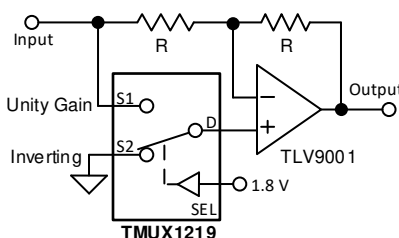


図 7-5. 切り替え可能なオペアンプのゲイン設定

7.5 車載用ボディコントロール モジュール (BCM) 入力のマルチプレクシング

車載用 BCM は、照明、ドアロック、ウィンドウ、ワイパー、方向指示器など、数多くの入力や機能を管理するために設計された複雑なシステムです。BCM はこれらの物理スイッチを監視し、車両内のさまざまな負荷への電力供給を制御します。CMOS マルチプレクサを使用することで、入力をマルチプレクシングでき、オンボードマイコンが必要とする GPIO や ADC 入力の数を最小限に抑えることができます。TMUX1308-Q1 は、ボディ制御モジュール (BCM) または電子制御ユニット (ECU) 内の各種物理スイッチを多重化する機能を備えています。図 7-1 は、TMUX1308-Q1 を使用してシステム入力をマルチプレクシングする標準的な BCM システムを示します。

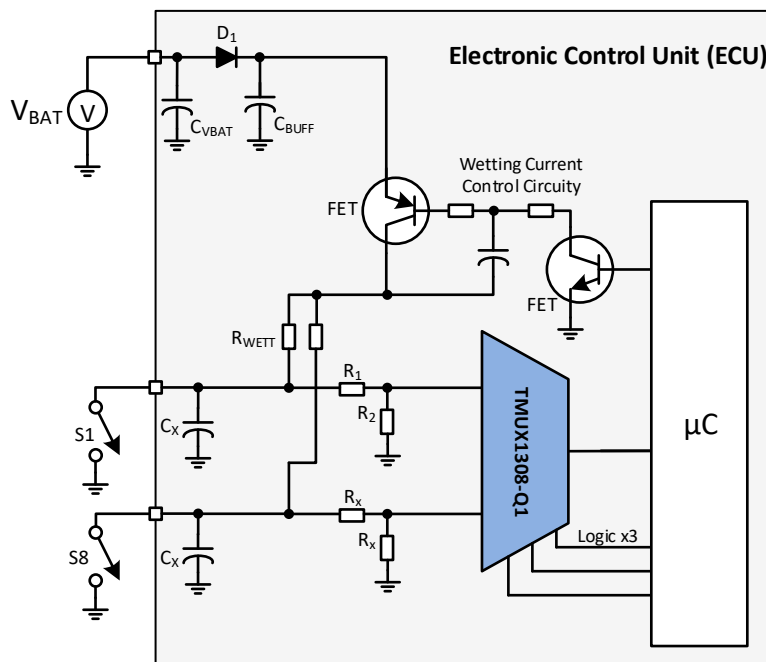


図 7-6. BCM 入力のマルチプレキシング

7.6 外付け抵抗による大電流範囲の選択

TMUX721x などの高い電流対応能力を備えたデバイスの高精度性能を活用する例の一つとして、半導体自動試験装置 (ATE) アプリケーションにおけるパラメータ測定ユニット (PMU) の実装が挙げられます。

自動試験装置 (ATE) システムでは、パラメータ測定ユニット (PMU) は、電圧と電流に関するデバイス (DUT) のパラメータ情報を測定する役割を担います。電圧を測定する場合、DUT ピンに電流を印加し、内部センス抵抗の値を変更することで電流レンジを調整できます。DUT によっては、システムが標準で対応している電流よりもさらに高い試験電流を使用する必要が生じる場合があります。4 チャンネル SPST スイッチを外付けの大電流アンプおよび抵抗と組み合わせることで、柔軟性を実現できます。PMU の動作電圧は通常、中電圧 (最大 20V) です。TMUX721x のような低リーク電流 (標準 0.05nA) を備えた適切なスイッチは、測定精度を確保するうえでこのようなアプリケーションに適しています。また、低い RON と平坦な RON_FLATNESS により、電流範囲をより高精度に制御できます。以下に、メモリおよび半導体試験装置におけるこのような実装の簡略図を示します。

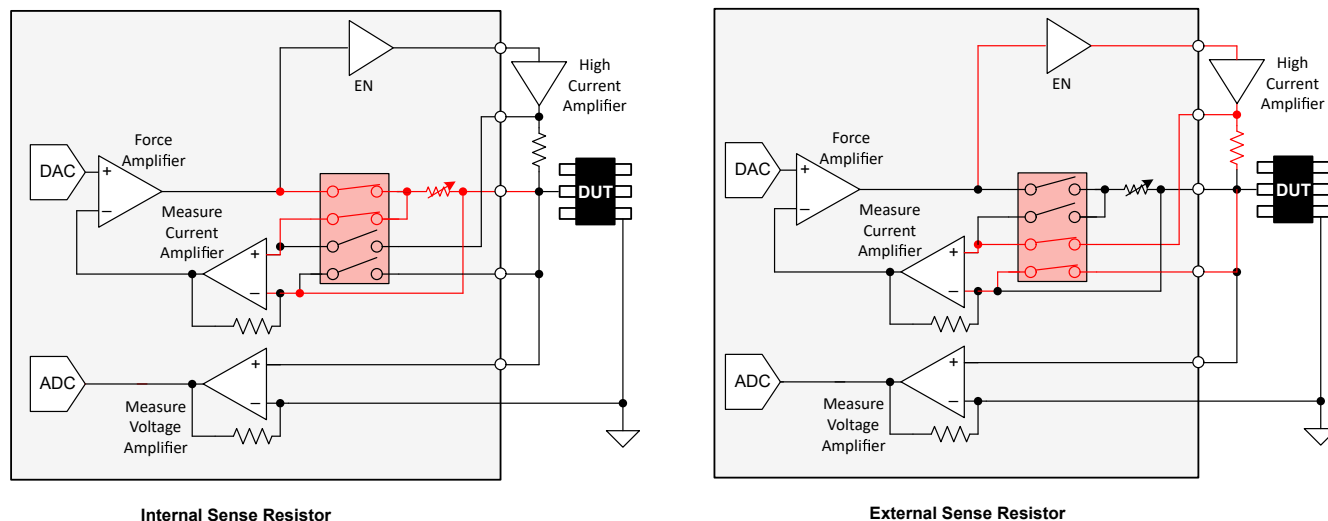


図 7-7. 外付け抵抗による大電流範囲の選択

7.7 ファクトリオートメーション制御システムの故障保護

リモートセンサの監視の必要性は、ファクトリオートメーションの制御システムで共通しています。たとえば、プログラマブルロジックコントローラ (PLC) のアナログ入力モジュールまたは混合モジュール (AI、AO、DI、DO) は、工場内の遠隔地にある各種プロセスセンサを監視するために、フィールドトランスミッタとインターフェイスします。TMUX7462F などのスイッチまたはマルチプレクサは、システムからの複数の入力を接続し、後段のチャンネル数を削減するためによく使用されます。

多くの集積回路に損傷を与える可能性のある故障ケースは、数多く発生する可能性があります。このような故障条件には、誤配線による人的ミス、部品故障、配線ショート、電磁干渉 (EMI)、過渡的な外乱などが含まれますが、これらに限定されません。

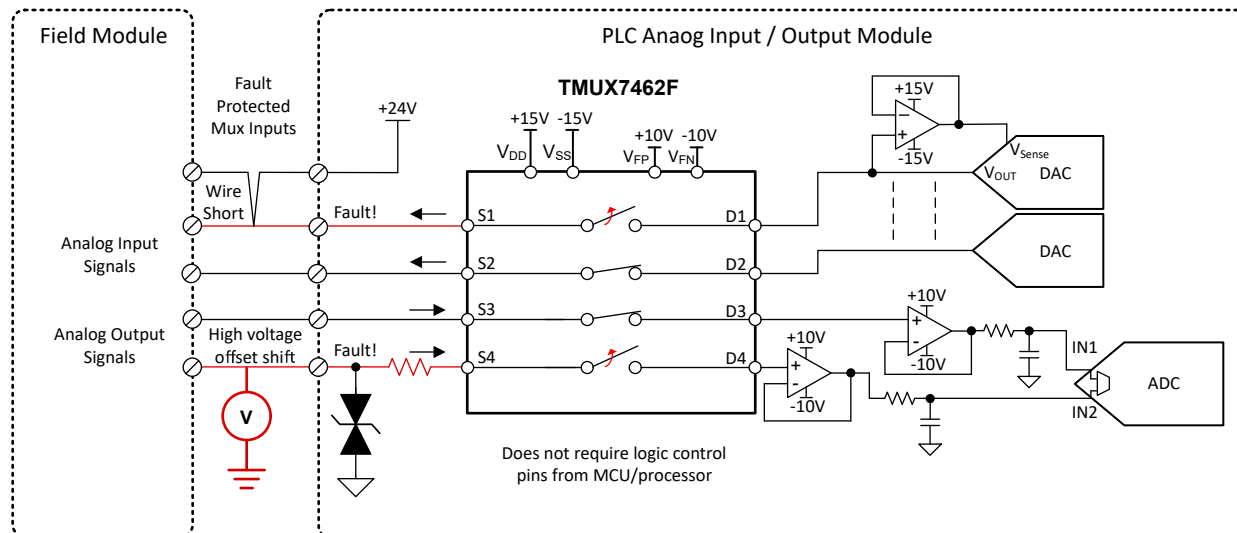


図 7-8. ファクトリオートメーション制御システムの故障保護

7.8 サンプル/ホールド回路

TMUX6121、TMUX6122、TMUX6123 などのデバイスで高精度の性能を利用するのに便利なアプリケーションの一つがサンプル/ホールド回路です。信頼性と安定性を向上させて、さまざまな入力電圧をサンプリングするために、アナログ/デジタルコンバータ(ADC)にサンプル/ホールド回路を使うと便利です。また、単一の D/A コンバータ(DAC)からの出力サンプルをマルチ出力アプリケーションに保存するためにも使用できます。TMUX6121、TMUX6122、TMUX6123 などのアナログスイッチを使用することで、簡単なサンプル/ホールド回路を実現できます。

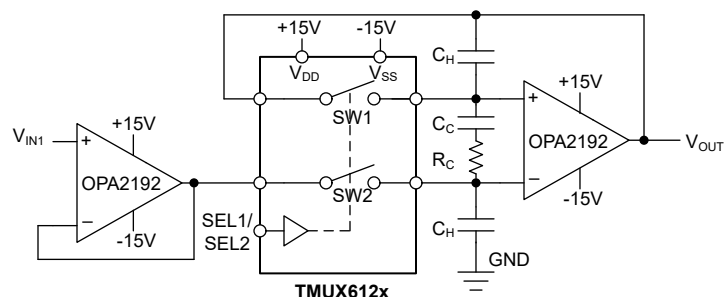


図 7-9. TMUX611x アナログスイッチを使用して実現したサンプル/ホールド回路

8 まとめ

シグナル スイッチを選択する際に必要な要因は多数あります (低 r_{on} 、低リーケージ、チャネル数、スイッチ構成、電源オフ保護、など)。このアプリケーション レポートでは、TI の各種信号スイッチ アーキテクチャを紹介し、信号チェーン全体のニーズをサポートする保護機能付き、高精度、および汎用のスイッチとマルチプレクサの主な特長と例を取り上げ、設計者が適切な TI 信号スイッチを選定する際に役立つスイッチのアプリケーション例を示しました。

9 改訂履歴

資料番号末尾の英字は改訂を表しています。その改訂履歴は英語版に準じています。

Changes from Revision D (December 2021) to Revision E (June 2022) Page

• 新しい TMUX40xx (TMUX4051、TMUX4052、TMUX4053) 信号スイッチおよびマルチプレクサを追加してアプリケーション ノートを更新	1
--	---

Changes from Revision C (August 2021) to Revision D (December 2021) Page

• 「CMOS (FET) スイッチの動作モデル」のタイトルを更新.....	4
• CF の説明を追加.....	4
• デジタルとアナログのスイッチの定義を更新.....	9
• バス スイッチの定義を削除.....	9
• トピックのタイトルを更新.....	11
• 文書全体にわたって新しいデバイスで更新.....	11
• 「ロジック ピンに内蔵するプルダウン」のトピックを追加.....	11
• 文書全体にわたって新しいデバイスで更新.....	11
• ソースとドレイン オン容量の画像を更新.....	11
• ラッチアップ耐性を追加.....	11
• 伝搬遅延の定義を更新.....	11
• サンプル デバイスでフェイルセーフ ロジックを更新.....	11
• アナログ高精度スイッチおよびマルチプレクサ表を更新.....	18
• 保護スイッチとマルチプレクサのトピックを更新し、新しい保護デバイスを追加.....	19
• 「アナログ保護スイッチおよびマルチプレクサ」表を更新.....	19
• 汎用スイッチおよびマルチプレクサ表を更新.....	23
• 車載用スイッチおよびマルチプレクサ – AECQ100 表を更新.....	24
• 「デジタル信号アプリケーション」のタイトルのスイッチとマルチプレクサの性能を更新.....	25
• 外部 ADC のトピックにマルチプレクシング信号を追加.....	27
• 「故障に敏感な条件」の「外部 ADC」にマルチプレクシング信号を追加.....	28
• 外付け抵抗を使用した大電流範囲の選択のトピックを追加.....	30
• ファクトリ オートメーションと制御システムのトピックに故障保護機能を追加.....	30
• サンプル / ホールド回路のトピックを追加.....	31

Changes from Revision B (April 2020) to Revision C (August 2021) Page

• 文書全体にわたって表、図、相互参照の採番方法を更新。.....	4
-----------------------------------	---

Changes from Revision A (March 2020) to Revision B (April 2020) Page

• 以下を更新。図 27: 切り替え可能なオペアンプのゲイン設定	28
--	----

Changes from Revision * (October 2001) to Revision A (March 2020)

Page

- 新しい TMUX 信号スイッチおよびマルチプレクサを追加してアプリケーション ノートを更新 [1](#)
-

A 付録 A

A.1 アナログ パフォーマンス – CD、HC、CBT、LVC、LV

表 A-1. V_{CC} 5.5V 以上

パラメータ ⁽¹⁾	優れた性能		
R_{ON} (標準値から最大値)	CD74HC4066 15 ~ 126 Ω	CD74HC4066 ⁽²⁾ 30 Ω	CD4066 200 ~ 550 Ω
R_{ON} (ピーク) (標準値から最大値)	SN74HC4066 ⁽²⁾ 50 Ω (標準値)	CD74HC4066 指定されていません	CD4066 指定されていません
周波数応答	CD74HC4066 ⁽³⁾ 200MHz	CD4066 40MHz	SN74HC4066 ⁽³⁾ 30MHz
THD / サイン波の歪み	CD74HC4066 0.008%	SN74HC4066 ⁽³⁾ 0.05%	CD4066 0.4%
クロストーク (イネーブルから出力)	SN74HC4066 20mV	CD4066 50mV	CD74HC4066 550mV
クロストーク (スイッチ間)	CD4066 8MHz で -50dB	CD74HC4066 ⁽³⁾ 1MHz で -72dB	SN74HC4066 ⁽³⁾ 1MHz で -45dB
フィードスルー減衰	CD74HC4066 ⁽³⁾ 1MHz で -72dB	CD4066 1MHz で -50dB	SN74HC4066 ⁽³⁾ 1MHz で -42dB

- (1) データは、このアプリケーション レポートで試験された部品のデータシート パラメータに基づいています。特定のパラメータと負荷条件については、該当するデータシートを参照してください。
- (2) $V_{CC} = 6V$ の使用。
- (3) $V_{CC} = 4.5V$ の使用。

表 A-2. $V_{CC} = 4.5V$

パラメータ ⁽¹⁾	優れた性能					
R_{ON} (標準値から最大値)	LVC1G66 3 ~ 10 Ω	CBT3125 ⁽²⁾ 5 ~ 15 Ω	LV4066A 21 ~ 100 Ω	CD74HC/ HCT4066 25 ~ 142 Ω	SN74HC4066 50 ~ 106 Ω	CBT3125 ⁽³⁾ 5 ~ 1000 Ω
R_{ON} (ピーク) (標準値から最大値)	CBT3125 ^{(2) (3)} 10 Ω	LVC1G66 6 ~ 15 Ω	LV4066A 31 ~ 125 Ω	CD74HC/ HCT4066 ⁽³⁾ 50 ~ 70 Ω	SN74HC4066 70 ~ 215 Ω	CBT3125 ⁽³⁾ 1000 Ω
周波数応答	CBT3125 ^{(2) (3)} > 200MHz	LVC1G66 195MHz	CD74HC/ HCT4066 ⁽⁴⁾ 200MHz	LV4066A 50MHz	SN74HC4066 30MHz	
THD / サイン波の歪み	LVC1G66 0.01%	CD74HC/ HCT4066 0.023%	CBT3125 ^{(2) (3)} 0.035%	SN74HC4066 0.05%	LV4066A 0.1%	
クロストーク (イネーブルから出力)	SN74HC4066 15mV	LV4066A 50mV	LVC1G66 100mV	CBT3125 ⁽³⁾ 120mV	CD74HCT4066 130mV	CD74HC4066 200mV
クロストーク (スイッチ間)	CD74HC/HCT4066 -72dB	LVC2G66 -58dB	CBT3125 ^{(2) (3)} -53dB	SN74HC4066 -45dB	LV4066A -45dB	
フィードスルー減衰	CD74HC/HCT4066 -72dB	LVC1G66 -58dB	SN74HC4066 -42dB	LV4066A -40dB	CBT3125 ⁽³⁾ -36dB	

- (1) データは、このアプリケーション レポートで試験された部品のデータシート パラメータに基づいています。特定のパラメータと負荷条件については、該当するデータシートを参照してください。
- (2) CBT3125, $0 \leq V_{IO} \leq (V_{CC} - 2V)$ 。
- (3) アプリケーション レポート測定から得られる値。データシートで規定されていません。
- (4) このレポートで他のデバイスからの負荷変動により、ここにランク付けされています。

表 A-3. $V_{CC} = 3V$

パラメータ ⁽¹⁾	優れた性能				
R_{ON} (標準値から最大値)	LVC1G666 ~ 15 Ω	CBTLV31255 ~ 15 Ω	LV4066A29 ~ 190 Ω	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽²⁾ 指定されていません
R_{ON} (ピーク) (標準値から最大値)	CBTLV3125 ⁽³⁾ 15 ~ 20 Ω	LVC1G6612 ~ 20 Ω	LV4066A57 ~ 225 Ω	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽²⁾ 指定されていません

表 A-3. $V_{CC} = 3V$ (続き)

パラメータ ⁽¹⁾	優れた性能				
周波数応答	CBTLV3125 ⁽³⁾ > 200MHz	LVC1G66175MHz	CD74HC4066 ⁽²⁾ 指定されていません	LV4066A35MHz	SN74HC4066 ⁽¹⁾ 指定されていません
THD / サイン波の歪み	LVC1G660.015%	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽²⁾ 指定されていません	CBTLV3125 ⁽³⁾ 0.09%	LV4066A0.1%
クロストーク (イネーブルから出力)	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A20mV	LVC1G6670mV	CBTLV3125 ⁽³⁾ 70mV	CD74HC4066 ⁽²⁾ 指定されていません
クロストーク (スイッチ間)	CD74HC4066 ⁽²⁾ 指定されていません	LVC2G66-58dB	CBTLV3125 ⁽³⁾ -49dB	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A-45dB
フィードスルー減衰	CD74HC4066 ⁽²⁾ 指定されていません	LVC1G66-58dB	CBTLV3125-52dB	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A-40dB

- (1) データは、このアプリケーション レポートで試験された部品のデータシート パラメータに基づいています。特定のパラメータと負荷条件については、該当するデータシートを参照してください。
- (2) 推定されたパフォーマンスに基づいて表内の位置。データシートに記載されていない情報。
- (3) アプリケーション レポート測定から得られる値。データシートで規定されていません。

表 A-4. $V_{CC} = 2.5V$

パラメータ ⁽¹⁾	優れた性能				
R_{ON} (標準値から最大値)	LVC1G66 9 ~ 20 Ω	CBTLV3125 5 ~ 40 Ω	LV4066A 38 ~ 225 Ω	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽³⁾ 150 Ω
R_{ON} (ピーク) (標準値から最大値)	CBTLV3125 ⁽⁴⁾ 15 ~ 45 Ω	LVC1G66 20 ~ 30 Ω	LV4066A 143 ~ 600 Ω	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽³⁾ 320 Ω
周波数応答	CBTLV3125 ⁽⁴⁾ >200MHz	LVC1G66 120MHz	CD74HC4066 ⁽²⁾ 指定されていません	LV4066A 30MHz	SN74HC4066 ⁽²⁾ 指定されていません
THD / サイン波の歪み	LVC1G66 0.025%	CD74HC4066 ⁽²⁾ 指定されていません	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A 0.1%	CBTLV3125 ⁽⁴⁾ 0.11%
クロストーク (イネーブルから出力)	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A 15mV	CBTLV3125 ⁽²⁾ 30mV	LVC1G66 50mV	CD74HC4066 ⁽²⁾ 指定されていません
クロストーク (スイッチ間)	CD74HC4066 ⁽²⁾ 指定されていません	LVC2G66 -58dB	CBTLV3125 -45dB	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A -45dB
フィードスルー減衰	CD74HC4066 ⁽²⁾ 指定されていません	LVC1G66 -58dB	CBTLV3125 -52dB	SN74HC4066 ⁽²⁾ 指定されていません	LV4066A -40dB

- (1) データは、このアプリケーション レポートで試験された部品のデータシート パラメータに基づいています。特定のパラメータと負荷条件については、該当するデータシートを参照してください。
- (2) 推定されたパフォーマンスに基づいて表内の位置。データシートに記載されていない情報。
- (3) $V_{CC} = 2V$ のデータ。
- (4) アプリケーション レポート測定から得られる値。データシートで規定されていません。

A.2 SN74CBT の特性

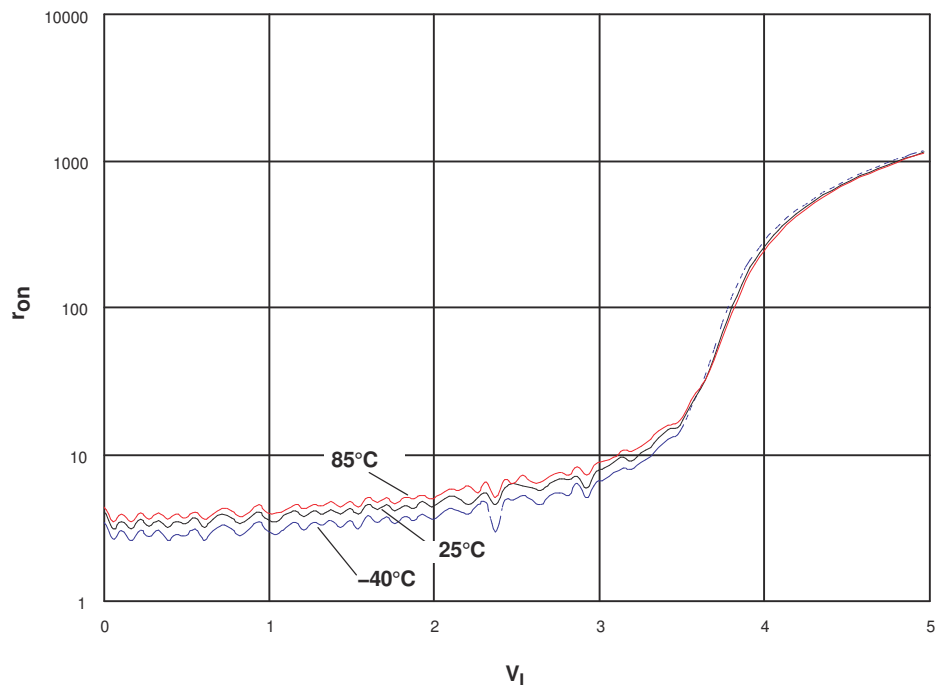


図 A-1. Log r_{on} と V_I 、 V_{CC} との関係 = 5V (SN74CBT3125)

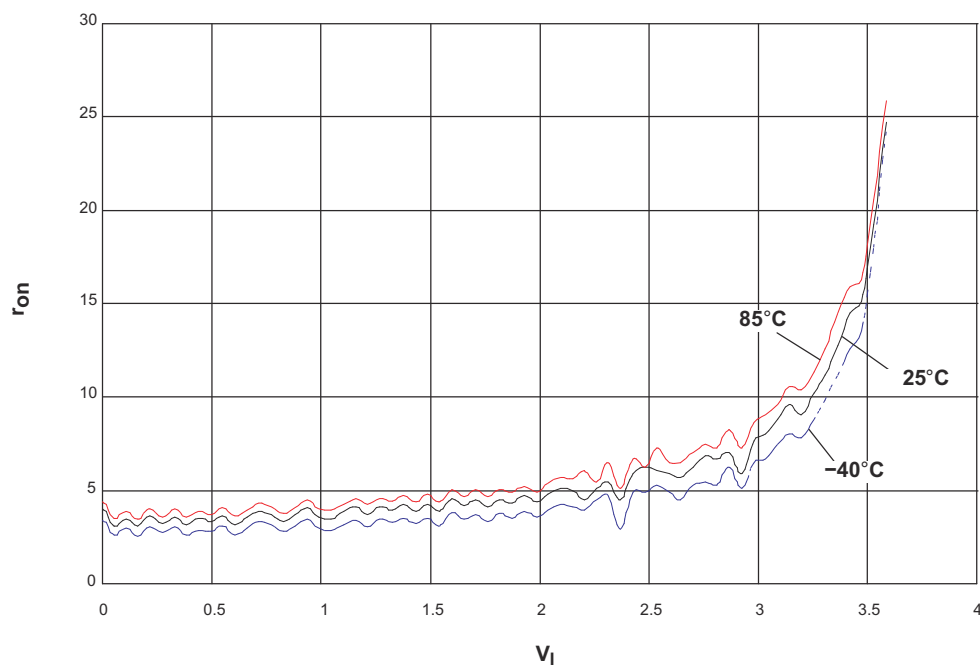


図 A-2. r_{on} と V_I 、 V_{CC} との関係 = 5V (SN74CBT3125)

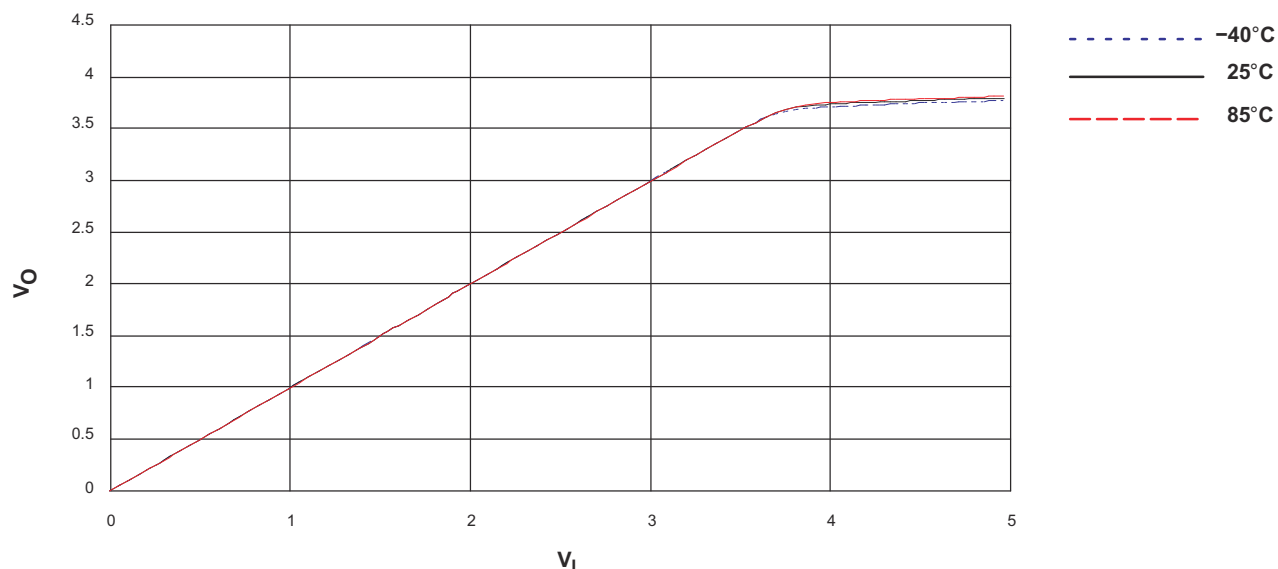


図 A-3. V_I と V_O 、 V_{CC} の関係 = 5V (SN74CBT3125)

表 A-5. SN74CBT3125 アナログ パラメータ測定データ

V_{CC} (1)	周波数応答	サイン波の歪み	全高調波歪み	クロストーク		チャージ インジ ェクション	フィードスルー
		1kHz		スイッチ間	イネーブルから出力		
5V	200MHz 超	0.035%	0.15%	-53dB	120mV	7.2pC	-36dB

(1) SN74CBT3125 の特性評価後の測定

A.3 CD74HCT の特性

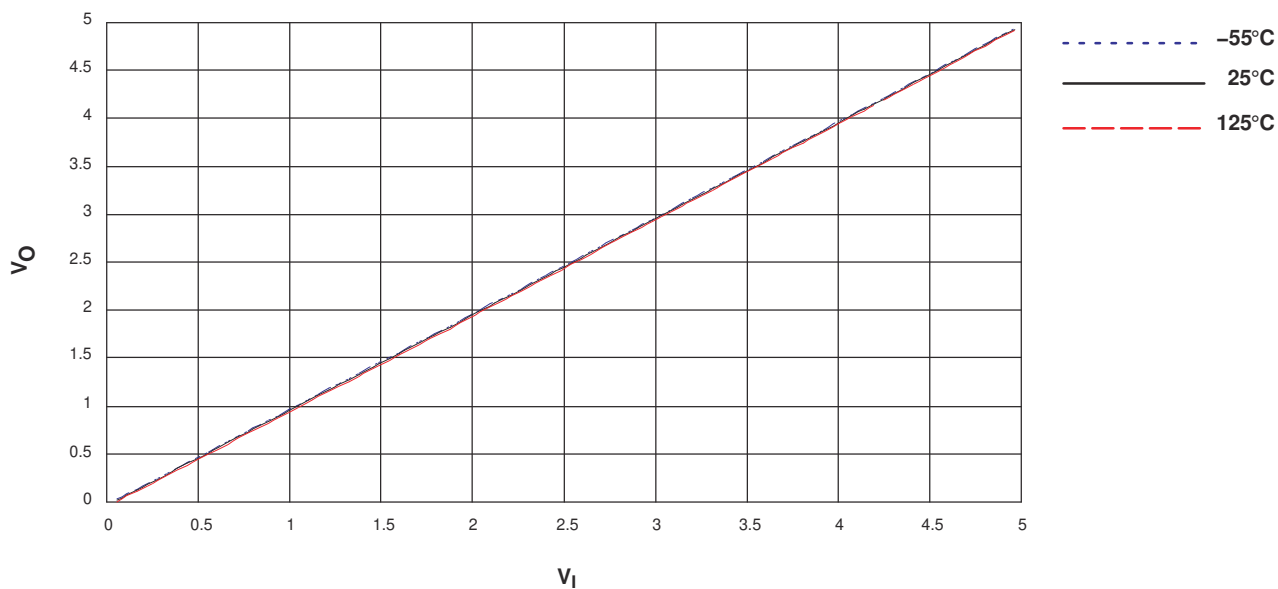


図 A-4. V_I と V_O 、 V_{CC} の関係 = 5V (CD74HCT4066)

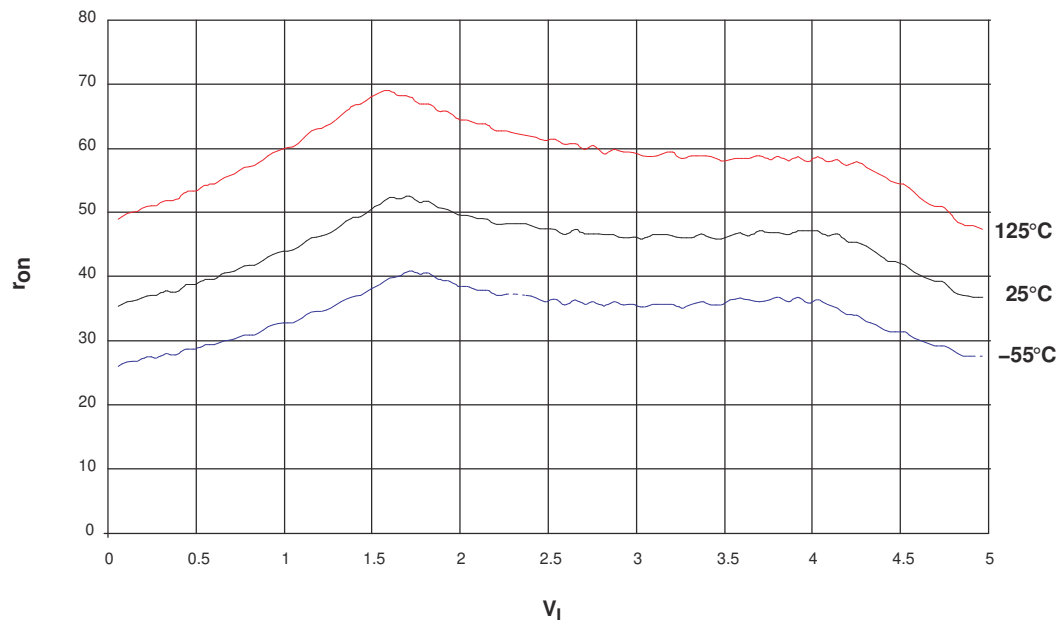
図 A-5. r_{on} と V_I 、 V_{CC} の関係 = 5V (CD74HCT4066)

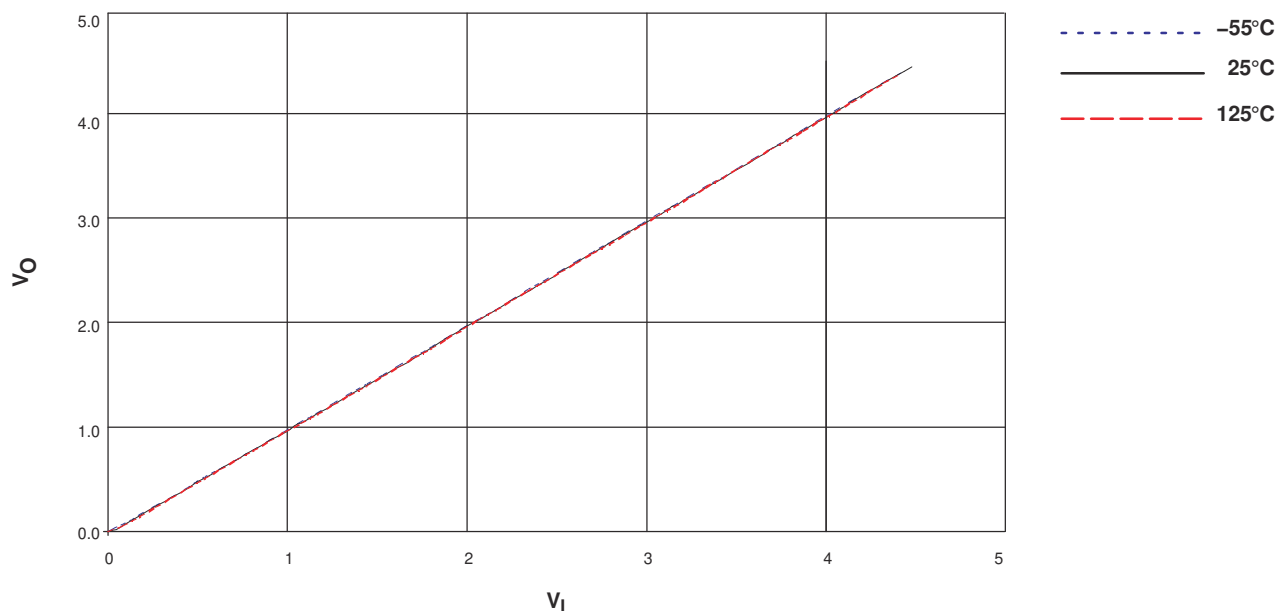
表 A-6. CD74HCT4066 アナログ パラメータ測定データ

V_{CC} (1)	周波数応答	全高調波歪み	クロストーク		チャージ インジェクション (2)	フィードスルー
		1kHz	スイッチ間	イネーブルから出力		
4.5V	200MHz	0.023%	-72dB	130mV	8.1pC	-72dB

(1) CD74HCT4066 のデータシートの値 (特に記述のない限り)。

(2) CD74HCT4066 の特性評価後の測定。

A.4 CD74HC の特性

図 A-6. V_I と V_O 、 V_{CC} の関係 = 4.5V (CD74HC4066)

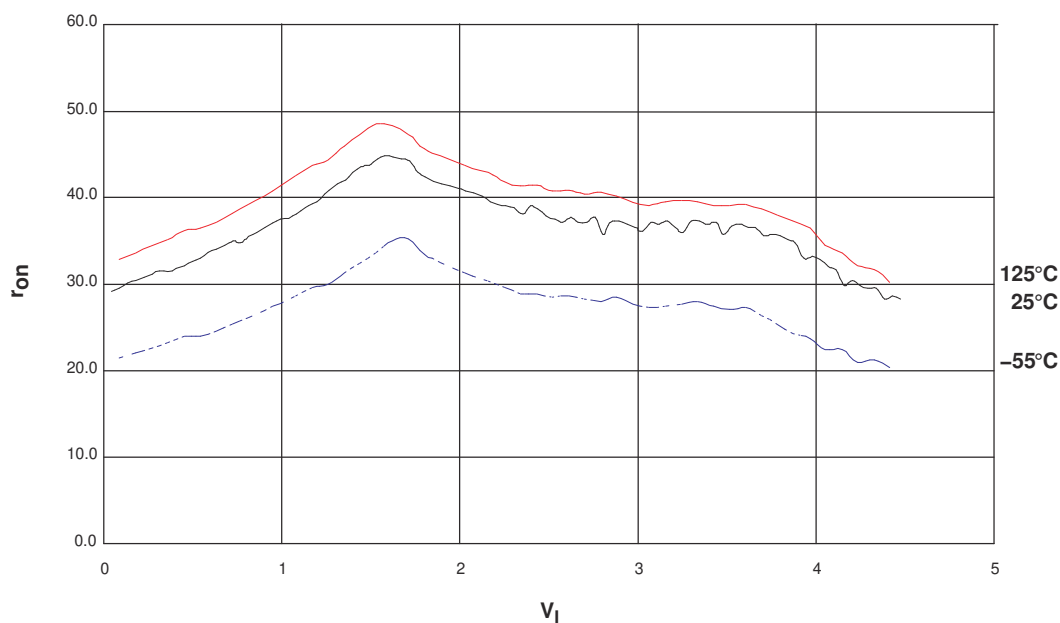


図 A-7. r_{on} と V_I 、 V_{CC} との関係 = 4.5V (CD74HC4066)

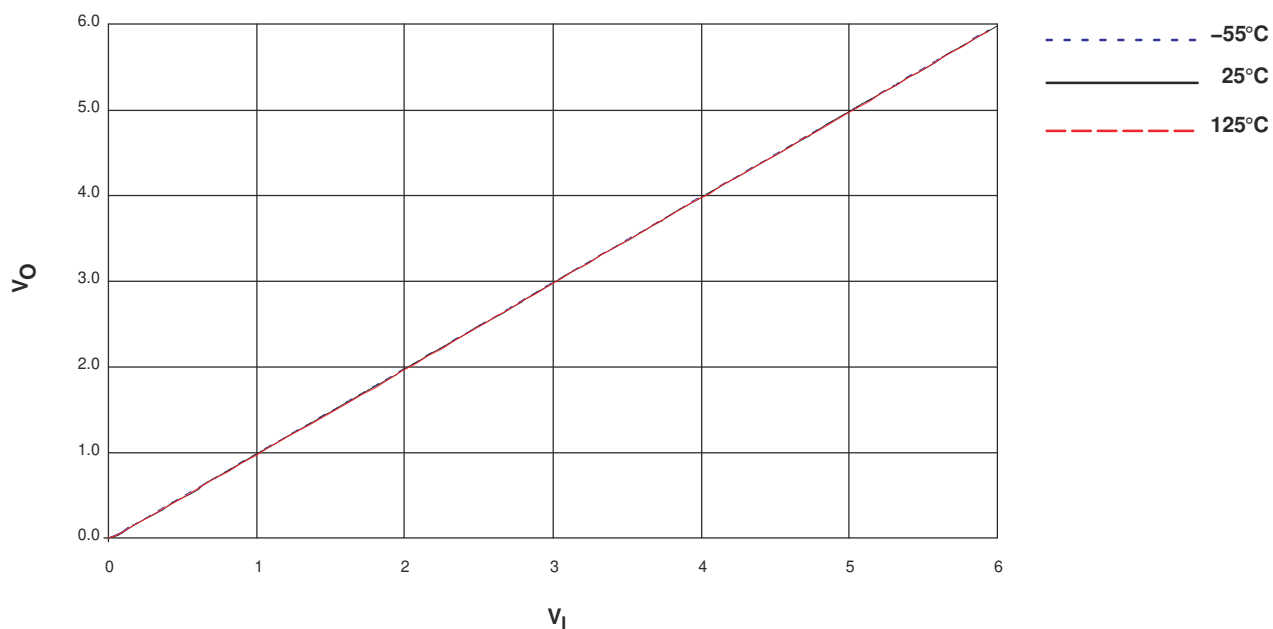


図 A-8. V_O と V_I 、 V_{CC} との関係 = 6V (CD74HC4066)

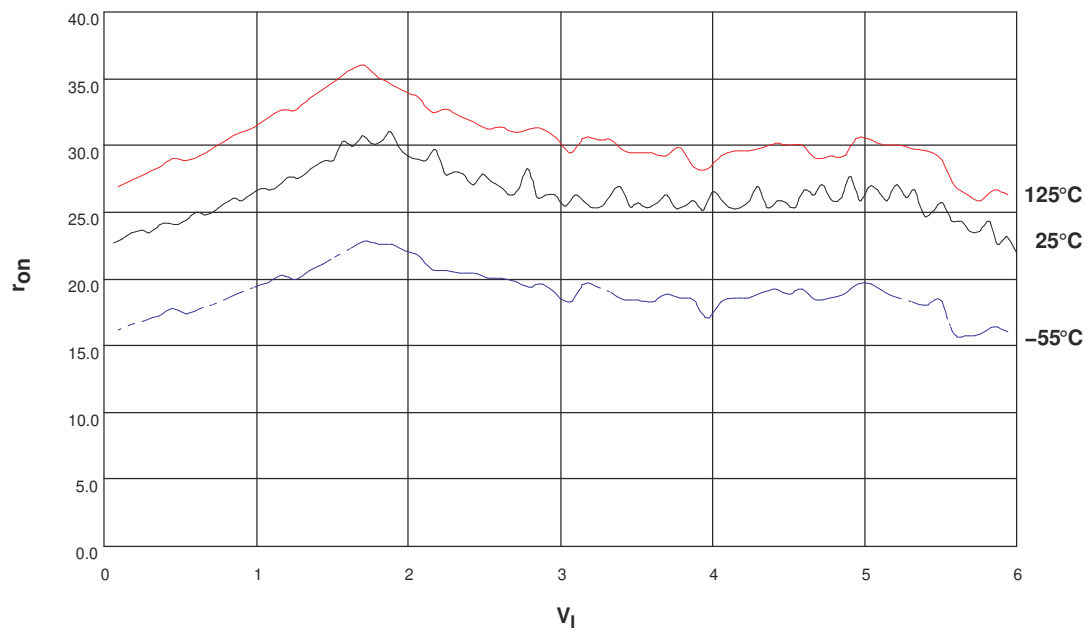


図 A-9. r_{on} と V_I 、 V_{CC} との関係 = 6V (CD74HC4066)

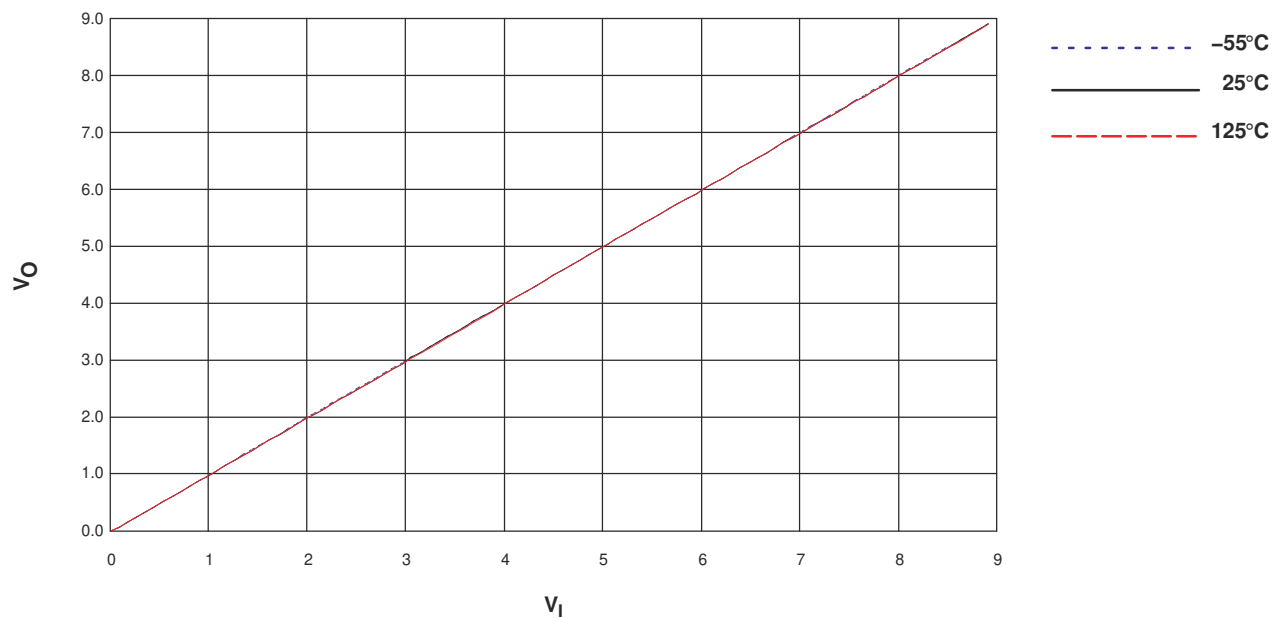


図 A-10. V_O と V_I 、 V_{CC} との関係 = 9V (CD74HC4066)

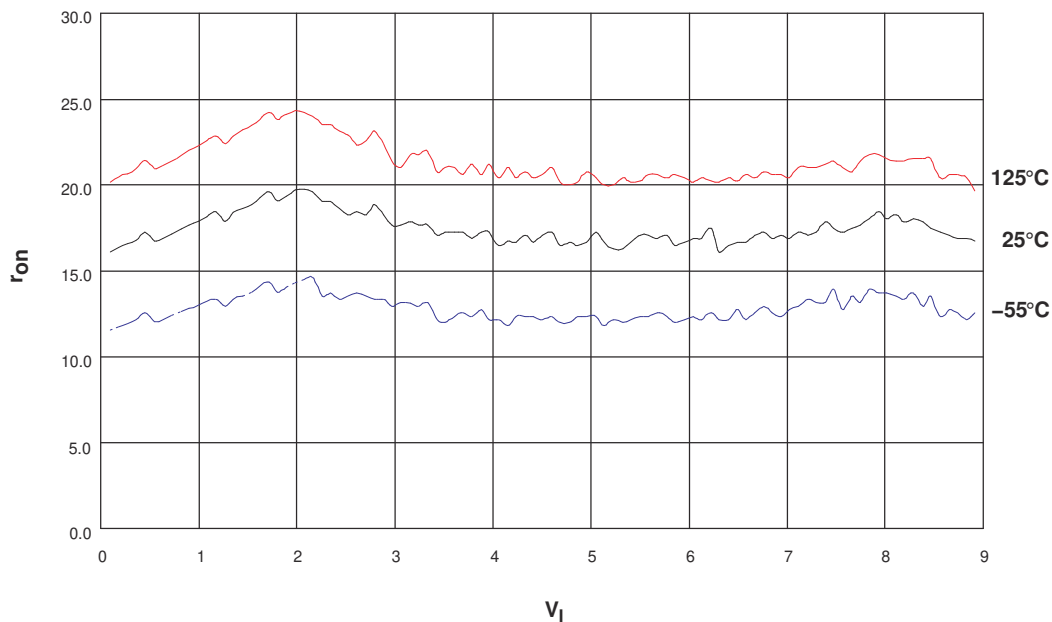


図 A-11. r_{on} と V_I 、 V_{CC} との関係 = 9V (CD74HC4066)

表 A-7. CD74HC4066 アナログ パラメータ測定データ

V_{CC} (1)	周波数応答	全高調波歪み	クロストーク		チャージ インジェクション (2)	フィードスルー
		1kHz	スイッチ間	イネーブルから出力		
4.5V	200MHz	0.022%	-72dB	200mV	6.2pC	-72dB
9V	200MHz	0.008%	該当なし	550mV	9.0pC	該当なし

(1) CD74HC4066 のデータシートの値 (特に記述のない限り)。

(2) CD74HC4066 の特性評価後の測定。

A.5 SN74HC の特性

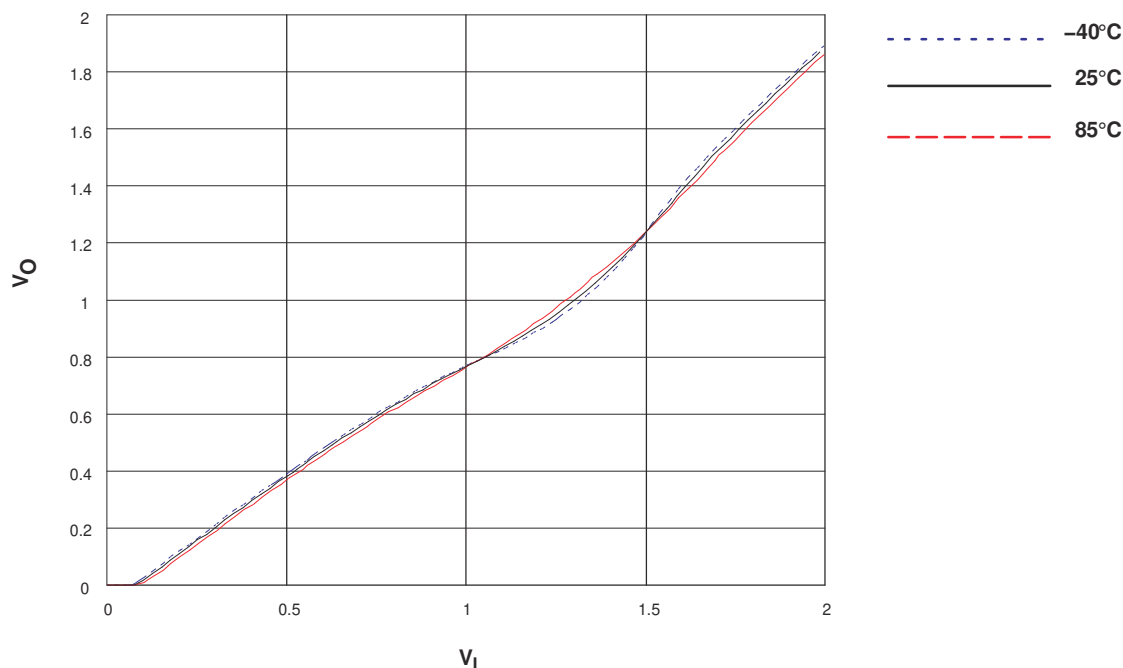


図 A-12. V_O と V_I 、 V_{CC} との関係 = 2V (SN74HC4066)

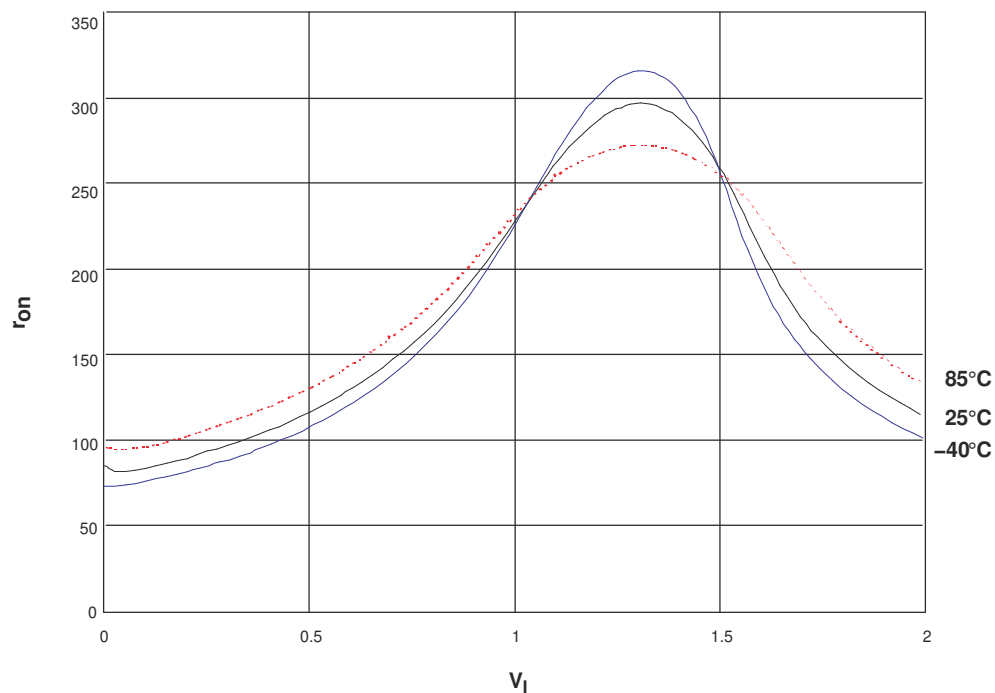


図 A-13. r_{on} と V_I 、 V_{CC} との関係 = 2V (SN74HC4066)

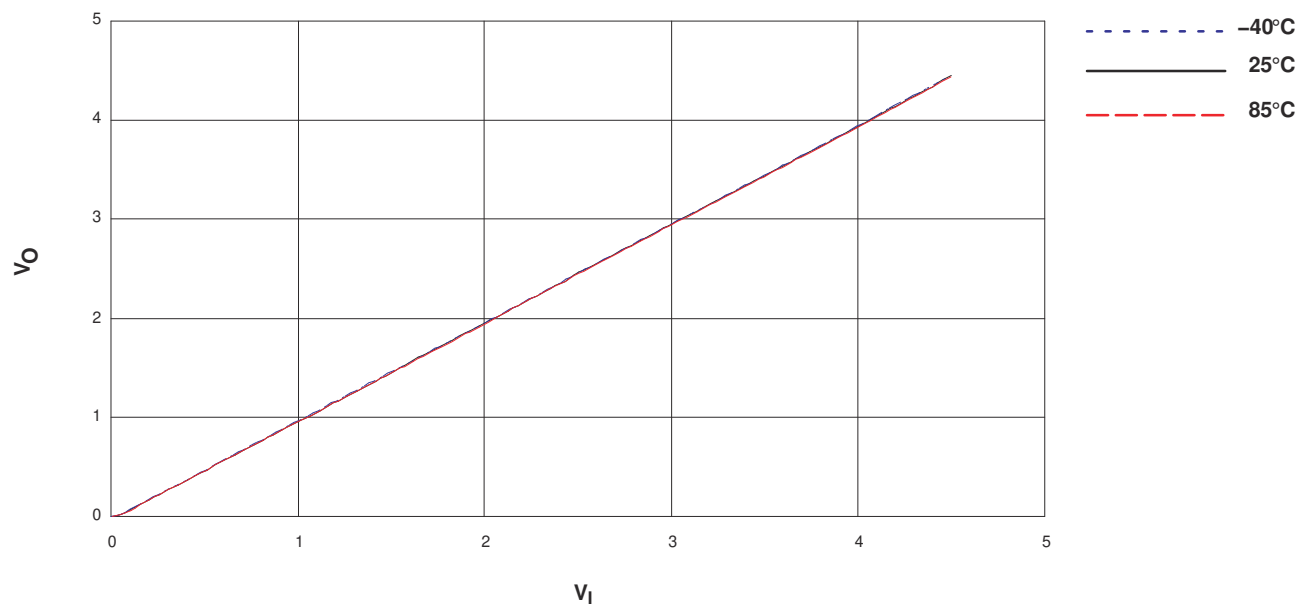


図 A-14. V_O と V_I 、 V_{CC} との関係 = 4.5V (SN74HC4066)

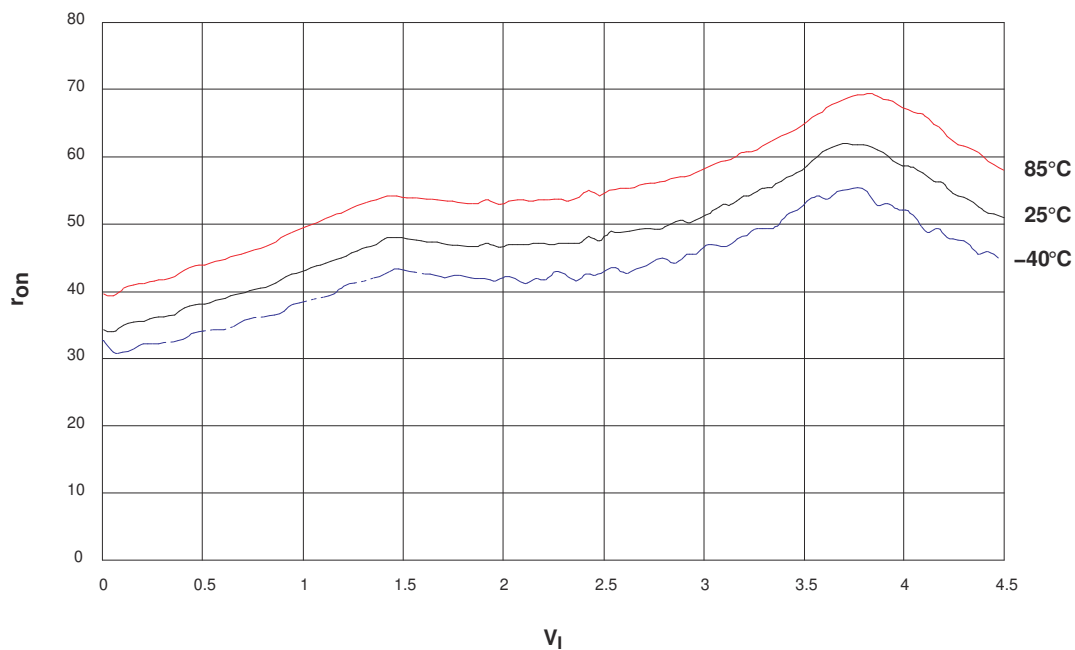


図 A-15. r_{on} と V_I 、 V_{CC} との関係 = 4.5V (SN74HC4066)

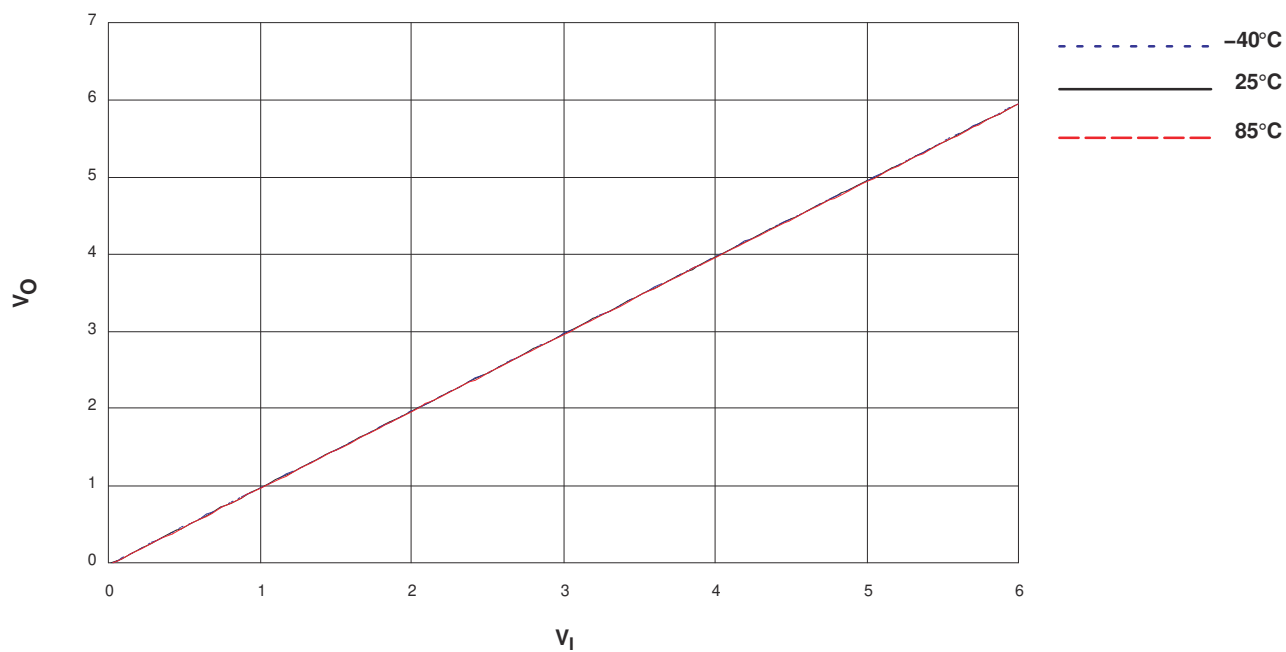


図 A-16. V_O と V_I 、 V_{CC} との関係 = 6V (SN74HC4066)

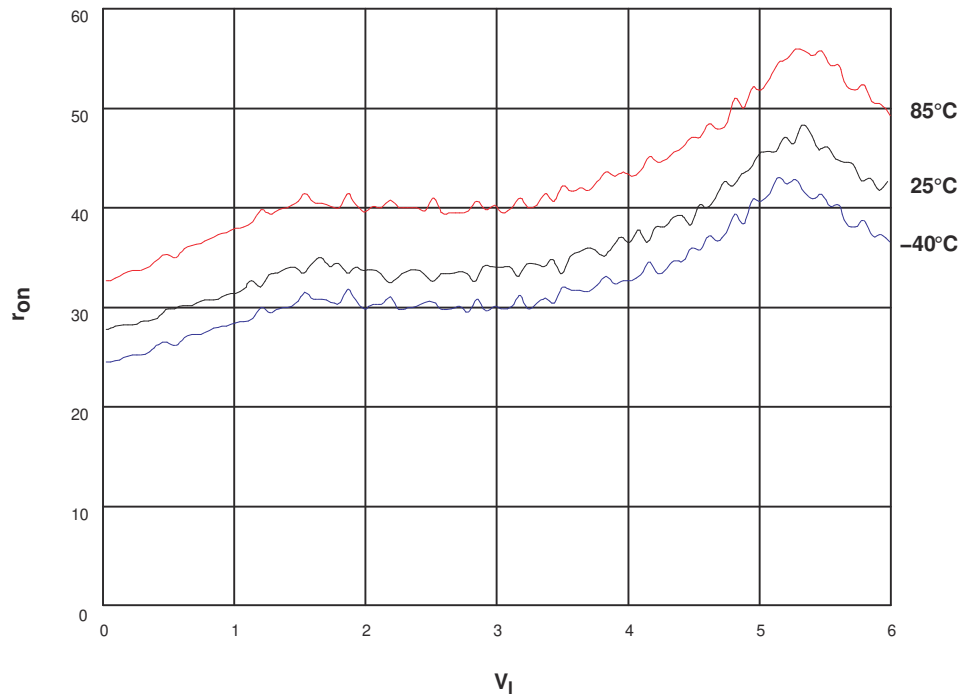
図 A-17. r_{on} と V_i 、 V_{CC} との関係 = 6V (SN74HC4066)

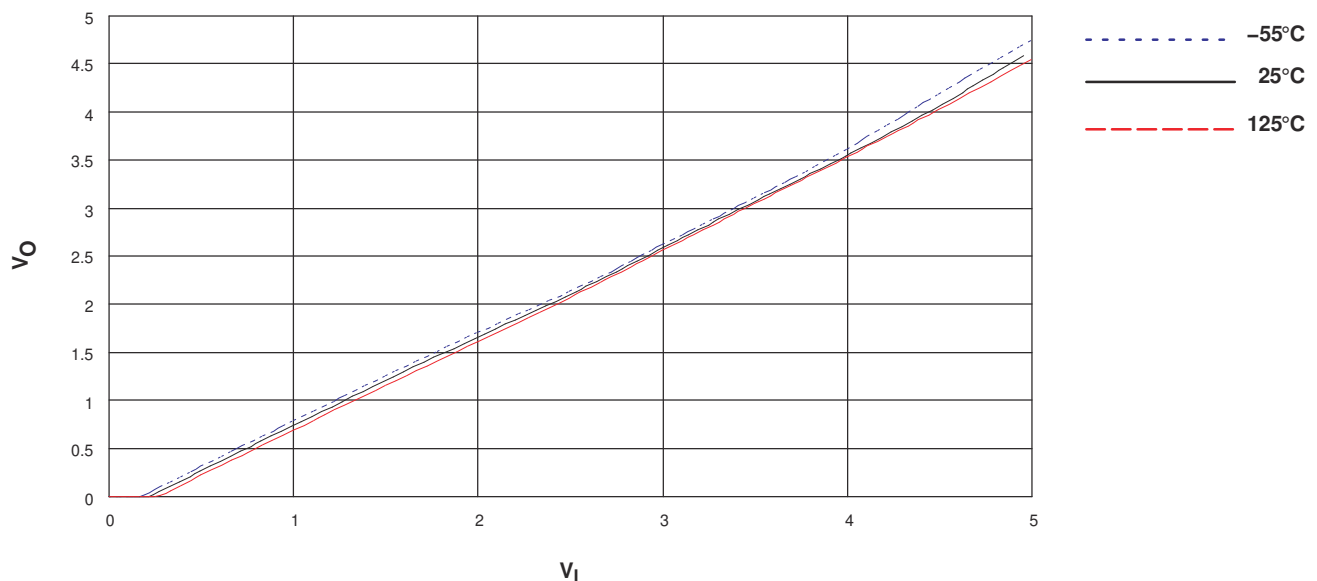
表 A-8. SN74HC4066 アナログ パラメータ測定データ

V_{CC} ⁽¹⁾	周波数応答	サイン波の歪み	クロストーク		チャージ インジェクション ⁽²⁾	フィードスルー
		1kHz	スイッチ間	イネーブルから出力		
2V	該当なし	該当なし	該当なし	該当なし	3.8pC	該当なし
4.5V	30MHz	0.05%	-45dB	15mV	5.9pC	-42dB
6V	該当なし	該当なし	該当なし	20mV	7.9pC	該当なし

(1) SN74HC4066 のデータシートの値 (特に記述のない限り)。

(2) SN74HC4066 の特性評価後の測定。

A.6 CD4066B の特性

図 A-18. V_O と V_i 、 V_{CC} との関係 = 5V (CD4066B)

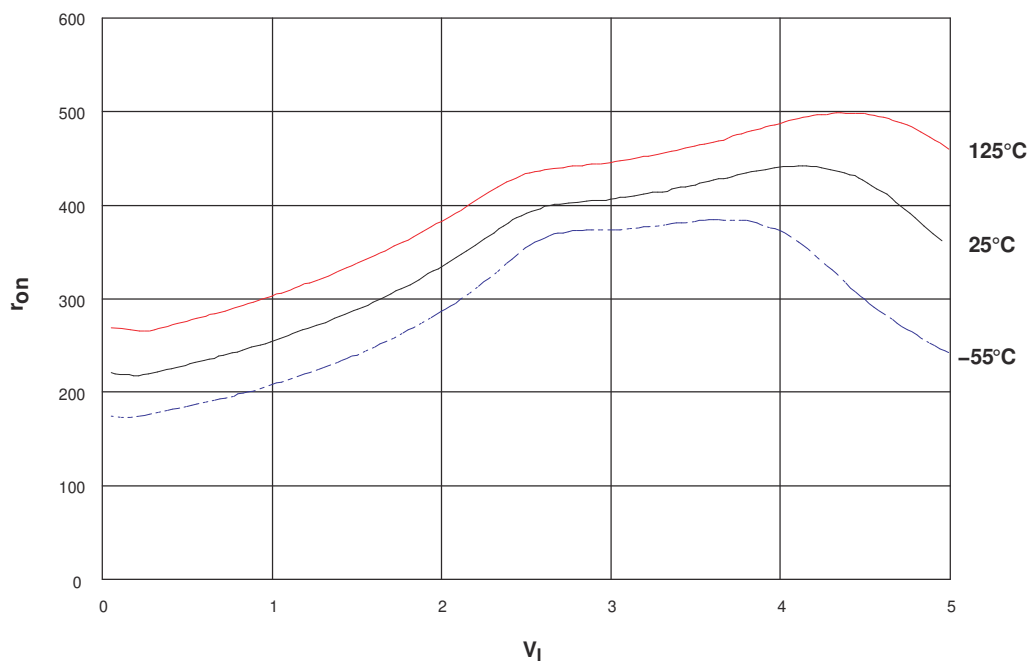


図 A-19. r_{on} と V_I 、 V_{CC} との関係 = 5V (CD4066B)

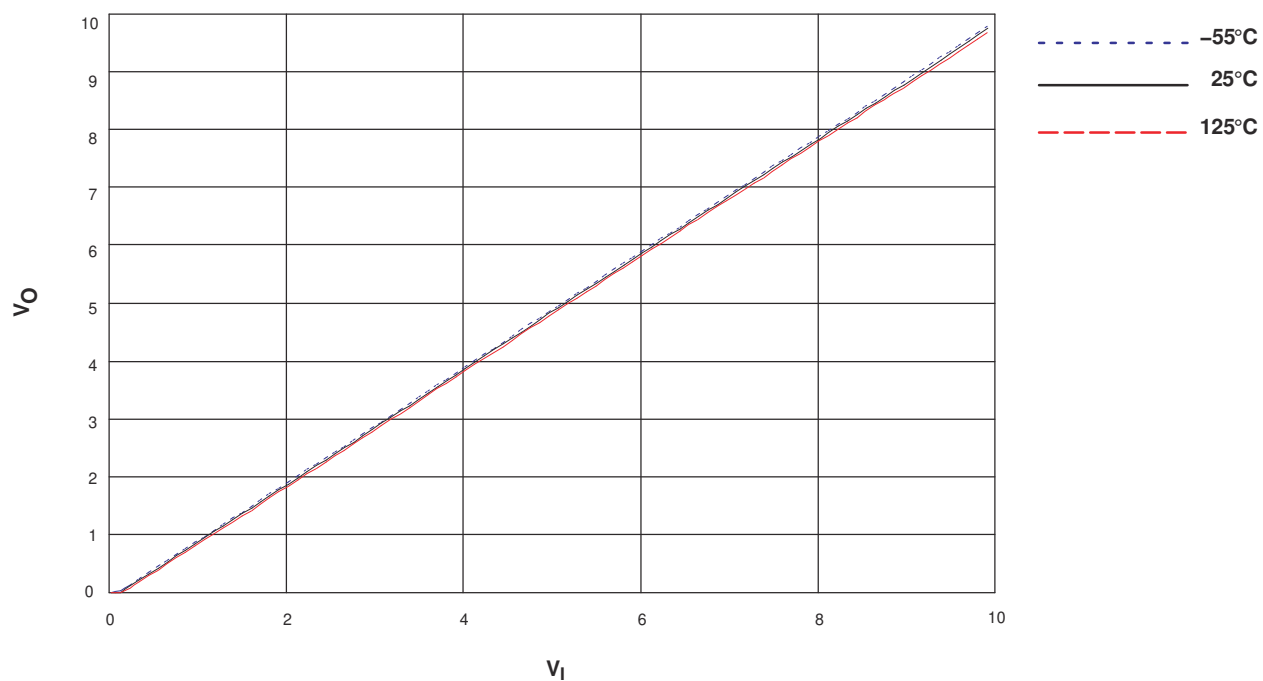


図 A-20. V_O と V_I 、 V_{CC} との関係 = 10V (CD4066B)

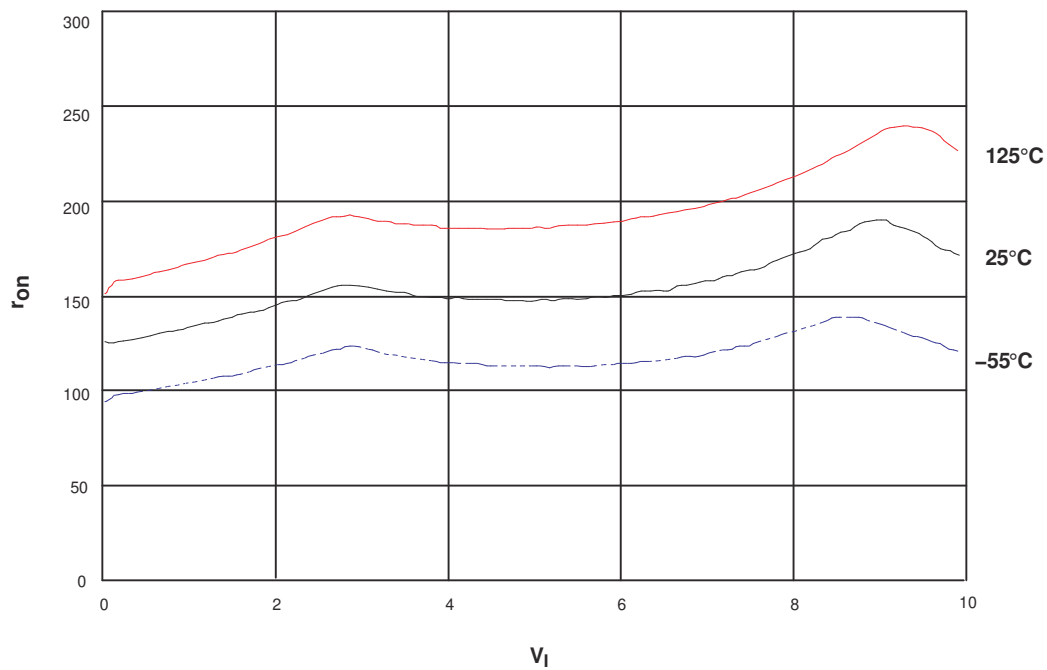


図 A-21. r_{on} と V_I 、 V_{CC} との関係 = 10V (CD4066B)

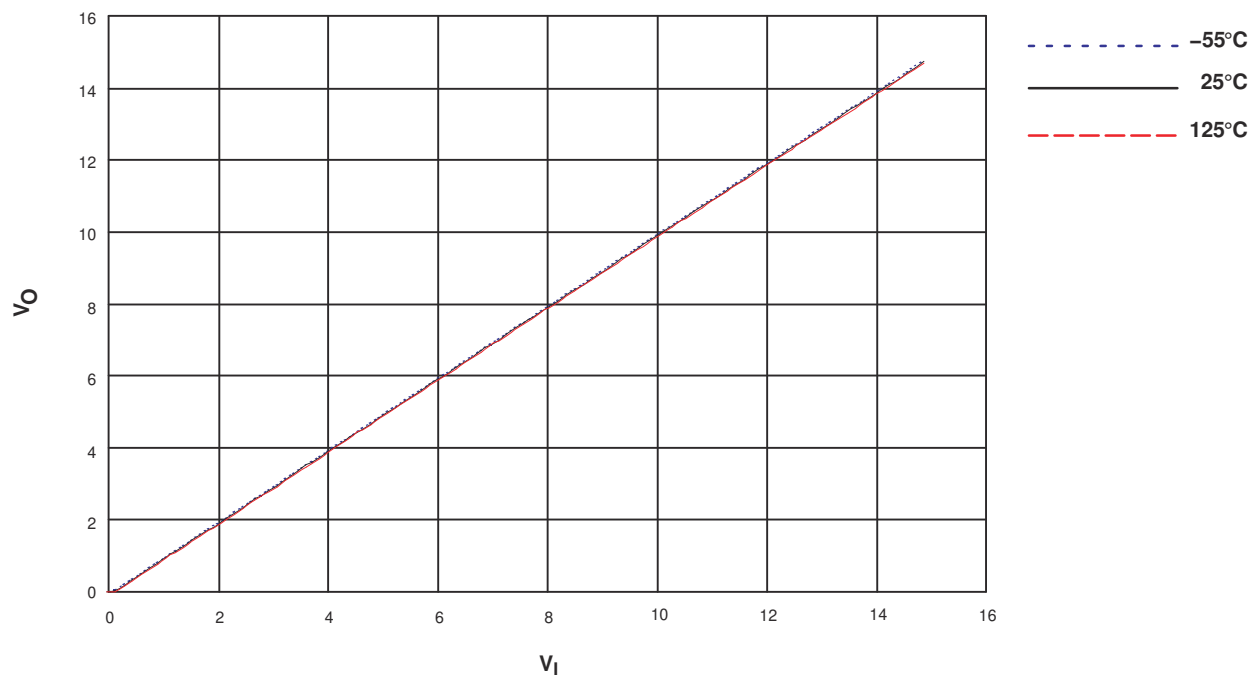


図 A-22. V_O と V_I 、 V_{CC} との関係 = 15V (CD4066B)

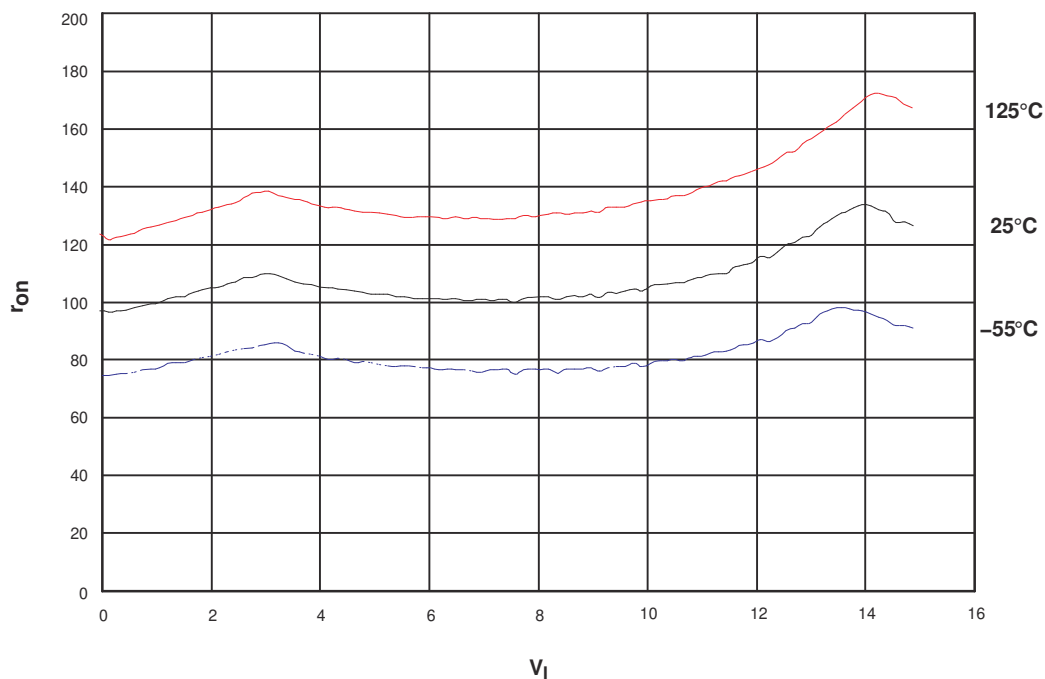


図 A-23. r_{on} と V_I 、 V_{CC} との関係 = 15V (CD4066B)

表 A-9. CD4066B アナログ パラメータ測定データ

V_{CC}/V_{SS} ⁽¹⁾	周波数応答	全高調波歪み	クロストーク		チャージ インジ ェクション ⁽²⁾	フィードスルー
		1kHz	スイッチ間	イネーブルから出力		
5V/-5V	40MHz	0.04%	8MHz 時に -50dB	50mV		1MHz 時に -50dB
10V/0V	141MHz ⁽²⁾	0.032% ⁽²⁾	-75dB ⁽²⁾	35mV ⁽²⁾	18.8pC	-65dB ⁽²⁾

(1) CD4066B のデータシートの値 (特に記述のない限り)。

(2) CD4066B のポスト特性測定。本レポート内の他のデバイスとの比較をより妥当なものにするため、周波数応答、THD、クロストーク、およびフィードスルーは、付録 A に規定された負荷条件を使用して測定しています。

A.7 LV-A 特性

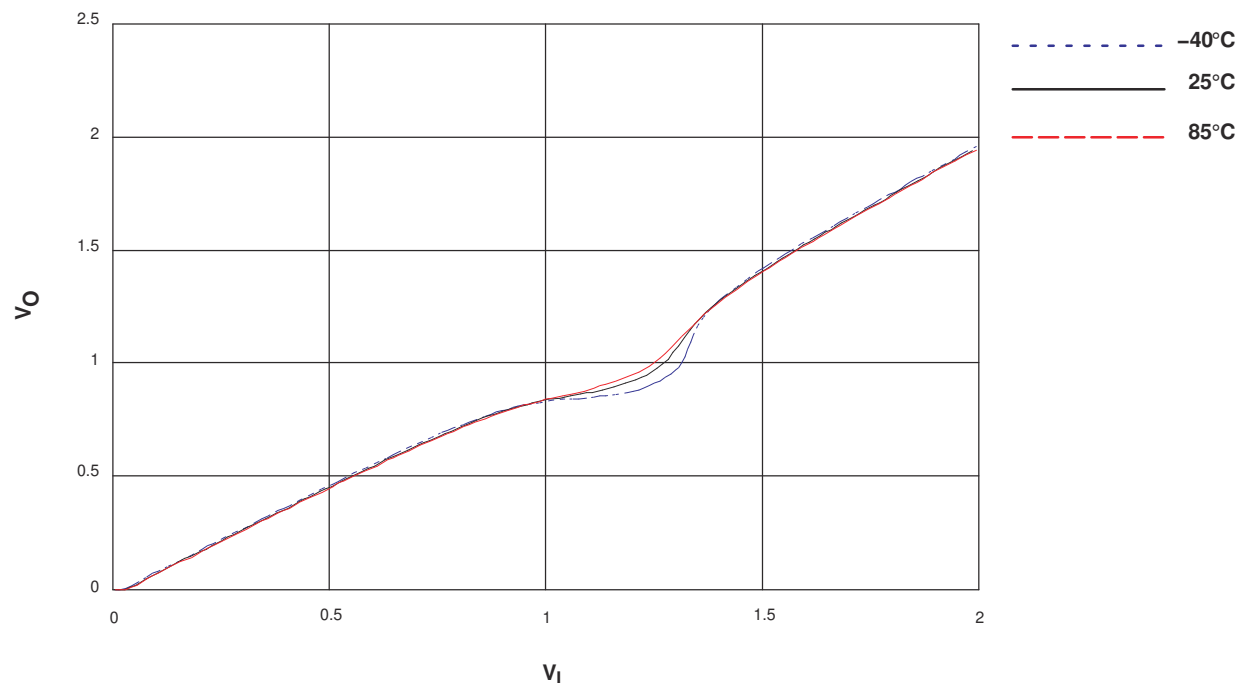


図 A-24. V_O と V_I , V_{CC} との関係 = 2V (SN74LV4066A)

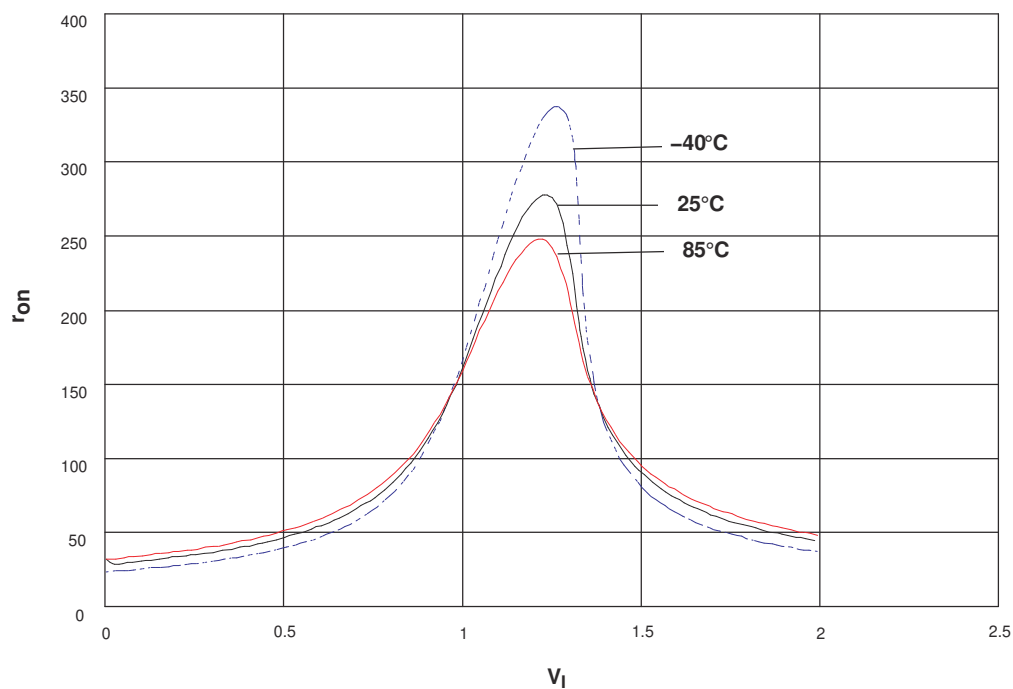


図 A-25. r_{on} と V_I , V_{CC} との関係 = 2V (SN74LV4066A)

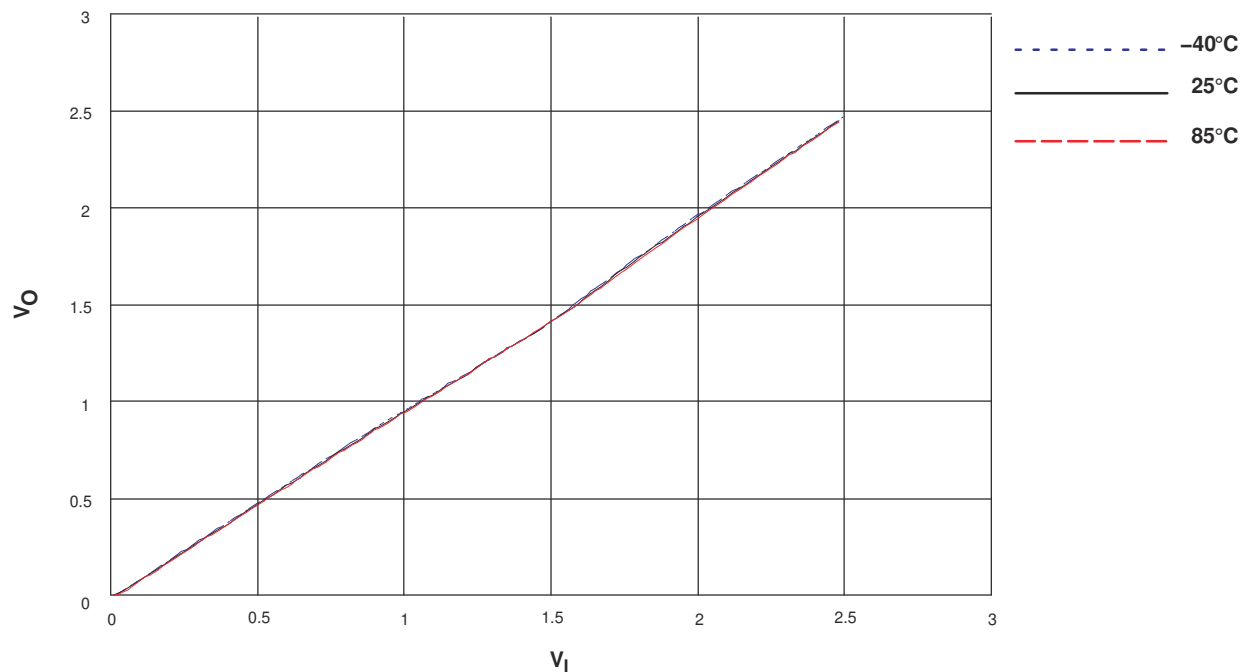


図 A-26. V_O と V_I 、 V_{CC} との関係 = 2.5V (SN74LV4066A)

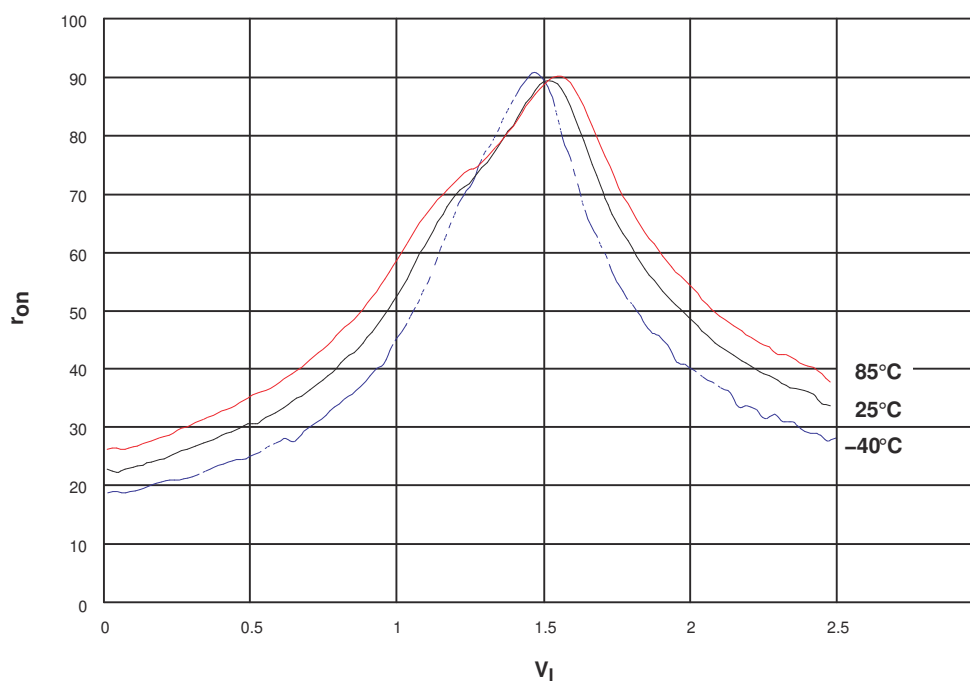


図 A-27. r_{on} と V_I 、 V_{CC} との関係 = 2.5V (SN74LV4066A)

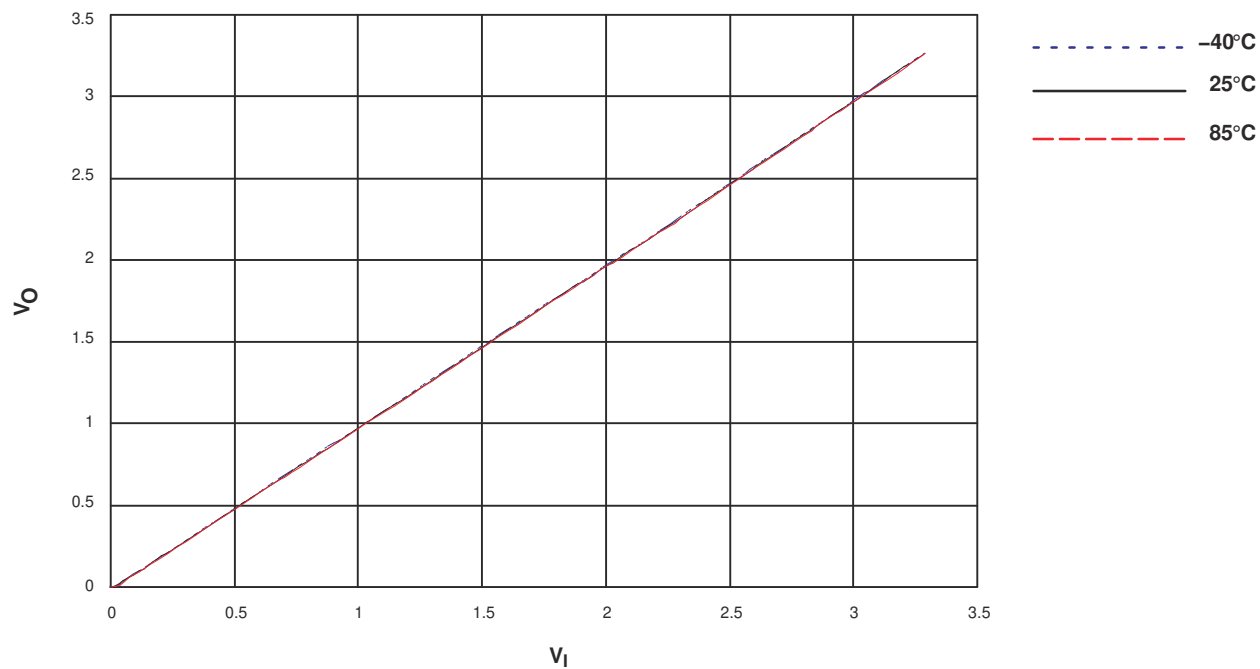


図 A-28. V_O と V_I 、 V_{CC} との関係 = 3.3V (SN74LV4066A)

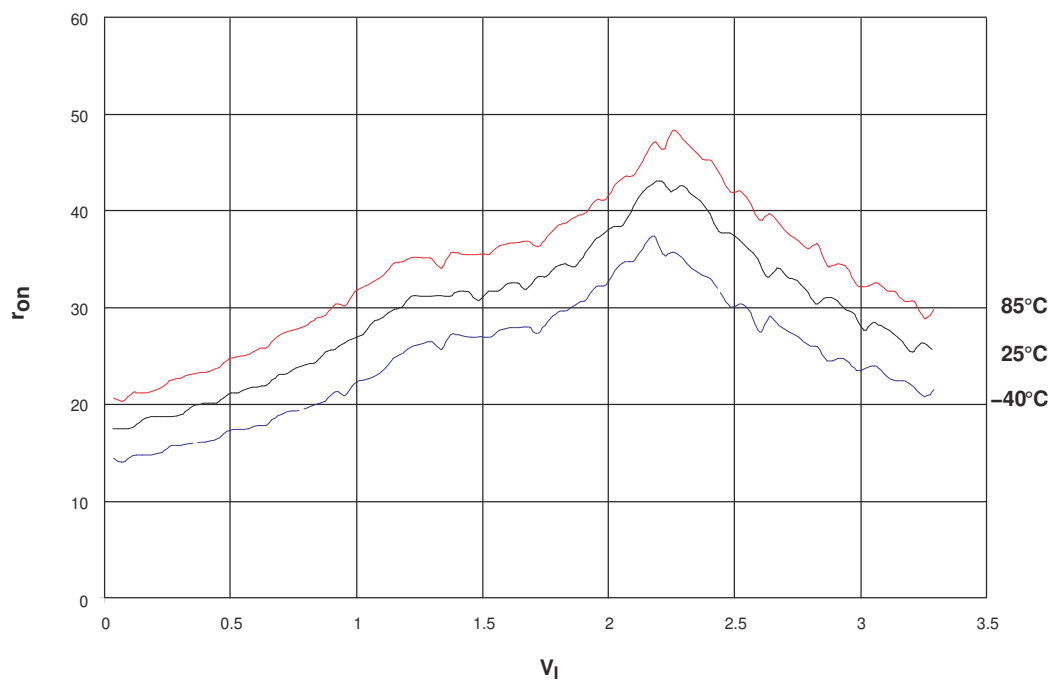


図 A-29. r_{on} と V_I 、 V_{CC} との関係 = 3.3V (SN74LV4066A)

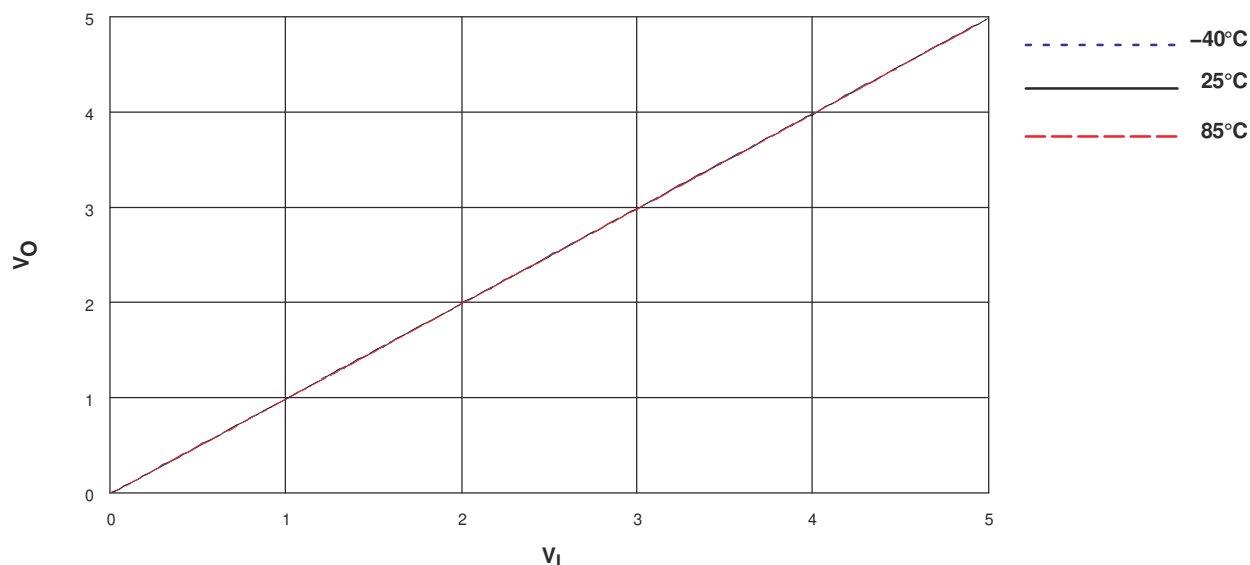


図 A-30. V_O と V_I , V_{CC} との関係 = 5V (SN74LV4066A)

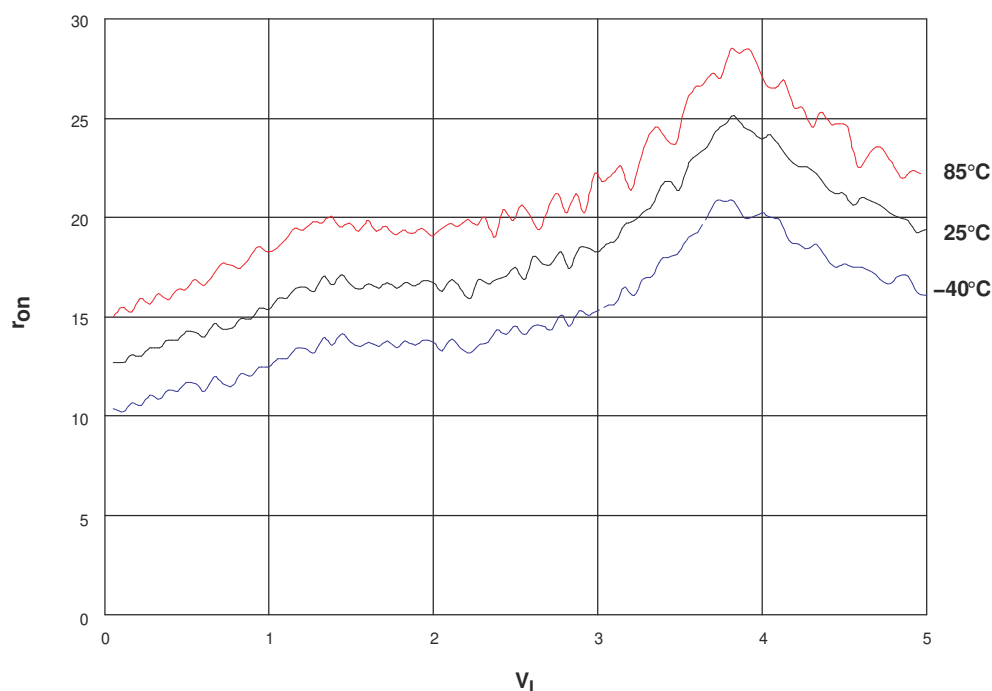


図 A-31. r_{on} と V_I , V_{CC} との関係 = 5V (SN74LV4066A)

表 A-10. SN74LV4066A アナログ パラメータ測定データ

V_{CC} (1)	周波数応答	サイン波の歪み	クロストーク		チャージ インジェクション (2)	フィードスルー
		1kHz	スイッチ間	イネーブルから出力		
2.3V	30MHz	0.1%	-45dB	15mV	2.1pC	-40dB
3V	35MHz	0.1%	-45dB	20mV	2.7pC	-40dB
4.5V	50MHz	0.1%	-45dB	50mV	3.0pC	-40dB

(1) SN74LV4066A のデータシートの値 (特に記述のない限り)。

(2) SN74LV4066A の特性評価後の測定。

A.8 LVC の特性

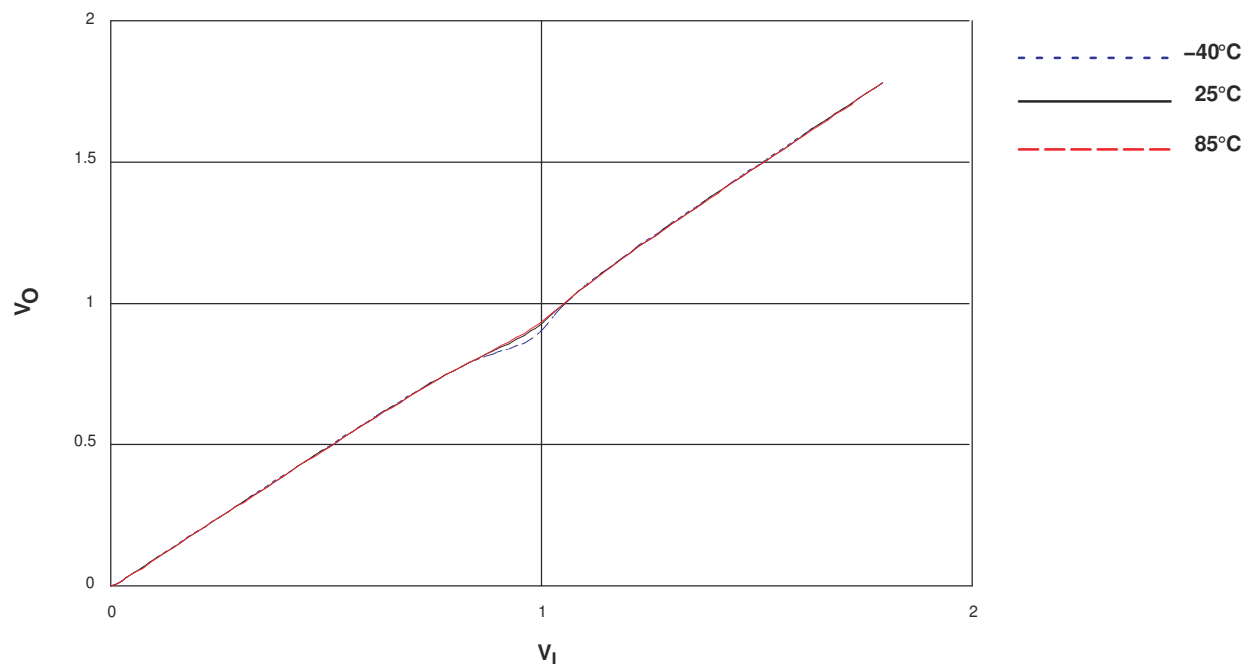


図 A-32. V_O と V_I 、 V_{CC} との関係 = 1.8V (SN74LVC1G66)

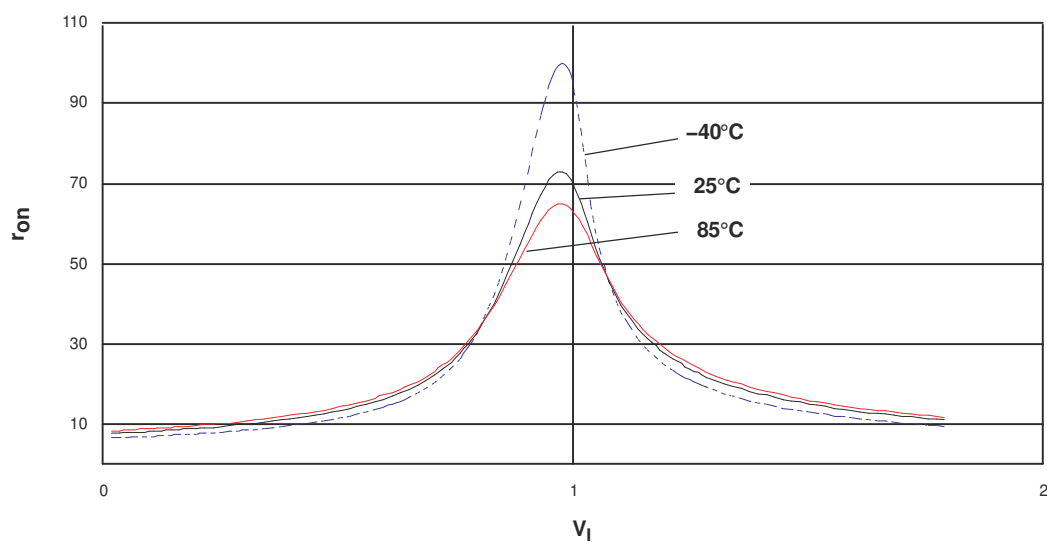


図 A-33. r_{on} と V_I 、 V_{CC} との関係 = 1.8V (SN74LVC1G66)

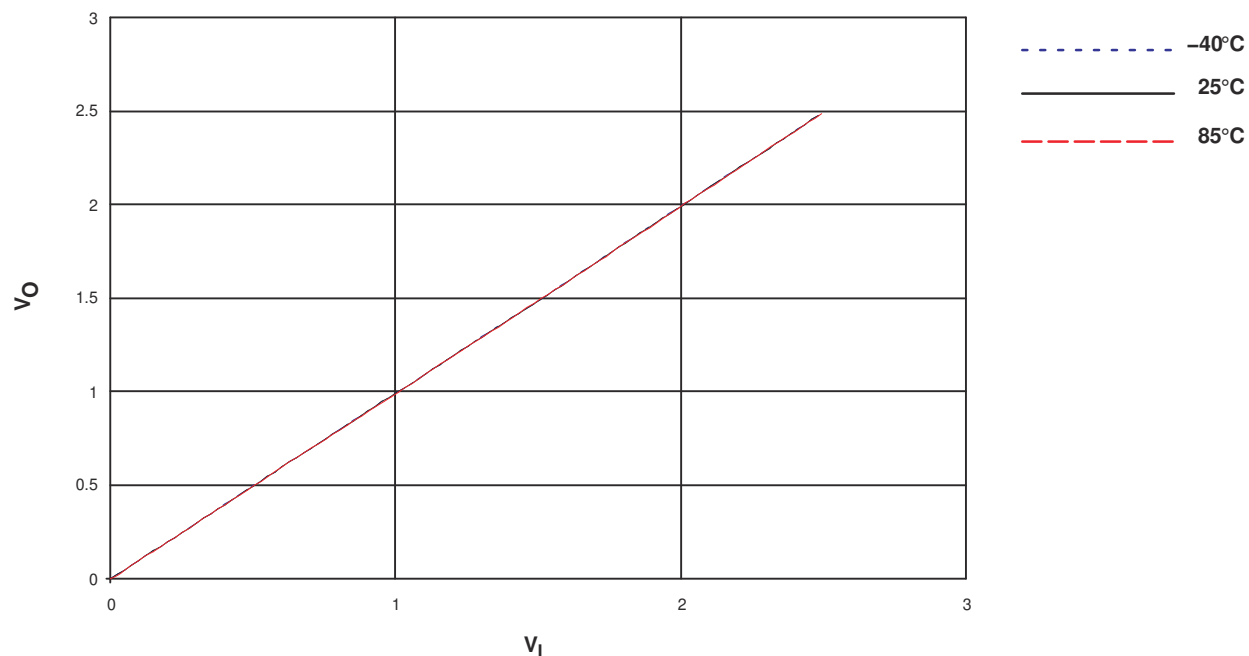


図 A-34. V_O と V_I 、 V_{CC} との関係 = 2.5V (SN74LVC1G66)

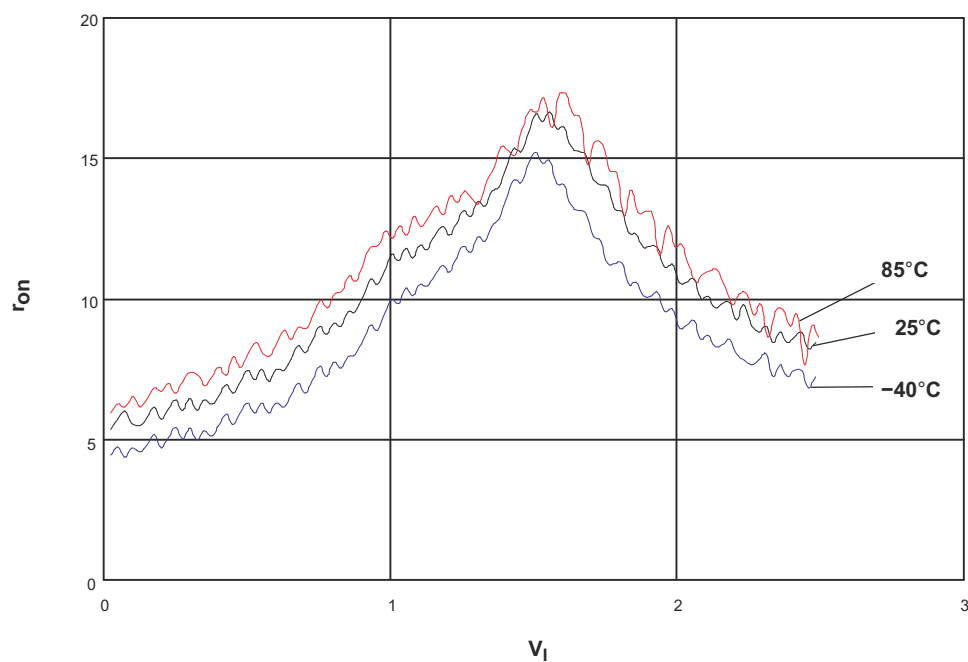


図 A-35. r_{on} と V_I 、 V_{CC} との関係 = 2.5V (SN74LVC1G66)

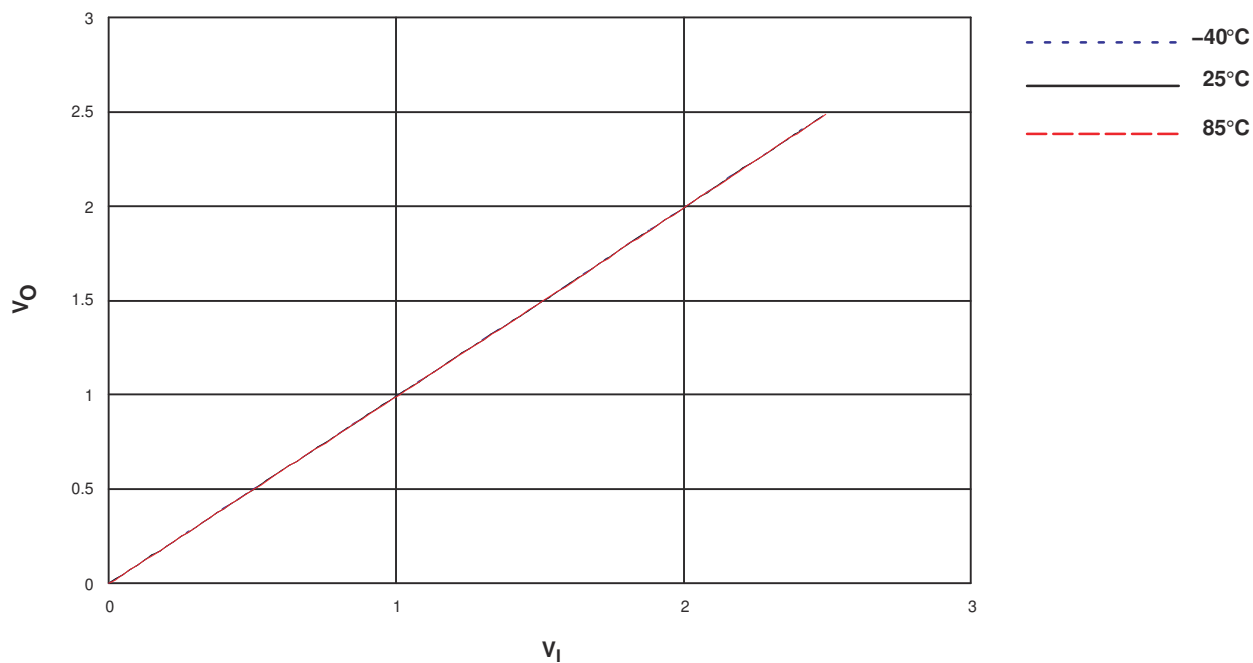


図 A-36. V_O と V_I , V_{CC} との関係 = 3.3V (SN74LVC1G66)

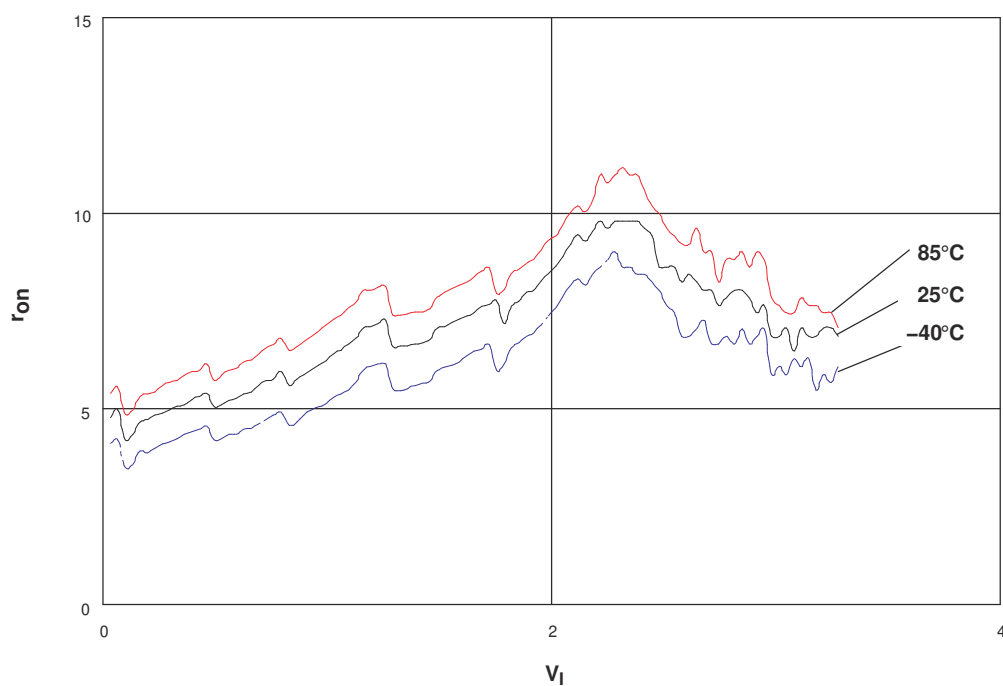


図 A-37. r_{on} と V_I , V_{CC} との関係 = 3.3V (SN74LVC1G66)

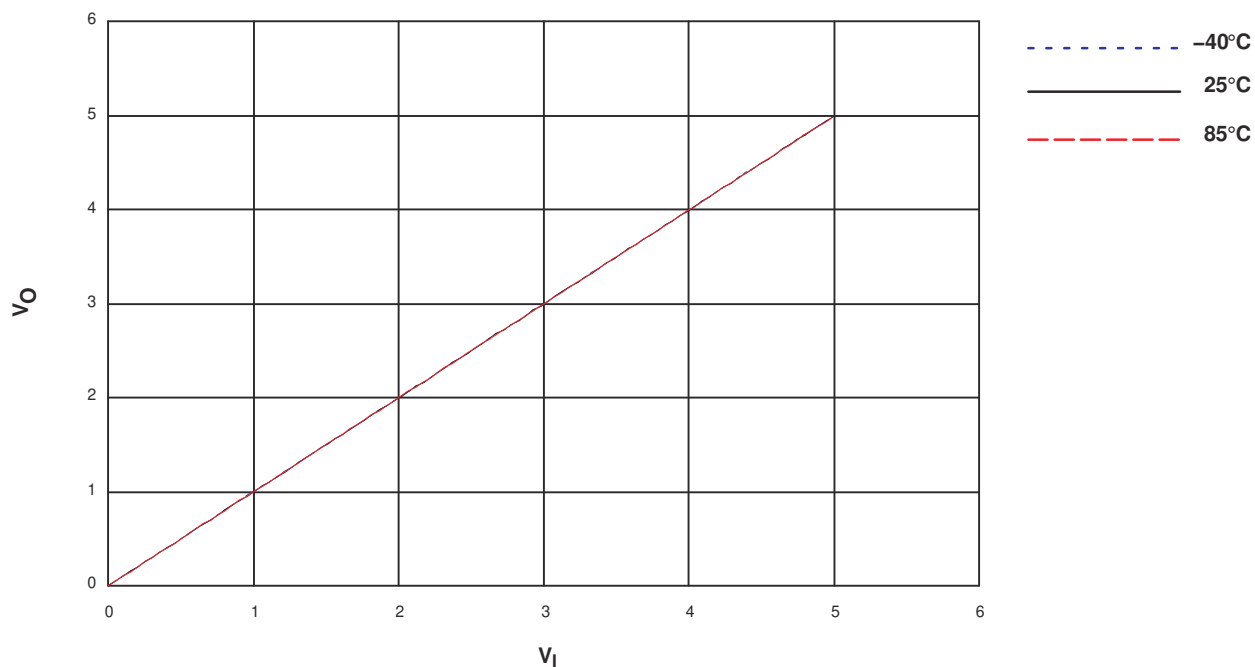


図 A-38. V_O と V_I 、 V_{CC} との関係 = 5V (SN74LVC1G66)

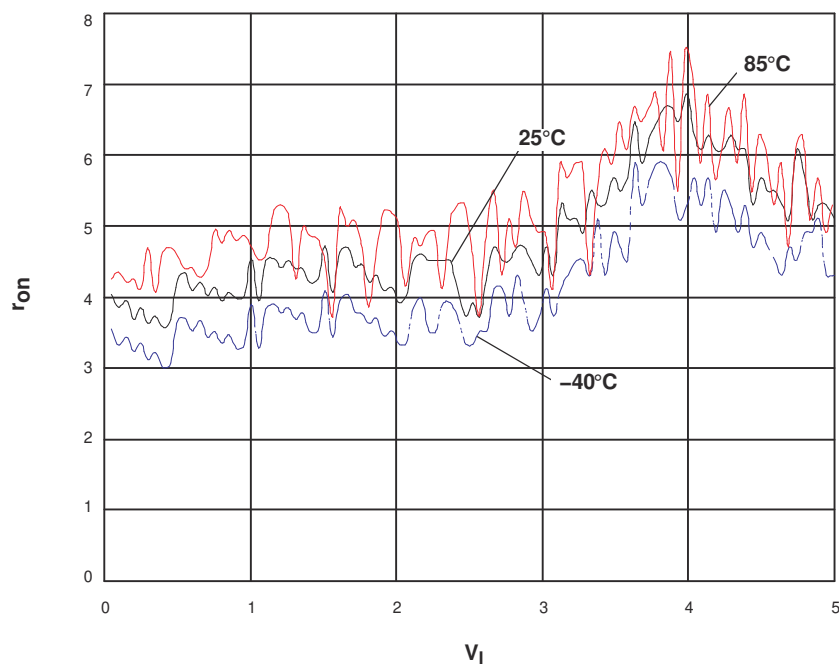


図 A-39. r_{on} と V_I 、 V_{CC} との関係 = 5V (SN74LVC1G66)

表 A-11. SN74LVC1G66 アナログ パラメータ測定データ

V_{CC} (1)	周波数応答	サイン波の歪み		クロストーク イネーブルから 出力	チャージ インジェク ション(2)	フィードスルー
		1kHz	10kHz			
1.8V	35MHz	0.1%	0.15%	35mV	2.5pC	-42dB
2.5V	120MHz	0.025%	0.025%	50mV	3.0pC	-42dB
3V	175MHz	0.015%	0.015%	70mV	3.3pC	-42dB
4.5V	195MHz	0.01%	0.01%	100mV	3.5pC	-42dB

(1) SN74LVC1G66 のデータシートの値 (特に記述のない限り)。

(2) SN74LVC1G66 のポスト特性測定。

A.9 CBTLV の特性

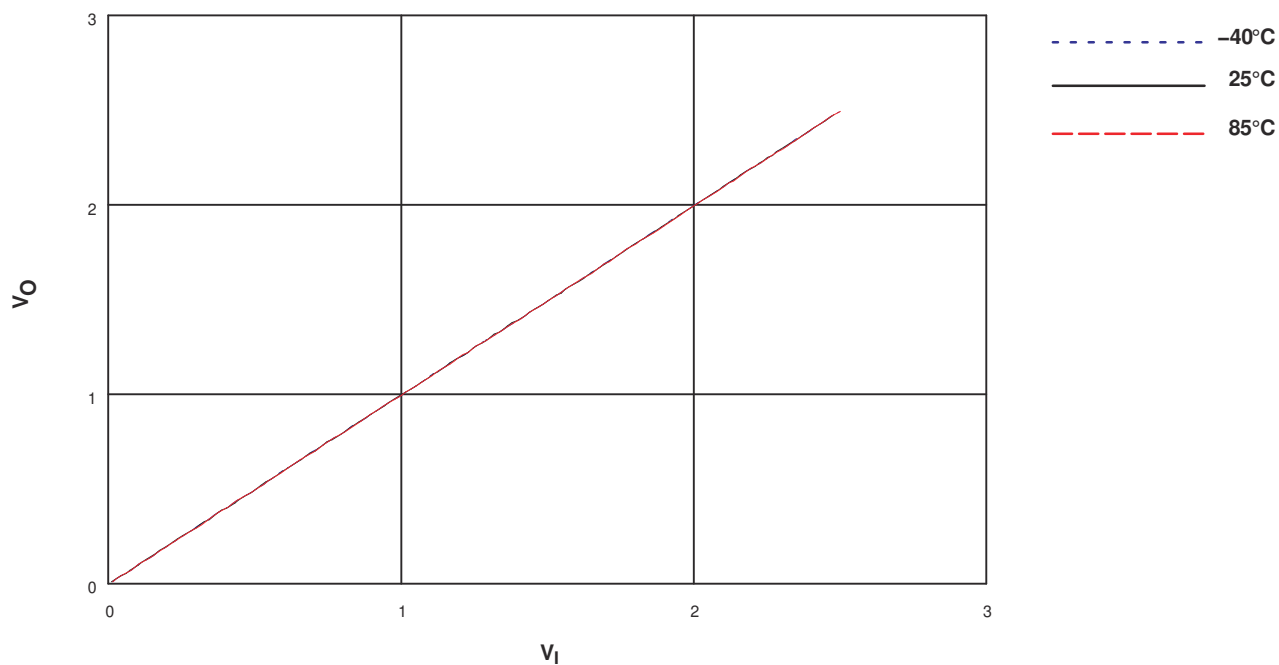


図 A-40. V_O と V_I 、 V_{CC} との関係 = 2.5V (SN74CBTLV3125)

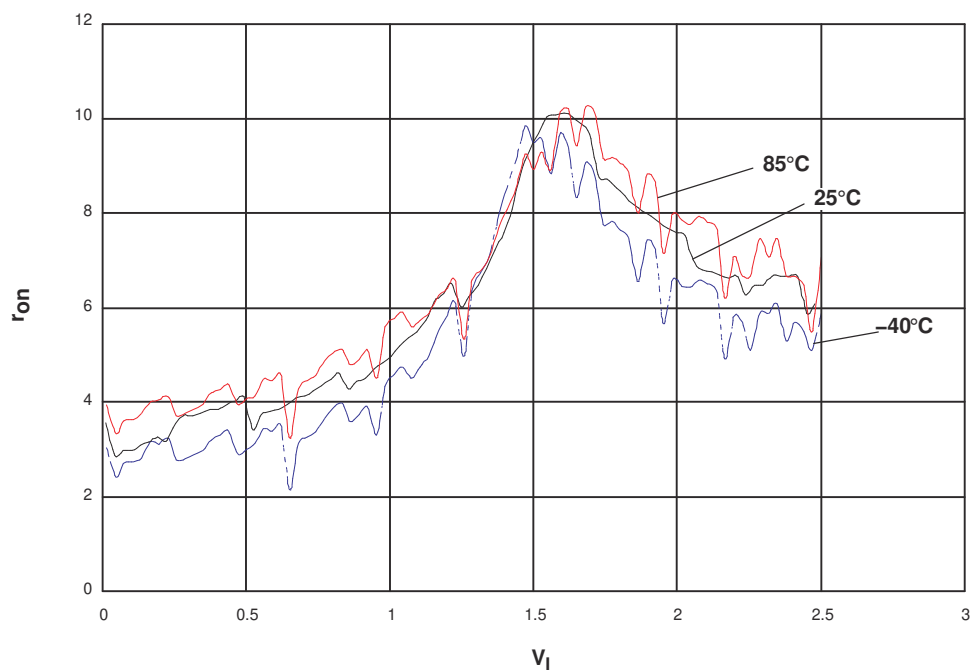


図 A-41. r_{on} と V_I 、 V_{CC} との関係 = 2.5V (SN74 CBTLV3125)

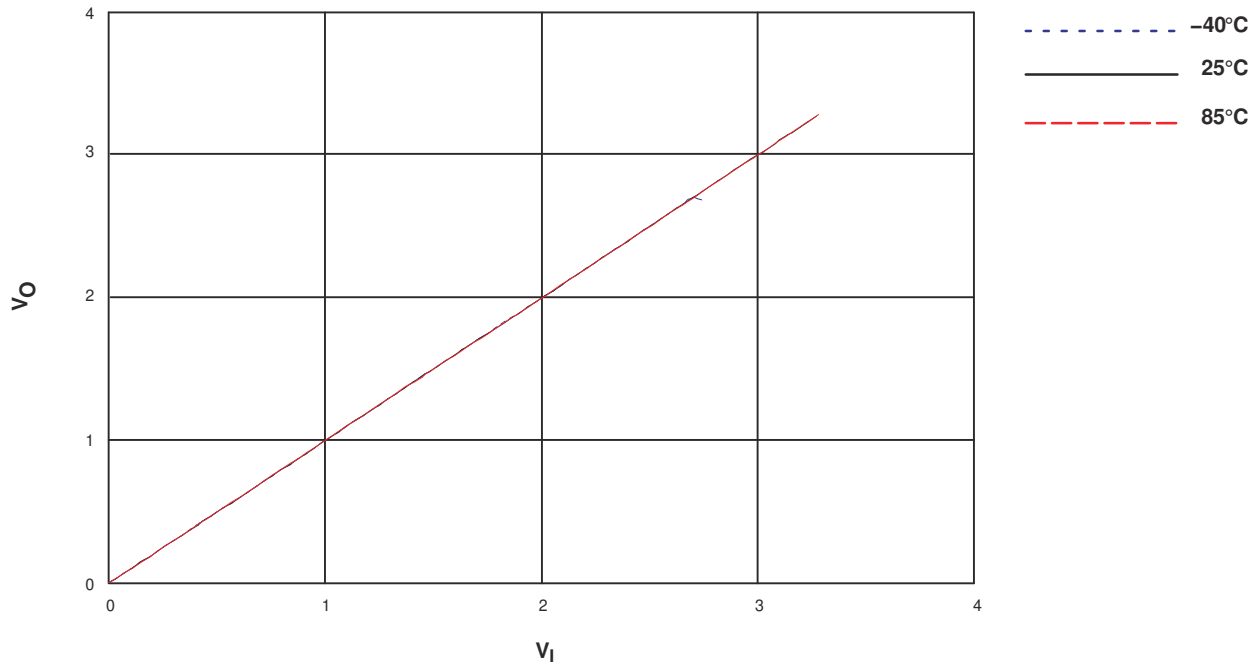


図 A-42. V_O と V_I 、 V_{CC} との関係 = 3.3V (SN74CBTLV3125)

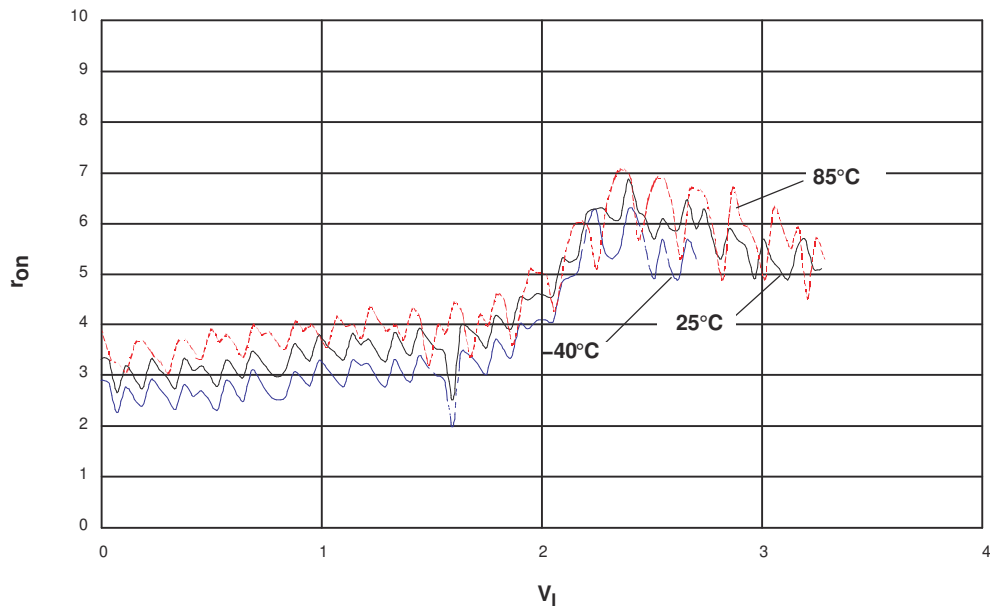


図 A-43. r_{on} と V_I 、 V_{CC} との関係 = 3.3V (SN74CBTLV3125)

表 A-12. SN74CBTLV3125 アナログ パラメータ測定データ

V_{CC} ⁽¹⁾	周波数応答	サイン波の歪み	全高調波歪み	クロストーク		チャージ インジ ェクション	フィードスルー
		1kHz	1kHz	スイッチ間	イネーブルから出力		
2.5V	200MHz 超	0.089%	0.11%	-45dB	30mV	12.1pC	-52dB
3.3V	200MHz 超	0.033%	0.09%	-49dB	70mV	15.5pC	-52dB

(1) CBTLV3125 のポスト特性測定。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月