

Application Note

DFB および DFP デジタル アイソレータ パッケージにより絶縁定格を半分に維持

Scott Monroe

概要

デジタル アイソレータ向けのテキサス インストルメンツの最新の小型フォーム ファクタ DFP および DFB パッケージ ファミリは、従来の絶縁パッケージに比べて PCB パッケージのフットプリントを最大 **56%** 削減しながら、同じ沿面距離および空間距離と高電圧性能を維持します。

0.5mm のピン ピッチを使用する DFP および DFB パッケージ ファミリは、特に絶縁バリアに沿った重要な寸法 (Y) で基板面積を大幅に削減できます。これらの小型パッケージを採用することで、システム設計者は同じスペースにより多くの絶縁チャネルを配置することや、システム全体のサイズを縮小することができます。また、絶縁バリアに沿った寸法が短いため、パッケージが小さいため、重要な信号を絶縁バリアをまたぐ配線が容易です。パッケージと Y 寸法が小さいため、絶縁バリアの両側で信号を使用するデバイスに対してデジタル アイソレータをどこどのように配置するか柔軟に対応できます。

このアプリケーション ノートでは、4mm と 8mm の沿面距離と空間距離の両方のパッケージ クラスに対応する、一般的な 2 チャネル、3 チャネル、4 チャネル、6 チャネルのデジタル アイソレータについて、パッケージごとの比較を紹介しています。これらのパッケージを使用するデバイスは、ガルバニック (機能絶縁)、基本認証済み絶縁、強化認証済み絶縁に関する認証レベルを持っています。認定レベルまたはレベルについては、特定のデバイスのデータ シートを参照してください。

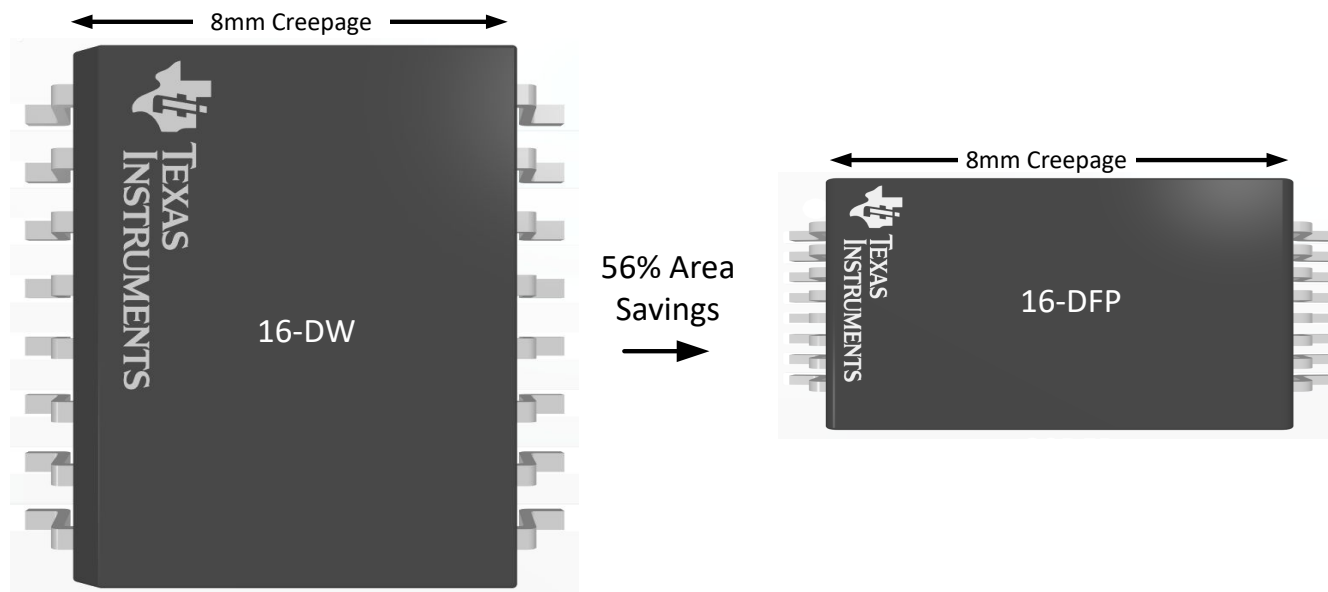


図 1-1. 従来の 16-DW (Wide-SOIC) パッケージと 16-DFP (Wide-SSOP) の小型フォーム ファクタ パッケージの比較

目次

1 はじめに.....	3
2 3.7mm および 4mm の沿面距離および空間距離パッケージでのナロー ボディ パッケージ比較	4
2.1 ナロー ボディ パッケージ比較の 2 チャンネル デバイス.....	4
2.2 3、4、6 チャンネル デバイスをナロー ボディ パッケージ比較	5
3 8mm の沿面距離および絶縁距離に関するワイド ボディ パッケージ比較	7
3.1 ワイド ボディ パッケージの 2 チャンネル デバイスの比較	7
3.2 3、4、6 チャンネルのデバイスをワイド ボディ パッケージ比較.....	9
4 まとめ.....	11
5 参考資料.....	11

商標

すべての商標は、それぞれの所有者に帰属します。

1 はじめに

TI は、PCB レイアウトの柔軟性を備え、特に絶縁バリアに加えて、システム サイズの小型化または同じサイズでの絶縁チャンネルの数増加をサポートすることで、デジタル アイソレータ向けに **DFP** および **DFB** 小型フォーム ファクタ パッケージファミリを開発しました。これらのパッケージは、**ISO64xx**、**ISO64xx-Q1**、**ISO60xx** の各デバイスファミリに導入されています。

DFP および **DFP** パッケージファミリに加えて、TI は多くのアプリケーション向けに沿面距離と空間距離を最適化したパッケージの開発を継続しています。動作電圧がより低く、認定が不要な場合は、**ISO65xx** ファミリの **8-REU (DFN)** が最小のデジタル絶縁パッケージです。沿面距離と空間距離が最も広い、**21.2mm** のために、TI は **ISO774xU** ファミリの **16-DUW** パッケージを発表しました。

このアプリケーション ノートは、TI のパッケージングに関する命名規則を使用しています。業界内には、さまざまな幅の **SOIC** および **SOP** パッケージのバリエーションが多数存在しています。「ナロー」、「ワイド」、「シン」、「**WB** (ワイド ボディ)」、「**NB** (ナロー ボディ)」などの相対的な用語が使用されていますが、これらは標準化されていません。したがって、TI の小型フォーム ファクタ **DFP** および **DFP** パッケージは、**NB SOIC**、**SOIC_N**、**Narrow-SOIC**、**WB**、**SOIC**、**SOIC_W**、**Wide-SOIC**、**WB SSOIC**、**QSOP**、**WSOP**、**SSOP**、**TSSOP**、**SOW** は、PCB 面積を削減して同等の高電圧仕様を維持します。

2 3.7mm および 4mm の沿面距離および空間距離パッケージでのナロー ボディ パッケージ比較

2 チャンネル デジタル アイソレータは、幅のナロー SOIC 8 ピン パッケージ (8-D) と、3、4、6 チャンネルのデジタル アイソレータが、ナロー SSOP の 16 ピン パッケージ (16-DBQ) に封止されています。8-D および 16-DBQ は、4mm および 3.7mm の沿面距離および空間距離の要件をサポートする従来のパッケージになりました。

従来のパッケージに加え、最新のデジタル アイソレータファミリにも、小型フォーム ファクタでナロー SSOP、DFB ファミリが使用されています。DFB は、0.5mm ピッチのピンを使用しながら 4mm の沿面距離および空間距離をサポートし、パッケージの絶縁バリアに沿った Y 方向の寸法を大幅に削減します。

2.1 ナロー ボディ パッケージ比較の 2 チャンネル デバイス

表 2-1 に、2 チャンネル デバイスの、従来の 8-D パッケージに対する 10-DFB の利点を示します。

表 2-1. ナロー、4mm 沿面距離および空間距離パッケージの 2 チャンネル デジタル ISO

パッケージ	チャンネル数	デバイス ISO 定格	沿面距離と 空間距離 (mm)	従来のパッケージ (8-D)と 比較した面積 削減率 (%)	面積 (mm2)	X (mm)	Y (mm)	ピンピッチ (mm)	Z (mm)
						(PCB のランド パターン: リード間最大 距離)	(パッケージ 本体の最大 サイズ)		(PCB からの パッケージの 突出高の最大 値)
10-DFB (SSOP)	2	強化絶縁、基本絶縁	> 4	44%	19.3	6.9	2.8	0.5	1.75
8-D (SOIC) (従来型パッケージ)	2	強化、基本、ガルバニック	>4	従来型 (参照)	34.8	6.95	5	1.27	1.75

8-D (34.8mm ²)
10-DFB (19.3mm ²)

図 2-1. 2 チャンネル デジタル ISO 面積の比較 (mm²): 従来型の 8-D (SOIC) と小型フォーム ファクタ 10-DFB (SSOP) の比較

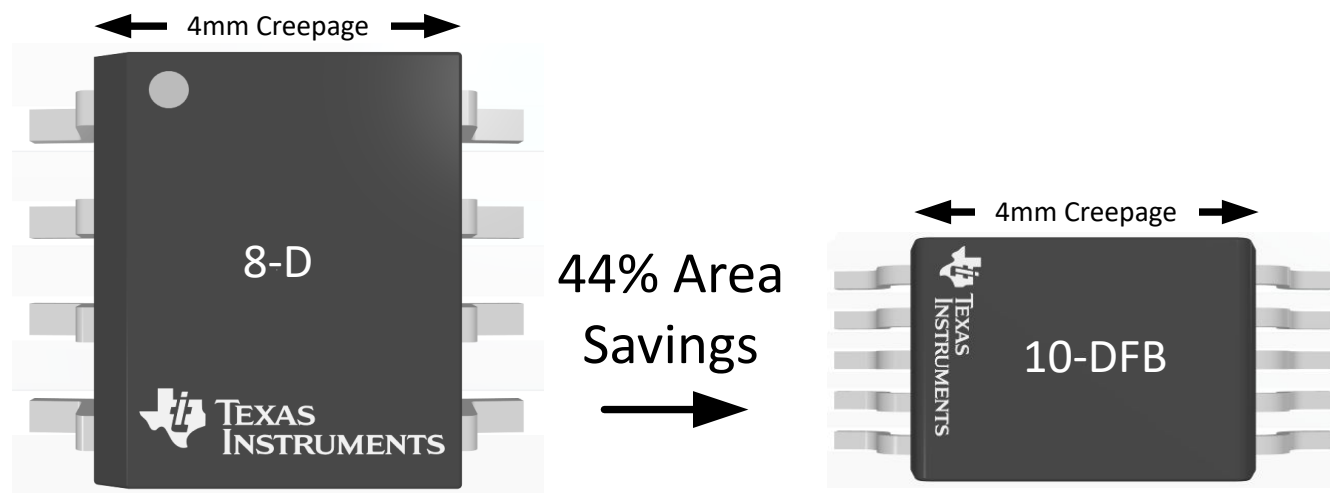


図 2-2. 2 チャンネル デジタル ISO パッケージ面積比率の比較: 従来型の 8-D (SOIC) と小型フォーム ファクタ 10-DFB (SSOP) の比較

2.2 3、4、6 チャンネル デバイスをナロー ボディ パッケージ比較

表 2-2 では、3 チャンネルおよび 4 チャンネル デバイスに使用される 16-DFB および 6 チャンネル デバイスに使用される 20-DFB の利点を、3 チャンネル、4 チャンネル、および 6 チャンネル デバイス向けの従来の 16-DBQ パッケージと比較してまとめています。DFB パッケージは、16-DBQ で規定される 3.7mm に対して沿面距離と空間距離を 4mm にします。

表 2-2. ナロ、3.7mm、4mm の沿面距離および空間距離パッケージに封止した 3、4、6 チャンネル デジタル ISO

パッケージ	チャンネル数	デバイス ISO 定格	沿面距離と 空間距離 (mm)	従来のパッケージ (16-DBQ)と比較 した面積削減 率 (%)	面積 (mm2)	X (mm)	Y (mm)	ピン ピッチ (mm)	Z (mm)
						(PCB のランド パターン: リード間最大 距離)	(パッケージ 本体の最大 サイズ)		(PCB からの パッケージの 突出高の最大 値)
20-DFB (SSOP)	6	強化絶縁、基本絶縁	> 4	-1.5% ⁽¹⁾	35.5	6.9	5.15	0.5	1.75
16-DBQ (SSOP) (従来型パッケージ)	3、4、6	強化、基本、ガルバニック	>3.7	従来型 (参照)	35.0	7	5	0.635	1.75
16-DFB (SSOP)	3、4	強化絶縁、基本絶縁	> 4	15% ⁽²⁾	29.7	6.9	4.3	0.5	1.75

- (1) 6 チャンネルのデバイスが 20-DFB パッケージを使用しています。20-DFB パッケージは、従来の 16-DBQ パッケージよりもわずか 0.5mm² (1.5%) 大きくなっていますが、従来の 3.7mm と比較して、沿面距離と空間距離は 4mm です。20-DFB は機能ピンを追加し、20-DFB パッケージの 6 チャンネル デバイスと従来の 16-DBQ のデバイスでの ISO60xx ファミリの出力イネーブル (ENx) などの追加機能を提供します。
- (2) 3 および 4 チャンネルのデバイスでは 16-DFB パッケージが使用されています。16-DFB は 16-DBQ パッケージより 5.8mm² (15%) 小型であり、3.7mm に対して沿面距離と空間距離が 4mm となります。16-DFB には、従来の 16-DBQ パッケージと同じ、3 チャンネルおよび 4 チャンネル デバイス用の機能ピンがあります。

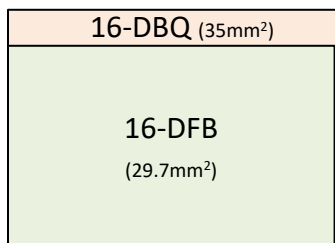


図 2-3. 3 および 4 チャンネル デジタル ISO、ナロー パッケージ、面積比較 (mm²): 従来の 16-DBQ (SSOP) と小型フォームファクタの 16-DFB (SSOP) の比較

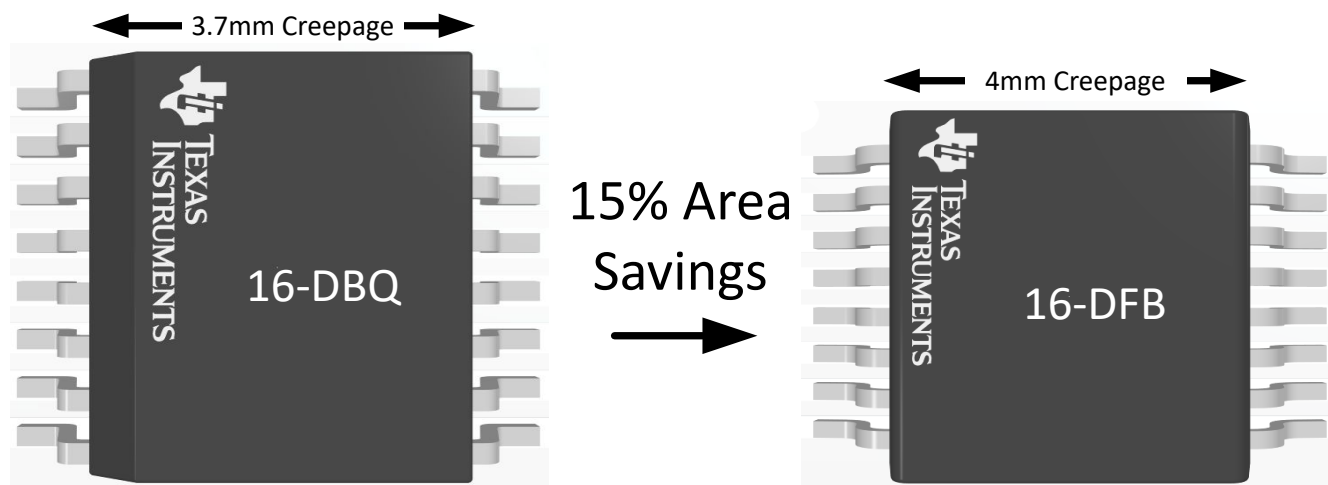


図 2-4. 3 および 4 チャンネル デジタル ISO、ナロー パッケージ、パッケージ パーセンテージ比較: 従来の 16-DBQ (SSOP) と小型フォームファクタの 16-DFB (SSOP) の比較

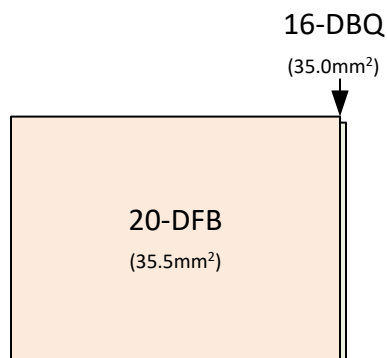


図 2-5. ナロー パッケージの 6 チャンネル デジタル ISO、面積比較 (mm²): 従来の 16-DBQ (SSOP) と小型フォームファクタの 20-DFB (SSOP) の比較

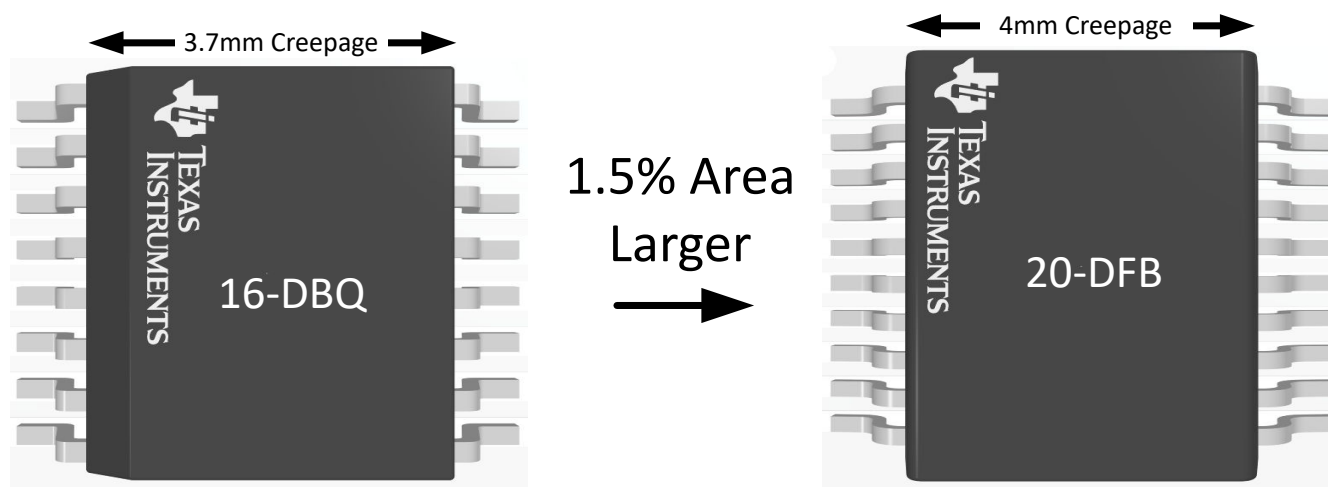


図 2-6. ナロー パッケージの 6 チャンネル デジタル ISO、パッケージ パーセンテージ比較: 従来の 16-DBQ (SSOP) と小型フォームファクタの 20-DFB (SSOP) の比較

3 8mm の沿面距離および絶縁距離に関するワイド ボディ パッケージ比較

2 チャンネルのデジタル アイソレータは、ワイド SOIC 8 ピン パッケージ (8-DWV) と 16 ピン パッケージ (16-DW) に実装されています。3、4、6 チャンネル デジタル アイソレータは、ワイド SOIC 16 ピン パッケージ (16-DW) に封止されています。8-DWV および 16-DW は、8mm の沿面距離と空間距離の要件をサポートする従来のパッケージになりました。

最新のデジタル アイソレータファミリには、従来のパッケージに加え、小型フォーム ファクタで幅の広い SSOP、DFP ファミリが使用されています。DFP は、0.5mm ピッチのピンを使用しながら 8mm の沿面距離および空間距離をサポートし、パッケージの絶縁バリアに沿った Y 方向の寸法を大幅に削減します。

3.1 ワイド ボディ パッケージの 2 チャンネル デバイスの比較

表 3-1 に、2 チャンネル デバイスでの従来の 8-DWV および 16-DW パッケージに対する 12-DFP の利点を示します。12-DFP の 2 チャンネル デバイスは、サイドごとに追加機能ピンをゲインします。このピンは、一部のデジタル アイソレータファミリの新機能のために利用されます。

表 3-1. ワイド 8mm 沿面距離と空間距離の各パッケージに封止した 2 チャンネル デジタル ISO

パッケージ	チャンネル数	デバイス ISO 定格	沿面距離と 空間距離 (mm)	従来のパッケ ージ (8- DWV) と比較 した面積削減 率 (%)	面積 (mm2)	X (mm)	Y (mm)	ピンピッチ (mm)	Z (mm)
						(PCB のラン ドパターン: リード間最大 距離)	(パッケージ 本体の最大 サイズ)		(PCB からの パッケージの 突出高の最 大値)
16-DW (ワイド SOIC)	2	強化絶縁、基本絶縁	>8	-58%	119.7	11.4	10.5	1.27	2.65
12-DFP (ワイド SSOP)	2	強化	>8	45%	41.4	10.9	3.8	0.5	2.65
8-DWV (ワイド SOIC) (従来型パッケージ)	2	強化	>8.5	従来型 (参照)	75.6	12.7	5.95	1.27	2.8

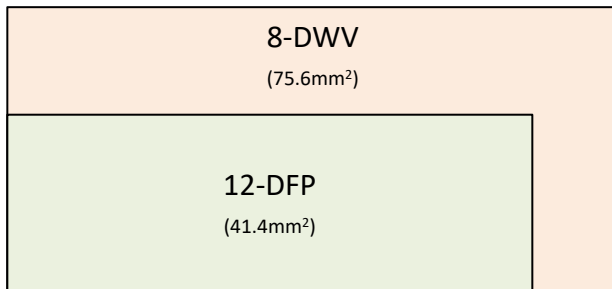


図 3-1. 2 チャンネル デジタル ISO 面積の比較 (mm²): 従来の 8-DWV (ワイド SOIC) と小型フォーム ファクタの 12-DFP (ワイド SSOP) の比較

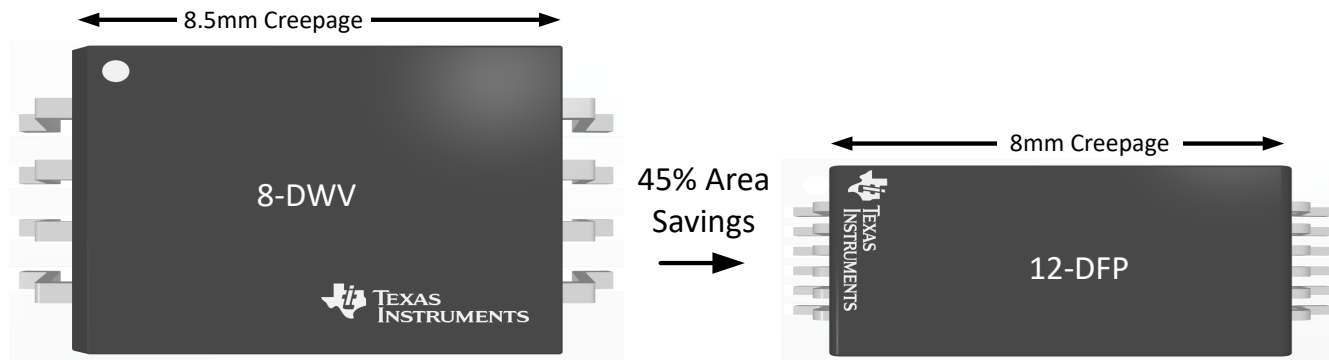


図 3-2. 2 チャンネル デジタル ISO パッケージ面積比率の比較: 従来の 8-DWV (ワイド SOIC) と小型フォーム ファクタの 12-DFP (ワイド SSOP) の比較

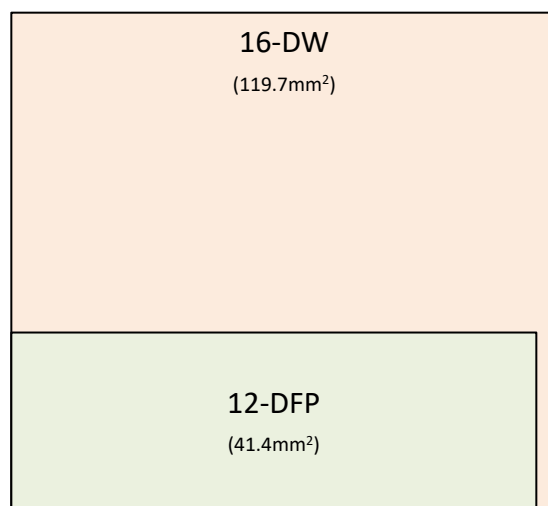


図 3-3. 2 チャンネル デジタル ISO 面積の比較 (mm²): 16-DW (ワイド SOIC) 対 小型フォーム ファクタ 12-DFP (ワイド SSOP)

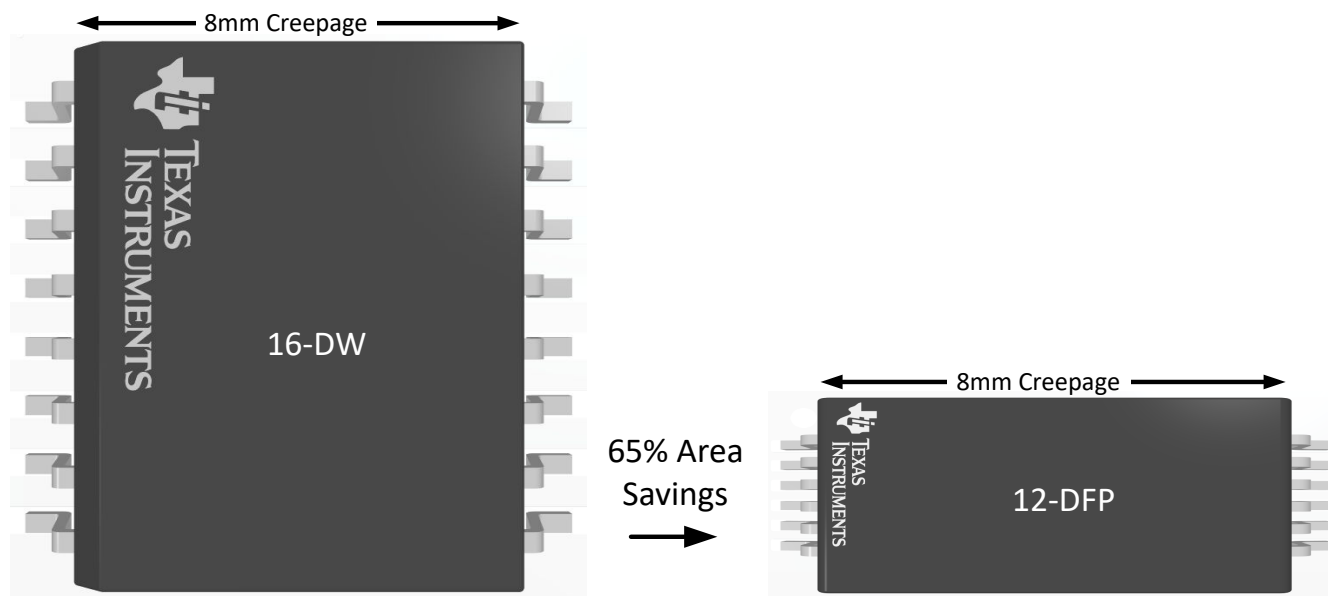


図 3-4. 2 チャンネル デジタル ISO パッケージ面積比率の比較: 16-DW (ワイド SOIC) 対 小型フォーム ファクタ 12-DFP (ワイド SSOP)

3.2 3、4、6 チャンネルのデバイスをワイド ボディ パッケージ比較

表 3-2 では、3 チャンネルおよび 4 チャンネル デバイスに使用される 16-DFP および 6 チャンネル デバイスに使用される 20-DFP の利点を、3 チャンネル、4 チャンネル、および 6 チャンネル デバイス向けの従来の 16-DW パッケージと比較してまとめています。6 チャンネルのデバイスは 20-DFP でサイドあたりの追加機能ピンを獲得します。このピンは、一部のデジタル アイソレータ ファミリの新機能に使用されます。

表 3-2. 沿面距離と空間距離が 8mm の幅広パッケージに封止した 3、4、6 チャンネルのデジタル ISO

パッケージ	チャンネル数	デバイス ISO 定格	沿面距離と 空間距離 (mm)	従来のパッ ケージ (16- DW) と比較 した面積削減 率 (%)	面積 (mm2)	X (mm)	Y (mm)	ピンピッチ (mm)	Z (mm)
						(PCB のラン ドパターン: リード間最大 距離)	(パッケージ 本体の最大 サイズ)		(PCB からの パッケージの 突出高の最大 値)
20-DFP (ワイド SSOP)	6	強化	>8	47%	63.2	10.9	5.8	0.5	2.65
16-DW (ワイド SOIC) (従来型パッケージ)	3、4、6	強化絶縁、基本絶縁	>8	従来型 (参照)	119.7	11.4	10.5	1.27	2.65
16-DFP (ワイド SSOP)	3、4	強化	>8	56%	52.3	10.9	4.8	0.5	2.65

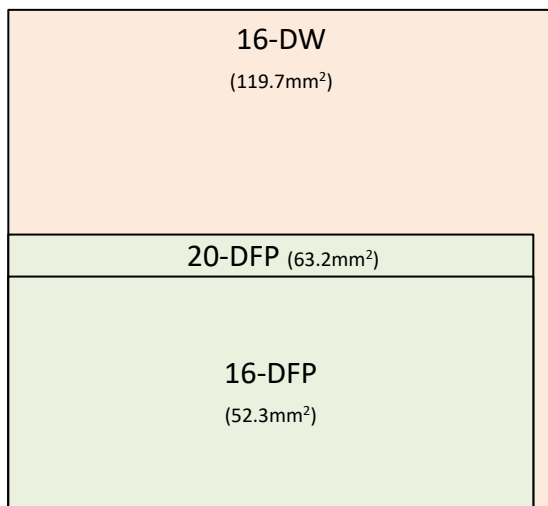


図 3-5. 3、4、6 チャンネル デジタル ISO ワイド パッケージ、面積比較 (mm²) : 従来の 16-DW (ワイド SOIC) と小型フォームファクタの 16-DFP および 20-DFP (ワイド SSOP) の比較

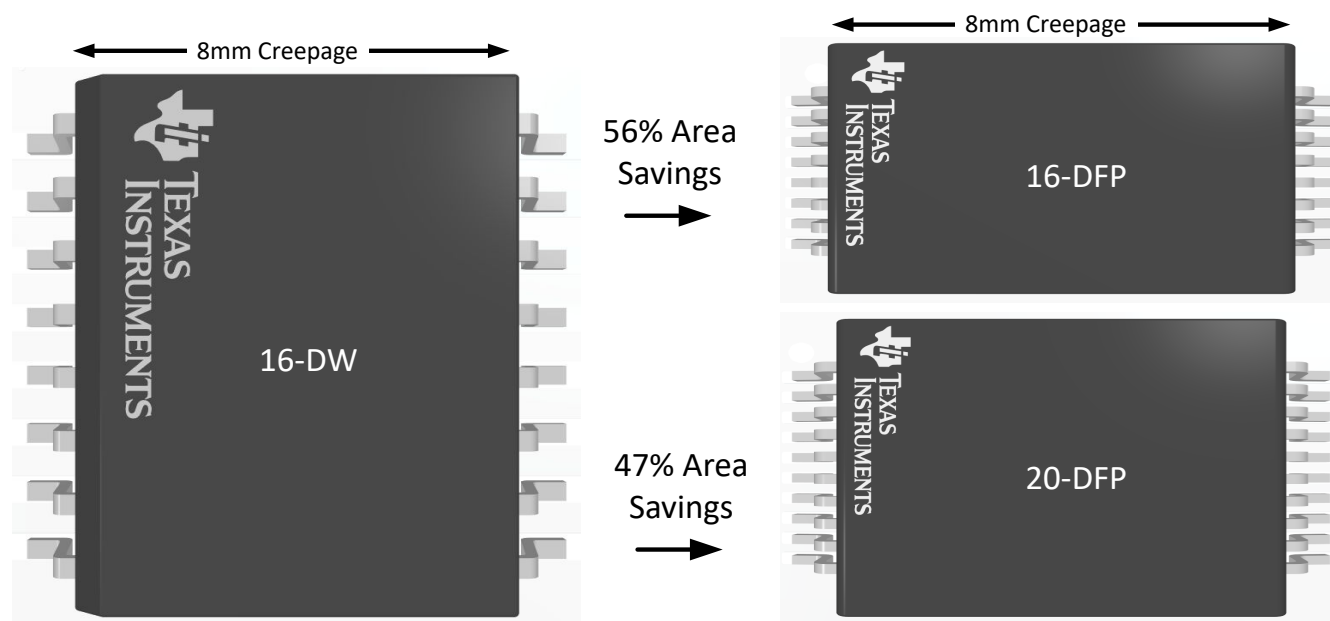


図 3-6. 3、4、6 チャンネル デジタル ISO ワイド パッケージ、パッケージ パーセンテージ比較:従来の 16-DW (ワイド SOIC) と小型フォーム ファクタの 16-DFP および 20-DFP (ワイド SSOP) の比較

4 まとめ

TI の小型フォーム ファクタ DFB および DFP パッケージは、システム設計者が PCB レイアウトの柔軟性、特に絶縁バリアに沿って、従来のデジタル アイスレータ パッケージと比較して、より小型のシステムを開発したり、同じ PCB 領域内の絶縁チャネル数を増やすことができます。TI の最新のパッケージは、従来のパッケージの高電圧仕様、沿面距離および空間距離を維持し、システム全体の面積と PCB コストを削減します。

5 参考資料

1. テキサス インスツルメンツ、『[TI デジタル アイスレータのオンライン パラメトリック ツール](#)』、絶縁デバイス検索ツール。
 - [ISO60xx](#) デバイス ファミリ。
 - [ISO64xx](#) および [ISO64xx-Q1](#) デバイス ファミリ。
2. テキサス インスツルメンツのアプリケーション ブリーフ、『[デジタル アイスレータを選択するための考慮事項](#)』。
3. テキサス インスツルメンツ、『[デジタル アイスレータ設計ガイド](#)』アプリケーション ノート。
4. テキサス インスツルメンツ、『[高電圧強化絶縁: 定義とテスト手法](#)』、技術記事。
5. テキサス インスツルメンツのテクニカル ホワイトペーパー、『[フォトカプラをデジタル アイスレータで代替してシステム性能を向上させる](#)』。
6. テキサス インスツルメンツの技術記事、『[デジタル アイスレータに関する設計上の 9 つの質問](#)』。
7. テキサス インスツルメンツ、『[デジタル アイスレータ — 主な質問と回答 — TI E2E サポート フォーラム、アプリケーション サポート](#)』。
8. テキサス インスツルメンツ、『[TI E2E™ 絶縁サポート フォーラム](#)』、オンライン アプリケーション サポート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月