

Application Note

信号ジェネレータ – TAx5x1x/TAx5x1x-Q1 による設定とアプリケーション



Lakshmi Narasimhan Badrinarayanan, Abin Dany Mathew, Diekoloreoluwa Ogundana

概要

TAx5x1x/TAx5x1x-Q1 ファミリのステレオ コーデックおよび DAC は、ジャック検出、電圧低下リミッタ、音声アクティビティ検出、トーン生成など、幅広いアプリケーションをサポートしています。このアプリケーション ノートでは、これらの機能の 1 つであるトーン ジェネレータについて説明します。本ドキュメントでは、この機能の動作について説明し、具体例を用いて、エンド ユーザーが利用可能な各種設定を構成する方法を解説します。このアプリケーション ノートは、以下のデバイスを対象としています。

- TAC5212、TAC5211
- TAC5211、TAC5111
- TAD5212、TAD5112
- TAC5112-Q1
- TAD5212-Q1、TAD5112-Q1
- TAC5412-Q1、TAC5312-Q1
- TAC5311-Q1、TAC5301-Q1

目次

1 概要.....	2
2 信号ジェネレータ 1 (SG1) –「ビープ」ジェネレータ.....	3
2.1 信号ジェネレータ 1 の振幅および出力チャネル.....	3
2.2 信号ジェネレータ 1 の周波数.....	5
2.3 ビープ ジェネレータの例 – TAC5212EVM-K と I ² C の設定を使用	6
3 信号ジェネレータ 2 (SG2) –「チャープ」ジェネレータ	7
3.1 信号ジェネレータ 2 の振幅および出力チャネル.....	7
3.2 信号ジェネレータ 2 の開始および停止時の周波数.....	8
3.3 ADSR エンベロープ パラメータ.....	9
3.4 信号ジェネレータ 2 出力モード.....	12
4 まとめ.....	20
5 参考資料.....	21
6 改訂履歴.....	22

商標

すべての商標は、それぞれの所有者に帰属します。

1 概要

多くの最終製品は、特定のイベントが発生したときに「アラート」ビープ音 (例: 起動時の音など) を生成するアプリケーションなどで、単一周波数の正弦波トーンを使用しています。類似のアプリケーションでは、信号の持続時間中に周波数に変化する「チャープ」信号も利用されています。可聴帯域外の超音波チャープのパルスは、超音波アクティビティ検出 (UAD) アプリケーションで使用されます。TAx5x1x/TAx5x1x-Q1 ファミリのステレオ コーデックおよび DAC は、継続的な単一周波数またはチャープ信号を生成できる内部信号チェーンを備えており、振幅、周波数などの特性をデバイス内で構成できます。

概要に記載されている TAx5x1x/TAx5x1x-Q1 デバイスの再生パスの各チャネルは、[図 1-1](#) で説明されている信号チェーンに従います。処理ブロックの 1 つとして、[図 1-2](#) に示すサイドチェーン ミキサがあります (ミキサ パスの詳細については、『[TAC5x1x および TAC5x1x-Q1 デジタル チャネル ミキサ: 構成とアプリケーション](#)』アプリケーション ノートを参照してください)。これにより、DIN ピンに入力される ASI 信号を、次の信号とミックスできます。

1. ADC から DAC へのループバック ミキサからのデータ。
2. 信号ジェネレータ 1 (SG1) および信号ジェネレータ 2 (SG2) という 2 つの内蔵信号ジェネレータ。

SG1 は「ビープ ジェネレータ」として固定周波数の正弦波信号を出力し、SG2 は「チャープ ジェネレータ」として、周波数が経時的に掃引される正弦波信号を生成します。これらの信号ジェネレータの出力はアナログに変換され、OUTxP/M ピンを経由して外部システムに送信されます。

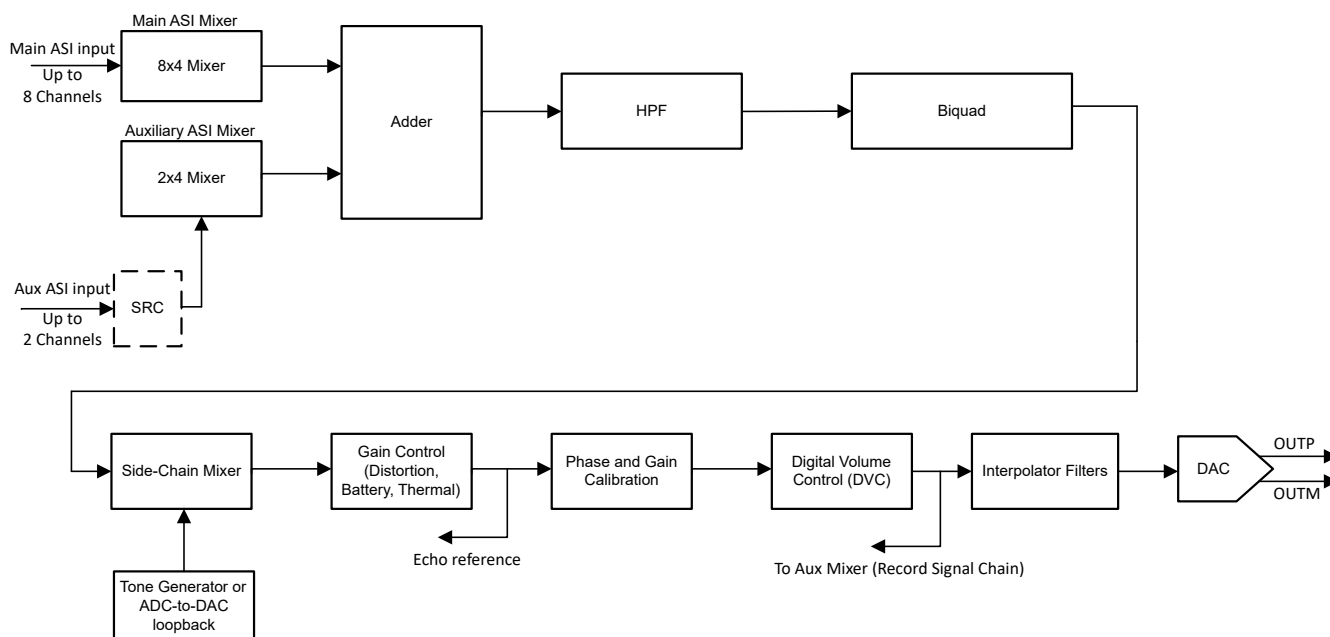


図 1-1. 再生パスの信号チェーン

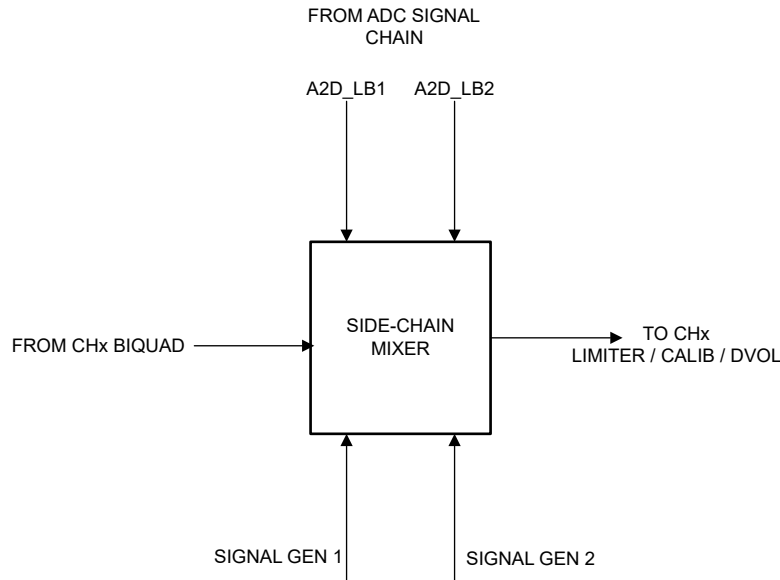


図 1-2. サイドチェーン ミキサ

表 1-1 は、必要な信号ジェネレータをサイドチェーン ミキサとともに有効化するために使用されるレジスタ フィールドを示しています。

表 1-1. 信号ジェネレータ パスを有効にするためのレジスタ設定

ページ	レジスタ ビット	ビット フィールド名	値
0x1	R45[3]	DAC_SIGNAL_GENERATOR_1_ENABLE	0 – 信号ジェネレータ 1 を無効化 (ビープ ジェネレータ) 1 – 信号ジェネレータ 1 を有効化 (ビープ ジェネレータ)
0x1	R45[2]	DAC_SIGNAL_GENERATOR_2_ENABLE	0 – 信号ジェネレータ 2 を無効化 (チャープ ジェネレータ) 1 – 信号ジェネレータ 2 を有効化 (チャープ ジェネレータ)
0x1	R44[6]	EN_SIDE_CHAIN_MIXER	0 – サイドチェーン ミキサを無効化 1 – サイドチェーン ミキサを有効化

2 信号ジェネレータ 1 (SG1) –「ビープ」ジェネレータ

信号ジェネレータ 1 (SG1) は「ビープ」ジェネレータとして、プログラム可能な出力レベル (差動で最大 2Vrms のフルスケール レベル) を持つ、単一周波数の連続した正弦波信号を生成します。このセクションでは、SG1 ジェネレータの主要なプログラム可能パラメータを設定する方法について説明します。

1. 振幅 (信号ジェネレータ 1 の振幅および出力チャネル を参照)。
2. 周波数 (信号ジェネレータ 1 の周波数 を参照)。

ビープ ジェネレータの例 – TAC5212EVM-K と I²C の設定を使用 に、PurePath™ Console 3 で I²C 書き込みを使用した設定例を示します。

SG1 は、ビープ信号のバーストを短時間生成するために使用できます。長時間の場合、出力信号の振幅は約 0.3dB/ 時の割合で変化します。エンド アプリケーションで長時間 (数時間から数日間) にわたって連続したトーンを必要とする場合は、信号ジェネレータ 2 (SG2) を使用することを推奨します。信号ジェネレータ 2 の開始および停止時の周波数 に、連続ビープ信号を生成するための SG2 の設定方法について説明します。

2.1 信号ジェネレータ 1 の振幅および出力チャネル

SG1 は、内部サイドチェーン ミキサを経由して DAC 出力に接続します (『TAC5x1x および TAC5x1x-Q1 デジタル チャネル ミキサ: 構成とアプリケーション』アプリケーション ノートを参照してください)。このサイドチェーン ミキサ (表 2-1) の係数により、信号の出力振幅が設定されます。これらの係数は 16 ビット数値としてプログラムされ、係数は 図 2-1 に示す 2.14Q フォーマットで表されます。値の範囲は -2 (0x8000) ~ 1.99994 (0x7FFF) です。

1. この数値に 2^{14} を乗算します。
2. その値を最も近い整数に丸めます。値が負の場合は、その 2 の補数を取ります。
 - a. 目的の値が 1.0 の場合、レジスタ値は 0x4000 にする必要があります。
 - b. 同様に、目的の値が -1 の場合、レジスタ値は 0xC000 (2 の補数) にする必要があります。
 - c. 目的の値が 1.235 の場合、レジスタ値は 0x4F0A にする必要があります。
 - d. 目的の値が -1.275 の場合、レジスタ値は 0xAE66 (2 の補数) にする必要があります。

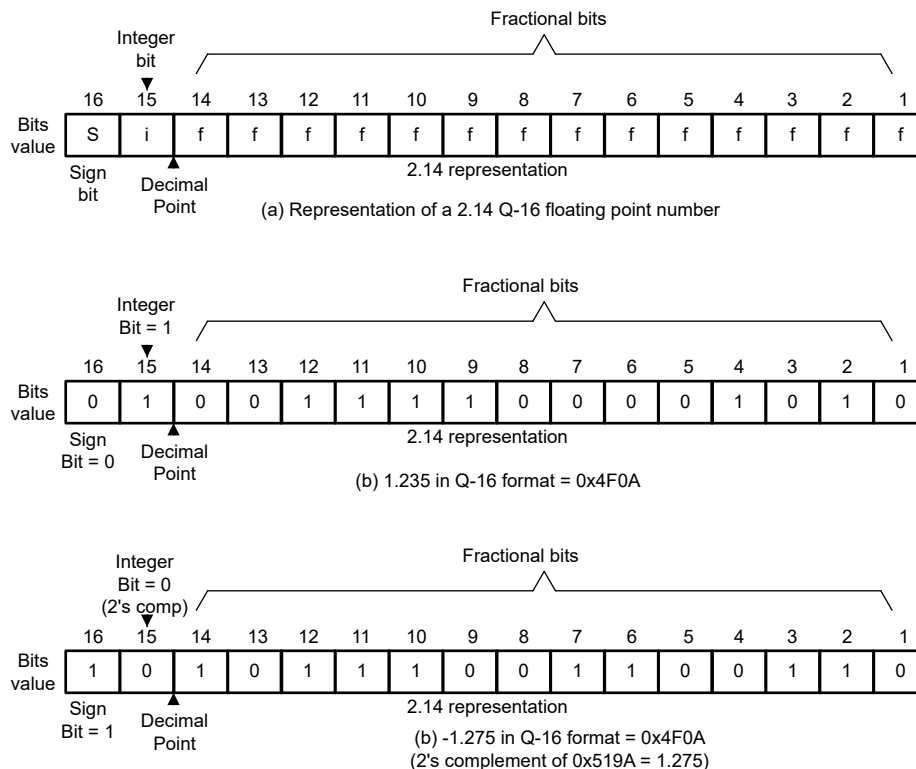


図 2-1. Q-16 フォーマットの浮動小数点数

サイドチェーン ミキサの出力を各 DAC チャンネルへルーティングする方法は、出力構成 (差動またはシングルエンド) によって異なります。このことについては、表 2-1 でも説明しています。

表 2-1. SG1 振幅および出力チャンネル用プログラマブル レジスタ マップ

ページ	登録	説明	アナログ出力
0x11	0x68	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から RDAC への係数バイト [15:8]	差動 / モノラル シングルエンド OUT2P (OUT2M) 信号振幅
0x11	0x69	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から RDAC への係数バイト [7:0]	ステレオ シングルエンド: OUT1M 信号振幅
0x11	0x6A	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から LDAC への係数バイト [15:8]	差動 / モノラル シングルエンド OUT1P (OUT1M) 信号振幅
0x11	0x6B	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から LDAC への係数バイト [7:0]	ステレオ シングルエンド: OUT1P 信号振幅
0x11	0x6C	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から RDAC2 への係数バイト [15:8]	差動 / モノラル シングルエンド: ADC ループバック ミキサ へ
0x11	0x6D	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から RDAC2 への係数バイト [7:0]	ステレオ シングルエンド: OUT2M 信号振幅

表 2-1. SG1 振幅および出力チャネル用プログラマブル レジスタ マップ (続き)

ページ	登録	説明	アナログ出力
0x11	0x6E	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から LDAC2 への係数バイト [15:8]	差動 / モノラル シングルエンド: ADC ループバック ミキサへ
0x11	0x6F	サイドチェーン DAC ミキサ、信号ジェネレータ CH1 から LDAC2 への係数バイト [7:0]	ステレオ シングルエンド: OUT2P 信号振幅

2.2 信号ジェネレータ 1 の周波数

SG1 によって生成される「ビープ」信号は、以下の式に従って一連のレジスタにプログラムされます。

$$x = \sin\left(2\pi\left(\frac{f_{sig}}{f_s}\right)\right) \quad (1)$$

$$y = \cos\left(2\pi\left(\frac{f_{sig}}{f_s}\right)\right) \quad (2)$$

ここで、 f_{sig} は目的の信号の周波数、 f_s は動作時のサンプリング レートです。

f_{sig} の最大値は $f_s/2$ です。

x と y の値は -1.0 ~ 1.0 の範囲です。これをデバイスにプログラムするには、次の手順に従います。

1. 係数に 2^{63} を乗算します (その結果をそれぞれ X、Y とする)。
2. X、Y をそれぞれ最も近い整数に丸めます。
3. この数字を符号付き 64 ビット整数に変換します。
 - a. 数値が正の場合は、MSB ビット = 0 として、そのまま数値を設定します。
 - b. 数値が負の場合は、その負の数の 2 の補数を設定します。その際、MSB ビット = 1 とします。
4. 64 ビットは 2 つの 32 ビットワードに分割され、表 2-2 の位置に次のようにプログラムされます。
 - a. MSB の 32 ビットは、そのままプログラムされます。
 - b. LSB 32 ビットは 1 ビット右シフトされ、プログラムされます。
5. たとえば、サンプリング レートが 48kHz の場合に、ビープ音の周波数を 1kHz に設定するには、以下のようになります。
 - a. レジスタ構成の X の値を 0x10B5150F1C1C2300 にします。
 - b. レジスタ構成の Y の値を 0x7EE7AA4BBC5E1C00 にします。

表 2-2. ビープ周波数を設定するためのレジスタ

ページ	レジスタ・アドレス	レジスタの説明	値
0x12	0x20	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [31:24]	{0, X[31:25]}
0x12	0x21	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [23:16]	X[24:17]
0x12	0x22	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [15:8]	X[16:9]
0x12	0x23	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [7:0]	X[8:1]
0x12	0x24	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [63:56]	X[63:56]
0x12	0x25	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [55:48]	X[55:48]
0x12	0x26	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [47:40]	X[47:40]
0x12	0x27	プログラム可能な DAC ビープ GEN cos(x) 係数バイト [39:32]	X[39:32]

表 2-2. ビープ周波数を設定するためのレジスタ (続き)

ページ	レジスタ・アドレス	レジスタの説明	値
0x12	0x28	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [31:24]	{0, Y[31:25]}
0x12	0x29	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [23:16]	Y[24:17]
0x12	0x2A	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [15:8]	Y[16:9]
0x12	0x2B	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [7:0]	Y[8:1]
0x12	0x2C	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [63:56]	Y[63:56]
0x12	0x2D	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [55:48]	Y[55:48]
0x12	0x2E	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [47:40]	Y[47:40]
0x12	0x2F	プログラム可能な DAC ビープ GEN sin(x) 係数バイト [39:32]	Y[39:32]

2.3 ビープ ジェネレータの例 – TAC5212EVM-K と I²C の設定を使用

以下のサンプル コードは、SG1 を使用して 880Hz の正弦波信号を生成する方法を示しています。図 2-2 に、キャプチャされた信号を示します。

```

w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 01
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 01 #RX CH2 to DAC CH2 disabled

w a0 00 01 #Page 1
w a0 2d 08 #Enable the beep (SG1)
w a0 2c 40 #Enable side-chain mixer

#Tone generator
#SG1 = 880Hz sine tone
w a0 00 12 #Page 18
w a0 24 7f 26 d6 ba #cos(x)[63:32]
w a0 20 43 91 78 00 #cos(x)[31:0]
w a0 2c 0e b6 42 b2 #sin(x)[63:32]
w a0 28 79 a5 3e 40 #sin(x)[31:0]

w a0 00 11 #Page 17
#DAC output OUT1 = 0.5*SG1
#DAC output OUT2 = -0.8*SG1
w a0 68 cc cd 20 00 #Side-Chain Mixer for SG1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

```

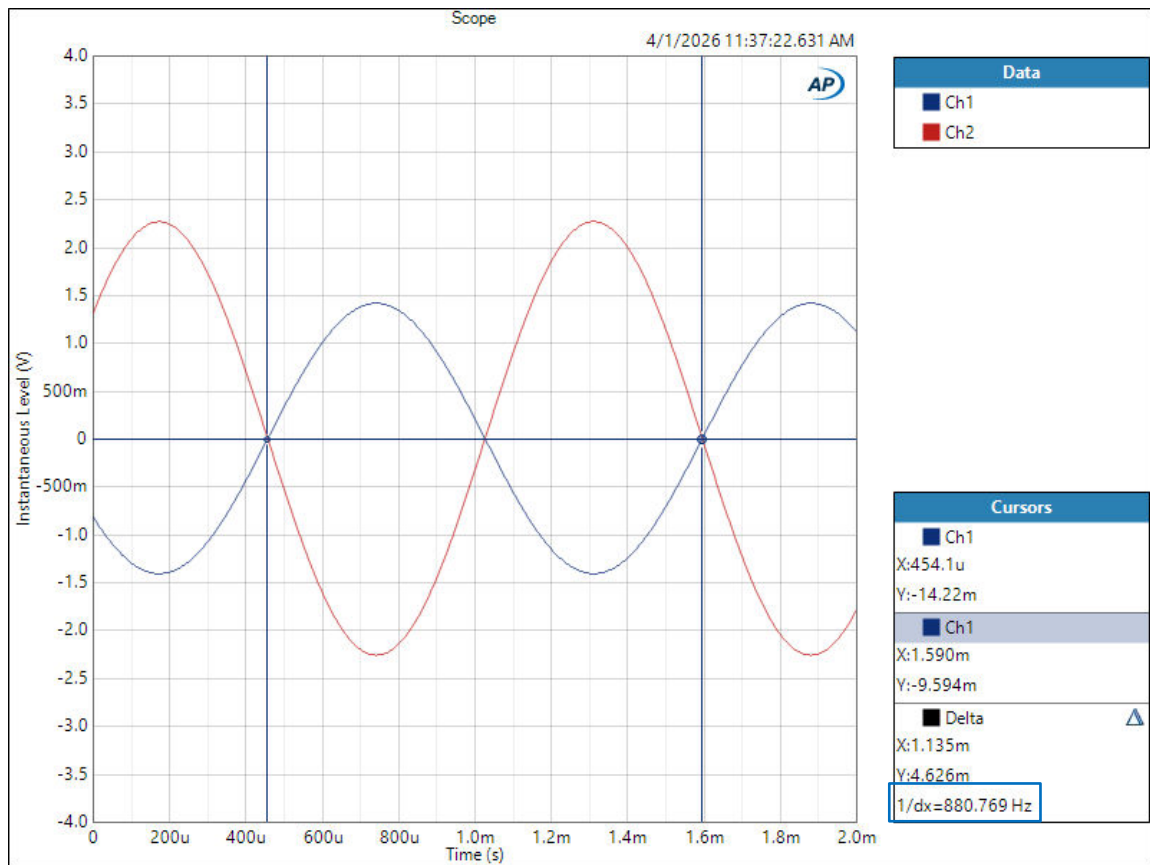


図 2-2. ビープ音ジェネレータの出力例

3 信号ジェネレータ 2 (SG2) –「チャープ」ジェネレータ

信号ジェネレータ 2 (SG2) は、「チャープ」ジェネレータとして、時間の経過とともに周波数を掃引する正弦波出力を供給します。このセクションでは、SG2 ジェネレータの主要なプログラム可能なパラメータを設定する方法について説明します。

1. 振幅 (信号ジェネレータ 2 の振幅および出力チャネル を参照)。
2. 周波数スイープ (信号ジェネレータ 2 の開始および停止時の周波数 を参照)。
3. ADSR パラメータ (ADSR エンベロープ パラメータ を参照)。
4. 出力モード (信号ジェネレータ 2 出力モード を参照)。このセクションには、各出力モードのサンプル コードが含まれています。

3.1 信号ジェネレータ 2 の振幅および出力チャネル

SG1 と同様に、SG2 からの信号もサイドチェーン ミキサを経由して DAC 信号チェーンに送信されます。これに使用する係数は、表 3-1 に記載されたレジスタにプログラムされます。これらのレジスタ値の計算は、「信号ジェネレータ 1 (SG1) –「ビープ」ジェネレータ」で説明した SG1 の計算と同じです。

表 3-1. SG2 の振幅および出力チャネル用プログラマブル レジスタ マップ

ページ	登録	説明	コメント
0x11	0x70	SC DAC ミキサ、信号ジェネレータ CH2 ~ RDAC 係数 バイト [15:8]	差動 / モノラル シングルエンド: OUT2P (OUT2M) 信号振幅
0x11	0x71	SC DAC ミキサ、信号ジェネレータ CH2 ~ RDAC 係数 バイト [7:0]	ステレオ シングルエンド: OUT1M 信号振幅

表 3-1. SG2 の振幅および出力チャネル用プログラマブル レジスタ マップ (続き)

ページ	登録	説明	コメント
0x11	0x72	SC DAC ミキサ、信号ジェネレータ CH2 ~ LDAC 係数 バイト [15:8]	差動 / モノラル シングルエンド:OUT1P (OUT1M) 信号振幅
0x11	0x73	SC DAC ミキサ、信号ジェネレータ CH2 ~ LDAC 係数 バイト [7:0]	ステレオ シングルエンド:OUT1P 信号振幅
0x11	0x74	SC DAC ミキサ、信号ジェネレータ CH2 ~ RDAC2 係 数バイト [15:8]	差動 / モノラル シングルエンド:ADC ルー プバック ミキサへ
0x11	0x75	SC DAC ミキサ、信号ジェネレータ CH2 ~ RDAC2 係 数バイト [7:0]	ステレオ シングルエンド:OUT2M 信号振幅
0x11	0x76	SC DAC ミキサ、信号ジェネレータ CH2 ~ LDAC2 係数 バイト [15:8]	差動 / モノラル シングルエンド:ADC ルー プバック ミキサへ
0x11	0x77	SC DAC ミキサ、信号ジェネレータ CH2 ~ LDAC2 係数 バイト [7:0]	ステレオ シングルエンド:OUT2P 信号振幅

3.2 信号ジェネレータ 2 の開始および停止時の周波数

SG2 はチャープ信号を生成するため、ユーザーは開始周波数 f_{start} と、サンプルごとの周波数インクリメント Δf を設定する必要があります。生成される出力は、周波数が f_{start} から $(f_{start} + N_{chirp}\Delta f)$ まで掃引される信号となります。なお、 N_{chirp} は単一のチャープ パルスに含まれるサンプル数です。

信号が上昇し、サステインレベルに安定するまでの間、チャープ信号は f_{start} のまま維持されます。その後、信号周波数は 1 サンプルあたり Δf の割合で変化します。信号がランブダウンするとき、最後に更新された周波数を維持します。

これらの 2 つの周波数は、以下の式に示す係数 x および y を介してプログラムされます。

$$\begin{aligned} x &= 2\pi \frac{f_{start}}{f_s} \\ y &= 2\pi \frac{\Delta f}{f_s} \end{aligned} \quad (3)$$

ここで、 f_s はサンプリングレートです。

チャープ周波数は $0 \sim f_s/2$ の範囲です。したがって、チャープ パラメータをプログラムするときは、以下の式を考慮する必要があります。

$$N_{chirp} = t_{chirp} * f_s \quad (4)$$

ここで、 t_{chirp} (chirp duration) = (Sustain Time - Decay Time - Attack Time)

したがって、 $f_{start} + (N_{chirp} * \Delta f) \leq \frac{f_s}{2}$ 。

「サステイン時間」はパルス継続時間です、詳細は「[サステイン / リスタート タイマ](#)」で説明しています。

信号周波数を常に $f_s/2$ 以下に維持することを推奨します。この周波数を上回ると、エイリアシングが発生します。48kHz を超えるサンプリングレートでは、SG2 ジェネレータを超音波アクティビティジェネレータ (UAG) として使用でき、20Hz ~ 20kHz の可聴帯域外のチャープ パルスを生成できます。

継続的なシングルトーン信号を生成するには、SG2 を手動モードで動作するように設定します ([セクション 3.4.1](#) を参照)。 f_{start} は任意の周波数にプログラムでき、 Δf には 0Hz をプログラムできます。

その後、 x および y の値を、[表 3-2](#) に示すレジスタへ以下に従って書き込みます。

1. 各値に 2^{28} を乗算します (その結果をそれぞれ X、Y とする)。
2. X、Y をそれぞれ最も近い整数に丸めます。
3. これを 32 ビットの 16 進数に変換し、レジスタにプログラムします。

表 3-2. SG2 周波数パラメータ

ページ	登録	信号ジェネレータの開始 / Δ 周波数	値
0x17	0x7C	開始周波数 = 16kHz (0x2182A470)	X[31:24]
0x17	0x7D		X[23:16]
0x17	0x7E		X[15:8]
0x17	0x7F		X[7:0]
0x18	0x08	Δ 周波数 = 0Hz (0x00000000)	Y[31:24]
0x18	0x09		Y[23:16]
0x18	0x0A		Y[15:8]
0x18	0x0B		Y[7:0]

3.3 ADSR エンベロープ パラメータ

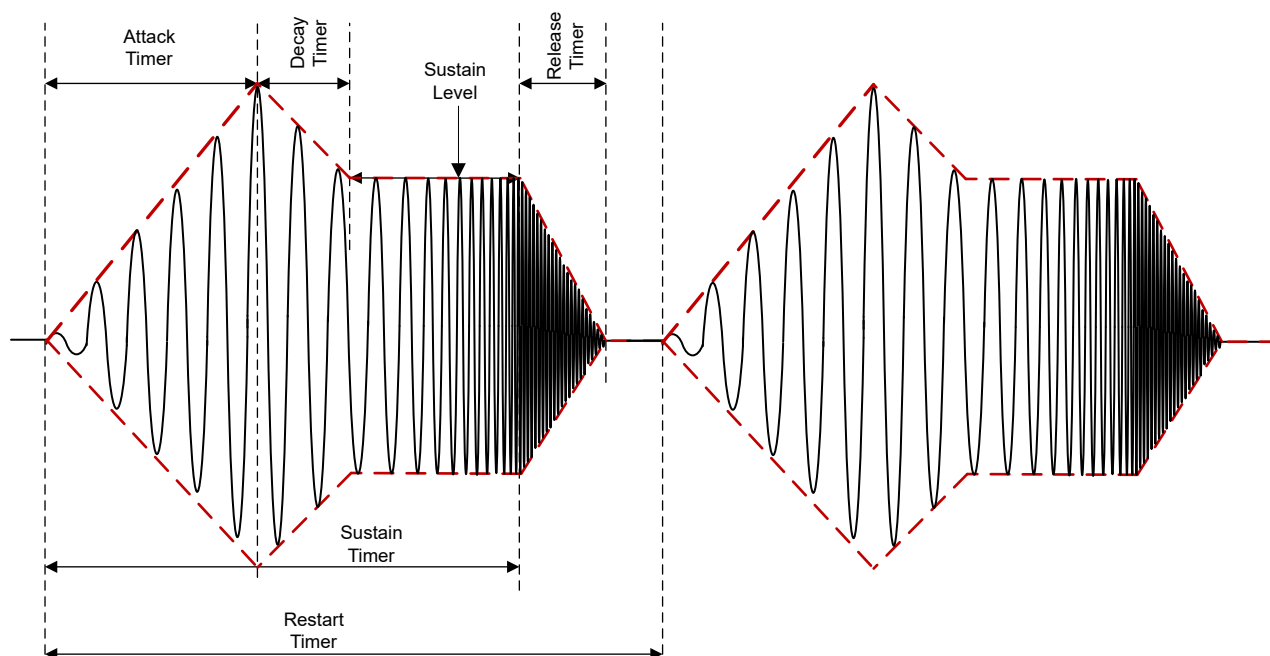


図 3-1. ADSR エンベロープに追従するチャープ信号

図 3-1 に、低い周波数で開始し、時間の経過とともに周波数が上昇した後に停止し、その後このパターンを再び繰り返すチャープ信号の例を示します。図に示すように、このチャープ信号は周波数が変化だけの一定振幅の正弦波ではなく、次の 4 つのタイマ (ADSR) で規定される信号エンベロープに従います。**Attack** (アタック)、**Decay** (ディケイ)、**Sustain/Restart** (サステイン / リスタート)、**Release** (リリース)。

3.3.1 アタック / ディケイ タイマ

アタック タイマおよびディケイ タイマは、チャープ信号が定常状態の「サステイン レベル」に達するまでのランプアップ プロファイルを定義します ([サステイン レベル](#) を参照)。

アタック タイマは、次の式で定義されます。

$$t_{\text{attack}} \left(\text{in ms} \right) = 1000 * \frac{1}{x} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (5)$$

タイマ値 t_{attack} を使用すると、「アタック スロープ」 x を算出できます。 x は 1 より小さい正の浮動小数点数です。

$$x = 1000 * \frac{1}{t_{\text{attack}} \left(\text{in ms} \right)} * \frac{1}{f_s \left(\text{in Hz} \right)} \quad (6)$$

表 3-3 に示すレジスタに x をプログラムするには、次の手順に従います。

1. x に 2^{30} を乗算します (その結果を X とする)。
2. X を最も近い整数に丸めます。

同様に、ディケイ タイマは次の式で定義されます。

$$t_{decay} \left(\text{in ms} \right) = 1000 * \frac{2 * (1 - \text{SustainLevel})}{(-y)} * \frac{1}{f_s \text{ (in Hz)}} \quad (7)$$

これはランプアップではなく、ランプダウンであるため、ディケイ スロープ「 y 」は負の浮動小数点数です。

表 3-3 に示すレジスタに y をプログラムするには、次の手順に従います。

1. y に 2^{30} を乗算します (その結果を Y とする)。
2. Y を最も近い整数に丸めます。
3. Y は負の値であるため、2 の補数の値をレジスタにプログラムします。
4. チャープ波形にディケイ プロファイルが不要な場合は、レジスタを $0x00000000$ にプログラムします。
5. ディケイ タイマが $0x00000000$ に設定されている場合、レジスタの値に関係なく、サステイン レベルは 1 になります。

表 3-3. アタック / ディケイ タイマ

ページ	登録	48kHz サンプルング レートにおけるデフォルトのアタック / ディケイ時間	値
0x1C	0x58	アタック時間 = 5ms (0x0044523F)	X[31:24]
0x1C	0x59		X[23:16]
0x1C	0x5A		X[15:8]
0x1C	0x5B		X[7:0]
0x1C	0x60	ディケイ時間 = 0ms (0x00000000)	Y[31:24]
0x1C	0x61		Y[23:16]
0x1C	0x62		Y[15:8]
0x1C	0x63		Y[7:0]

3.3.2 リリース タイマ

リリース タイマは、サステイン レベルからのチャープ信号のランプダウン プロファイルを定義します。次の式で定義されます。

$$t_{release} \left(\text{in ms} \right) = 1000 * \frac{\text{SustainLevel}}{(-z)} * \frac{1}{f_s \text{ (in Hz)}} \quad (8)$$

これはランプアップではなく、ランプダウンであるため、リリース スロープ「 z 」は負の浮動小数点数です。

表 3-4 に示すレジスタに z をプログラムする方法:

1. z に 2^{30} を乗算します (その結果を Z とする)。
2. Z を最も近い整数値に丸めます。
3. Z を 2 の補数に変換します。

表 3-4. リリース タイマ

ページ	登録	48kHz サンプルング レートにおけるデフォルトのリリース時間	値
-----	----	----------------------------------	---

表 3-4. リリース タイマ (続き)

0x1C	0x5C	リリース時間 = 5ms (0xFFBBADC1)	Z[31:24]
0x1C	0x5D		Z[23:16]
0x1C	0x5E		Z[15:8]
0x1C	0x5F		Z[7:0]

3.3.3 パワーアップ遅延タイマ

パワーアップ遅延タイマは、DAC_PDz ビット (B0_P0_R120[6]) を設定して再生パスをパワーアップした時点から、最初のチャープ サイクルの開始を遅延できる時間です。たとえば、パワーアップ遅延を 500ms に設定すると、再生パスのパワーアップから 500ms 後に最初のチャープ サイクルが開始されます。パワーアップ遅延として設定可能な最小値は **127ms** です。

パワーアップ遅延は、以下の式で表されます。

$$a_{pwrap} = t_{pwrap} - 0.007 \quad (9)$$

ここで、 a_{pwrap} および t_{pwrap} はいずれも秒単位です。

表 3-5 に示すレジスタにパワーアップ遅延をプログラムするには、次の手順に従います。

1. 算出した a_{pwrap} の値 (秒) にサンプリング レート (Hz) を乗算します (その結果を A_{PWRUP} とする)。
2. A_{PWRUP} を最も近い整数に丸めます。

表 3-5. パワーアップ遅延タイマ

ページ	登録	48kHz サンプリング レートにおけるデフォルトのパワーアップ遅延時間	値
0x17	0x74	パワーアップ遅延 = 207ms (0x00002580)	A_{PWRUP} [31:24]
0x17	0x75		A_{PWRUP} [23:16]
0x17	0x76		A_{PWRUP} [15:8]
0x17	0x77		A_{PWRUP} [7:0]

3.3.4 サステイン / リスタート タイマ

サステイン タイマとは 1 つのチャープ パルスが継続する時間です。リスタート タイマとは、2 つの連続するパルス間の時間間隔です。これら 2 つの時間がチャープ信号に与える影響を [図 3-1](#) に示します。

サステイン タイマの値は、リスタート タイマの値以下である必要があります。

表 3-6 に示すレジスタに 2 つのタイマをプログラムする方法:

1. 時間の値 (秒単位) とサンプリング レート (Hz 単位) を乗算します (その結果をそれぞれ $T_{SUSTAIN}$ 、 $T_{RESTART}$ とする)。
2. $T_{SUSTAIN}$ または $T_{RESTART}$ を最も近い整数に丸めます。

表 3-6. サステイン / リスタート タイマ

ページ	登録	48kHz サンプリング レートにおけるデフォルトのアタック / ディケイ時間	値
0x1C	0x54	サステイン時間 = 20ms (0x000003C0)	$T_{SUSTAIN}$ [31:24]
0x1C	0x55		$T_{SUSTAIN}$ [23:16]
0x1C	0x56		$T_{SUSTAIN}$ [15:8]
0x1C	0x57		$T_{SUSTAIN}$ [7:0]

表 3-6. サステイン / リスタート タイマ (続き)

ページ	登録	48kHz サンプリング レートにおけるデフォルトのアタック / ディケイ時間	値
0x1C	0x50	リスタート時間 = 200ms (0x00002580)	T _{RESTART} [31:24]
0x1C	0x51		T _{RESTART} [15:8]
0x1C	0x52		T _{RESTART} [15:8]
0x1C	0x53		T _{RESTART} [7:0]

3.3.5 サステイン レベル

サステイン レベルとは、ディケイ時間経過後の定常状態における信号レベルを指します。リリース タイマが起動するまで、信号はこのレベルに維持されます。

サステイン レベル **k** の値は **0** から **1** の範囲で変化します。これを [表 3-7](#) に示すレジスタにプログラムする方法:

1. **k** に 2^{30} を乗算します (その結果を **K** とする)。
2. **K** を最も近い整数値に丸めます。

表 3-7. サステイン レベル

ページ	登録	デフォルトのサステイン レベル	値
0x1C	0x64	サステイン レベル = 1 [0dB] (0x40000000)	K[31:24]
0x1C	0x65		K[23:16]
0x1C	0x66		K[15:8]
0x1C	0x67		K[7:0]

3.4 信号ジェネレータ 2 出力モード

ADSR エンベロップ設定時に目的とする出力に基づいて、SG2 は以下の動作をするように設定できます。

1. 手動モード ([手動モード](#) を参照)。
2. 連続パルスモード ([連続パルス モード](#) を参照)。
3. ワンショット モード ([ワンショット モード](#) を参照)。

3.4.1 手動モード

手動モードでは、ユーザーが ADSR ノートビットを有効にするたびに、デバイスは単一のパルスを生成します。したがって、代表的なシーケンスは次のようになります。

1. 設定開始時に ADSR ノートを 0x00000000 に設定して、アクノリッジ (受信確認) を開始します。
2. DAC をパワーアップしたら、ADSR ノートを 0x00000001 に設定してチャープ パルスを有効化します。
3. 信号は、ADSR ノートが再び 0x00000000 に設定されるまで実行されます。

パルスの開始と停止は手動で行われるため、手動モードではサステイン / リスタート タイマおよびパワーアップ遅延タイマの設定は適用されません。これらのレジスタは 0xFFFFFFFF に設定する必要があります。

周波数が $f_s/2$ を超えるまで信号が動作し続けた場合、[信号ジェネレータ 2 の開始および停止時の周波数](#) で説明しているように、エイリアシングが発生します。

3.4.1.1 マニュアル モード時の I²C 設定例 (TAC5212EVM-K 使用)

以下のコードを使用することにより、チャープ出力の生成を手動で開始および停止することができます。ADSR ノートが 0x00000001 に設定されると、チャープはアタックおよびディケイ タイマに従ってランプアップし、ADSR ノートが

0x00000000 に設定されるまで継続します。これが発生すると、信号はリリース タイマに従ってランプダウンします。図 3-2 に、信号の「アタック」プロファイルと、図 3-3 に信号の「リリース」プロファイルを示します。

```
w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*Vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*Vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 01 26 e4 0d #Chirp start frequency of 550 Hz

w a0 00 18 #Page 24
w a0 08 00 00 45 86 #Chirp delta frequency of 0.507 Hz

w a0 00 1c #Page 28
w a0 40 00 00 00 00 #ADSR_Note
w a0 50 ff ff ff ff #Restart Timer = NA
w a0 54 ff ff ff ff #Sustain Timer = NA
w a0 58 00 01 08 cb #Attack Timer = 330ms
w a0 5c ff ff ff 8b 7e #Release Timer = 750ms (w.r.t 0dB sustain level)
w a0 64 40 00 00 00 #Sustain Level = 1 (0dB)

w a0 00 17
w a0 74 ff ff ff ff #Powerup Delay = NA

w a0 00 11 #Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

b # Breakpoint (Writing 0x00000001 into ADSR_Note will start the chirp)
w a0 00 1c #Page 28
w a0 40 00 00 00 01
w a0 00 00

b # Breakpoint (Writing 0x00000000 into ADSR_Note will stop the chirp)
w a0 00 1c #Page 28
w a0 40 00 00 00 00
w a0 00 00
```

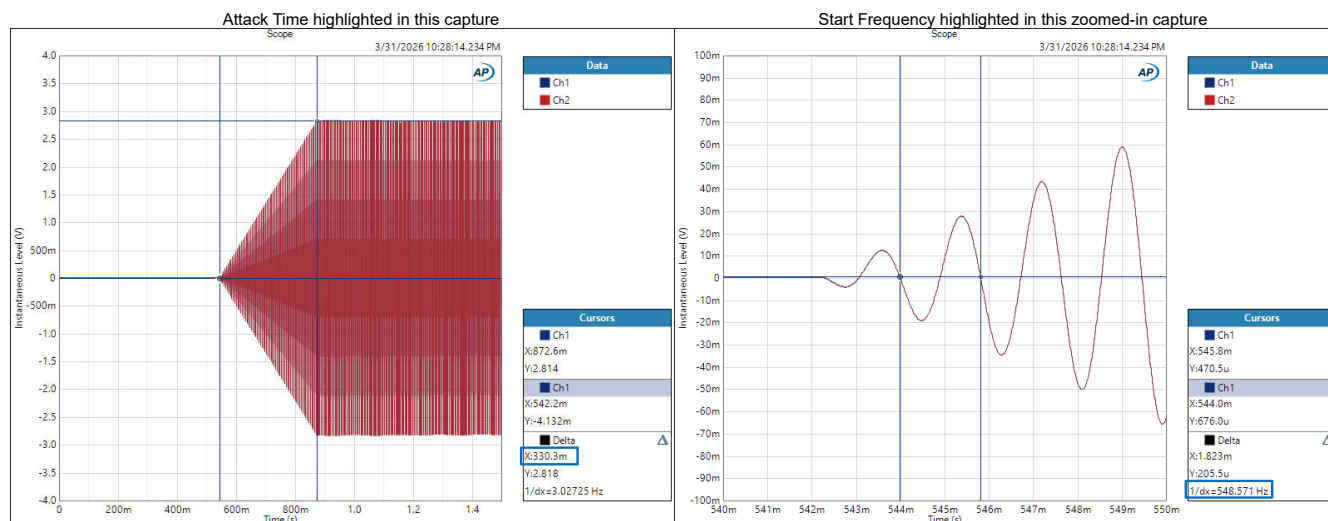


図 3-2. 手動によるチャープの開始

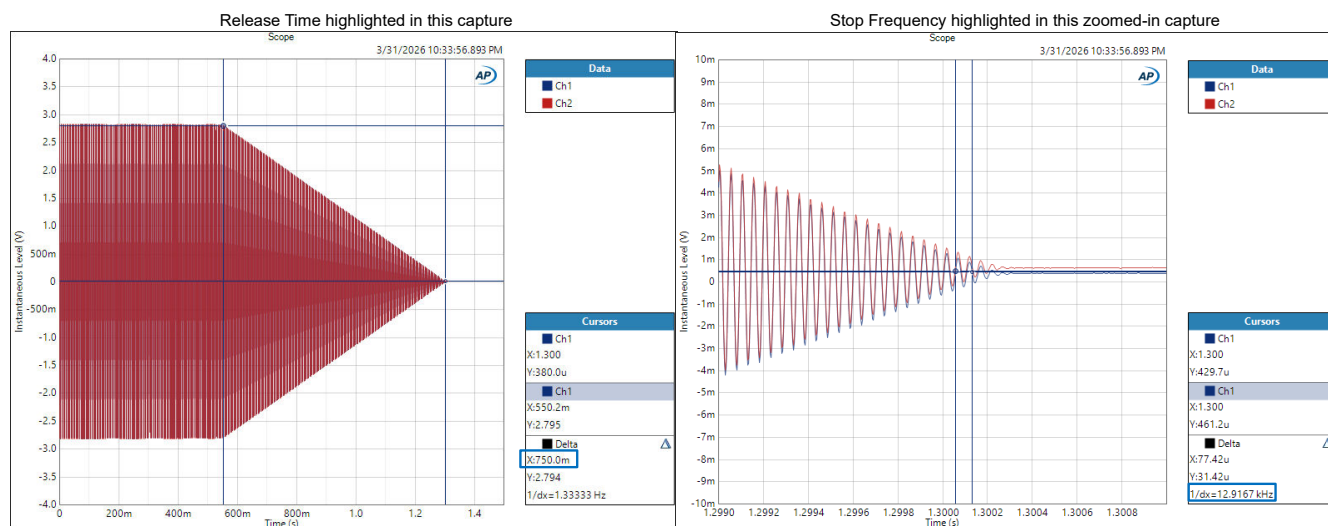


図 3-3. 手動によるチャープの停止

3.4.2 連続パルス モード

連続パルス モードでは、一定間隔で繰り返される一連のチャープ パルスを生成します。したがって、サステイン タイマおよびリスタートタイマの構成は、連続パルス モードで適用されます。

エイリアシングを回避するため、周波数をプログラムする際は、「信号ジェネレータ 2 の開始および停止時の周波数」に示す式において $t_{\text{chirp}} = (\text{サステイン タイマ})$ として考慮する必要があります。

チャープを有効化する際、設定の最後で ADSR ノートを 0x00000001 に設定する必要はありません。ただし、ADSR 設定モードを開始するには、設定中に 0xFFFFFFFF に設定する必要があります。

3.4.2.1 連続パルス モード時の I²C 設定例 (TAC5212EVM-K 使用)

以下のコードを使用して、連続的で周期的なチャープ パルスのストリームを生成します。ADSR ノートは、設定時に一度 0xFFFFFFFF に設定され、チャープ パルスを連続生成するためにこの値が維持されます。

この例では以下の式で計算されます。

1. $t_{\text{attack}} = 200\text{ms}$, $t_{\text{decay}} = 100\text{ms}$, $t_{\text{release}} = 200\text{ms}$
2. $t_{\text{sustain}} = 1\text{sec} = 1000\text{ms}$
3. $f_{\text{start}} = 100\text{Hz}$, $\Delta f = 0.295\text{Hz}$, $f_s = 48\text{kHz}$

4. したがって、信号ジェネレータ 2 の開始および停止時の周波数 の式に従って、停止周波数 $f_{\text{stop}} = 100 + (0.295 * 48000 * (1000 - 200 - 100)) \approx 10\text{kHz}$ です。
5. $t_{\text{restart}} = 2\text{sec} = 2000\text{ms}$

図 3-2 はアタック、ディケイ、リリース タイマの測定値を示し、図 3-3 はサステインおよびリスタート タイマの測定値を示します。図 3-6 は、ディケイ タイマに到達するまで信号周波数が変化しないことを示しています。図 3-7 は、リリース フェーズ中、信号が f_{stop} のまま維持されることを示しています。

```

w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 00 35 9d d4 #Chirp start frequency of 100 Hz

w a0 00 18 #Page 24
w a0 08 00 00 28 71 #Chirp delta frequency of 0.295 Hz

w a0 00 1c #Page 28
w a0 40 ff ff ff ff #ADSR_Note
w a0 50 00 01 77 00 #Restart Timer = 2sec
w a0 54 00 00 bb 80 #Sustain Timer = 1sec
w a0 58 00 01 b4 e8 #Attack Timer = 200ms
w a0 5c ff ff 25 07 #Release Timer = 200ms (w.r.t -6dB sustain level)
w a0 60 ff fe 4c 21 #Decay Timer = 100 ms
w a0 64 20 13 73 9e #Sustain Level = 0.501 (~-6dB)

w a0 00 11 #Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

```

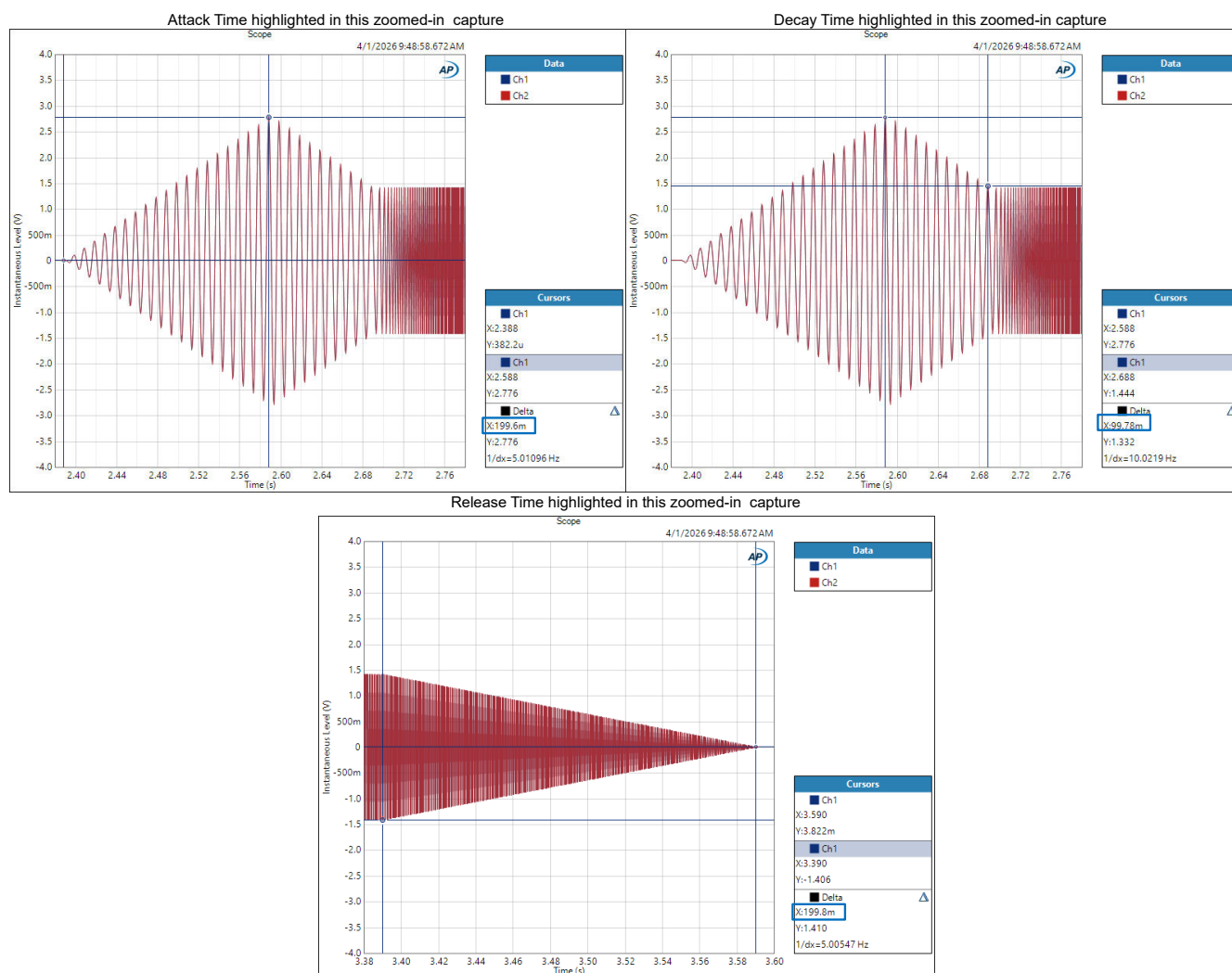


図 3-4. アタック、ディケイ、リリースの時間

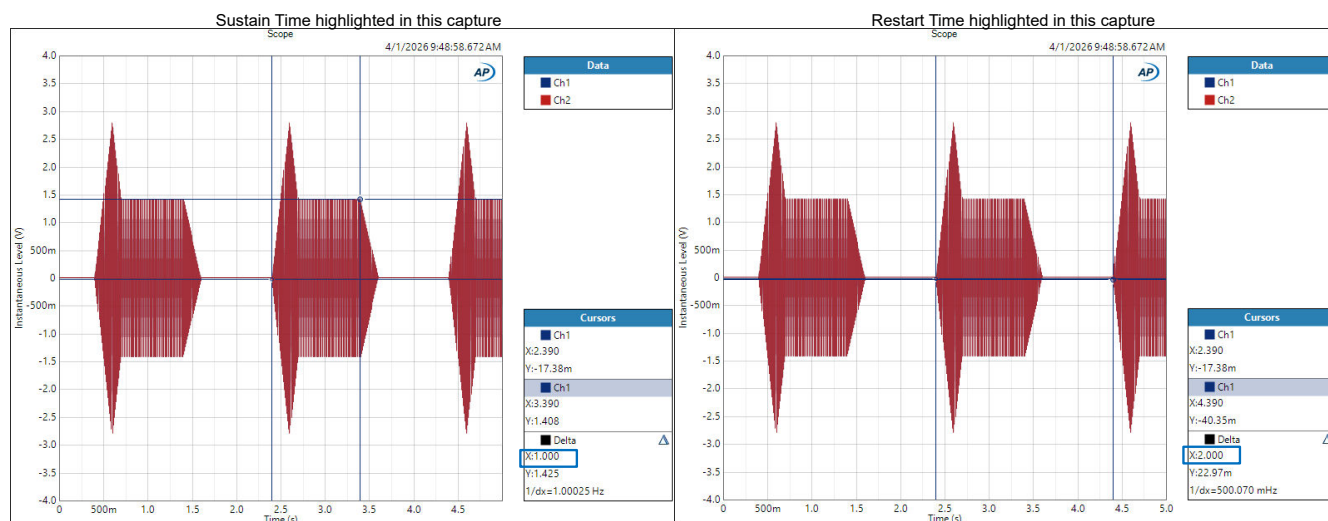


図 3-5. サステインおよびリスタートの時間

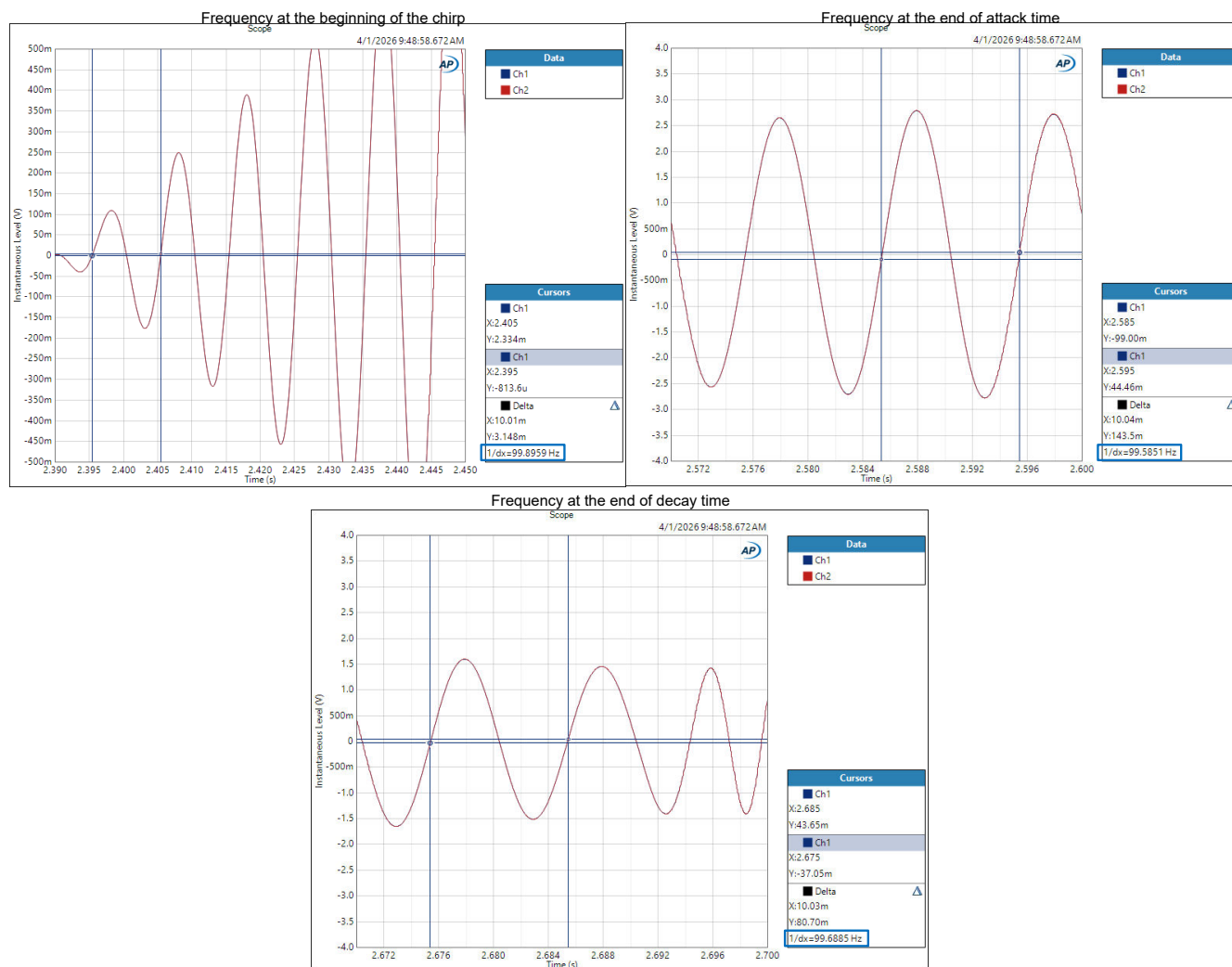


図 3-6. チャープ開始時の周波数

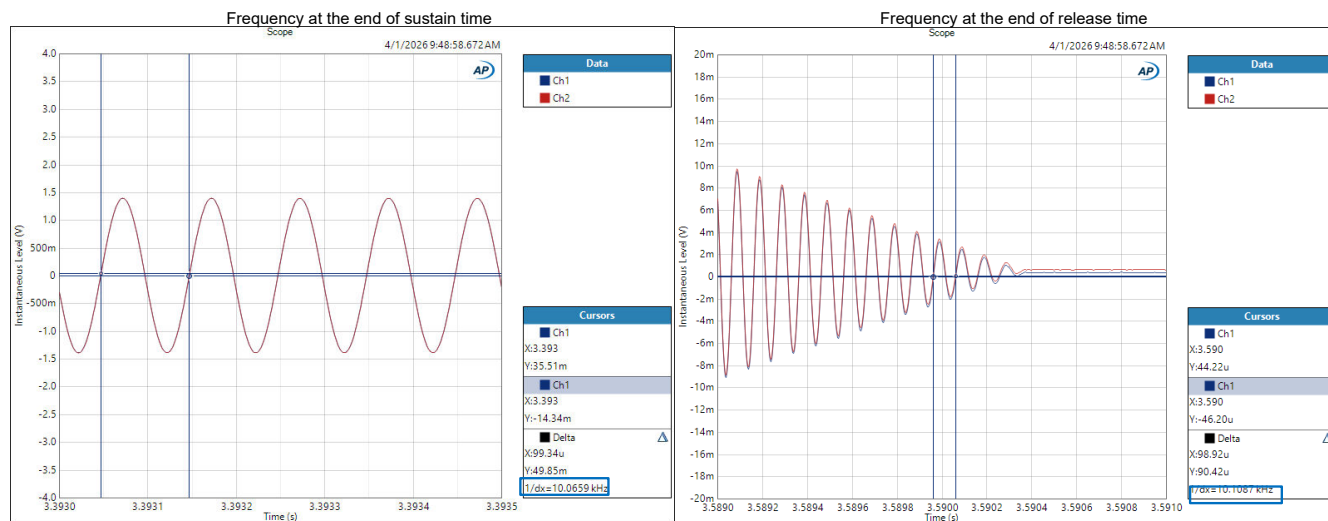


図 3-7. チャープ停止時の周波数

3.4.3 ワンショット モード

ADSR ノート シーケンスについては、ワンショット モードは手動モードと同様です。唯一の違いは、チャープ パルスの持続時間 t_{chirp} がサステイン タイマ レジスタを設定することで構成される点です。

ワンショット モードで動作させるには、ADSR パラメータを構成する前に、ADSR ノート レジスタを 0xFFFFFFFF に設定する必要があります。デバイスのパワーアップ後、ADSR レジスタに 0x00000001 を書き込むと、チャープ信号の単一パルスが開始されます。

ワンショット モードでは、再起動およびパワーアップ遅延タイマを適用できないため、これらのレジスタに 0xFFFFFFFF をプログラムする必要があります。

3.4.3.1 ワンショット モード時の I²C 設定例 (TAC5212EVM-K 使用)

以下のコードは、単一のチャープ サイクルを開始するために使用します。パラメータを設定する前に ADSR ノートを 0xFFFFFFFF に設定します。デバイスのパワーアップ後に 0x00000001 へ設定するたびに、1 回のチャープ サイクルがトリガされます。図 3-8 に、ワンショット チャープ サイクルのプロファイルを示します。

```

w a0 00 00 #Page 0
w a0 01 01 #SW Reset
d 10
w a0 00 00 #Page 0
w a0 02 09 #Exit Sleep Mode with DREG and VREF Enabled
w a0 1a 30 #TDM protocol with 32-bit word length
w a0 64 20 #DAC Channel 1 configured for differential output with 0.6*Vref as common mode
w a0 65 20 #DAC OUT1P configured for line out driver and audio bandwidth
w a0 66 20 #DAC OUT1M configured for line out driver and audio bandwidth
w a0 6b 20 #DAC Channel 2 configured for differential output with 0.6*Vref as common mode
w a0 6c 20 #DAC OUT2P configured for line out driver and audio bandwidth
w a0 6d 20 #DAC OUT2M configured for line out driver and audio bandwidth
w a0 26 01 #RX Offset = 1
w a0 28 00 #RX CH1 to DAC CH1 disabled
w a0 29 00 #RX CH1 to DAC CH1 disabled

w a0 00 01 #Page 1
w a0 2d 04 #Enable the chirp (SG2)
w a0 2c 40 #Enable side-chain mixer

w a0 00 17 #Page 23
w a0 7c 00 35 9d d4 #Chirp start frequency of 100 Hz

w a0 00 18
w a0 08 00 00 1c 4f #Chirp delta frequency of 0.206 Hz

w a0 00 1c #Page 28
w a0 40 ff ff ff ff #ADSR_Note
w a0 50 ff ff ff ff #Restart Timer = NA
w a0 54 00 00 96 00 #Sustain Timer = 800msec
w a0 58 00 03 69 d0 #Attack Timer = 100ms
w a0 5c ff fe 4b 18 #Release Timer = 150ms (w.r.t -2.5dB sustain level)
w a0 60 ff ff c9 62 #Decay Timer = 400 ms
w a0 64 2f ff ae 6b #Sustain Level = 0.75 (~-2.5dB)

w a0 00 17 #Page 23
w a0 74 ff ff ff ff #Powerup Delay = NA

w a0 00 11 Page 17
w a0 70 40 00 40 00 #Side-Chain Mixer Gain for SG2 = 1

w a0 00 00 # goto page 0
w a0 76 0c # enable 2 DAC channels
w a0 78 40 # enable DAC

w a0 00 00 #Page 0
w a0 76 0c #enable 2 DAC channels
w a0 78 40 #enable DAC

b # Breakpoint (Writing 0x00000001 into ADSR_Note will trigger a single chirp pulse)
#(Writing 0x00000001 again will trigger a second pulse)
w a0 00 1c #Page 28
w a0 40 00 00 00 01
w a0 00 00

```

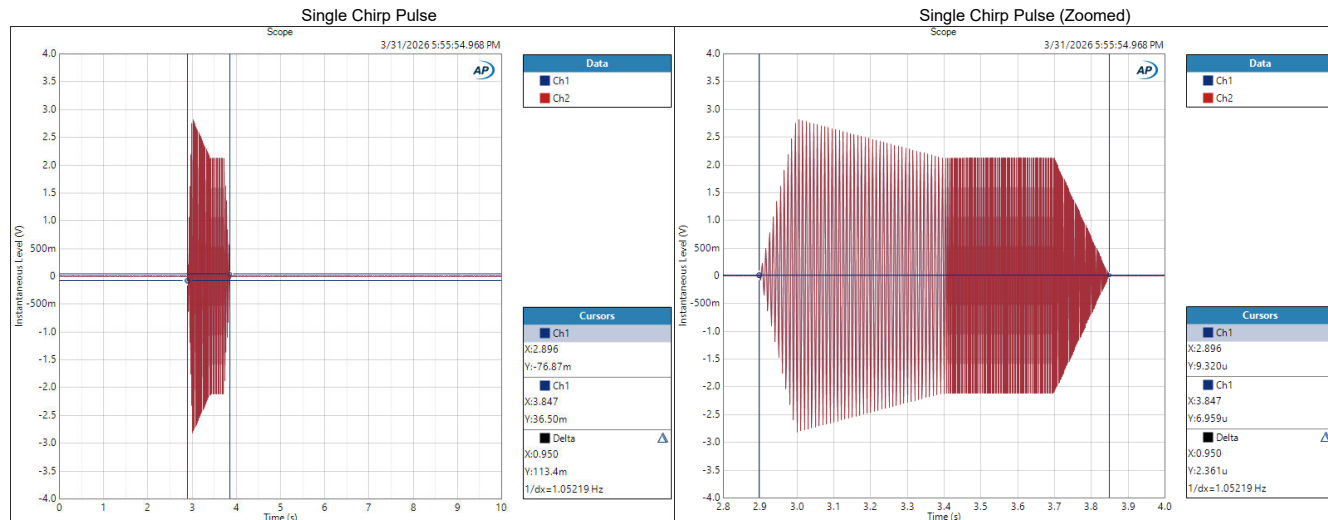


図 3-8. 単一のチャープ パルス

4 まとめ

このアプリケーション ノートでは、TAx5x1x/TAx5x1x-Q1 ファミリのオーディオ デバイスで使用可能な内部信号ジェネレータと、それらの構成に関するガイドラインについて説明しています。**SG1** ジェネレータは、システム イベントの通知として単一の「ビーブ」音を使用するアプリケーションで使用できます。同様に、**SG2** ジェネレータは、高いサンプリング レートで使用することで可聴帯域外のチャープ パルスを生成できるため、超音波の生成および検出を伴うアプリケーションに使用できます。

5 参考資料

- 『[TAC5212](#)、[119dB](#) のダイナミックレンジ ADC と [120dB](#) のダイナミックレンジ DAC を搭載、高性能ステレオ オーディオ コーデック』
- 『[TAC5x1x](#) および [TAC5x1x-Q1](#) デジタル チャネル ミキサ:構成とアプリケーション』

6 改訂履歴

Changes from Revision * (October 2024) to Revision A (May 2025)	Page
---	------

- | | |
|--------------------------------------|---|
| • ドキュメント全体にわたって表、図、相互参照の採番方法を更新..... | 1 |
|--------------------------------------|---|

重要なお知らせと免責事項

テキサス・インスツルメンツは、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、テキサス・インスツルメンツ製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した テキサス・インスツルメンツ製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとします。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている テキサス・インスツルメンツ製品を使用するアプリケーションの開発の目的でのみ、テキサス・インスツルメンツはその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。テキサス・インスツルメンツや第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、テキサス・インスツルメンツおよびその代理人を完全に補償するものとし、テキサス・インスツルメンツは一切の責任を拒否します。

テキサス・インスツルメンツの製品は、[テキサス・インスツルメンツの販売条件](#)、または [ti.com](https://www.ti.com) やかかる テキサス・インスツルメンツ製品の関連資料などのいずれかを通じて提供する適用可能な条項の下で提供されています。テキサス・インスツルメンツがこれらのリソースを提供することは、適用されるテキサス・インスツルメンツの保証または他の保証の放棄の拡大や変更を意味するものではありません。

お客様がいかなる追加条項または代替条項を提案した場合でも、テキサス・インスツルメンツはそれらに異議を唱え、拒否します。

郵送先住所: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2025, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月