

Application Note

TPLD を用いた OSFP アプリケーション



Nikki Dengel

概要

このアプリケーション ノートでは、データ センターや AI コンピューティング クラスタなどの高性能コンピューティング環境で、テキサス インストルメンツのプログラマブル ロジック デバイス (TPLD) をどのように構成して、OSFP (Octal Small Form-factor Pluggable) アプリケーションをサポートするかを説明します。TPLD は、1 つのデバイス内で単一および複数のホスト コントローラをサポートし、I²C を統合してシステム信号ライン数を削減できるほか、モジュール コントローラのオプションを備え、システムの機能を拡張する追加機能も搭載しています。これらのオプションにより、OSFP システム設計者は、ホスト コントローラとモジュール コントローラの両方で柔軟かつ効率的に OSFP MSA 規格を満たすことができます。

目次

1 概要.....	2
2 ホストおよびモジュール コントローラの基本構成.....	3
3 複数のホスト コントローラを単一の TPLD に統合.....	8
4 OSFP システムでのオプション TPLD 機能の利用.....	11
5 まとめ.....	11
6 参考資料.....	11

商標

E2E™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

1 概要

OSFP (Octal Small Form-Factor Pluggable) は、8 本の高速電気レーンを備えた高性能プラグブル フォーム ファクタで、データ センター、AI コンピューティング センター、および同様の高性能コンピューティング クラスタにおける要求の厳しい熱およびシグナル インテグリティの要件を満たすように設計されています。OSFP の仕様は、マルチ ソース アグリーメント (MSA) により規定されています。MSA は OSFP に準拠した実装のための機械的要件と電気的要件の両方を定義しています。

OSFP の普及に伴い、システム設計者は MSA で要求される低速信号を管理するための、柔軟で信頼性の高いツールを必要としています。より小型のフットプリントで、ますます多数のモジュールをサポートできる OSFP ホスト側システムの需要が高まっているため、さらなる課題が発生しています。テキサス インストルメンツのプログラマブル ロジック デバイス (TPLD) は、ホスト コントローラとモジュール コントローラの両方のニーズに対応するため、複数の構成を提供しています。このアプリケーション ノートでは、OSFP アプリケーションをサポートするように TPLD を構成する方法について説明します。具体的には、1 つの TPLD2001 内での単一または複数のホスト コントローラ向けの低速信号のサポート、システムが必要とする信号ライン数削減のための、TPLD 内での I²C 利用、モジュール コントローラ用のオプション、OSFP アプリケーションのシステム機能を拡張する追加機能などを説明します。

2 ホストおよびモジュール コントローラの基本構成

OSFP の低速信号には、3.3V の I²C SCL および SDA 信号と、マルチレベル信号 LPWn/Prsn および INT/RSTn が含まれます。これらの信号は、ホストがモジュールの構成と制御に使用します。INT/RSTn 信号には、MSA によって定義される 3 つの電圧ゾーンがあり、リセット モード、通常モード、割り込みを表します。LPWn/PRSn 信号には、ローパワーまたはハイパワー状態と、モジュールが存在するかどうかを表す 3 つの電圧モードがあります。通常はハイまたはロー状態しか持たないデバイスで 3 つの異なる電圧レベルを実現するには、システムに 1% の外付け抵抗と、プッシュプル、オープンドレイン、オープン コレクタ出力の組み合わせが必要です。以下に、モジュールとホストの両方を示した標準的なセットアップを示します。

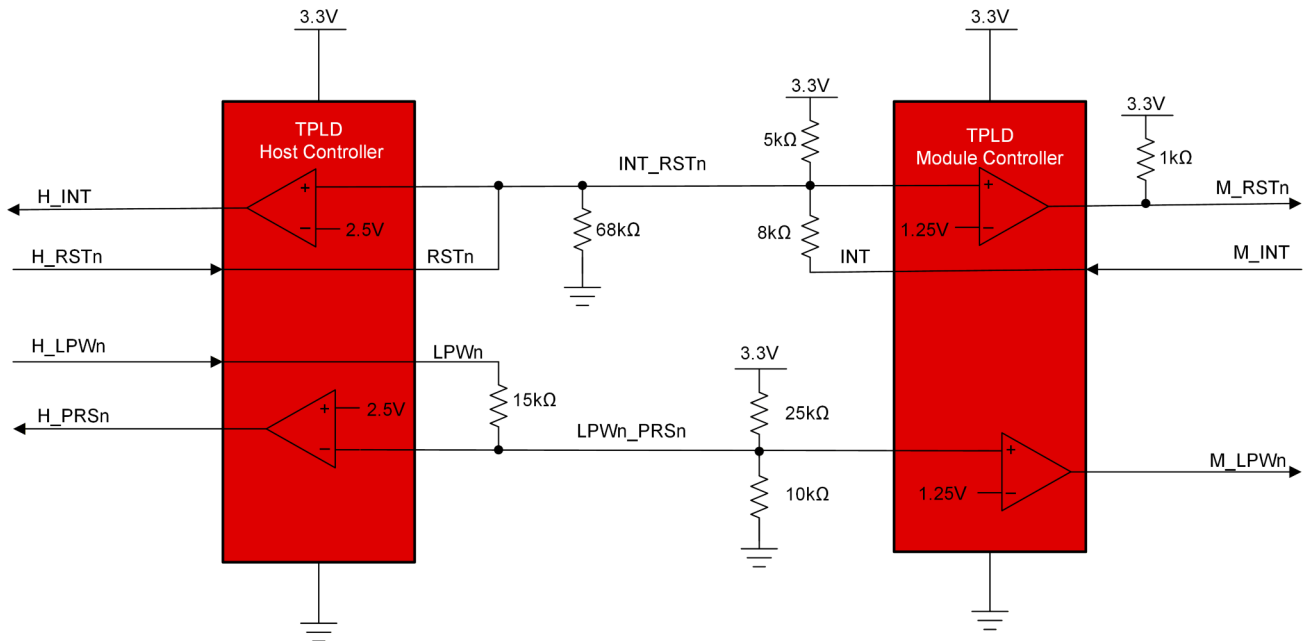


図 2-1. TPLD1202 OSFP のホストとモジュールのセットアップ

8 つ以上の GPIO と 2 つ以上のアナログ コンパレータを備えた TPLD は、シングルチャネル ホスト コントローラとして使用できます。6 つ以上の GPIO と 2 つ以上のアナログ コンパレータを備えた TPLD は、モジュール コントローラとして使用できます。たとえば、TPLD1202 と TPLD2001 は、こうした基本的なホスト コントローラとモジュール コントローラの設計に適したオプションです。

表 2-1. ホスト コントローラの出カタイプ

出力名	出力タイプ
RSTn	オープンドレイン NMOS
H_INT	プッシュプル
H_PRSn	プッシュプル
LPWn	オープン コレクタ

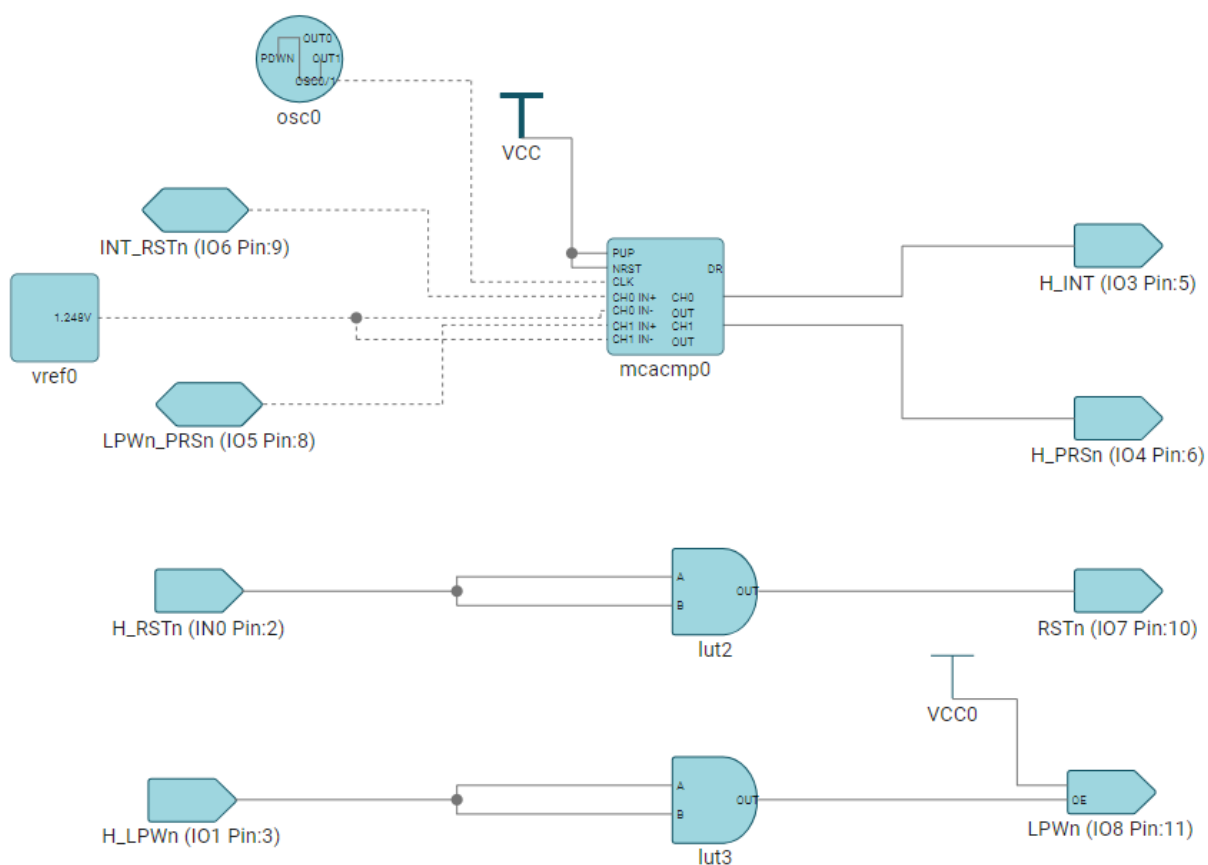


図 2-2. TPLD1202 ホストコントローラの InterConnect Studio での実装

MULTI-CHANNEL ANALOG COMPARATOR ⓘ

mcacmp0

Label

Temperature Sensor Input Enable ☐

VCC Input Enable ☐

McACMP Output Synchronicity Staggered ▼

McACMP Trigger Mode Level sensitive EN mode ▼

McACMP Clock Select OSC0/1 ▼

Synchronous Edge Select Falling Edge ▼

Channel Amount Sampled 2 Channels ▼

ACMP 0 Settings Settings Specific to ACMP 0 ^

Hysteresis Select Disabled (0mv) ▼

Positive Input Gain 0.50X ▼

IN+ : Positive Input Source AIO1 ▼

Reset Enable ☐

Amount of Voltage References 1 VREF ▼

IN- : Voltage Select 1.248V ▼

ACMP 1 Settings Settings Specific to ACMP 1 ^

Hysteresis Select Disabled (0mv) ▼

Positive Input Gain 0.50X ▼

IN+ : Positive Input Source AIO0 ▼

Reset Enable ☐

Amount of Voltage References 1 VREF ▼

IN- : Voltage Select 1.248V ▼

Device MacroCell Allocated MCACMP ▼

図 2-3. TPLD1202 ホストコントローラの InterConnect Studio での設定

表 2-2. モジュール コントローラの出カタイプ

出力名	出力タイプ
M_RSTn	オープンドレイン NMOS
INT	オープンドレイン NMOS
M_LPWn	オープンドレイン NMOS

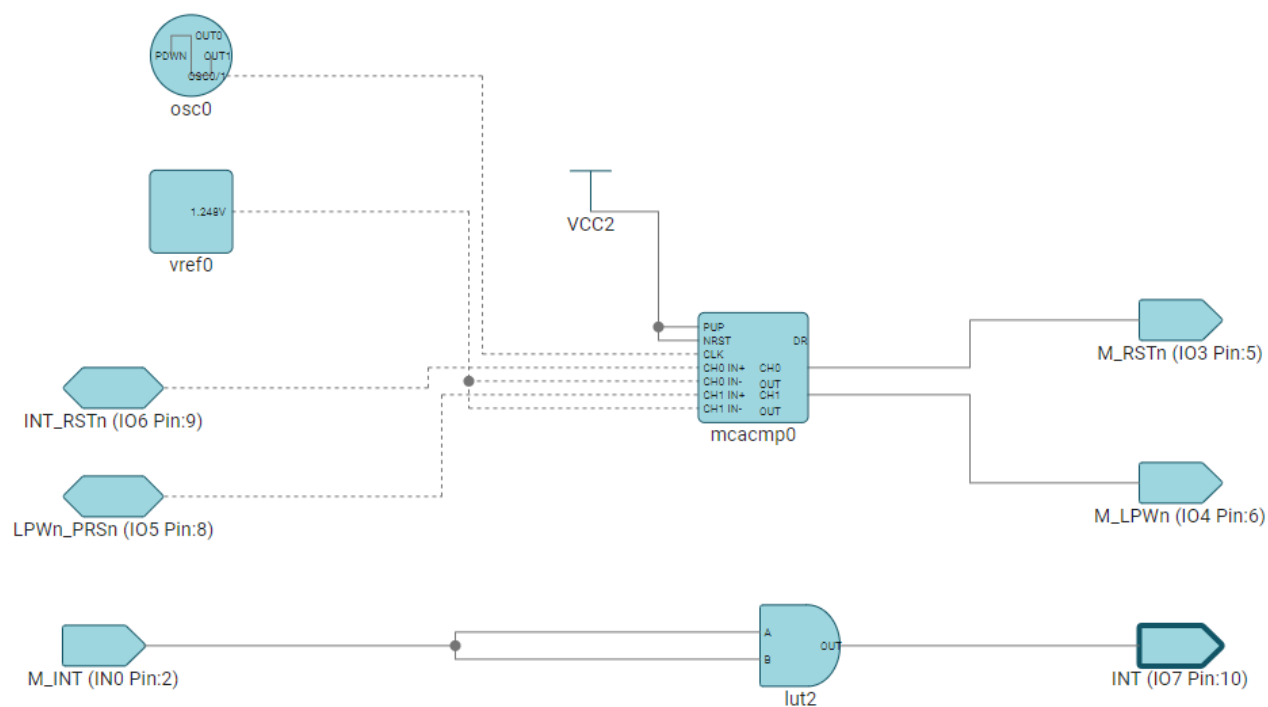


図 2-4. TPLD1202 モジュール コントローラの InterConnect Studio での実装

MULTI-CHANNEL ANALOG COMPARATOR ⓘ

Name	mcacmp0
Label	
Temperature Sensor Input Enable ⓘ	☐
VCC Input Enable	☐
McACMP Output Synchronicity	Staggered
McACMP Trigger Mode	Level sensitive EN mode
McACMP Clock Select	OSC0/1
Synchronous Edge Select	Falling Edge
Channel Amount Sampled	2 Channels

ACMP 0 Settings Settings Specific to ACMP 0

Hysteresis Select	Disabled (0mv)
Positive Input Gain	1.00X
IN+ : Positive Input Source	AI01
Reset Enable	☐
Amount of Voltage References	1 VREF
IN- : Voltage Select	1.248V

ACMP 1 Settings Settings Specific to ACMP 1

Hysteresis Select	Disabled (0mv)
Positive Input Gain	1.00X
IN+ : Positive Input Source	AI00
Reset Enable	☐
Amount of Voltage References	1 VREF
IN- : Voltage Select	1.248V

Device MacroCell Allocated	MCACMP
----------------------------	--------

図 2-5. TPLD1202 モジュール コントローラの InterConnect Studio での設定

3 複数のホストコントローラを単一の TPLD に統合

OSFP ホスト側システムは、ますます増加するプラグابل モジュール数に対応する必要があります。ホストコントローラに TPLD を使用する主な利点の 1 つは、複数のホストコントローラを単一の TPLD に統合できることです。これにより、デバイス数を減らすだけでなくスペースとコストを削減できます。TPLD は、複数のホストコントローラを格納し、さまざまな方法で通信を行うように構成できます。たとえば、TPLD2001 は OSFP ホストコントローラとして動作する場合、3 つの構成オプションを備えています。

1. GPIO 経由でのみ通信を行うデュアルチャネル ホストコントローラ
2. I²C 経由で通信する 3 チャネル、固定アドレス、ホストコントローラ
3. I²C 経由で通信する、GPIO でアドレス指定可能なデュアルチャネル ホストコントローラ

セクション 2 に示すホスト構成は、低消費電力制御およびリセット制御の信号伝達に、GPIO 入力を使用します。これらの GPIO 入力ホストコントローラは、最大 2 つまで TPLD2001 に搭載できます。

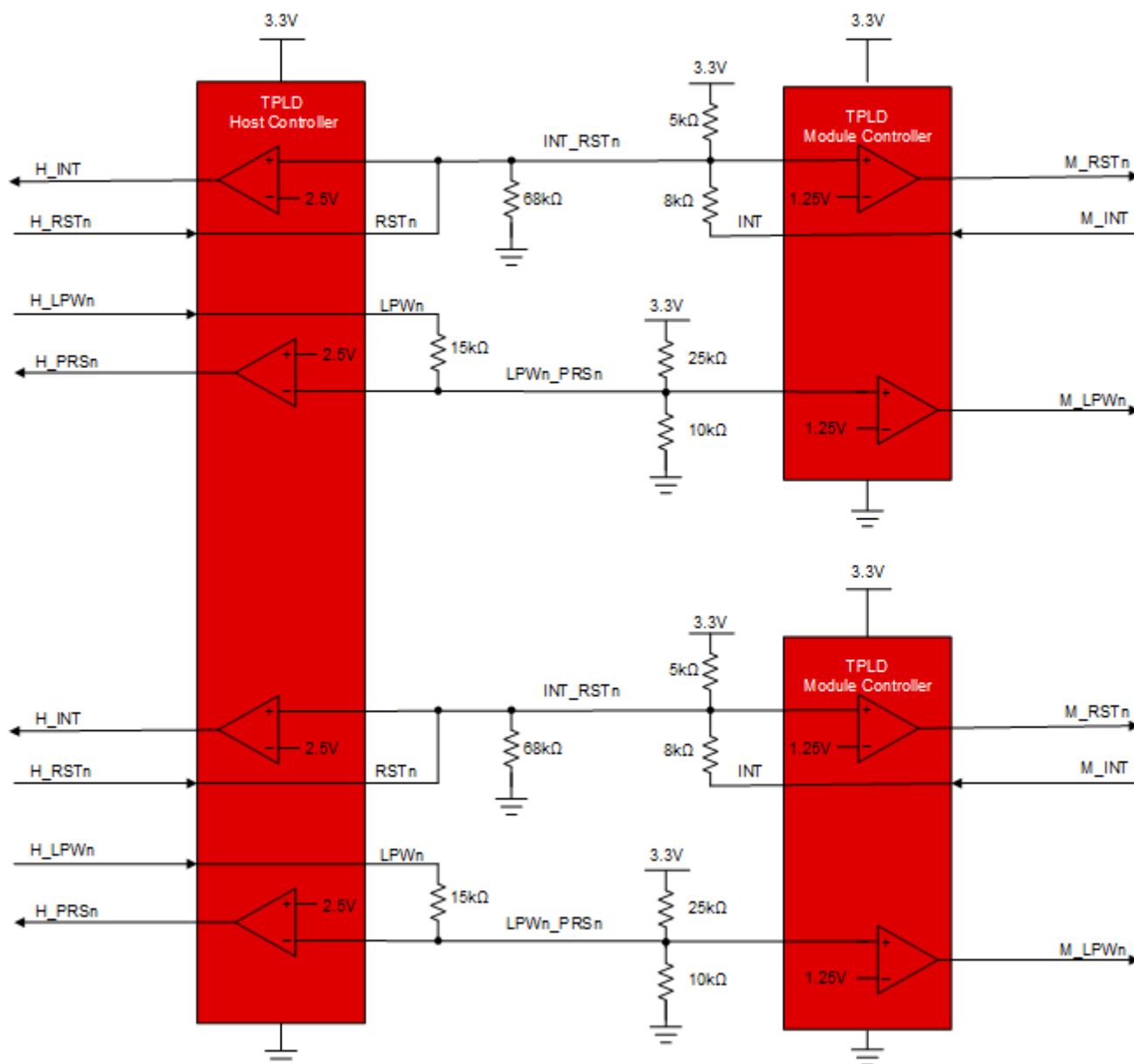


図 3-1. デュアルチャネル GPIO ベースのホストコントローラとしての TPLD

TPLD は追加料金なしで事前構成済み品として注文可能ですが、ユーザーがデバイスを構成することもできます。¹²C インターフェイスを備えたすべての TPLD では、未構成のブランク デバイスを TI から注文して、ユーザー自身の工場ラインで TPLD をプログラムすることもできます。この場合、1 つの注文可能型番だけで、すべての TPLD を異なるアドレスに簡単に構成できます。事前構成済み TPLD の注文の詳細については、アプリケーション ブリーフ『[TPLD の注文プロセス](#)』、インシステムでの TPLD プログラミングに関する情報については、アプリケーション ノート『[TPLD を使用した量産時のプログラミング](#)』を参照してください。

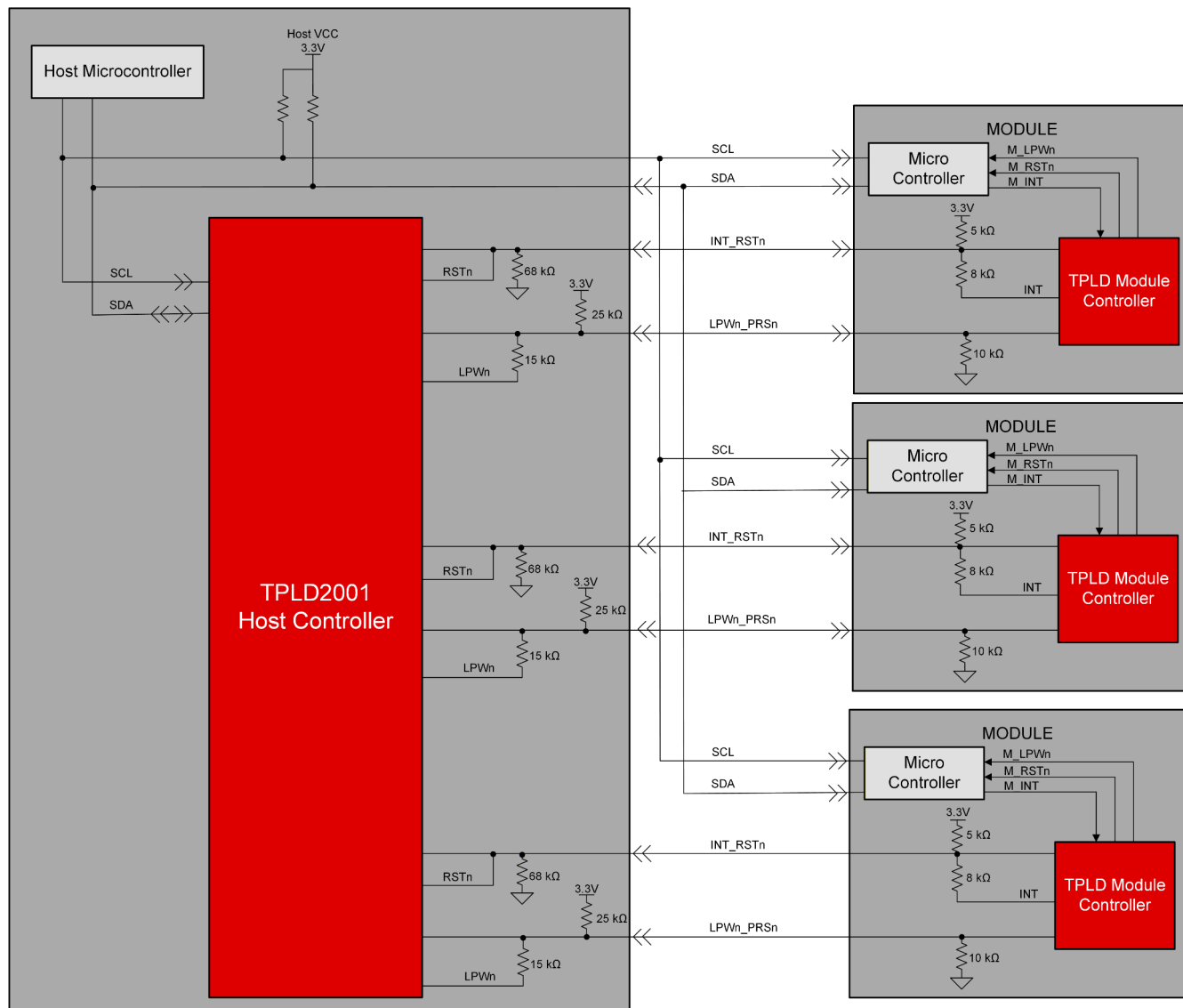


図 3-2. 3 チャネル ホスト コントローラとしての TPLD

各 TPLD に異なる I²C アドレスを割り当てるために、I²C アドレスの最大 4 ビットを GPIO で選択できます。他の 3 ビットは、ユーザーが内部構成で定義します。その結果、TPLD の注文可能型番はそれぞれ、最大 16 個の固有アドレスを持つことができます。16 を超える固有アドレスが必要な場合は、異なるアドレスを持つ TPLD 構成を追加することにより、8 つの注文可能型番で最大 126 の固有アドレスを使用できます。GPIO をアドレスビットとして使用すると、設計者はすべての TPLD デバイスを同じ I²C バス上で動作させることができます。

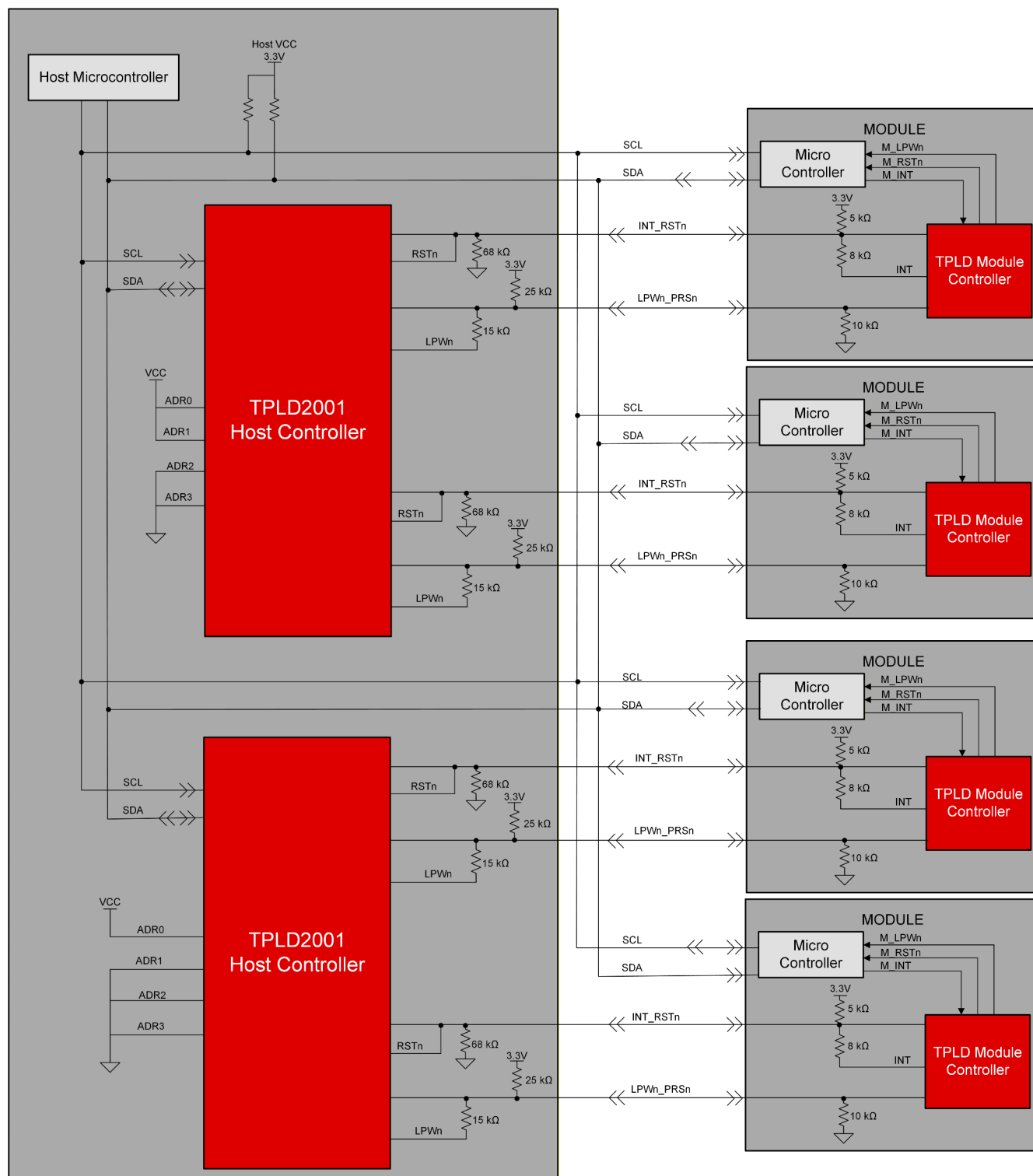


図 3-3. GPIO でアドレス指定可能なデュアルチャネル ホスト コントローラとしての TPLD

4 OSFP システムでのオプション TPLD 機能の利用

TPLD の最も価値のある機能の 1 つは、適応性とカスタマイズ性です。これにより、OSFP 低速信号要件に直接関係しない場合であっても、システムにメリットのある追加機能を統合できます。たとえば、TPLD2001 のアナログ マルチプレクサは、試作または品質管理段階においてシステムの他の要素をテストするために使用できます。また、TPLD の内部発振器や論理ゲートは、電源シーケンスや信号遅延に使用できます。

5 まとめ

このアプリケーション ノートでは、OSFP アプリケーションの低速信号要件を管理するために TPLD を構成する方法について説明します。TPLD はホスト コントローラとモジュール コントローラの両方として機能できるので、複数のホスト コントローラを単一のデバイスに統合してスペースを節約でき、I²C 統合によって信号ライン数を削減することができます。また、GPIO でアドレス指定可能な I²C を利用して、ホスト コントローラとモジュール コントローラとの通信時に外部マルチプレクサを不要にできます。

TPLD を採用すると、設計者はロジックやさまざまな機能を設計段階から単一のデバイスに組み込んで統合できます。その結果、BOM の簡素化と設計サイズの小型化が可能になります。TPLD の詳細については、TPLD 製品ページをご覧ください。になるか、TI E2E™ サポート フォーラムでエンジニアに質問してください。

6 参考資料

- テキサス インスツルメンツ、[TI のプログラマブル ロジック デバイス](#)、製品 ページ。
- テキサス インスツルメンツ、『[TPLD の注文プロセス](#)』、アプリケーション ブリーフ。
- テキサス インスツルメンツ、『[TPLD を使用した量産時のプログラミング](#)』、アプリケーション ノート。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月