

EVM User's Guide: LMG708B0-EVM2PH

LMG708B0 12V_{OUT}、40A、400kHz、2 相 GaN 降圧コンバータ
の評価基板

説明

LMG708B0-EVM2PH 評価基板 (EVM) は、LMG708B0 GaN 同期整流降圧コンバータを実証するために設計されています。この 2 相評価基板は 24V から 65V の入力電圧範囲で動作し、最大 40A の 12V 安定化出力を提供します。

設計を開始

1. [LMG708B0-EVM2PH](#) のご注文。
2. [LMG708B0](#) 製品フォルダを参照してください。
3. Altium [PCB レイアウト](#) のソース ファイルを確認します。
4. 設計での部品選択に役立つように、LMG708B0 [クイックスタートカリキュレータ](#) を使用してください。
5. [PSPICE](#) または [SIMPLIS](#) を使用して設計をシミュレーションします。

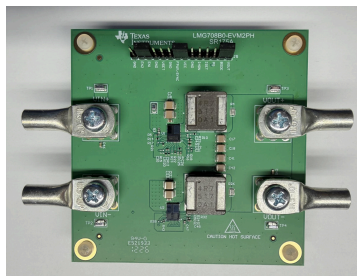
特長

- GaN 降圧コンバータにより超高効率を実現
 - 97% の効率 ($V_{IN} = 48V$ 、 $V_{OUT} = 12V$ 、40A、400kHz)
 - PFM において 48V_{IN}、12V_{OUT}、20mA で 91%
 - デッドタイムスイッチングが小さいため、電力損失と温度上昇を最小限に抑えることができます
 - 12V 出力から生成されたバイアス電力
- 最大 65V の DC 入力、80V までの過渡
 - V_{IN} UVLO スレッシュホールドを 21V (オン)、19V (オフ) に設定
- スwitching 周波数 400kHz は、外部クロック信号を使用して $\pm 20\%$ の同期可能

- 入力 π 段 EMI フィルタは、CISPR 32 への適合に役立ちます
 - 低電磁干渉 (EMI) を実現する拡散スペクトラム (DRSS) オプション
 - 並列ダンピング用の電解コンデンサ
- ピーク電流モード制御アーキテクチャにより、ラインおよび負荷過渡応答が高速です
 - 調整可能な設定ポイント (ISET) を備え、CV モードと CC モードの間でシームレスな遷移が可能なオプションの定電流 (CC) ループ
 - 強制 PWM (FPWM) またはパルス周波数変調 (PFM) 動作モード
- 堅牢な設計のため統合された保護機能
 - 低損失のシャント電流センシングによる過電流保護 (OCP)
 - プリバイアス出力電圧によるスタートアップを単調性
 - ソフトスタート時間を内部的に 2.7ms に設定
 - パワーグッド (PG) インジケータ
 - アナログ電流モニタ (IMON) 出力
- 完全に組み立て、試験済みで信頼性のある PCB レイアウト、全体のフットプリントは 3.3 インチ × 3.3 インチ (84mm × 84mm)

アプリケーション

- [データセンター コンピューティング](#): 48V 入力のパワー ディストリビューション ボード
- [データセンター ネットワーク](#): 光学モジュール
- [産業用](#): 試験および測定機器、ロボティクス



LMG708B0 2 相評価基板、84mm × 84mm (3.3 インチ × 3.3 インチ)

1 評価基板の概要

1.1 概要

LMG708B0-EVM2PH 評価基板 (EVM) は、小型フットプリントで超高効率の変換を実現する同期型降圧レギュレータです。この評価基板 (EVM) のデザインは、80V、20A GaN 降圧コンバータ IC である **LMG708B0** を二個使用し、マルチフェーズ構成で 40A の合計出力電流を供給します。GaN パワー コンバータ IC は、高い変換効率を実現し、以下のような主要な特長を備えています：

- GaN パワー FET、降圧コントローラ、およびブートストラップ回路を内蔵
 - 高効率の GaN HEMT パワー デバイス
 - 低 $R_{DS(on)} \times Q_{sw}$ および $R_{DS(on)} \times Q_{oss}$ の性能指数 (FoM)
 - ボディダイオードの逆回復効果がないため、電力損失の低減およびスイッチ電圧リンギングの抑制が可能
 - 最大 80V までの広い V_{IN} 範囲に対応
 - 高放熱パッケージ (TEP)
 - 露出パッケージ接続 (SW、PGND) を用いたオプションのトップサイド冷却 (TSC) に対応
 - 静かなスイッチング性能を実現するため、寄生インダクタンスを低減
- 低い PWM 最小オン時間を備えたピーク電流モード制御ループ アーキテクチャ
 - マルチフェーズ対応
 - CNFG 抵抗によって設定されるインテリジェントな SYNC クロック位相制御により、スタック接続が可能
 - プライマリ IC の FPWM/SYNC と、セカンダリ IC の FB によって動作モードを設定
 - バッテリー充電や他の電流源タイプの負荷に適した、オプションの定電流 (CC) レギュレーション機能
 - 動的に調整可能な電流設定値 (ISET)
 - 出力電流モニタ (IMON)
- 測定 EMI を低減するためのオプションのデュアル ランダム スプレッド スペクトラム (DRSS) 変調に対応

この EVM は 24V から 65V の広い入力電圧範囲で動作し、12V の安定化出力電圧を供給します。1% 未満の設定精度を実現しており、フィードバック抵抗値を変更することで出力電圧を調整できます。必要に応じて、最大 15V まで出力電圧をカスタマイズすることが可能です。

堅牢な設計を実現するための内蔵保護機能として、入力電源の UVLO、パワーグッド (PG) インジケータ、電流モニタ (IMON) 出力、ヒカップモード過電流保護、およびヒステリシス付きサーマル シャットダウンを備えています。

選定されたパワートレインの受動部品には、4.7 μ H の降圧インダクタ、広いアスペクト比 (低 ESL のため) を持つ 1m Ω /0508/1W のシャント抵抗、10 μ F/100V/X7R/1210 のセラミック入力コンデンサ、および 22 μ F/25V/X7R/1210 のセラミック出力コンデンサが含まれており、これらは複数の部品ベンダから入手可能です。特に厳しい負荷過渡応答仕様に対応するため、オプションとして 100 μ F/16V/ 12m Ω のポリマー電解出力コンデンサを追加することが有効です。

1.2 キットの内容

- LMG708B0 GaN 同期降圧コンバータ IC を含む、完全な 12V_{OUT}、40A の降圧レギュレータ評価基板
- EVM の免責事項と手順書 (はじめにお読みください)

1.3 仕様

表 1-1 に、評価基板の仕様を示します。 $V_{IN} = 48V$ 、 $V_{OUT} = 12V$ 、 $F_{SW} = 400kHz$ (特に記載のない限り)。

表 1-1. 電気的性能特性

パラメータ	テスト条件	最小値	標準値	最大値	単位	
入力特性						
入力電圧、 V_{IN}	DC 動作	24	48	65	V	
	100 μ s 過渡応答			80	V	
入力 UVLO ターンオン スレッシュホールド、 V_{IN-ON}	$R_{UV1} = 200k\Omega$ 、 $R_{UV2} = 10k\Omega$		21		V	
入力 UVLO ターンオフ スレッシュホールド、 V_{IN-OFF}			19			
入力電源電流、無負荷、FPWM、 $I_{IN-NL}(FPWM)$	$I_{OUT} = 0A$ 、ヘッダ J5 にて FPWM/SYNC を VCC に接続	$V_{IN} = 24V$		44	mA	
		$V_{IN} = 36V$		51		
		$V_{IN} = 48V$		48		
		$V_{IN} = 60V$		46		
出力特性						
出力電圧、 V_{OUT}	固定出力設定 (または 100k Ω と 9.09k Ω のフィードバック分圧により調整可能な出力設定) ⁽¹⁾		11.9	12	12.1	V
出力電圧の調整範囲、 $V_{OUT-ADJ}$	適切な BOM の変更による ⁽²⁾		3.3		15	V
負荷電流、 I_{OUT}	電気設計電流 (EDC)			40		A
	熱設計電流 (TDC) ⁽³⁾ 、エアフロー = 100LFM ⁽⁴⁾			30		A
FPWM における出力電圧レギュレーション、 ΔV_{OUT}	ロードレギュレーション	$I_{OUT} = 0A \sim 40A$		4		mV
	ラインレギュレーション	$V_{IN} = 24V \rightarrow 65V$		4		
出力電圧リップル、 $V_{OUT(AC)}$	$I_{OUT} = 20A$			10		mV _{RMS}
出力過電流保護、 I_{OUT-OC}	$R_S = 1m\Omega$ 、IMON は GND に接続			52		A
出力平均電流制限、 I_{OUT-CC}	$R_{IMON} = 4.32k\Omega$			44		A
ソフトスタート時間、 t_{SS}	VSET ピン開路			2.7		ms
ヒックアップ時間、 t_{RES}	16384 クロック サイクル			41		ms
システム特性						
スイッチング周波数、 F_{SW}	$R_{RT} = 54.9k\Omega$			400		kHz
同期クロック周波数範囲、 F_{SYNC}			320	480		
軽負荷時の効率、 η_{LIGHT} ⁽¹⁾	$I_{OUT} = 0.1A$	$V_{IN} = 24V$		94.4%		
		$V_{IN} = 36V$		93.8%		
		$V_{IN} = 48V$		92.5%		
		$V_{IN} = 60V$		91.9%		
半負荷効率、 η_{HALF} ⁽¹⁾	$I_{OUT} = 20A$	$V_{IN} = 24V$		98.3%		
		$V_{IN} = 36V$		98%		
		$V_{IN} = 48V$		97.6%		
		$V_{IN} = 60V$		97.1%		
全負荷時効率、 η_{FULL} ⁽¹⁾	$I_{OUT} = 40A$	$V_{IN} = 24V$		97.5%		
		$V_{IN} = 36V$		97.2%		
		$V_{IN} = 48V$		97.0%		
		$V_{IN} = 60V$		96.7%		
LMG708B0 のケース温度、 T_C			-40		135	°C

- (1) この評価基板のデフォルト出力電圧は 12V です。効率やその他の性能指標は、入力電圧、負荷電流、周囲温度、外付け出力コンデンサ、およびその他のパラメータによって変化する場合があります。負荷電流を迅速にスイープして測定しているため、ここに示す効率データには自己発熱の影響はほとんど含まれていません。
- (2) 5V および 3.3V 出力設計に関連する BOM の変更については、それぞれ表 4-2 および表 4-3 を参照してください。
- (3) EDC と TDC は異なる場合があります。例えば、アプリケーションによっては短時間だけ高電流振幅の過渡応答が必要でも、電力段部品の動作温度を大きく上昇させない場合があります。
- (4) 周囲温度 25°C において負荷が 30A を超える場合、推奨されるエアフローは 100LFM です。周囲温度が高い場合、GaN コンバータ IC のケース温度を 135°C 未満に維持するために、エアフローまたはヒートシンクを増やす必要があります。セクション 3.1.2 を参照してください。

プライマリ IC の CNFG 抵抗を $23.7k\Omega$ に設定し、セカンダリ IC を 0Ω (または $100k\Omega$) に設定することで、 180° のクロック同期を持つ 2 相構成が確立されます。プライマリ IC の SYNCOUT をセカンダリの FPWM/SYNC に接続します。さらに、各コンバータ間でそれぞれの COMP、IMON、VSET、および ISET ピンを接続し、必要に応じて補償部品を調整してください。 R_{COMP} 、 C_{COMP} 、および C_{HF} によって定義されるタイプ II 補償ネットワークにより、CV ループのクロスオーバー周波数と位相マージンを設定でき、目標とする負荷過渡応答仕様を満たすことが可能です。CC ループ動作が不要な場合は、IMON ピンを GND に接続してください。この場合、各 IC の VSET および ISET はオープンのまま問題ありません。プライマリ IC の FPWM/SYNC とセカンダリ IC の FB をそれぞれ High または Low に接続することで、FPWM または PFM の動作モードを設定できます。

BIAS 入力は、出力電圧が $4.6V$ の切り替えスレッシュホールドを超えると出力から電流を供給され、特に軽負荷時に IC の電力損失を低減し、効率を向上させます。抵抗 R_{IMON} は CC ループの設定ポイントを設定し、コンデンサ C_{IMON} は CC ループの安定性を実現します。CC ループ動作が不要な場合は、IMON を GND に接続します。その場合、各 IC の VSET および ISET はオープンのまま問題ありません。最後に、抵抗 R_{UV1} と R_{UV2} は、入力 UVLO のターンオンおよびターンオフ電圧スレッシュホールドを設定します。図 1-1 には、入力の EMI フィルタ段は示されていません。

2 ハードウェア

2.1 テスト構成と手順

2.1.1 EVM の接続

表 2-1 および図 2-1 に記載された評価基板の接続を参照すると、LMG708B0-EVM2PH を評価するための推奨テスト構成が示されています。ESD 保護された作業環境で作業を行い評価基板を取り扱う前に、リストストラップ、ブートストラップ、またはマットが適切に接続され、作業者が接地されていることを確認します。

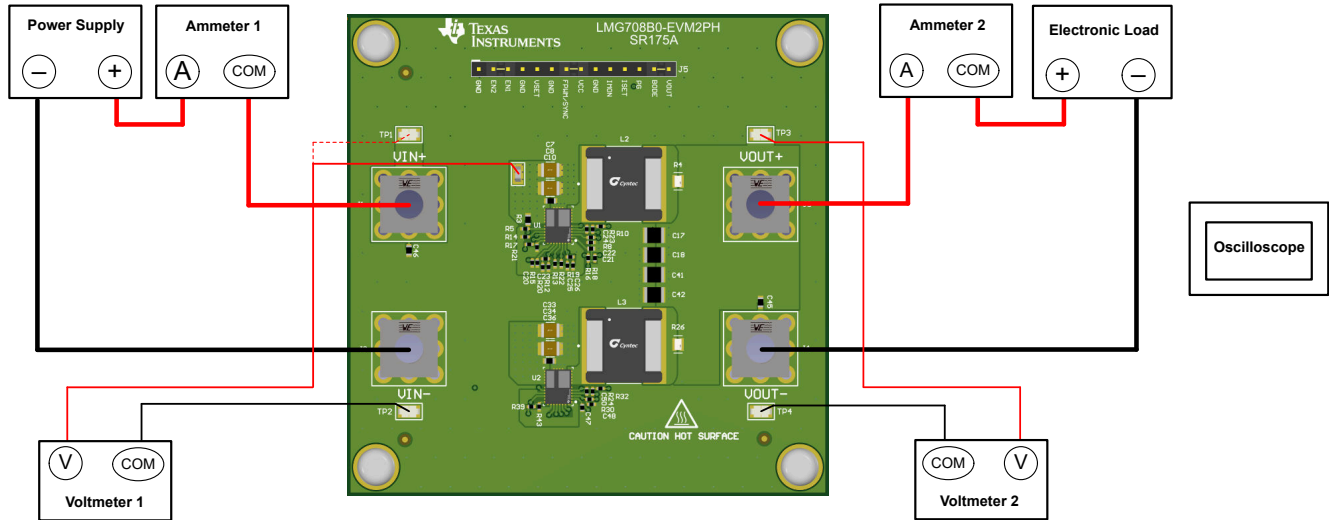


図 2-1. EVM テスト設定

表 2-1. EVM の電源接続

ラベル	説明
VIN+	正入力電圧の電源およびセンス接続
VIN-	負入力電圧の電源およびセンス接続
VOU+	正出力電圧の電源およびセンス接続
VOU-	負出力電圧の電源およびセンス接続

表 2-2. EVM の信号接続

ラベル	説明
GND	グランド接続
EN2 ⁽¹⁾ (2)	イネーブル 2 入力: GND に接続して位相 2 を無効化
EN1 ⁽¹⁾ (2)	イネーブル 1 入力 - GND に接続してコンバータを無効化
GND	グランド接続
VSET	電圧ループの設定値調整 — 使用しない場合はオープンのままにします
GND	グランド接続
FPWM/SYNC ⁽¹⁾	モード選択およびクロック同期入力
VCC	VCC 接続
IMON	電流モニタ出力 - 使用しない場合は GND に接続します
ISET	電流ループ設定ポイントの調整 - 未使用時はオープンのままにします
PG	パワーグッド インジケータ
BODE ⁽¹⁾	ボード線図信号入力
VOU	

- (1) ヘッド J5 には、EN1 と EN2、FPWM/SYNC と VCC、BODE と VOUT を接続するためのジャンパが含まれています。
- (2) 入力電圧に基づいて UVLO のオン / オフを行うため、EN1 を EN2 に接続します。EN2 を GND に接続すると位相 2 を無効化し、EN1 を GND に接続すると両フェーズを無効化します。

2.1.2 試験装置

電圧源: 0V ~ 65V、20A を供給できる入力電圧源を使用します。

マルチメータ:

- 電圧計 1: VIN+ から VIN- への入力電圧。電圧計を 100MΩ の入力インピーダンスに設定します。
- 電圧計 2: VOUT+ から VOUT- への出力電圧。電圧計を 100MΩ の入力インピーダンスに設定します。
- 電流計 1: 入力電流。電流計を 1 秒のアーチ時間 に設定します。
- 電流計 2: 出力電流。電流計を 1 秒のアーチ時間 に設定します。

電子負荷: 負荷は、12V で 0A ~ 40A に対応可能な電子式の定抵抗 (CR) または定電流 (CC) モードの負荷である必要があります。無負荷入力電流を測定する場合は、電子負荷を切り離します (負荷が残留電流を引き込む可能性があるため)。

オシロスコープ: オシロスコープを 20MHz 帯域、AC 結合に設定し、通常プローブに付属する短いグランドリードを使用して、出力コンデンサの両端で出力電圧リップルを直接測定します。オシロスコープ プローブの先端を出力コンデンサの正極端子に当て、プローブのグランド バレルをグランドリードを介してコンデンサの負極端子に接続します。TI は、長いリードのグランド接続の使用を推奨していません。この方法ではグランド ループが大きくなり、追加のノイズが発生する可能性があるためです。必要に応じてオシロスコープを調整し、他の波形を測定します。

安全性: 通電中または電圧が印加されている可能性のある回路に触れる際は、常に十分注意します。

2.1.3 推奨テスト構成

2.1.3.1 ア入力接続

- DC 入力電源を接続する前に、入力電源の電流制限を最大 0.1A に設定します。入力ソースが最初は 0V に設定され、[図 2-1](#) に示すように VIN+ および VIN- 接続ポイントに接続されていることを確認します。TI は、入力ラインが長い場合、ダンピングを確保するために追加の入力バルク コンデンサの使用を推奨します。
- 入力電圧を測定するため、電圧計 1 を VIN+ および VIN- のセンス点に接続します。入力コネクタの VIN+ ではなく、EMI フィルタ インダクタによる電圧降下の影響を除去するため、IC U1 近くのセンス点 TP5 を使用します。
- 電流計 1 を接続して入力電流を測定します。自動モードの軽負荷時に入力電流を正確に測定するため、少なくとも 1 秒のアーチ時間を使用します。

2.1.3.2 出力接続

- 電子負荷を出力電源端子に接続します。入力電圧を印加する前に、負荷を定抵抗モードまたは定電流モードに設定し、電流を 0A にします。
- 出力電圧を測定するため、VOUT+ および VOUT- のセンス ポイントに電圧計 2 を接続します。
- 電流計 2 を接続して、出力電流を測定します。

2.1.4 テスト方法

2.1.4.1 ラインレギュレーションおよびロードレギュレーション、効率

- 上記のように評価基板をセットアップします。
- 負荷を定抵抗または定電流モードに設定して 0A をシンクします。
- 入力電源を 0V から 48V まで上昇させ、入力電圧は電圧計 1 で測定します。
- 入力電源の電流制限を 20A に増やします。
- 電圧計 2 を使用して出力電圧 V_{OUT} を測定すると、負荷電流を 0A から 40A まで変化させます。 V_{OUT} は、負荷レギュレーション仕様の範囲内に維持する必要があります。この試験では、100LFM 以上のエアフローを使用します。
- 負荷電流を 20A (定格負荷 50%) に設定し、入力電源電圧を 24V から 65V に変化させます。 V_{OUT} は、ラインレギュレーション仕様の範囲内に維持する必要があります。
- 負荷を 0A に下げます。入力電源電圧を 0V まで低下させます。

3 実装結果

3.1 テスト データと性能曲線

図 3-1 ~ 図 3-8 に、LMG708B0-EVM2PH の代表的な性能特性グラフおよび波形を示します。実際の性能データは、測定手法や環境要因の影響を受ける可能性があるため、これらの曲線は参考用として示しており、実際のフィールド測定結果とは異なる場合があります。

3.1.1 効率

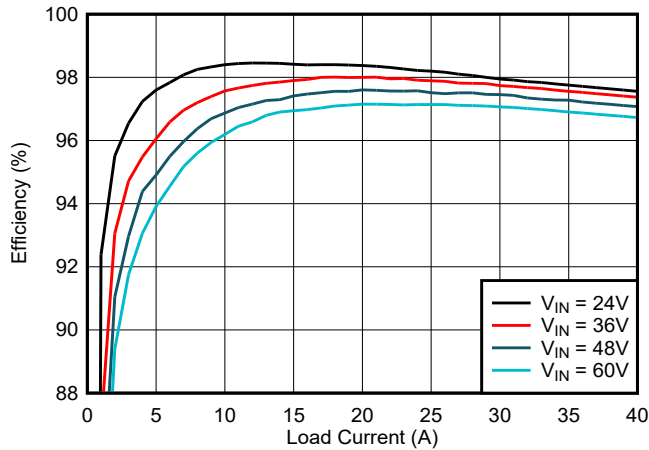


図 3-1. 効率、 $V_{OUT} = 12V$ 、FPWM/SYNC を High に接続

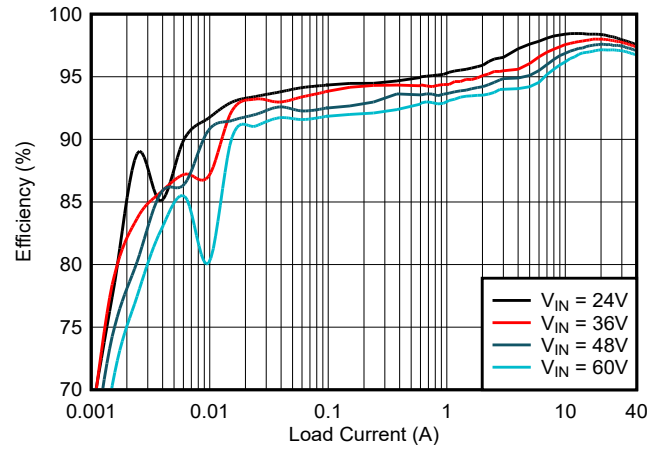
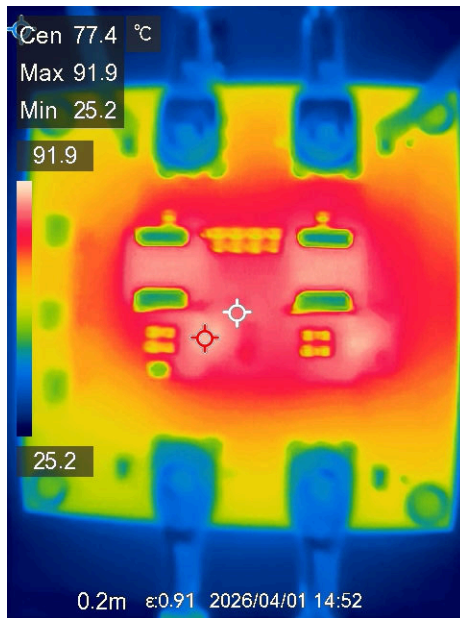
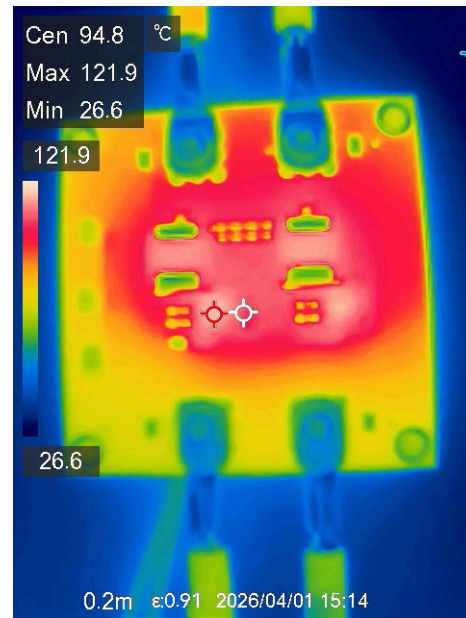


図 3-2. 効率、 $V_{OUT} = 12V$ 、FPWM/SYNC を Low に接続

3.1.2 熱性能



(a)



(b)

図 3-3. 放熱性能、フリー対流エアフロー、 $V_{IN} = 48V$ 、 $I_{OUT} = 25A$ (a)、 $I_{OUT} = 30A$ (b)

3.1.3 動作波形

3.1.3.1 負荷過渡応答

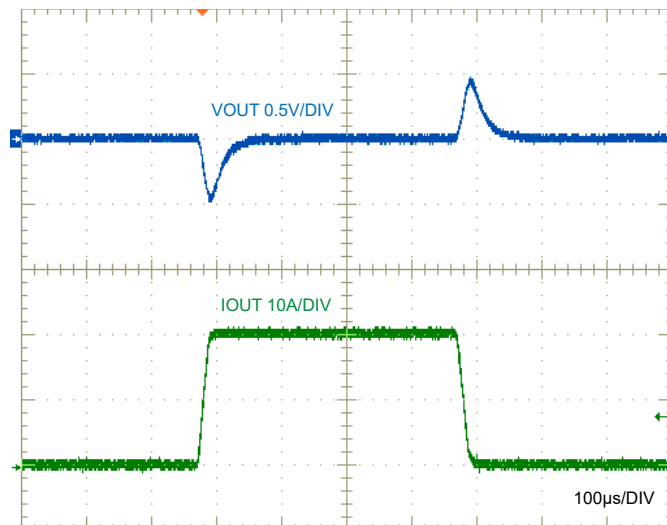


図 3-4. 負荷過渡応答、 $V_{IN} = 48V$ 、FPWM、 $1A/\mu s$ での $0A \sim 20A$

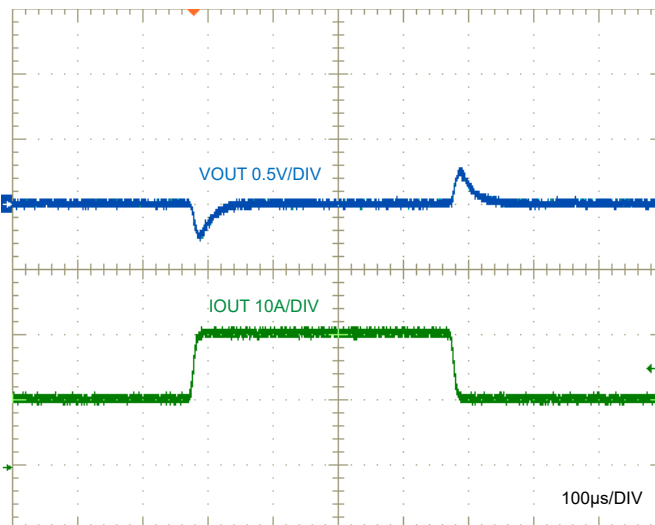


図 3-5. 負荷過渡応答、 $V_{IN} = 48V$ 、FPWM、 $1A/\mu s$ での $10A \sim 20A$

3.1.3.2 V_{IN} によるスタートアップ

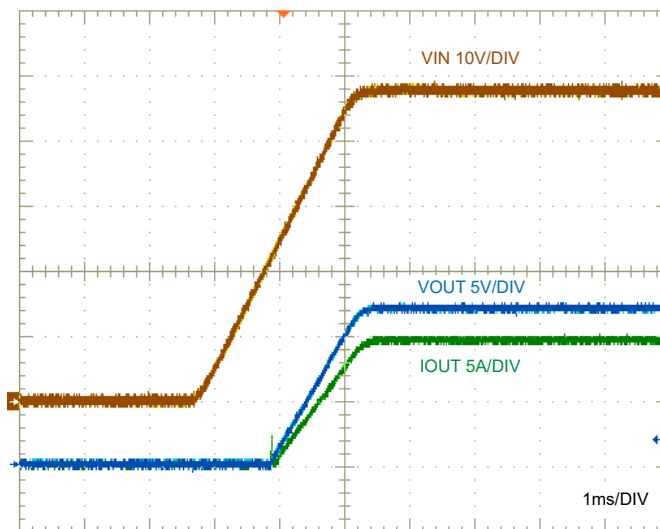


図 3-6. スタートアップ特性、 V_{IN} を $48V$ に上昇、 $I_{OUT} = 10A$ 抵抗性

3.1.3.3 ENABLE のオンおよびオフによる起動および停止

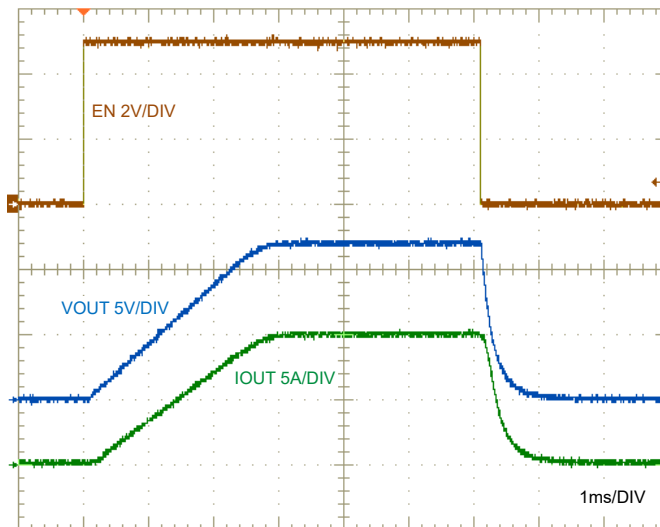


図 3-7. ENABLE ON および OFF、 $V_{IN} = 48V$ 、 $I_{OUT} = 10A$ 抵抗性

3.1.3.4 スイッチング動作

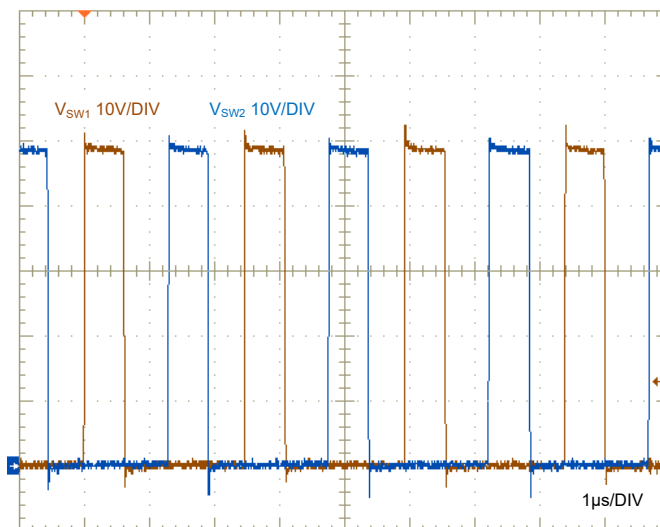


図 3-8. スイッチノード電圧、 $V_{IN} = 48V$ 、 $I_{OUT} = 20A$

4 ハードウェア設計ファイル

4.1 回路図

図 4-1 では、未実装部品を示した評価基板の回路図を示します。セラミック出力容量が十分であると判断される場合は、電解出力コンデンサ C14 を取り外し、補償ネットワーク (R19、C26、C25) をそれぞれ 2.55kΩ、10nF、270pF に調整して、ループのクロスオーバー周波数を約 50kHz に設定します a。

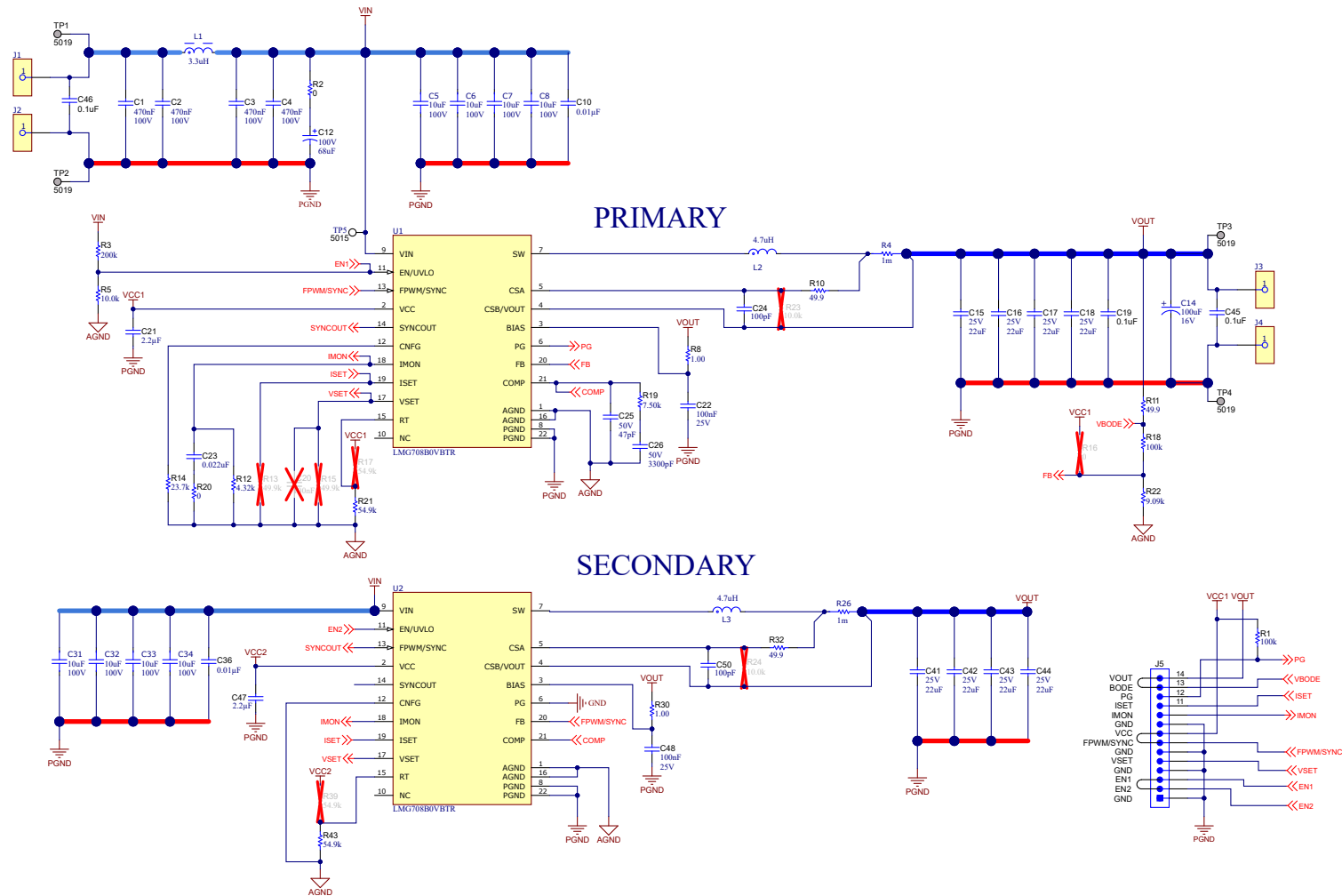


図 4-1. 2 相評価基板の回路図

4.2 PCB レイアウト

図 4-2 から図 4-9 に、この評価基板の設計を示します。これは、銅箔厚 2oz の 6 層 PCB を使用しています。つまり、銅厚は 2.8mils (70 μ m) です。この評価基板は、EMI フィルタおよび底面に配置されたオプションの入力および出力コンデンサを除き、基本的に片面設計となっています。

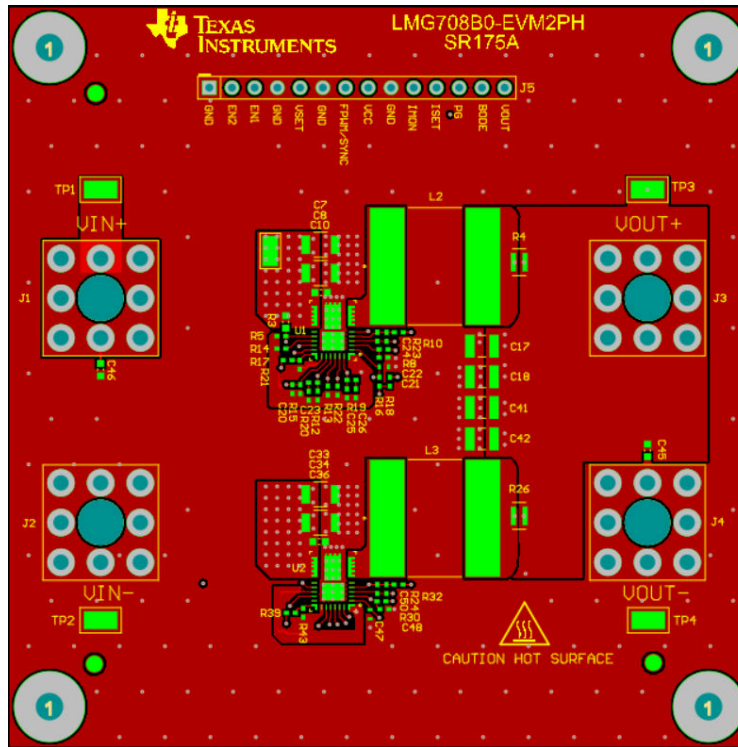


図 4-2. 上面銅箔 (上面図)

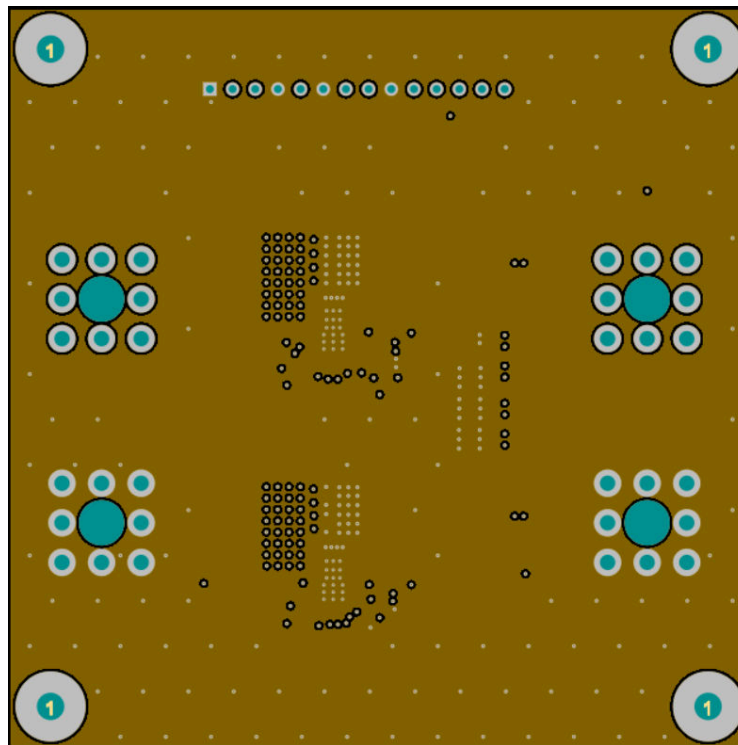


図 4-3. 第 2 層銅箔 (上面図)

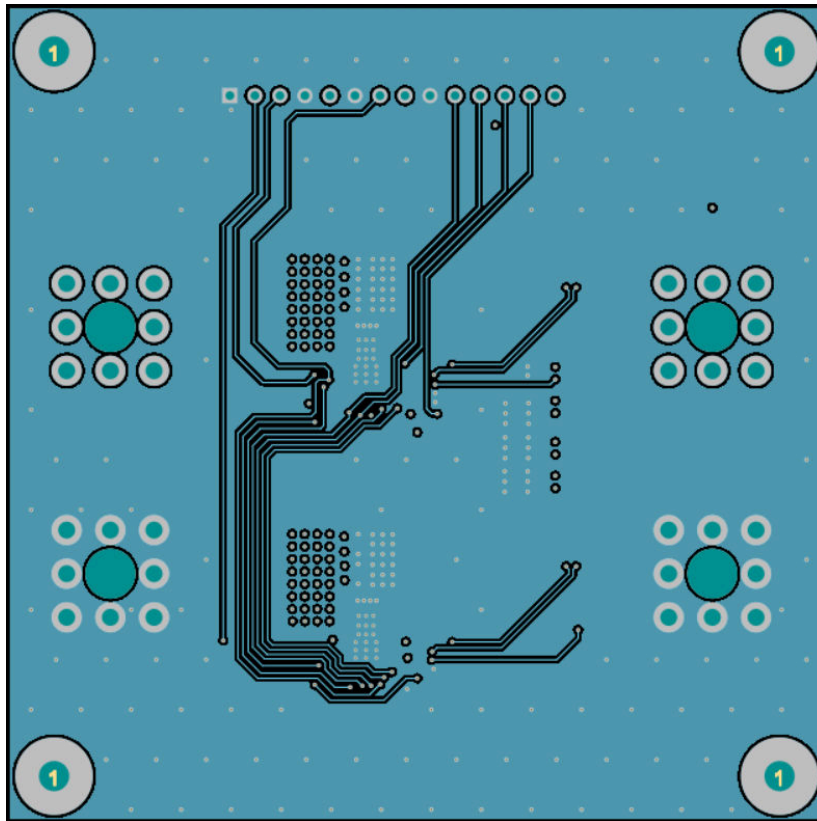


図 4-4. 第 3 層銅箔 (上面図)

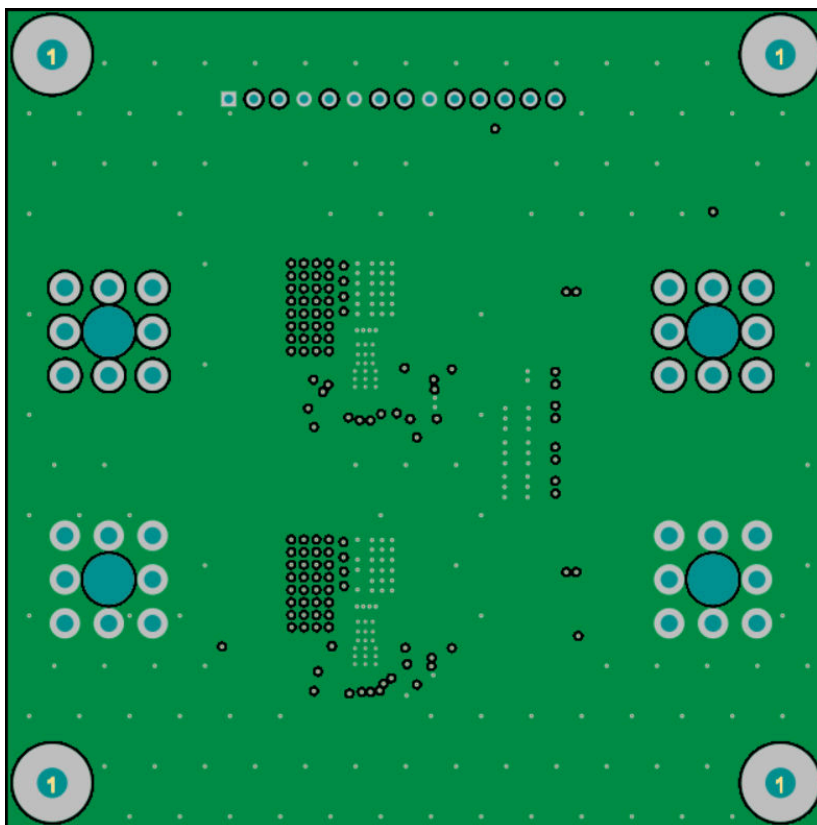


図 4-5. 第 4 層銅箔 (上面図)

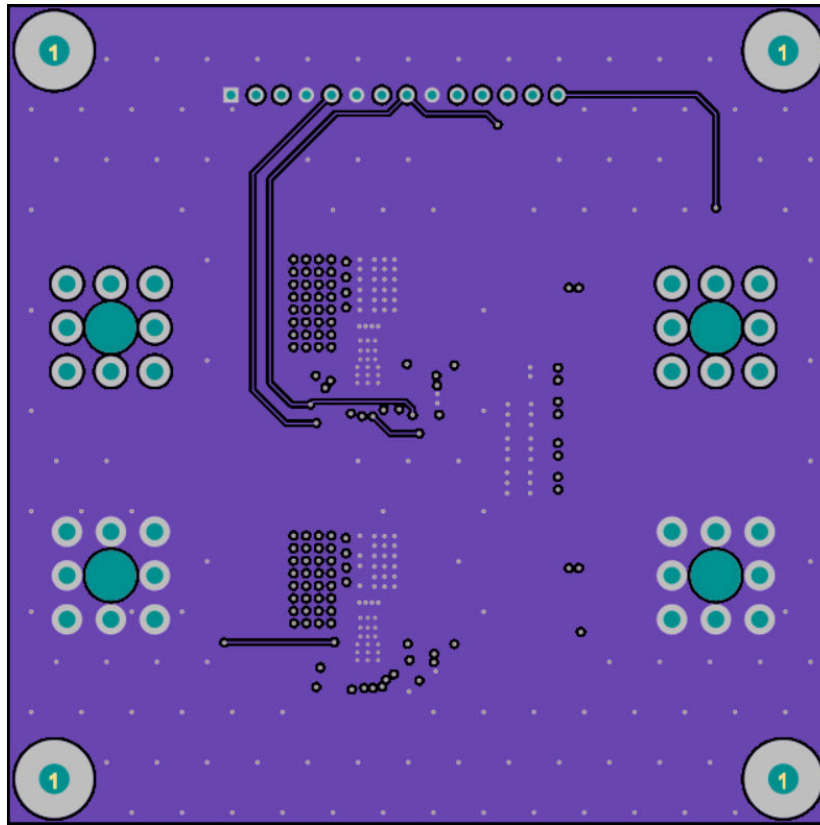


図 4-6. 第 5 層銅箔 (上面図)

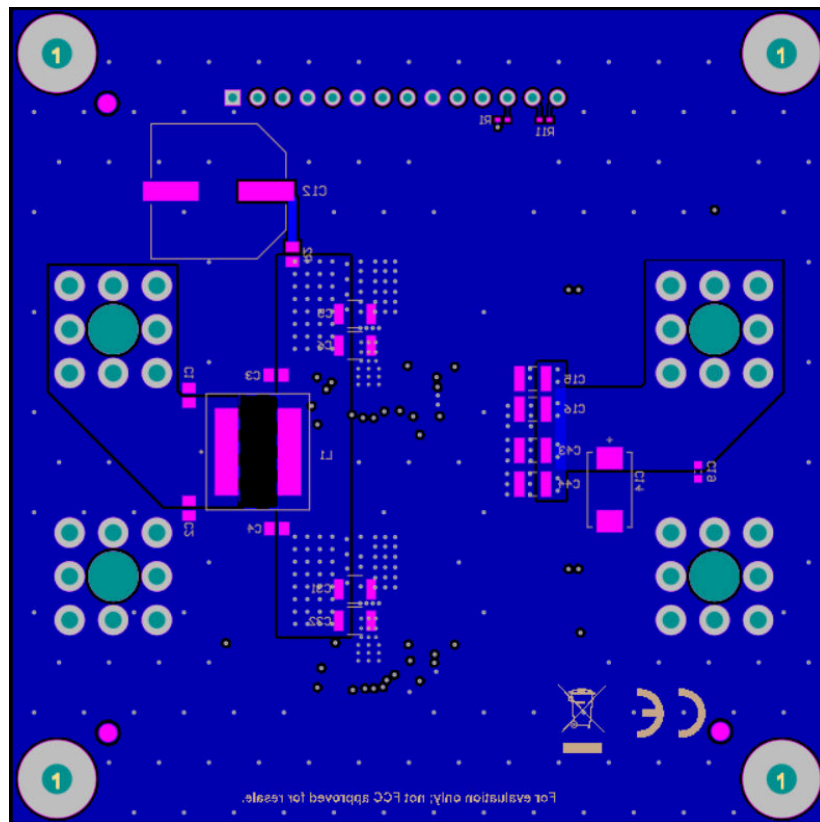


図 4-7. 下面銅箔 (上面図)

4.2.2 レイアウトのガイドライン

高電流かつ高速スイッチング (電流および電圧のスレー レートが高い) 降圧コンバータにおいて、低 EMI で堅牢かつ信頼性の高い設計を実現するためには、適切な PCB 設計およびレイアウトが重要です。当然、PCB レイアウトを設計する前に特定の問題を考慮します。図 4-10 は、降圧レギュレータの高周波電源ループを示しています。降圧レギュレータのトポロジアーキテクチャにより、このループには特に高い di/dt 電流が流れるため、有効ループ面積を最小化して寄生ループインダクタンスを低減することが不可欠です。

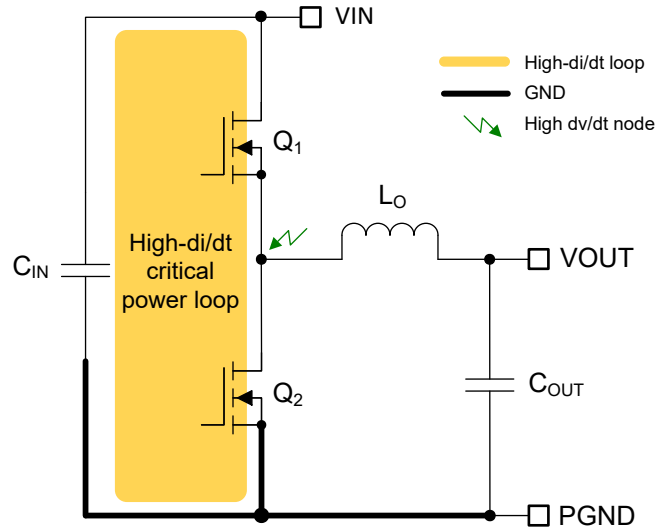


図 4-10. 電力段のスイッチング ループを示す DC/DC コンバータのグランドシステム

4.2.2.1 出力段レイアウト

- 降圧レギュレータ、入力コンデンサ、出力コンデンサ、降圧インダクタ、シャント抵抗、および LMG708B0 パワー IC を PCB の上面に配置していることも確認できます。
 - 部品をトップサイドに配置することで、システムレベルのエアフローを活用し、対流による熱伝達の効果を最大化できます。電力段コンポーネントの下のレイヤ 2 には、全面グランドプレーンを使用します。
- DC/DC レギュレータには、重要な高電流ループが一つあります。それがスイッチング電力ループです。このループの面積を最小化することで、発生するスイッチング ノイズを抑制し、寄生インダクタンスを低減し、スイッチング性能を最適化できます。
 - スイッチング電力ループ:** 最も小さくすべき重要なループ領域は、入力コンデンサからハイサイドおよびローサイドの GaN FET を通り、グランド (PGND) 接続を介して再びコンデンサに戻る経路です。入力コンデンサの負極は、ローサイド GaN FET のソースに接続される PGND ピンの近くに接続します。同様に、入力コンデンサの正端子は、VIN ピンの近くに接続し、ハイサイド GaN FET のドレインに接続します。
- スイッチ ノードとして定義される PCB パターン (IC の SW ピンとインダクタを接続する配線) は、短くかつ幅広にする必要があります。ただし、SW ノードはノイズの発生源となるため、大きくしすぎてはいけません。
- 低 ESL を実現するため、アスペクト比の大きいシャント抵抗を使用します。優れた選択肢となるコンポーネントについては、表 4-1 も参照してください。
- VCC コンデンサは、(a) ローサイド GaN FET のゲートドライバ、および (b) ハイサイド GaN FET のゲートドライバに電力を供給する内蔵ブートストラップ回路に対して、高い di/dt 電流を供給します。VCC コンデンサを LMG708B0 の VCC ピンのできるだけ近くに配置し、2 層の GND プレーンを PGND ピンへの帰路として使用します。

4.2.2.2 小信号部品のレイアウト

以下では、アナログ信号およびフィードバック信号、ならびに電流センスに関連するコンポーネントを考慮します：

- 小信号部品はパワー IC の近くに配置します。ノイズ遮蔽のため、グランドに接続された内部プレーンを少なくとも一層設けます。小信号のパターンを、ノイズの多いパターンやポリゴンから絶縁します。
- IC の AGND ピンに接続された専用の AGND アイランドを使用します。PGND と AGND は IC 内部で接続されているため、PCB 上で接続する必要はありません。

- COMP、FB、CSA、CSB/VOUT、VSET、ISET、IMON、および RT に関連するすべての高感度アナログ配線およびコンポーネントは、相互結合を避けるため、高電圧スイッチング ノードから離して配置します。特に、電源パターンと部品から帰還 (FB) パターンおよび電流センス (CSA および CSB/VOUT) をシールドすることには注意してください。
- FB のパターンができるだけ短くなるように、(必要に応じて) 上側と下側の帰還抵抗を FB ピンの近くに設置します。上側の帰還抵抗から負荷時に必要とされる出力電圧センスポイントまでのパターンを配線します。
- ノイズ ピックアップを最小限に抑えるため、CSA および CSB/VOUT のセンス パターンを差動ペアとして配線し、適切なシャント抵抗にケルビン接続を使用します。

4.2.2.3 熱設計およびレイアウト

DC/DC コンバータを特定の温度範囲で使用できるようにするには、パッケージは接合部温度を定格制限内に維持しながら、発生する熱を効率的に除去する必要があります。LMG708B0 コンバータは、さまざまなアプリケーション要件に対応するため、4.5mm × 6mm の小型 22 ピン熱強化パッケージ (TEP) で提供されています。

GaN FET、ゲートドライバ、およびバイアス電源サブレギュレータを内蔵した降圧コンバータの有効動作温度範囲は、以下の要因によって大きく影響を受けます：

- パッケージと動作環境の熱特性
- パワー FET の消費電力に影響を及ぼす要因
 - 入力電圧
 - 出力電流
 - スwitching 周波数
- BIAS ピンの電源 (出力電圧または利用可能な外部電源から供給)

TEP は、パッケージの底面および上面にある露出したサーマル パッドを通じて、半導体ダイから熱を放出する手段を提供します。この放熱によりヒートシンク性能が大幅に向上し、サーマル ランド、サーマル ビア、および一層以上のグランドプレーンを備えた PCB を設計して放熱システムを構成することが不可欠となります。LMG708B0 の底面にある露出パッドは、デバイス パッケージ直下の PCB 上のグランドに接続された銅ランドにはんだ付けされ、IC の熱抵抗を非常に低い値まで低減します。

可能なら、すべての層に 2oz の銅厚の 6 層基板を使用して、低インピーダンス、適切なシールド、低い熱抵抗を実現することを推奨します。サーマル ランド (および、PGND ピンの周囲の部分) から内部と半田側のグランド プレーンに接続される直径 0.3mm の大量のビアは、熱伝導の促進に不可欠です。マルチレイヤ PCB 設計では、通常は電源部品の下の PCB 層にソリッドなグランド プレーンを配置します。このプレーン電力段の電流の流路となるとともに、発熱デバイスから熱を逃がすための熱伝導経路としても機能します。

4.2.2.4 グランド プレーン設計

TI は、ソリッド グランド プレーンとして 1 つ以上の内部 PCB 層を使用することを推奨しています。特に、電力段部品の直下の層に完全なグランド プレーンが必要です。LMG708B0 の底面にある露出パッド、および入力コンデンサと出力コンデンサのリターン端子を、このグランド プレーンに接続します。AGND に専用のアイランドを使用して、PGND と AGND を分離したままにします。PGND ネットには、高い di/dt のスイッチング電流に関連する高周波ノイズが含まれます。VIN、PGND、SW の電力パターンは、グランド プレーンの片側に限定して配置することができます。

4.3 部品表

表 4-1. 部品表 – 12V 出力

数	参照記号	説明	部品番号	メーカー
4	C1, C2, C3, C4	コンデンサ、セラミック、470nF、100V、X7R、0805	GRM21BR72A474KA73L	Murata
8	C5, C6, C7, C8, C31, C32, C33, C34	コンデンサ、セラミック、10μF、100V、X7R、1210、AEC-Q200	CGA6P1X7R2A106K250	TDK
		コンデンサ、セラミック、10μF、100V、X7S、1210	GRM32EC72A106KE05L	Murata
2	C10, C36	コンデンサ、セラミック、10nF、100V、X7R、0603	GRM188R72A103KA01D	Murata
1	C12	コンデンサ、アルミ電解コンデンサ、68μF、100V、AEC-Q200	EEV-FK2A680Q	Panasonic
1	C14	コンデンサ、ポリマー電解、100μF、16V、12mΩ	ECASD61C107M012KA0	Murata
8	C15, C16, C17, C18, C41, C42, C43, C44	コンデンサ、セラミック、22μF、25V、X7R、1210	GRM32ER71E226KE15L	Murata
		コンデンサ、セラミック、22μF、25V、X7R、1210、AEC-Q200	CGA6P3X7R1E226M250	TDK
3	C19, C45, C46	コンデンサ、セラミック、0.1μF、50V、X7R、0603	標準	標準
2	C21, C47	コンデンサ、セラミック、2.2μF、10V、X7S、0402	標準	標準
1	C23	コンデンサ、セラミック、22nF、25V、X7R、0402	標準	標準
2	C24, C50	コンデンサ、セラミック、100pF、50V、X7R、0402	標準	標準
1	C25	コンデンサ、セラミック、47pF、50V、C0G、5%、0402	標準	標準
1	C26	コンデンサ、セラミック、3.3nF、50V、X7R、10%、0402	標準	標準
4	H1, H2, H3, H4	#4-40 パン ヘッド マシン スクリュー フィリップスドライブ ナイロン	NY PMS 440 0025 PH	Building Fasteners
4	H10, H11, H12, H13	六角スタンドオフねじ #4-40 ナイロン、5/8"	1902F	Keystone
4	H14, H15, H16, H17	M5 ネジ、長さ 8mm	MJ58MPP	Kanebridge
4	H18, H19, H20, H21	WA-CLUG チューブラ ケーブル プラグ	5580510	Würth Elektronik
4	J1, J2, J3, J4	8 ピン PCB ねじ込み端子コネクタ、85A、M5、TH	74655095	Würth Elektronik
1	J5	ヘッド、100mil、14 × 1、金、TH	SW-114-07-G-S	Samtec
1	L1	インダクタ、3.3μH、30A、4.6mΩ、16MHz、AEC-Q200、11.3 × 10 × 6mm	744393665033	Würth Elektronik
		インダクタ、3.3μH、26A、5mΩ、21MHz、AEC-Q200、11.3 × 10 × 6mm	XGL1060-332MEC	Coilcraft
		インダクタ、3.3μH、28.6A、4.9mΩ、AEC-Q200、10.85 × 10 × 6.3mm	VCHA106E-3R3MS6	Cyntec
		インダクタ、3.3μH、28A、7.7mΩ、11.9 × 11 × 5.7mm	XFHCL1060-3R3M	XFRMS
2	L2, L3	インダクタ、4.7μH、27A、3.76mΩ、AEC-Q200、13.3 × 12.8 × 8mm	VCUD128T-4R7MS8	Cyntec
		インダクタ、4.7μH、27A、3.9mΩ、13.3 × 12.8 × 8mm	CY1280LT150DS-4R7MC	スマダ
		インダクタ、4.7μH、28A、3.8mΩ、AEC-Q200、10 × 11.3 × 10mm	744393605047	Würth Elektronik
		インダクタ、4.7μH、29.6A、3.9mΩ、AEC-Q200、9.5 × 10.8 × 10mm	XKL1010-472ME	Coilcraft
2	R1, R18	抵抗、100kΩ、1/16W、1%、0402	標準	標準
1	R2	抵抗、0Ω、0805	標準	標準
1	R3	抵抗、200kΩ、1/10W、1%、0603	標準	標準
2	R4, R26	抵抗、1mΩ、5%、1W、150ppm/°C、0508 ワイド AR、AEC-Q200	KRL2012E-C-R001-J-T5	Susumu
		抵抗、1mΩ、1%、1W、150ppm/°C、0508 ワイド AR、AEC-Q200	CSS0508FT1L00	スタックポール
1	R5	抵抗、10kΩ、1/16W、1%、0402	標準	標準
2	R8, R30	抵抗、1Ω、1/16W、1%、0402	標準	標準
3	R10, R11, R32	抵抗、49.9Ω、1/16W、1%、0402	標準	標準
1	R12	抵抗、4.32kΩ、1/16W、1%、0402	標準	標準
1	R14	抵抗、23.7kΩ、1/16W、1%、0402	標準	標準
1	R19	抵抗、7.5kΩ、1/16W、1%、0402	標準	標準
1	R20	抵抗、0Ω、1/16W、1%、0402	標準	標準
2	R21, R43	抵抗、54.9kΩ、1/16W、1%、0402	標準	標準
1	R22	抵抗、9.09kΩ、1/16W、1%、0402	標準	標準
3	SH-J1, SH-J2, SH-J3	オープントップ ジャンパソケット、2.54mm ピッチ	M7582-05	Harwin
4	TP1, TP2, TP3, TP4	テスト ポイント、ミニチュア、SMT	5019	Keystone
1	TP5	テスト ポイント、ミニチュア、SMT	5015	Keystone
2	U1, U2	LMG708B0、80V、20A、GaN 降圧コンバータ、4.5mm × 6mm	LMG708B0VBTR	TI

表 4-1. 部品表 – 12V 出力 (続き)

数	参照記号	説明	部品番号	メーカー
1	PCB1	PCB, FR4, 6 層, 2 オンス, 84mm × 84mm	PCB	–

8 個の 22 μ F/25V/1210 セラミック出力コンデンサで十分と判断される場合は、電解出力コンデンサ C14 を取り外し、COMP ネットワークを 2.55k Ω 、10nF、および 270pF に調整します。

デフォルトの 12V 出力設定から 5V または 3.3V 設定ポイントに調整するための推奨部品の変更については、表 4-2 および表 4-3 を参照してください。

表 4-2. 部品表変更 – 5V 固定出力、300kHz

数	参照記号	説明	部品番号	メーカー
8	C15, C16, C17, C18, C41, C42, C43, C44	コンデンサ、セラミック、47 μ F、10V、X7S、1210、AEC-Q200	GCM32EC71A476KE02	Murata
1	C14	コンデンサ、ポリマー電解、220 μ F、6.3V、10m Ω 、AEC-Q200	ECASD40J227M010KB0	Murata
1	C25	コンデンサ、セラミック、330pF、50V、X7R、10%、0402	標準	標準
1	C26	コンデンサ、セラミック、6.8nF、50V、X7R、10%、0402	標準	標準
2	L2, L3	インダクタ、2.5 μ H、35A、2.02m Ω 、AEC-Q200、13.3 × 12.8 × 8mm	VCUD128T-2R5MS8	Cyntec
		インダクタ、3.3 μ H、30A、3m Ω 、13.3 × 12.8 × 8mm	CY1280LT150DS-3R3MC	スミダ
		インダクタ、3.3 μ H、41.5A、2.7m Ω 、AEC-Q200、10 × 11.3 × 10mm	744393605033	Würth Elektronik
		インダクタ、3.3 μ H、37.9A、2.6m Ω 、AEC-Q200、9.5 × 10.8 × 10mm	XKL1010-332ME	Coilcraft
0	R18	未実装	–	–
1	R19	抵抗、5.23k Ω 、1/16W、1%、0402	標準	標準
1	R21	抵抗、73.2k Ω 、1/16W、1%、0402	標準	標準
1	R22	抵抗、0 Ω 、1/16W、1%、0402	標準	標準

表 4-3. 部品表の変更 – 3.3V 出力、250kHz

数	参照記号	説明	部品番号	メーカー
8	C15, C16, C17, C18, C41, C42, C43, C44	コンデンサ、セラミック、47 μ F、6.3V、X7R、1210、AEC-Q200	GCM32ER70J476ME16	Murata
1	C14	コンデンサ、ポリマー電解、220 μ F、6.3V、10m Ω 、AEC-Q200	ECASD40J227M010KB0	Murata
1	C25	コンデンサ、セラミック、680pF、50V、X7R、10%、0402	標準	標準
1	C26	コンデンサ、セラミック、15nF、50V、X7R、10%、0402	標準	標準
2	L2, L3	インダクタ、2.5 μ H、35A、2.02m Ω 、AEC-Q200、13.3 × 12.8 × 8mm	VCUD128T-2R5MS8	Cyntec
		インダクタ、2.2 μ H、42.2A、2.2m Ω 、AEC-Q200、9.5 × 10.8 × 10mm	XKL1010-222ME	Coilcraft
		インダクタ、2.2 μ H、42.5A、1.9m Ω 、AEC-Q200、10 × 11.3 × 10mm	744393605022	Würth Elektronik
1	R18	抵抗、200k Ω 、1/16W、1%、0402	標準	標準
1	R19	抵抗、3.24k Ω 、1/16W、1%、0402	標準	標準
2	R21, R22	抵抗、86.6k Ω 、1/16W、1%、0402	標準	標準

5 準拠に関する情報

5.1 準拠および認証

[LMG708B0-EVM2PH 有害物質使用制限 \(RoHS\) に関する EU 適合宣言 \(DoC\) 証明書](#)

6 追加情報

6.1 商標

PowerPAD™ is a trademark of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

7 デバイスおよびドキュメントのサポート

7.1 デバイス サポート

7.1.1 開発サポート

開発サポートについては、以下を参照してください。

- テキサス・インスツルメンツのリファレンス デザイン ライブラリについては、[TI Designs](#) を参照してください。
- テキサス・インスツルメンツの WEBENCH 設計環境については、[WEBENCH® 設計センター](#)を参照してください。
- LMG708B0 GaN 降圧コンバータクイックスタート [カリキュレータ](#)
- LMG708B0 [SIMPLIS](#) および [PSPICE](#) シミュレーション モデル
- LMG708B0-EVM2PH Altium [レイアウト](#) ソース ファイル
- リファレンス デザイン:
 - [GaN 内蔵、48V_{IN}、960W、4 相降圧コンバータのリファレンス デザイン](#)
 - [GaN 内蔵、48V_{IN}、5V_{OUT}、400W、4 相降圧コンバータのリファレンス デザイン](#)
 - [48V ~ 24V GaN 降圧コンバータ、工業用電源、リファレンス デザイン](#)

7.2 ドキュメントのサポート

7.2.1 関連資料

関連資料については、以下を参照してください。

- テキサス インスツルメンツ、[LMG708B0 5V ~ 80V、20A、GaN 同期整流降圧コンバータ](#) データシート
- テキサス インスツルメンツ、[『LMG708B0 12V_{OUT}、20A、400kHz、単相 GaN 降圧コンバータ評価基板』](#) 評価基板ユーザーガイド
- テキサス インスツルメンツ、[『LMG5126 広範囲入力 2.5MHz 昇圧コンバータ』](#) データシート
- テキサス インスツルメンツ、[GaN テクノロジーランディング ページ](#)
- テキサス インスツルメンツ、[GaN 電力段ランディング ページ](#)
- リファレンス デザイン:
 - [GaN 内蔵、48V_{IN}、960W、4 相降圧コンバータのリファレンス デザイン](#)
 - [GaN 内蔵、48V_{IN}、5V_{OUT}、400W、4 相降圧コンバータのリファレンス デザイン](#)
 - [48V ~ 24V GaN 降圧コンバータ、工業用電源、リファレンス デザイン](#)
- アプリケーション概要:
 - テキサス インスツルメンツ、[GaN FET の主なパラメータと駆動要件](#)
 - テキサス インスツルメンツ、[GaN トランジスタの命名規則、種類、構造](#)
 - テキサス インスツルメンツ、[GaN アプリケーション](#)
 - テキサス インスツルメンツ、[GaN ドライバの回路図とレイアウトに関する推奨事項](#)

7.2.1.1 低 EMI 設計リソース

- テキサス インスツルメンツ、[『低 EMI』](#)ランディングページ
- テキサス インスツルメンツ、[『EMI の問題の対応』](#)企業ブログ
- テキサス インスツルメンツ、[『DC/DC レギュレータの EMI エンジニアガイド』](#) e-book
- テキサス インスツルメンツ、[『低 EMI 電源の設計』](#)ビデオシリーズ
- ホワイト ペーパー:
 - テキサス・インスツルメンツ、[『電源の伝導 EMI 仕様の概要』](#)

- テキサス・インスツルメンツ、『電源の放射 EMI 仕様の概要』
- テキサス インスツルメンツ、『電源における EMI 低減のための短時間でコスト効率の高いイノベーション』
- テキサス・インスツルメンツ、『コスト効率が高く要求品質の高いアプリケーション用の広範な V_{IN} 、低 EMI 同期整流降圧回路の評価』
- テキサス インスツルメンツ、『最適化された出力段レイアウトによる大電流 DC/DC レギュレータの EMI 性能向上アプリケーション概要』
- テキサス インスツルメンツ、『誘導性寄生の最小化による降圧コンバータの EMI と電圧ストレスの低減アナログ デザインジャーナル』

7.2.1.2 熱設計についてのリソース

- テキサス インスツルメンツ、『放熱強化パッケージによる高周囲温度環境での熱性能の改善』ホワイト ペーパー
- アプリケーションノート:
 - テキサス インスツルメンツ、『過去ではなく、現在の識見による熱設計』
 - テキサス・インスツルメンツ、『AN-1520 露出パッケージで最良の熱抵抗を実現するための基板レイアウト ガイド』
 - テキサス・インスツルメンツ、『半導体および IC パッケージの熱評価基準』
 - テキサス インスツルメンツ、『放熱特性に優れた PowerPAD™ パッケージ』
 - テキサス・インスツルメンツ、『新しい熱評価基準の解説』
- テキサス インスツルメンツ、『PowerPAD™ 入門アプリケーション概要』

7.2.1.3 PCB レイアウトについてのリソース

- LMG708B0-EVM2PH Altium レイアウトソース ファイル
- LMG708B0-EVM12V Altium レイアウトソース ファイル
- テキサス インスツルメンツ、『最適化された出力段レイアウトによる大電流 DC/DC レギュレータの EMI 性能向上アプリケーション ブリーフ』
- テキサス インスツルメンツ、『AN-1149 スイッチング電源のレイアウトのガイドラインアプリケーション ノート』
- テキサス インスツルメンツ、『独自電源の構築 - レイアウトの考慮事項セミナー』

STANDARD TERMS FOR EVALUATION MODULES

1. *Delivery:* TI delivers TI evaluation boards, kits, or modules, including any accompanying demonstration software, components, and/or documentation which may be provided together or separately (collectively, an "EVM" or "EVMs") to the User ("User") in accordance with the terms set forth herein. User's acceptance of the EVM is expressly subject to the following terms.
 - 1.1 EVMs are intended solely for product or software developers for use in a research and development setting to facilitate feasibility evaluation, experimentation, or scientific analysis of TI semiconductors products. EVMs have no direct function and are not finished products. EVMs shall not be directly or indirectly assembled as a part or subassembly in any finished product. For clarification, any software or software tools provided with the EVM ("Software") shall not be subject to the terms and conditions set forth herein but rather shall be subject to the applicable terms that accompany such Software
 - 1.2 EVMs are not intended for consumer or household use. EVMs may not be sold, sublicensed, leased, rented, loaned, assigned, or otherwise distributed for commercial purposes by Users, in whole or in part, or used in any finished product or production system.
2. *Limited Warranty and Related Remedies/Disclaimers:*
 - 2.1 These terms do not apply to Software. The warranty, if any, for Software is covered in the applicable Software License Agreement.
 - 2.2 TI warrants that the TI EVM will conform to TI's published specifications for ninety (90) days after the date TI delivers such EVM to User. Notwithstanding the foregoing, TI shall not be liable for a nonconforming EVM if (a) the nonconformity was caused by neglect, misuse or mistreatment by an entity other than TI, including improper installation or testing, or for any EVMs that have been altered or modified in any way by an entity other than TI, (b) the nonconformity resulted from User's design, specifications or instructions for such EVMs or improper system design, or (c) User has not paid on time. Testing and other quality control techniques are used to the extent TI deems necessary. TI does not test all parameters of each EVM. User's claims against TI under this Section 2 are void if User fails to notify TI of any apparent defects in the EVMs within ten (10) business days after delivery, or of any hidden defects with ten (10) business days after the defect has been detected.
 - 2.3 TI's sole liability shall be at its option to repair or replace EVMs that fail to conform to the warranty set forth above, or credit User's account for such EVM. TI's liability under this warranty shall be limited to EVMs that are returned during the warranty period to the address designated by TI and that are determined by TI not to conform to such warranty. If TI elects to repair or replace such EVM, TI shall have a reasonable time to repair such EVM or provide replacements. Repaired EVMs shall be warranted for the remainder of the original warranty period. Replaced EVMs shall be warranted for a new full ninety (90) day warranty period.

WARNING

Evaluation Kits are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems.

User shall operate the Evaluation Kit within TI's recommended guidelines and any applicable legal or environmental requirements as well as reasonable and customary safeguards. Failure to set up and/or operate the Evaluation Kit within TI's recommended guidelines may result in personal injury or death or property damage. Proper set up entails following TI's instructions for electrical ratings of interface circuits such as input, output and electrical loads.

NOTE:

EXPOSURE TO ELECTROSTATIC DISCHARGE (ESD) MAY CAUSE DEGRADATION OR FAILURE OF THE EVALUATION KIT; TI RECOMMENDS STORAGE OF THE EVALUATION KIT IN A PROTECTIVE ESD BAG.

3 Regulatory Notices:

3.1 United States

3.1.1 Notice applicable to EVMs not FCC-Approved:

FCC NOTICE: This kit is designed to allow product developers to evaluate electronic components, circuitry, or software associated with the kit to determine whether to incorporate such items in a finished product and software developers to write software applications for use with the end product. This kit is not a finished product and when assembled may not be resold or otherwise marketed unless all required FCC equipment authorizations are first obtained. Operation is subject to the condition that this product not cause harmful interference to licensed radio stations and that this product accept harmful interference. Unless the assembled kit is designed to operate under part 15, part 18 or part 95 of this chapter, the operator of the kit must operate under the authority of an FCC license holder or must secure an experimental authorization under part 5 of this chapter.

3.1.2 For EVMs annotated as FCC – FEDERAL COMMUNICATIONS COMMISSION Part 15 Compliant:

CAUTION

This device complies with part 15 of the FCC Rules. Operation is subject to the following two conditions: (1) This device may not cause harmful interference, and (2) this device must accept any interference received, including interference that may cause undesired operation.

Changes or modifications not expressly approved by the party responsible for compliance could void the user's authority to operate the equipment.

FCC Interference Statement for Class A EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class A digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference when the equipment is operated in a commercial environment. This equipment generates, uses, and can radiate radio frequency energy and, if not installed and used in accordance with the instruction manual, may cause harmful interference to radio communications. Operation of this equipment in a residential area is likely to cause harmful interference in which case the user will be required to correct the interference at his own expense.

FCC Interference Statement for Class B EVM devices

NOTE: This equipment has been tested and found to comply with the limits for a Class B digital device, pursuant to part 15 of the FCC Rules. These limits are designed to provide reasonable protection against harmful interference in a residential installation. This equipment generates, uses and can radiate radio frequency energy and, if not installed and used in accordance with the instructions, may cause harmful interference to radio communications. However, there is no guarantee that interference will not occur in a particular installation. If this equipment does cause harmful interference to radio or television reception, which can be determined by turning the equipment off and on, the user is encouraged to try to correct the interference by one or more of the following measures:

- Reorient or relocate the receiving antenna.
- Increase the separation between the equipment and receiver.
- Connect the equipment into an outlet on a circuit different from that to which the receiver is connected.
- Consult the dealer or an experienced radio/TV technician for help.

3.2 Canada

3.2.1 For EVMs issued with an Industry Canada Certificate of Conformance to RSS-210 or RSS-247

Concerning EVMs Including Radio Transmitters:

This device complies with Industry Canada license-exempt RSSs. Operation is subject to the following two conditions:

(1) this device may not cause interference, and (2) this device must accept any interference, including interference that may cause undesired operation of the device.

Concernant les EVMs avec appareils radio:

Le présent appareil est conforme aux CNR d'Industrie Canada applicables aux appareils radio exempts de licence. L'exploitation est autorisée aux deux conditions suivantes: (1) l'appareil ne doit pas produire de brouillage, et (2) l'utilisateur de l'appareil doit accepter tout brouillage radioélectrique subi, même si le brouillage est susceptible d'en compromettre le fonctionnement.

Concerning EVMs Including Detachable Antennas:

Under Industry Canada regulations, this radio transmitter may only operate using an antenna of a type and maximum (or lesser) gain approved for the transmitter by Industry Canada. To reduce potential radio interference to other users, the antenna type and its gain should be so chosen that the equivalent isotropically radiated power (e.i.r.p.) is not more than that necessary for successful communication. This radio transmitter has been approved by Industry Canada to operate with the antenna types listed in the user guide with the maximum permissible gain and required antenna impedance for each antenna type indicated. Antenna types not included in this list, having a gain greater than the maximum gain indicated for that type, are strictly prohibited for use with this device.

Concernant les EVMs avec antennes détachables

Conformément à la réglementation d'Industrie Canada, le présent émetteur radio peut fonctionner avec une antenne d'un type et d'un gain maximal (ou inférieur) approuvé pour l'émetteur par Industrie Canada. Dans le but de réduire les risques de brouillage radioélectrique à l'intention des autres utilisateurs, il faut choisir le type d'antenne et son gain de sorte que la puissance isotrope rayonnée équivalente (p.i.r.e.) ne dépasse pas l'intensité nécessaire à l'établissement d'une communication satisfaisante. Le présent émetteur radio a été approuvé par Industrie Canada pour fonctionner avec les types d'antenne énumérés dans le manuel d'usage et ayant un gain admissible maximal et l'impédance requise pour chaque type d'antenne. Les types d'antenne non inclus dans cette liste, ou dont le gain est supérieur au gain maximal indiqué, sont strictement interdits pour l'exploitation de l'émetteur.

3.3 Japan

3.3.1 *Notice for EVMs delivered in Japan:* Please see http://www.tij.co.jp/llds/ti_ja/general/eStore/notice_01.page 日本国内に輸入される評価用キット、ボードについては、次のところをご覧ください。

<https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-delivered-in-japan.html>

3.3.2 *Notice for Users of EVMs Considered "Radio Frequency Products" in Japan:* EVMs entering Japan may not be certified by TI as conforming to Technical Regulations of Radio Law of Japan.

If User uses EVMs in Japan, not certified to Technical Regulations of Radio Law of Japan, User is required to follow the instructions set forth by Radio Law of Japan, which includes, but is not limited to, the instructions below with respect to EVMs (which for the avoidance of doubt are stated strictly for convenience and should be verified by User):

1. Use EVMs in a shielded room or any other test facility as defined in the notification #173 issued by Ministry of Internal Affairs and Communications on March 28, 2006, based on Sub-section 1.1 of Article 6 of the Ministry's Rule for Enforcement of Radio Law of Japan,
2. Use EVMs only after User obtains the license of Test Radio Station as provided in Radio Law of Japan with respect to EVMs, or
3. Use of EVMs only after User obtains the Technical Regulations Conformity Certification as provided in Radio Law of Japan with respect to EVMs. Also, do not transfer EVMs, unless User gives the same notice above to the transferee. Please note that if User does not follow the instructions above, User will be subject to penalties of Radio Law of Japan.

【無線電波を送信する製品の開発キットをお使いになる際の注意事項】 開発キットの中には技術基準適合証明を受けていないものがあります。技術適合証明を受けていないものご使用に際しては、電波法遵守のため、以下のいずれかの措置を取っていただく必要がありますのでご注意ください。

1. 電波法施行規則第6条第1項第1号に基づく平成18年3月28日総務省告示第173号で定められた電波暗室等の試験設備でご使用いただく。
2. 実験局の免許を取得後ご使用いただく。
3. 技術基準適合証明を取得後ご使用いただく。

なお、本製品は、上記の「ご使用にあたっての注意」を譲渡先、移転先に通知しない限り、譲渡、移転できないものとします。

上記を遵守頂けない場合は、電波法の罰則が適用される可能性があることをご留意ください。日本テキサス・イ

ンスツルメンツ株式会社

東京都新宿区西新宿 6 丁目 2 4 番 1 号

西新宿三井ビル

3.3.3 *Notice for EVMs for Power Line Communication:* Please see http://www.tij.co.jp/llds/ti_ja/general/eStore/notice_02.page

電力線搬送波通信についての開発キットをお使いになる際の注意事項については、次のところをご覧ください。 <https://www.ti.com/ja-jp/legal/notice-for-evaluation-kits-for-power-line-communication.html>

3.4 European Union

3.4.1 *For EVMs subject to EU Directive 2014/30/EU (Electromagnetic Compatibility Directive):*

This is a class A product intended for use in environments other than domestic environments that are connected to a low-voltage power-supply network that supplies buildings used for domestic purposes. In a domestic environment this product may cause radio interference in which case the user may be required to take adequate measures.

-
4. *EVM Use Restrictions and Warnings:*
 - 4.1 EVMS ARE NOT FOR USE IN FUNCTIONAL SAFETY AND/OR SAFETY CRITICAL EVALUATIONS, INCLUDING BUT NOT LIMITED TO EVALUATIONS OF LIFE SUPPORT APPLICATIONS.
 - 4.2 User must read and apply the user guide and other available documentation provided by TI regarding the EVM prior to handling or using the EVM, including without limitation any warning or restriction notices. The notices contain important safety information related to, for example, temperatures and voltages.
 - 4.3 *Safety-Related Warnings and Restrictions:*
 - 4.3.1 User shall operate the EVM within TI's recommended specifications and environmental considerations stated in the user guide, other available documentation provided by TI, and any other applicable requirements and employ reasonable and customary safeguards. Exceeding the specified performance ratings and specifications (including but not limited to input and output voltage, current, power, and environmental ranges) for the EVM may cause personal injury or death, or property damage. If there are questions concerning performance ratings and specifications, User should contact a TI field representative prior to connecting interface electronics including input power and intended loads. Any loads applied outside of the specified output range may also result in unintended and/or inaccurate operation and/or possible permanent damage to the EVM and/or interface electronics. Please consult the EVM user guide prior to connecting any load to the EVM output. If there is uncertainty as to the load specification, please contact a TI field representative. During normal operation, even with the inputs and outputs kept within the specified allowable ranges, some circuit components may have elevated case temperatures. These components include but are not limited to linear regulators, switching transistors, pass transistors, current sense resistors, and heat sinks, which can be identified using the information in the associated documentation. When working with the EVM, please be aware that the EVM may become very warm.
 - 4.3.2 EVMs are intended solely for use by technically qualified, professional electronics experts who are familiar with the dangers and application risks associated with handling electrical mechanical components, systems, and subsystems. User assumes all responsibility and liability for proper and safe handling and use of the EVM by User or its employees, affiliates, contractors or designees. User assumes all responsibility and liability to ensure that any interfaces (electronic and/or mechanical) between the EVM and any human body are designed with suitable isolation and means to safely limit accessible leakage currents to minimize the risk of electrical shock hazard. User assumes all responsibility and liability for any improper or unsafe handling or use of the EVM by User or its employees, affiliates, contractors or designees.
 - 4.4 User assumes all responsibility and liability to determine whether the EVM is subject to any applicable international, federal, state, or local laws and regulations related to User's handling and use of the EVM and, if applicable, User assumes all responsibility and liability for compliance in all respects with such laws and regulations. User assumes all responsibility and liability for proper disposal and recycling of the EVM consistent with all applicable international, federal, state, and local requirements.
 5. *Accuracy of Information:* To the extent TI provides information on the availability and function of EVMs, TI attempts to be as accurate as possible. However, TI does not warrant the accuracy of EVM descriptions, EVM availability or other information on its websites as accurate, complete, reliable, current, or error-free.
 6. *Disclaimers:*
 - 6.1 EXCEPT AS SET FORTH ABOVE, EVMS AND ANY MATERIALS PROVIDED WITH THE EVM (INCLUDING, BUT NOT LIMITED TO, REFERENCE DESIGNS AND THE DESIGN OF THE EVM ITSELF) ARE PROVIDED "AS IS" AND "WITH ALL FAULTS." TI DISCLAIMS ALL OTHER WARRANTIES, EXPRESS OR IMPLIED, REGARDING SUCH ITEMS, INCLUDING BUT NOT LIMITED TO ANY EPIDEMIC FAILURE WARRANTY OR IMPLIED WARRANTIES OF MERCHANTABILITY OR FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF ANY THIRD PARTY PATENTS, COPYRIGHTS, TRADE SECRETS OR OTHER INTELLECTUAL PROPERTY RIGHTS.
 - 6.2 EXCEPT FOR THE LIMITED RIGHT TO USE THE EVM SET FORTH HEREIN, NOTHING IN THESE TERMS SHALL BE CONSTRUED AS GRANTING OR CONFERRING ANY RIGHTS BY LICENSE, PATENT, OR ANY OTHER INDUSTRIAL OR INTELLECTUAL PROPERTY RIGHT OF TI, ITS SUPPLIERS/LICENSORS OR ANY OTHER THIRD PARTY, TO USE THE EVM IN ANY FINISHED END-USER OR READY-TO-USE FINAL PRODUCT, OR FOR ANY INVENTION, DISCOVERY OR IMPROVEMENT, REGARDLESS OF WHEN MADE, CONCEIVED OR ACQUIRED.
 7. *USER'S INDEMNITY OBLIGATIONS AND REPRESENTATIONS.* USER WILL DEFEND, INDEMNIFY AND HOLD TI, ITS LICENSORS AND THEIR REPRESENTATIVES HARMLESS FROM AND AGAINST ANY AND ALL CLAIMS, DAMAGES, LOSSES, EXPENSES, COSTS AND LIABILITIES (COLLECTIVELY, "CLAIMS") ARISING OUT OF OR IN CONNECTION WITH ANY HANDLING OR USE OF THE EVM THAT IS NOT IN ACCORDANCE WITH THESE TERMS. THIS OBLIGATION SHALL APPLY WHETHER CLAIMS ARISE UNDER STATUTE, REGULATION, OR THE LAW OF TORT, CONTRACT OR ANY OTHER LEGAL THEORY, AND EVEN IF THE EVM FAILS TO PERFORM AS DESCRIBED OR EXPECTED.

8. *Limitations on Damages and Liability:*

8.1 *General Limitations.* IN NO EVENT SHALL TI BE LIABLE FOR ANY SPECIAL, COLLATERAL, INDIRECT, PUNITIVE, INCIDENTAL, CONSEQUENTIAL, OR EXEMPLARY DAMAGES IN CONNECTION WITH OR ARISING OUT OF THESE TERMS OR THE USE OF THE EVMS , REGARDLESS OF WHETHER TI HAS BEEN ADVISED OF THE POSSIBILITY OF SUCH DAMAGES. EXCLUDED DAMAGES INCLUDE, BUT ARE NOT LIMITED TO, COST OF REMOVAL OR REINSTALLATION, ANCILLARY COSTS TO THE PROCUREMENT OF SUBSTITUTE GOODS OR SERVICES, RETESTING, OUTSIDE COMPUTER TIME, LABOR COSTS, LOSS OF GOODWILL, LOSS OF PROFITS, LOSS OF SAVINGS, LOSS OF USE, LOSS OF DATA, OR BUSINESS INTERRUPTION. NO CLAIM, SUIT OR ACTION SHALL BE BROUGHT AGAINST TI MORE THAN TWELVE (12) MONTHS AFTER THE EVENT THAT GAVE RISE TO THE CAUSE OF ACTION HAS OCCURRED.

8.2 *Specific Limitations.* IN NO EVENT SHALL TI'S AGGREGATE LIABILITY FROM ANY USE OF AN EVM PROVIDED HEREUNDER, INCLUDING FROM ANY WARRANTY, INDEMNITY OR OTHER OBLIGATION ARISING OUT OF OR IN CONNECTION WITH THESE TERMS, , EXCEED THE TOTAL AMOUNT PAID TO TI BY USER FOR THE PARTICULAR EVM(S) AT ISSUE DURING THE PRIOR TWELVE (12) MONTHS WITH RESPECT TO WHICH LOSSES OR DAMAGES ARE CLAIMED. THE EXISTENCE OF MORE THAN ONE CLAIM SHALL NOT ENLARGE OR EXTEND THIS LIMIT.

9. *Return Policy.* Except as otherwise provided, TI does not offer any refunds, returns, or exchanges. Furthermore, no return of EVM(s) will be accepted if the package has been opened and no return of the EVM(s) will be accepted if they are damaged or otherwise not in a resalable condition. If User feels it has been incorrectly charged for the EVM(s) it ordered or that delivery violates the applicable order, User should contact TI. All refunds will be made in full within thirty (30) working days from the return of the components(s), excluding any postage or packaging costs.

10. *Governing Law:* These terms and conditions shall be governed by and interpreted in accordance with the laws of the State of Texas, without reference to conflict-of-laws principles. User agrees that non-exclusive jurisdiction for any dispute arising out of or relating to these terms and conditions lies within courts located in the State of Texas and consents to venue in Dallas County, Texas. Notwithstanding the foregoing, any judgment may be enforced in any United States or foreign court, and TI may seek injunctive relief in any United States or foreign court.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2023, Texas Instruments Incorporated

重要なお知らせと免責事項

TI は、技術データと信頼性データ(データシートを含みます)、設計リソース(リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含むいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](#) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日 : 2025 年 10 月