

Design Guide: TIDA-020088

8 チャンネル、1kVA Class-H オーディオ アンプのリファレンス デザイン



説明

このリファレンス デザインは、1kVA Class-H オーディオとトラッキング電源採用のオーディオ サブシステムを紹介し、TAS6684-Q1 オーディオ アンプは、デジタル オーディオ入力のエンベロープを追跡し、LM5125A-Q1 の昇圧出力電圧を調整して、外部マイコンなしで電力効率の要件を満たします。このデザインは、効率の向上、放熱性能の改善、総フットプリントの低減につながります。加えて、このリファレンス デザインを活用すると、車載オーディオ アーキテクチャの他の部分に対して最小限のソフトウェア変更を加えるだけで、プラグ アンド プレイ対応のクラス H を実装することができます。

リソース

TIDA-020088	デザイン フォルダ
LM5125A-Q1	プロダクト フォルダ
TAS6684-Q1	プロダクト フォルダ
MSPM0G3507-Q1	プロダクト フォルダ
LM74700-Q1	プロダクト フォルダ



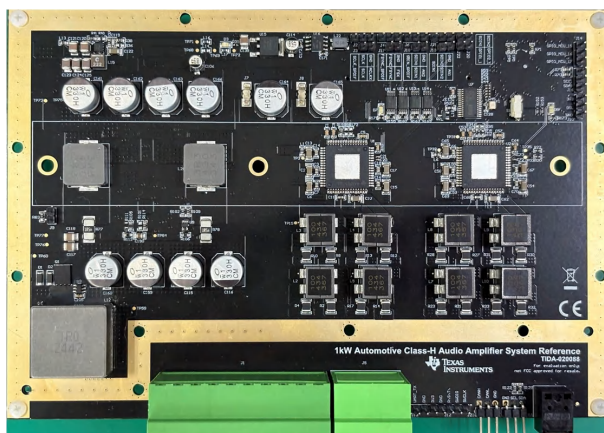
テキサス・インスツルメンツの E2E™ サポート エキスパートにお問い合わせください。

特長

- TAS6684-Q1 は、統合型の電流センス機能および Class-H 制御機能を搭載した、車載対応 45V Class-D オーディオ アンプ
- 最大出力電力と高音質オーディオを実現
- LM5125A-Q1 は、トラッキング電源設計を簡素化する ATRK/DTRK ピンを備えた、広い V_{IN} に対応するデュアル フェーズ同期整流昇圧コントローラ
- 自己完結型の Class-H 制御により、外部アンプ アプリケーションを簡単に実装し、追加のデジタル電源コントローラやソフトウェアの必要性を最小限に抑えることが可能
- 外部過渡電圧、バッテリー逆接続条件、システム過電流イベントに対処する入力保護回路を搭載

アプリケーション

- ANC (アクティブ ノイズ キャンセレーション) 搭載、昇圧オーディオ アンプ



基板上面図

1 システムの説明

プレミアム車載オーディオ システムでは、より没入性の高い視聴環境を実現するために、多くのスピーカ チャンネル数と高い電力レベルが求められています。これには、さまざまな種類のツイータ、ウーファー、サブウーファーが含まれ、それぞれに、オーディオ ソースに応じて頻繁に変化する固有の動的要件があります。

車載用オーディオ システムは、効率上の利点のため、通常、Class-D オーディオ アンプによって電力供給されます。電力レベルの要件が高くなると、アンプの電源電圧の要件も高くなります。これは通常、昇圧コンバータで処理されます。昇圧コンバータは、オーディオ アンプに一定の出力電圧 (PVDD) を供給します。オーディオ アンプの出力電圧と PVDD を図 1-1 に示します。

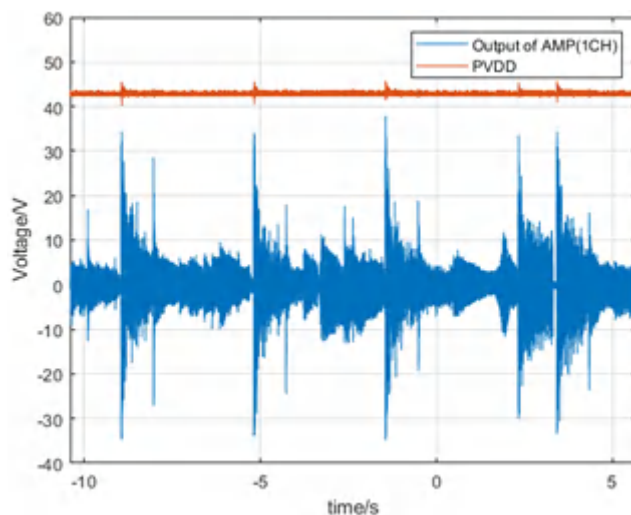


図 1-1. オーディオ アンプ出力電圧と PVDD

図 1-1 に示すように、通常、音楽でこの最大電圧が必要となるのは、短時間のみです。しかし、オーディオ アンプのピーク出力電圧が高い場合、高い PVDD が必要となります。電源電圧が高いと、低消費電力でのスイッチング損失が大きくなり、効率が低くなります。図 1-2 に、480kHz でスイッチングする TAS6684-Q1 オーディオ アンプについて、PVDD の違いによる効率の比較を示します。40W 時に、45V の PVDD から 14.4V の PVDD に下げると、効率は約 15 パーセントポイント向上します。

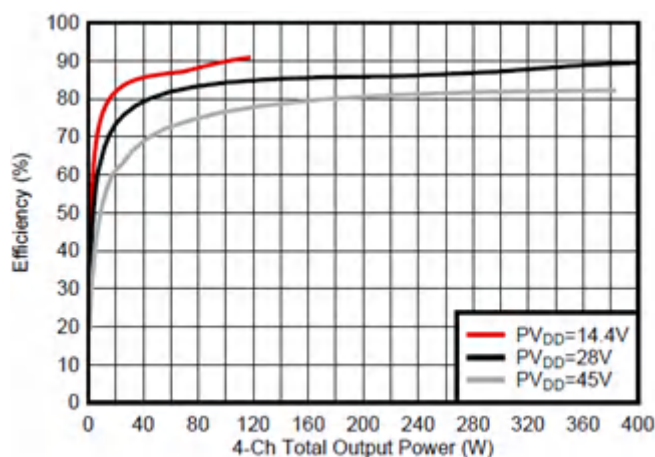


図 1-2. TAS6684 の効率と出力電力との関係

システム全体はこの最大電力の使用事例に合わせて設計する必要がありますが、放熱性能とシステム効率が低下します。これにより、熱負荷の増大に対応するために大型のヒートシンク、インダクタ、MOSFET、銅面積がシステムに必要となります。

オーディオ エンベロープ 追跡の概念を導入することで、昇圧コンバータ電圧を動的に制御し、その瞬間のオーディオ波形に対して十分なヘッドルームを確保することができます。Class-H システムの PVDD およびオーディオ アンプ出力電圧を図 1-3 に示します。システム全体は、単に最大電力の使用事例に必要な電圧を維持するのではなく、常にオーディオ信号のニーズに直接合致するように動作します。システムの電力損失が減少し、電力効率と発熱が大幅に改善します。

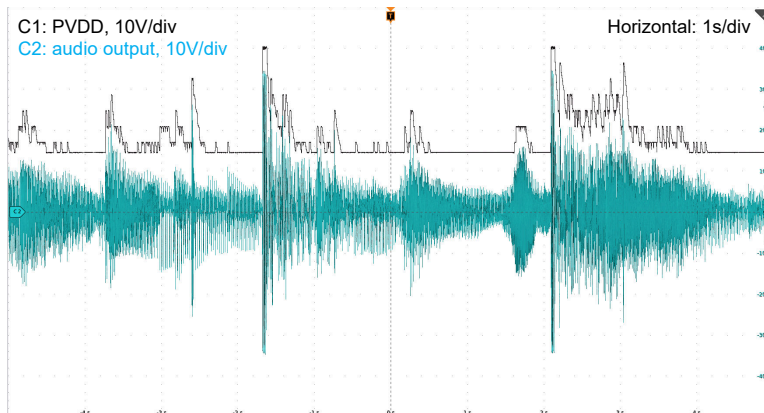


図 1-3. Class-H の動作波形

図 1-4 に、Class-H トラッキング電源システムを示します。オーディオ アンプに送信されるオーディオ信号を解析することで、オーディオ ストリームの特定の瞬間に必要な PVDD 電圧を求めます。PVDD 電圧を調整するために、PWM 信号が昇圧コンバータに送信されます。

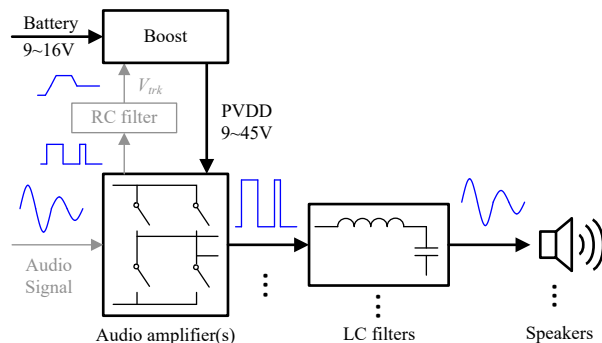


図 1-4. 簡略化された Class-H オーディオ アンプ システムのブロック図

図 1-5 に、TAS6684-Q1 の統合型 Class-H 機能を示します。TAS6684-Q1 は、統合型 DSP を活用することで、受信したオーディオ ストリームのエンベロープを追跡し、LM5125A-Q1 昇圧コンバータに信号を送信して PVDD 電圧を調整できます。この機能は、これら 2 つのデバイスに内蔵されています。マイコンからオーディオ信号を追加で監視したり、昇圧コンバータを外部的に制御したりする必要はありません。

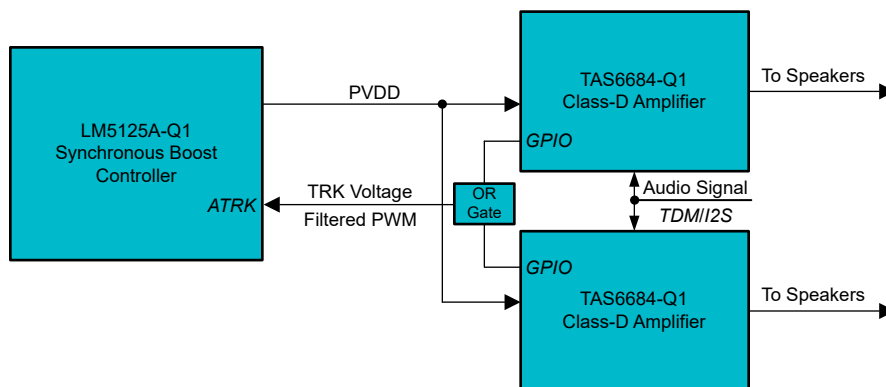


図 1-5. TAS6684-Q1 と LM5125A-Q1 を使用したシンプルな Class-H システム

この自己完結型システムにより、車載オーディオ システムを設計する際の柔軟性が高まります。外部アンプは、リモート モジュールからの監視と制御を必要とするデバイス (ヘッド ユニットや無線チューナーなど) のようにではなく、「プラグ アンド プレイ」システムのように動作し、オーディオ エンベロープを計算して電源を制御することができます。オーディオ システム 要件が異なる別の車載フリートを使用する場合でも、外部アンプへのオーディオ データの送信に大きな変更を加えたり、異なる **Class-H** エンベロープ追跡要件を満たすために新しいソフトウェア バリエーションを導入したりする必要はありません。

図 1-5 に示すように **Class-H** 電源制御を実装すると、システム レベルで以下のような他の重要な利点も得られます。

- ・ インダクタ損失が小さいため、昇圧インダクタを小型化できる
- ・ 損失が小さいため、TAS6684-Q1 **Class-D** アンプ用のヒートシンクを小型化できる
- ・ システムの損失が小さいため、PCB 上の銅製熱解放領域が小さく済む
- ・ スイッチ ノード電圧が小さいため、EMI 性能が向上し、電磁エネルギーが低減する

1.1 主なシステム仕様

表 1-1. 昇圧コンバータの主なシステム仕様

パラメータ	値
最小入力電圧、 V_{in_min}	9V
標準入力電圧、 V_{in_typ}	14.4V
最大入力電圧、 V_{in_max}	16V
最低出力電圧、 V_{out_min}	8V
最大出力電圧、 V_{out_max}	40V
最大出力電圧と標準入力電圧、 P_{out_total} での最大出力電力	1200W
平均電流出力電力、 P_{rated_total}	300W
定格出力電力の 2 倍、代表的な入力電圧、 t_{delay} での最大遅延	100ms
推定効率、 η	95%

表 1-2. オーディオ アンプの主なシステム仕様

パラメータ	値
合計チャネル数	8
スピーカの負荷	4 Ω
出力の合計ピーク VA	1kVA
連続出力電力	300W rms

2 システム概要

2.1 ブロック図

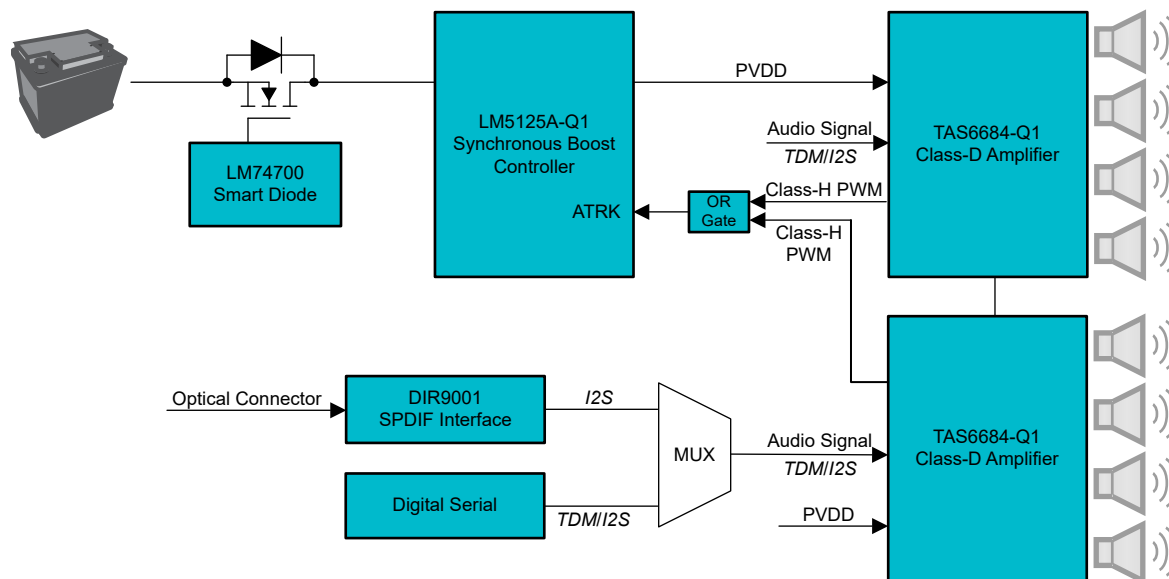


図 2-1. TIDA-020088 のブロック図

2.2 設計上の考慮事項

図 2-2 に電源ツリーとオーディオ ストリームを示します。

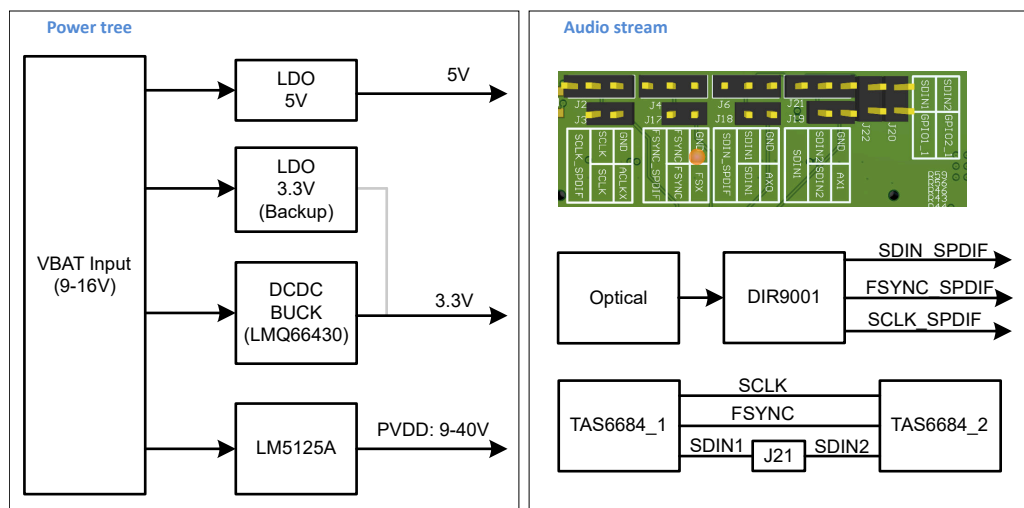


図 2-2. 電源ツリーとオーディオ ストリーム

2.3 主な使用製品

2.3.1 TAS6684-Q1

TAS6684-Q1 は、4 チャンネル、デジタル入力、高電圧の **Class-D** オーディオ アンプで、最大 **45V** の電源電圧に対応します。最大 **13A** の出力電流との組み合わせにより、このデバイスは高インピーダンスおよび低インピーダンスの負荷で最大の出力電力と高音質オーディオを実現します。このデバイスは、**118W** (**45V**、**8Ω**、**1% THD**、**BTL**) および **218W** (**45V**、**4Ω**、**1% THD**、**BTL**) で 4 つのチャンネルを備えています。

TAS6684-Q1 は、DC および AC 負荷の診断機能を内蔵しており、出力段を有効にする前に、接続されている負荷の状態を判定します。オーディオの再生中、負荷の状態は、各チャネルの出力電流検出と温度によって監視でき、その測定値は、TDM によって最小限の遅延でホストプロセッサに報告されます。このデバイスは、ホストおよびオーディオ入力から独立して動作するリアルタイム負荷診断機能によって、オーディオ再生中に出力負荷状態を監視します。

システム効率を最適化するため、**TAS6684-Q1** の内蔵 DSP によって **Class-H** のエンベロープトラッキング制御が可能です。複雑なトラッキングソフトウェアの開発が不要で、外部のマイクロコントローラなしでローカル昇圧電圧を制御できます。

TAS6684-Q1 デバイスには各チャネルに追加の低レイテンシの信号パスがあるので、48kHz での信号処理を最大 70% 高速化し、96kHz サンプルレートではオーディオ信号路のレイテンシを 100 μ s 未満に抑えることができます。これにより、時間に制約のあるアクティブ ノイズ キャンセル (ANC)、ロード ノイズ キャンセル (RNC) アプリケーションを実現できます。

2.3.2 LM5125A-Q1

LM5125A-Q1 は、大電力オーディオ アプリケーション向けのデュアル フェーズ同期整流昇圧コントローラです。制御方法は、ピーク電流モード制御に基づいています。電流モード制御には、ライン フィード フォワードと、サイクル単位の電流制限が組み込まれており、ループ補償が簡単に行えます。

LM5125A-Q1 は、6V ~ 60V の出力電圧に対応します。出力電圧は、ATRK/DTRK 機能を使用して動的にプログラムできます。内部チャージ ポンプにより、ハイサイド スイッチの 100% デューティ サイクルが可能です (バイパス動作)。スイッチング周波数は最大 2.2MHz までの範囲で設定可能です。

デッドタイムの選択が可能な 2 つの 5V MOSFET ゲートドライバにより、より高い効率を実現できます。また、ダイオードエミュレーション モードをユーザーが選択可能で、不連続モードの動作が可能になり、軽負荷状態で効率が向上します。

平均電流制限ループ (ILIM/IMON) が内蔵されています。このループでは、短時間であれば大きなピーク電力を可能にしながら、平均電力を低く維持します。位相シフトされたクロック出力により、マルチフェーズのインターリーブ構成を簡単に実現できます。

その他の機能には、低静止電流、OVP、サーマル シャットダウン、周波数同期、パワーグッド、可変ライン低電圧誤動作防止などがあります。

2.3.3 MSPM0G3507-Q1

MSPM0G3507-Q1 は、MPU を備えた 80MHz 32 ビット Arm® Cortex®-M0+ コアを搭載し、信頼性の高い性能を実現する 128KB ECC フラッシュと 32KB パリティ SRAM を搭載した、AEC-Q100 準拠の車載グレード MCU です。デュアル ウィンドウ ウォッチドッグ、包括的な故障検出、TÜV 認証により ISO 26262 ASIL B 機能安全規格に準拠しています。2 つの 4Msps 12 ビット逐次比較型 ADC、ゼロドリフト チョップ オペアンプ、12 ビット 1Msps DAC、構成可能な VREF と高速コンパレータ、さらにフレキシブルなミックスド シグナル設計に適したプログラマブル アナログ ルーティングなど、高性能なアナログ ペリフェラルを内蔵しています。デジタルとコネクティビティのニーズに対応して、CAN FD、LIN/IrDA/DALI 対応 UART、I2C、SPI などの豊富なインターフェイスに加え、デッドタイム制御機能を備えた 22 個の PWM チャネル、QEI/汎用タイマ、三角関数演算アクセラレータ、TRNG による 128/256 ビット AES 暗号化、効率的な制御とセキュアな通信を実現する 7 チャネル DMA コントローラを搭載しています。1.62V ~ 3.6V の電源電圧で、-40°C ~ 125°C で動作するこの製品は、超低消費電力モードと最大 60 の 5V 許容 GPIO を小型パッケージに装備しており、スペースに制約のある車載用の安全性重視の用途やミックスド シグナル用途に最適です。

3 システム設計理論

3.1 昇圧出力キャパシタンスと最大出力電圧

図 3-1 に、オーディオ入力、オーディオ出力、昇圧出力電圧 (PVDD) を対象とした Class-H オーディオ アンプの動作波形を示します。オーディオ出力のクリッピングを防止するには、昇圧の最大出力電圧は、オーディオ アンプの最大出力電圧よりも特定のマージンだけ高くする必要があります。

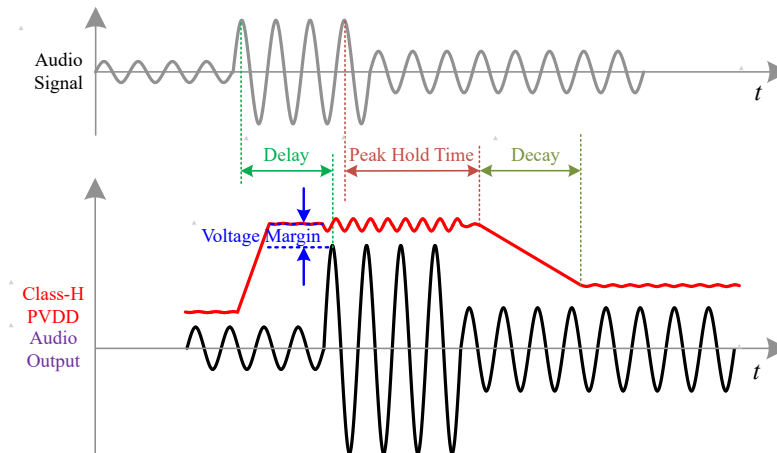


図 3-1. Class-H システムの動作波形

図 3-2 に、オーディオ アンプの平均出力電圧 $v_{ao}(t)$ 、出力電流 $i_{ao}(t)$ 、出力電力 $p_a(t)$ 、入力電流 $i_{ai}(t)$ を示します。スピーカのワーストケース モデルとして純粋な抵抗 R_{sp} が使用されます。波形は、オーディオ周波数範囲内の平均波形です。TAS6684-Q1 のスイッチング周波数はオーディオ周波数よりもはるかに高いため、無視されます。

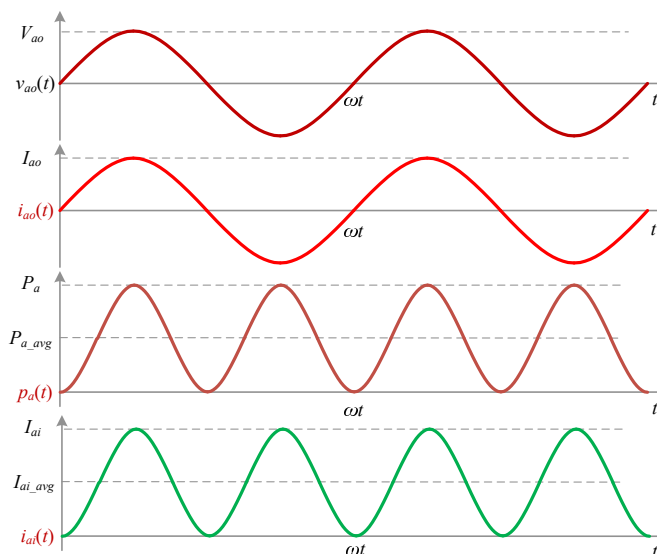


図 3-2. 平均オーディオ出力と入力波形

オーディオ出力電圧 $v_{ao}(t)$ は次のように表されます。

$$v_{ao}(t) = V_{ao} \sin \omega t \quad (1)$$

ここで、 V_{ao} はスピーカの最大出力電圧です。

オーディオ出力電力 $p_a(t)$ は、次の式で求められます。

$$p_a(t) = \frac{V_{ao}^2}{R_{sp}} \cdot \frac{1 - \cos 2\omega t}{2} \quad (2)$$

式 2 は、オーディオ アンプの平均電力 P_{a_avg} がピーク電力の半分であり、オーディオ アンプの出力電力の周波数がオーディオ出力電圧の周波数の 2 倍であることを示しています。

R_{sp} と P_{a_avg} が定義されている場合、 V_{ao} は次の式で求められます。

$$V_{ao} = \sqrt{2R_{sp}P_{a_avg}} \quad (3)$$

オーディオ アンプの入力電流 $i_{ai}(t)$ は次の式で表されます。

$$i_{ai}(t) = \frac{V_{ao}^2}{R_{sp}V_{out}} \cdot \frac{1 - \cos 2\omega t}{2} \quad (4)$$

オーディオ アンプのピーク入力電流は次の式で求められます。

$$I_{ai} = \frac{V_{ao}^2}{R_{sp}V_{out}} \quad (5)$$

図 3-3 に、昇圧アンプとオーディオ アンプの簡略化モデルを示します。

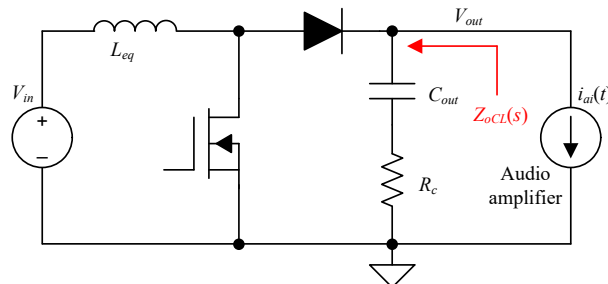


図 3-3. 昇圧アンプとオーディオ アンプの簡略化モデル

オーディオ アンプは昇圧出力から 40Hz ~ 40kHz の正弦波電流を引き込む電流源として簡略化されています。 C_{out} は合計昇圧出力キャパシタンス、 R_c は C_{out} の等価直列抵抗 (ESR) です。 L_{eq} は n_p 位相昇圧の等価インダクタンスです。

$$L_{eq} = \frac{L_m}{n_p} \quad (6)$$

ここで、 L_m は単相昇圧のインダクタンスです。

出力電圧リップル V_{out_pp} 、パワーパスに沿った電圧降下 V_s 、出力許容電圧 V_t を考慮すると、出力電圧マージン V_m は次の式で表すことができます。

$$V_m = \frac{V_{out_pp}}{2} + V_s + V_t \quad (7)$$

ここで、

$$V_{out_pp} = I_{ai} \cdot |Z_{OCL}(s)| \quad (8)$$

$$V_s = I_{ao}R_s \quad (9)$$

ここで、 $Z_{OCL}(s)$ は閉ループの出力インピーダンス、 R_s はスピーカへのパワーパスに沿った合計抵抗です。TAS6684 を使用した設計では、 R_s を 0.25Ω と推定できます。 R_s に寄与する主な要因は、オーディオ アンプの内部パワー MOSFET の $R_{ds(on)}$ です。

出力電圧リップルのワーストケースには、 $|Z_{oCL}(s)|$ の最大値を使用する必要があります。 $|Z_{oCL}(s)|$ の最大値を求めるには、簡単な方法を使用します。

図 3-4 に、開ループ出力インピーダンスの概算値 $|Z_{oOL}(s)|$ を示します。インピーダンスは出力コンデンサのインピーダンスによって決定されます。式は次のとおりです。

$$Z_c(s) = \frac{1}{sC_{out}} + R_c \quad (10)$$

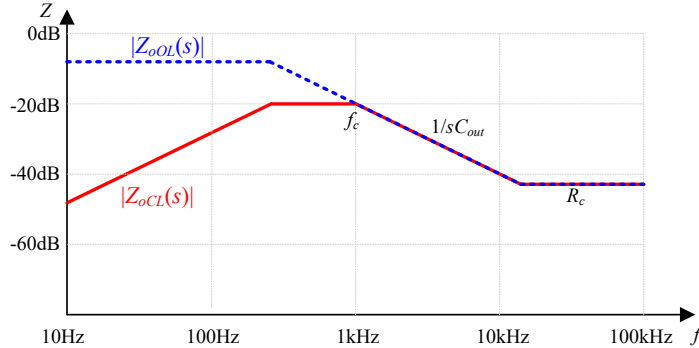


図 3-4. 開ループ出力インピーダンス $|Z_{oOL}(s)|$ と閉ループ出力インピーダンス $|Z_{oCL}(s)|$

図 3-4 には、閉ループ出力インピーダンス $|Z_{oCL}(s)|$ も示します。

$Z_{oOL}(s)$ と $Z_{oCL}(s)$ の関係は、次の式で求められます。

$$Z_{oCL}(s) = \frac{Z_{oOL}(s)}{1 + T(s)} \quad (11)$$

低周波数 ($f < f_c$) の場合、 $\|T\| > 1$ 、 $1 + T \approx T$ となるため、閉ループ出力インピーダンスは $1/T$ に低減されます。

高周波数 ($f > f_c$) の場合、 $\|T\|$ が小さく、 $1 + T \approx 1$ となるため、出力インピーダンスは出力コンデンサのインピーダンスによって支配されます。

図 3-4 から、最大閉ループ出力インピーダンスは次の式で求められます。

$$Z_{oCL_max} = \frac{1}{2\pi f_c C_{out}} \quad (12)$$

f_c が増加すると、最大閉ループ出力インピーダンスは減少します。ただし、 f_c は、昇圧コンバータの伝達関数の右半面 (RHP) ゼロによって制限されます。

昇圧コンバータの RHP ゼロ周波数は、次の式で求められます。

$$f_{RHPZ} = \frac{R_{out}(1-D)^2}{2\pi L_{eq}} \quad (13)$$

ここで、 D は昇圧コンバータのデューティ サイクル、 R_{out} は等価負荷抵抗です。

ピーク電流制限のある昇圧では、最大入力電流は比較的一定です。式 13 は次のように記述することができます。

$$f_{RHPZ} = \frac{V_{in}}{2\pi L_{eq} I_{in}} \quad (14)$$

ここで、 I_{in} は入力電流です。

最小 ω_{RHPZ} は、 V_{in_min} と I_{in_max} で求められます。

$$f_{RHPZ} = \frac{V_{in_min}}{2\pi L_{eq} I_{in_max}} \quad (15)$$

昇圧電圧ループ クロスオーバー周波数 f_c は、最小 RHP ゼロ周波数の $1/3 \sim 1/5$ よりも低くする必要があります。ここでは、次のように選択します。

$$f_c = \frac{f_{RHPZ}}{5} \quad (16)$$

式 12、式 15、および式 16 を式 7 に代入すると、出力電圧マージン V_m は次の式で求められます。

$$V_m = \frac{I_{ai}}{2} \cdot \frac{5L_{eq}I_{in_max}}{V_{in_min}C_{out}} + I_{ao}R_s + V_t \quad (17)$$

ピーク電力時に必要な昇圧出力電圧は、次の式で求められます。

$$V_{out} = \sqrt{2R_{sp}P_{a_avg}} + \frac{I_{ai}}{2} \cdot \frac{5L_{eq}I_{in_max}}{V_{in_min}C_{out}} + I_{ao}R_s + V_t \quad (18)$$

3.2 昇圧コンバータのピーク電力

k を、昇圧入力ピーク電力 P_{in_pk} と平均電力 P_{in_avg} との比として定義します。

$$k = \frac{P_{in_pk}}{P_{in_avg}} \quad (19)$$

オーディオ アンプの瞬時電力は、昇圧電力段と昇圧出力コンデンサとの間で共有されます。昇圧出力コンデンサは、 f_c を上回る低インピーダンスを示し、 f_c を上回る電力を共有します。

$f < 0.1f_c$ (DC を含む) の場合、ほとんどすべての電力は昇圧入力から供給されます。

昇圧入力ピーク電力 P_{in_pk} は、平均入力電力 P_{in_avg} の 2 倍です。つまり、 $k = 2$ です。

$f > 10f_c$ の場合、PVDD コンデンサはほとんどすべての AC 電力を処理します。つまり、 $k = 1$ です。

$0.1f_c < f < 10f_c$ の場合、 k は 1 から 2 の間です。

図 3-5 に、上記の解析を裏付けるベンチ結果を示します。

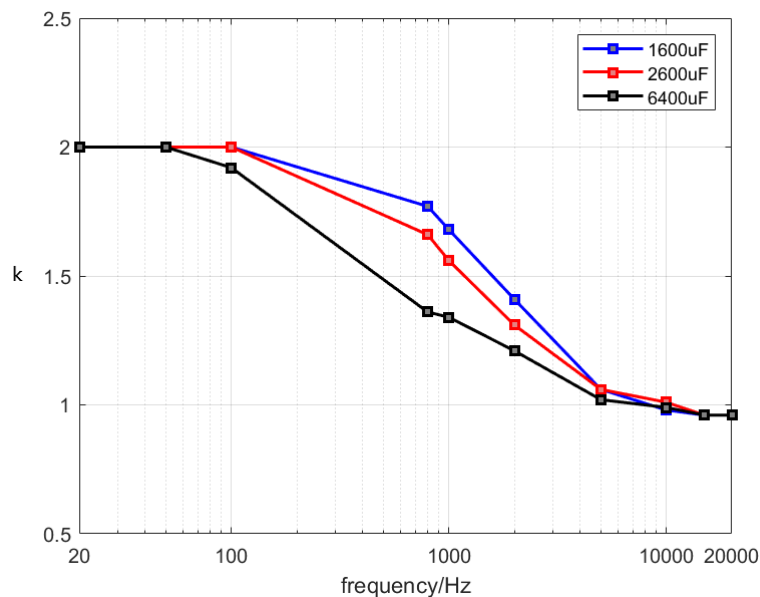


図 3-5. k と周波数との関係のベンチ結果

表 3-1 に、各種スピーカ タイプに推奨される k を示します。

表 3-1. 各種スピーカタイプに推奨される k

スピーカタイプ	周波数範囲	k
ウーファー	20Hz ~ 2kHz	2
ミドルレンジ	250Hz ~ 4kHz	1~2
ツイータ	2 kHz ~ 20 kHz	1

3.3 ランプ時間と Class-H の遅延

昇圧出力キャパシタンスは通常 1mF を上回ります。出力電圧は、上昇に時間を要します。ランプ時間は、昇圧出力キャパシタンスと昇圧コンバータの最大入力電流によって制限されます。

最大入力電流 I_{in_max} は、次の式で表すことができます。

$$I_{in_max} = I_{Lm_pk} - I_{pp_bias} \quad (20)$$

ここで、 I_{Lm_pk} はピーク電流制限、 I_{pp_bias} はピーク電流制限時のインダクタ電流リップルです。パウダー コア インダクタの場合、DC バイアス電流が大きくなるとインダクタンスは低下します。この挙動は、大きい電流でリップル電流の増加につながります。

最小出力電圧 (V_{in}) から最大出力電圧まで上昇するとき、ランプアップ時間 t_r はエネルギーの観点から求められます。

$$t_r = \frac{C_{out}(V_{out}^2 - V_{in}^2)}{2\eta V_{in} I_{in_max}} \quad (21)$$

ここで、 η は昇圧コンバータの効率です。 $\eta=0.95$ が出発点として適切です。

Class-H の遅延は、ランプ時間よりも長い値にしてください。

3.4 Class-H 2 段 RC フィルタの設計

TAS6684-Q1 は、384kHz の Class-H PWM を備えています。TAS6684-Q1 のトラッキング GPIO は、プッシュプルとオープンドレインの 2 つの出力モードに対応しています。

図 3-6 に、プッシュプル モードで PWM 信号を安定したアナログ電圧に変換する 2 段 RC フィルタを示します。フィルタを選択するときは、ATRK/DTRK のランプ時間を考慮します。

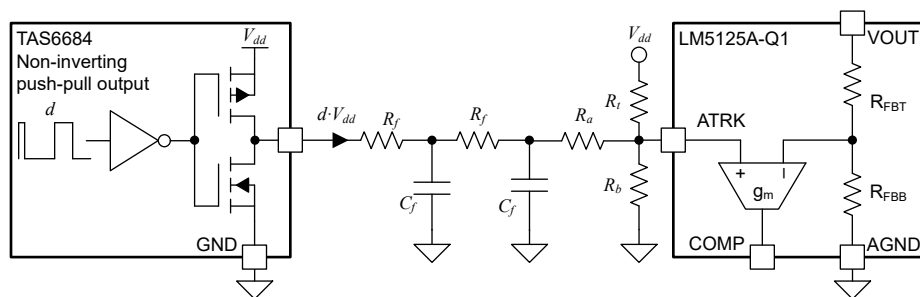


図 3-6. 2 段 RC フィルタから ATRK/DTRK へ

100% の PWM デューティ サイクルでは出力電圧が V_{out_max} に設定され、0% の PWM デューティ サイクルでは V_{out_min} に設定されます。 R_t と R_b は、ATRK/DTRK のオフセット電圧の調整に使用されます。

V_{trk_max} および V_{trk_min} は次のように求められます。

$$V_{ATRK_max} = V_{dd} \frac{R_b}{(2R_f + R_a) \parallel R_t + R_b} \quad (22)$$

$$V_{ATRK_min} = V_{dd} \frac{(2R_f + R_a) \parallel R_b}{(2R_f + R_a) \parallel R_b + R_t} \quad (23)$$

ここで、 V_{dd} は PWM 信号の振幅、 d は PWM のデューティサイクルです。

入力から V_{ATRK} への AC 伝達関数は、次のように求められます。

$$G_{trk}(s) = \frac{\frac{R_L}{2R_f + R_L}}{1 + 2\zeta \frac{s}{\omega_n} + \left(\frac{s}{\omega_n}\right)^2} \quad (24)$$

ここで、

$$R_L = R_a + R_b \parallel R_t \quad (25)$$

$$\omega_n = \frac{1}{R_f \times C_f \sqrt{\frac{R_L}{2R_f + R_L}}} \quad (26)$$

$$\zeta = \frac{1}{2} \left(\frac{R_f}{R_L} + 3 \right) \sqrt{\frac{R_L}{2R_f + R_L}} \quad (27)$$

分母のルートは次のように求められます。

$$s_1 = -\zeta\omega_n + \omega_n\sqrt{\zeta^2 - 1} \quad (28)$$

$$s_2 = -\zeta\omega_n - \omega_n\sqrt{\zeta^2 - 1} \quad (29)$$

$\zeta > 1$ なので、これは過剰減衰 2 次系です。 s_1 は支配的なポールです。2% のセトリング タイム t_s は次のように推定されます。

$$t_s = \frac{1}{s_1} \cdot \ln \left(-\frac{0.02 \cdot 2s_1\sqrt{\zeta^2 - 1}}{\omega_n} \right) \quad (30)$$

3.5 複数の TAS6684-Q1 を使用する Class-H トラッキング

トラッキング ピンを使用しない昇圧コントローラの場合、FB ピンに RC フィルタを接続します。ただし、この場合は、100% の PWM デューティサイクルによって最小出力電圧が設定され、0% の PWM デューティサイクルによって最大出力電圧が設定されます。トラッキング機能が正常に動作することを確認するため、TAS6684-Q1 のトラッキング GPIO に対して「反転出力」を選択します。

SCLK により、複数の TAS6684-Q1 デバイスを同期できます。複数の TAS6684-Q1 デバイスからの「OR」信号は、望ましいトラッキング PWM です。図 3-7 に、OR ゲートを使用するブロック図を示します。

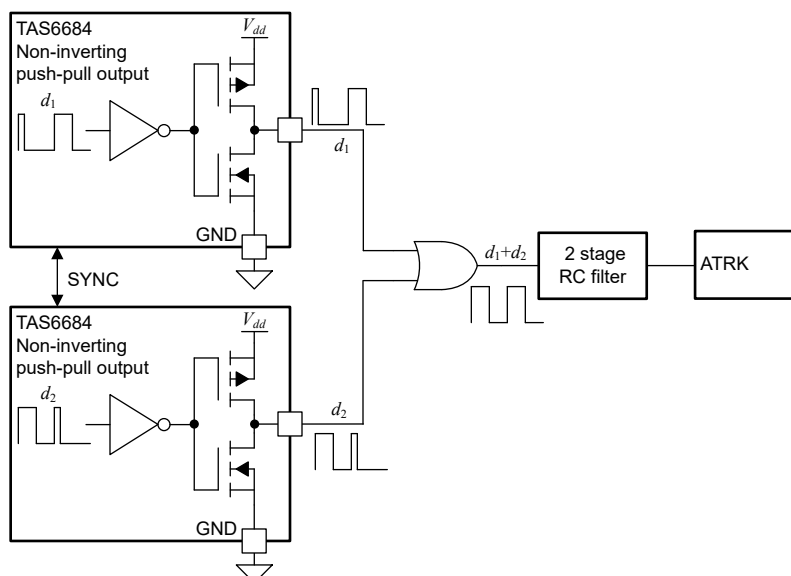


図 3-7. 2 つの TAS6684-Q1 と OR ゲートを使用した Class-H トラッキング

オープンドレイン モードでは、TAS6684-Q1 デバイスの出力を互いに接続することで、「AND」信号を出力します。図 3-8 に、2 つの TAS6684-Q1 デバイスの出力を互いに接続することによる「NOR」信号を示します。TAS6684-Q1 の出力は、反転オープンドレイン モードに設定されていることに注意してください。「NOR」信号は FB ピン接続に適合します。

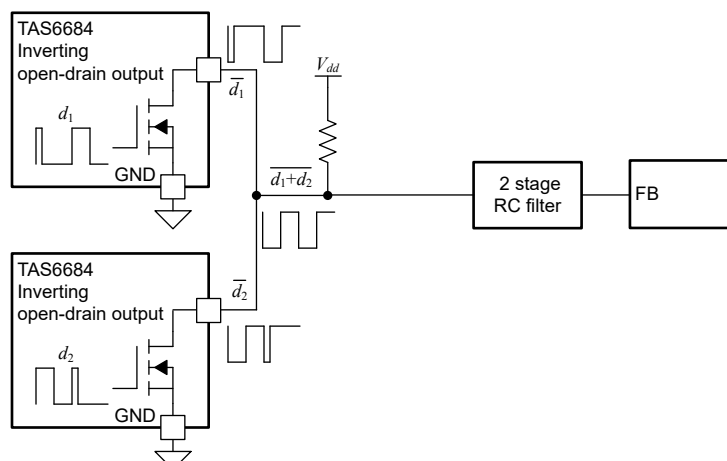


図 3-8. 2 つの TAS6684-Q1 を備え、FB に接続された Class-H トラッキング

「OR」信号は、図 3-8 に基づいて生成することもできます。「NOT」ゲートを挿入することで、「OR」信号を ATRK 接続に適合させることができます。

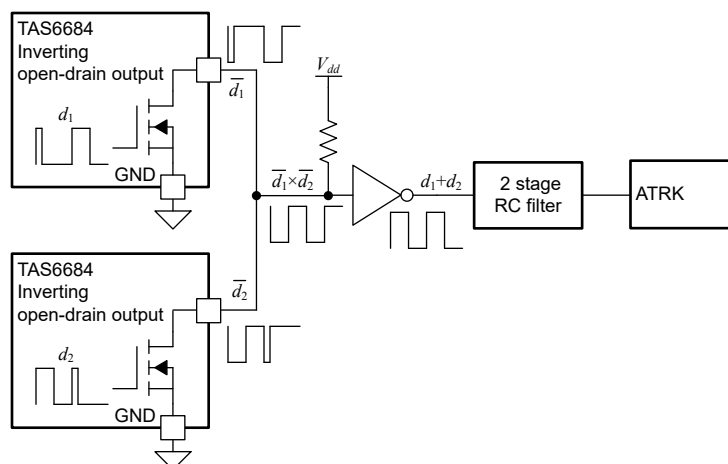


図 3-9. 2 つの TAS6684-Q1 を備え、ATRK に接続された Class-H トラッキング

図 3-10 に、PWM トラッキング信号 (d_1 および d_2) と「OR」信号 ($d_1 + d_2$) を示します。

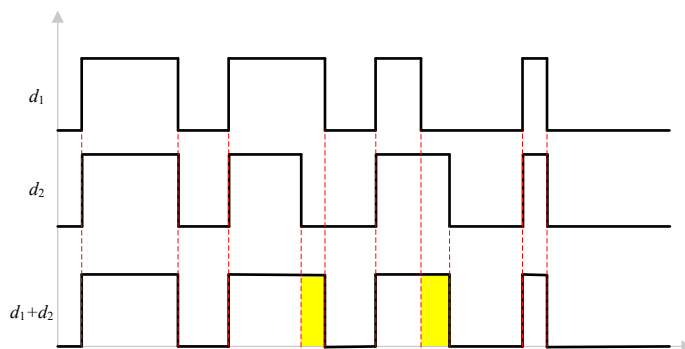


図 3-10. PWM トラッキング信号 (d_1 および d_2) および OR 信号 ($d_1 + d_2$)

ただし、図 3-11 に示すように、TAS6684-Q1 の間で同期遅延が発生することがあります。ワーストケースの遅延は 325ns です。この遅延により、望ましいデューティ サイクルが最大 325ns 増加する可能性があります。

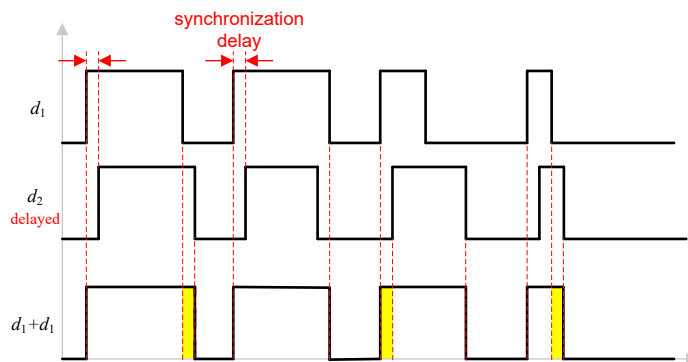


図 3-11. TAS6684-Q1 間の同期遅延

TAS6684-Q1 Class-H のトラッキング PWM には、9 つのデューティ サイクルがあります。つまり、0%、12.5%、25%、37.5%、50%、62.5%、75%、87.5%、100% です。表 3-2 に、複数の TAS6684-Q1 が同じデューティ サイクル出力とワーストケース遅延を持ち、最大 PVDD 電圧が 40V、最小 PVDD 電圧が 9V であると仮定した場合のワーストケースの遅延の影響を示します。ワーストケースでは、PVDD 電圧は遅延なしで PVDD 電圧より約 4V 高い電圧になる可能性があります。

表 3-2. ワorstケースの遅延の影響

遅延なし		ワorstケースの遅延あり		
デューティ サイクル	PVDD / V	パルス幅 / ns	デューティ サイクル	PVDD / V
0.0%	9.00	0	0%	9.0
12.5%	12.88	650.52	25%	16.74
25%	16.75	976.04	37.5%	20.62
37.5%	20.63	1301.5	50%	24.49
50%	24.5	1627.0	62.5%	28.37
62.5%	28.38	1952.6	75%	32.24
75%	32.25	2278.1	87.5%	36.12
87.5%	36.16	2603.65	100%	39.99
100%	40	/	100%	40

3.6 TAS6684-Q1 Class-H のパラメータ

図 3-12 に、TAS6684-Q1 Class-H DSP の処理フローを示します。TAS6684-Q1 には、遅延バッファが組み込まれたデジタル エンベロープ追跡アルゴリズムが搭載されています。このアルゴリズムは、オーディオのクリッピング歪みを防止する先読み機能を備えています。内部 DSP は、入力オーディオ データを処理してから、GPIO 経由でトラッキング信号を出力し、昇圧コンバータの出力電圧を調整します。先読み遅延バッファは、最大 5ms のオーディオ信号トラッキングをサポートしていますが、これはほとんどのアプリケーションにとって十分な時間です。外部 DSP の代わりに統合型 Class-H アルゴリズムを使用すると、ハードウェア コストを削減し、開発期間を短縮することができます。

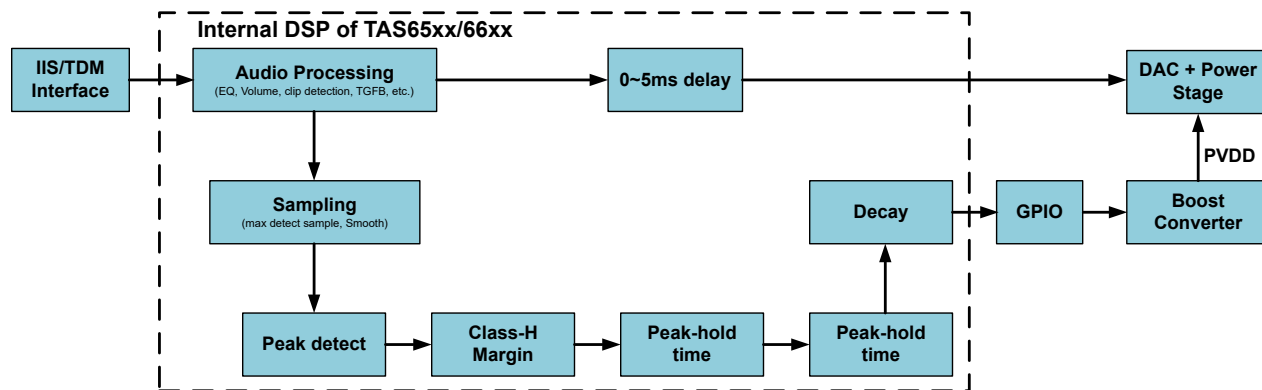


図 3-12. TAS6684-Q1 Class-H のフロー チャート

図 3-13 に、Class-H の動作波形を示し、いくつかの重要なパラメータを示します。

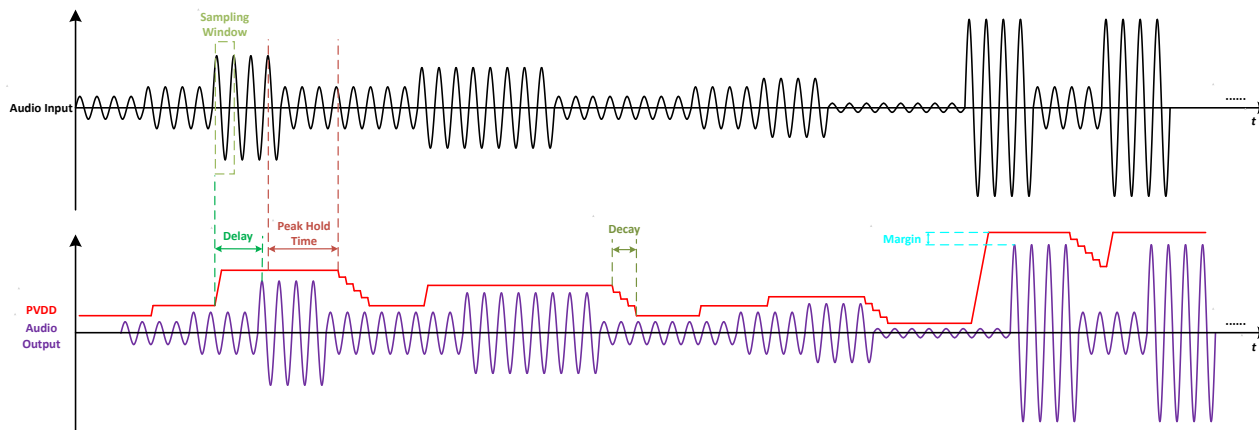


図 3-13. Class-H の動作波形

PPC3 GUI を使用すると、さまざまなアプリケーション シナリオに応じて、一部のパラメータを調整できます。図 3-14 に、推奨される Class-H 設定を示します。

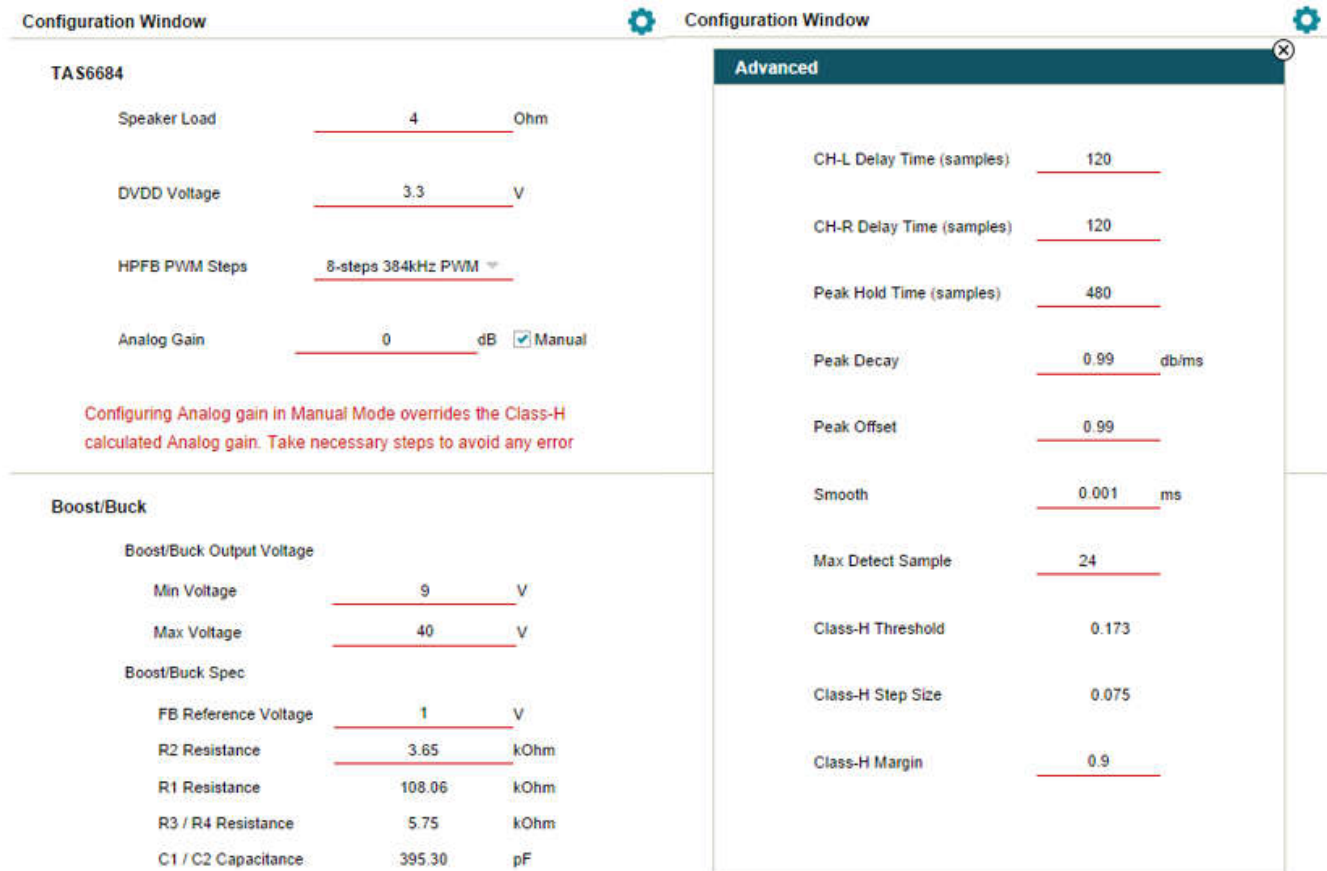


図 3-14. 推奨される Class-H 設定

以下に、各パラメータの説明を示します。

- アナログ ゲイン

出力 PVDD の振幅範囲に応じてアナログ ゲインを調整し、出力クリッピングを防止します。

- 最小電圧と最大電圧

PVDD の最小電圧と最大電圧を設定します。内部 DSP は、設定された PVDD の最小電圧および最大電圧に応じて、出力を直線的に 9 つのレベルに分割します。各レベルの電圧は次の式で計算されます。

$$V_{\text{out}} = PVDD_{\text{min}} + d \cdot (PVDD_{\text{max}} - PVDD_{\text{min}}) \quad (31)$$

ここで、 d は Class-H トラッキング出力のデューティ サイクルで、 $d = 0, 12.5\%, 25\%, \dots, 87.5\%, 100\%$ です。

- 遅延時間

遅延時間は、昇圧出力電圧ランプ時間を考慮して選択します (セクション 3.3 を参照)。

$$\text{Delay time} = \frac{\text{Delay time setting} \times 3}{\text{sample rate}} \text{ ms} \quad (32)$$

- ピーク ホールド時間

ピーク ホールド時間は、現在の Class-H での最大レベルのホールド時間を表します。ピーク信号が検出されると、ホールドカウンタはカウントを再開し、PWM レベルを保持します。ホールド時間の計算式を次に示します。

$$\text{Audio out Real delay time} = \frac{\text{Hold time setting}}{\text{sample rate}} \text{ ms} \quad (33)$$

- ピーク減衰

ピーク減衰とは、各レベルの減衰率を指します。このパラメータは、**Class-H** 出力レベルを **High** から **Low** (非反転出力) に変化させる速さを制御します。ピーク減衰時間が小さいほど、**PVDD** の電圧降下が速くなります。一般に、**PVDD** コンデンサが大きい場合はピーク減衰を高く設定します。

- ピーク オフセット

ピーク オフセットは、**Class-H** トリガ スレッショルドに対する比率で表されるヒステリシスです。デフォルト値のままにすることをお勧めします。

- 平滑化

平滑化時定数は、アルファ平滑化の時定数です。このパラメータにより、初期 **PWM** レベルから最終 **PWM** レベルへのスムーズな遷移が可能になります。[セクション 3.4](#) で説明した **Class-H PWM** 出力で **RC** フィルタを使用する場合は、平滑化時定数を非常に小さい値に設定してください。

- 最大検出サンプル数

最大検出サンプル数は、オーディオ信号レベルの検出時に使用されるサンプル数です。

$$\text{Max detect sample time} = \frac{\text{Max Detect Sample}}{\text{sample rate}} \text{ ms} \quad (34)$$

- Class-H** マージン

Class-H マージンを使用すると、スレッショルドとレベルを調整し、出力マージンがクリッピングを防止するのに十分であることを確認できます。ただし、マージンを大きくしすぎると効率が低下します。

3.7 設計パラメータ

[表 3-3](#) に、オーディオ システムのスピーカの数と平均電力を表示します。**k** は、[表 3-1](#) に基づいて選択します。

表 3-3. スピーカの数と平均電力

スピーカ タイプ	平均電力	数量	k
ウーファー	150W	2	2
ミドルレンジ	80W	2	1.5
ツイータ	40W	4	1

オーディオ アンプのピーク電力 P_t は、次の式で求められます。

$$P_t = 150W \cdot 2 \cdot 2 + 80W \cdot 2 \cdot 1.5 + 40W \cdot 4 \cdot 1 = 1kW \quad (35)$$

4Ω ウーファーの平均電力 **150W** がわかっているならば、ウーファー両端の最大電圧 (V_{ao}) は [式 3](#) で求められます。

$$V_{ao} = \sqrt{2R_{sp}P_{a_avg}} = 34.6V \quad (36)$$

ウーファーのピーク電流 I_{ao} は、次の式で求められます。

$$I_{ao} = \frac{V_{ao}}{R_{sp}} = 8.7A \quad (37)$$

V_s は次の式で求められます。

$$V_s = I_{ao}R_s = 2.2V \quad (38)$$

$V_{out_pp} = 2V$ と仮定すると、最小出力キャパシタンスは次の式で求められます。

$$C_{out} = I_{ai} \cdot \frac{5L_{eq}I_{in_max}}{V_{in_min}V_{out_pp}} = 1060\mu F \quad (39)$$

ここで、 I_{ai} はワーストケースのオーディオ アンプの合計入力電流で、 P_t / V_{ao} で推定されます。

低コストで高容量密度のアルミ電解コンデンサを推奨します。低温での静電容量ディレーティングを考慮して、6 個の 330 μ F 電解コンデンサを選定しています。

電流リップルを処理し、スイッチング周波数の電圧リップルを低減するには、セラミック コンデンサが必須です。18 個の 10 μ F および 8 個の 0.1 μ F セラミック コンデンサを使用します。0.1 μ F セラミック コンデンサを、「垂直ループ」コンセプトに従って、MOSFET の近くに配置しています。詳細については、『最適化された電力段レイアウトによる大電流 DC/DC レギュレータのコストなしでの EMI 性能向上』を参照してください。

セトリング誤差 2%、出力電圧の許容誤差 2% を考慮すると、式 17 から、電圧マージンは 4.8V より高くする必要があります。40V の最大出力電圧が選定されています。9V の最小出力電圧が選定されています。必要な出力電圧が入力電圧よりも低い場合、昇圧回路はバイパス モードに移行して、軽負荷時の効率をさらに向上させます。

4 ハードウェア、ソフトウェアのテスト要件、およびテスト結果

4.1 ハードウェア要件

必要なハードウェアとアクセサリ

- TIDA-020088 リファレンス ボード
- 16V/80A に対応する電源ユニット (PSU)
- 1 ～ 4 個の抵抗性負荷またはスピーカ負荷
- USB-I2X ボード (『[PCM186X 評価基板ユーザー ガイド](#)』を参照)
- USB A オスから USB MICRO B オスへの接続ケーブル
- 光 SPDIF ケーブルまたは PSIA ライン (オーディオ信号入力)
- Microsoft® Windows® 7、8、または 10 オペレーティング システムを搭載したデスクトップまたはラップトップ PC

4.2 ソフトウェア要件

必要なソフトウェア

- [PPC3 \(PUREPATHCONSOLE\)](#)
- [TAS6684 PPC3 GUI](#)

4.3 テスト設定

4.3.1 ハードウェア設定

次の手順に従います。

1. 電源をコネクタ J1 に接続します。入力電流が大きい場合、入力ケーブルのインピーダンスが低くなるようにします。
2. スピーカ負荷をコネクタ J1 および J5 に接続します。
3. オーディオ入力に基づいてジャンパを設定します。光入力を選択されている場合は、[光入力用のジャンパ設定](#) に従ってください。Audio Precision のプログラマブル シリアル インターフェース アダプタ (PSIA) などの外部デジタル オーディオ ソースが選択されている場合は、[表 4-2](#) に従ってください。

表 4-1. 光入力用のジャンパ設定

ジャンパ	名称	光
J2	SCLK_SPDIF, SCLK, GND	SCLK_SPDIF と SCLK を接続
J3	SCLK, ACLKX	OUT
J4	FSYNC_SPDIF, FSYNC, GND	FSYNC_SPDIF と FSYNC を接続
J6	SDIN_SPDIF, SDIN1, GND	SDIN_SPDIF と SDIN1 を接続
J17	FSYNC, FSX	OUT
J18	SDIN1, AX0	OUT
J19	SDIN2, AX1	OUT
J20	SDIN2, GPIO2_1	IN
J21	SDIN1, SDIN2, GND	SDIN1 と SDIN2 を接続
J22	SDIN1, GPIO1_1	IN

表 4-2. PSIA 入力用のジャンパ設定

ジャンパ	名称	PSIA (2 本の SDIN ライン)	PSIA (1 本の SDIN ライン)
J2	SCLK_SPDIF, SCLK, GND	IN - SCLK	IN - SCLK
J3	SCLK, ACLKX	OUT	OUT
J4	FSYNC_SPDIF, FSYNC, GND	IN - FSYNC	IN - FSYNC
J6	SDIN_SPDIF, SDIN1, GND	IN - SDIN1	IN - SDIN1
J17	FSYNC, FSX	OUT	OUT
J18	SDIN1, AX0	OUT	OUT
J19	SDIN2, AX1	OUT	OUT

表 4-2. PSIA 入力用のジャンパ設定 (続き)

ジャンパ	名称	PSIA (2 本の SDIN ライン)	PSIA (1 本の SDIN ライン)
J20	SDIN2, GPIO2_1	オプション	オプション
J21	SDIN1, SDIN2, GND	IN - SDIN2	SDIN1 と SDIN2 を接続
J22	SDIN1, GPIO1_1	オプション	オプション

初期化コードが基板に書き込まれました。デフォルト設定で基板に電源を投入できます。

設定を手動で変更するには、次の追加手順に従います。

1. GPIO_MCU_17 (J14) を GND に接続します。(MCU により、GPIO がグラウンドにプルダウンされていることが検出された場合、MCU は他の初期化動作を実行せずに、PDN ピンとスタンバイ ピンのみをプルアップします。)
2. I2C ポート (J11) を USB-I2X 基板に接続し、USB ケーブルで USB-I2X 基板を PC に接続します。

4.3.2 ソフトウェアの設定

PPC3 GUI を開きます。図 4-1 にスタートアップ ウィンドウを示します。

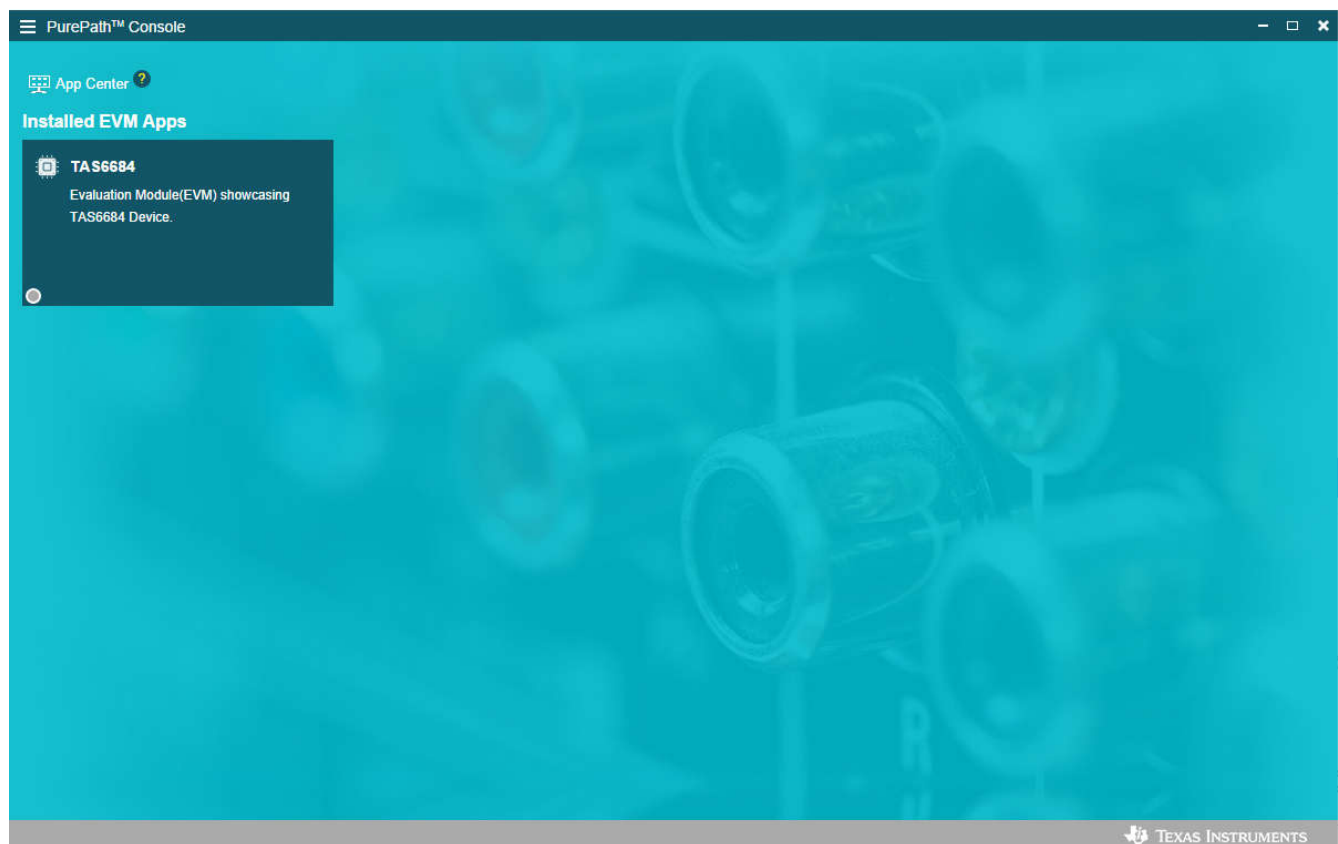


図 4-1. PPC3 スタートアップ ウィンドウ

スタートアップ ウィンドウに「TAS6684」が表示されない場合は、次の手順に従ってください

1. [TAS6684.tar.gz](#) ファイルをダウンロードします。
2. PPC3 ソフトウェアを開きます。(サインアウトする必要があります)。
3. 「Open」(開く) ボタンを選択します。
4. 「All Files」(すべてのファイル) を選択し、「TAS6684.tar.gz」を選択してインストールします。

図 4-1 の「TAS6684」とラベル付けされた、濃い緑色のボックスをクリックします。TAS6684 スタートアップ タブが開きます。次に、オーディオ入力タイプ、プロセス フロー、I2C アドレス、GPIO 設定などを設定し、「Apply Config」(設定を適用) ボタンをクリックします。

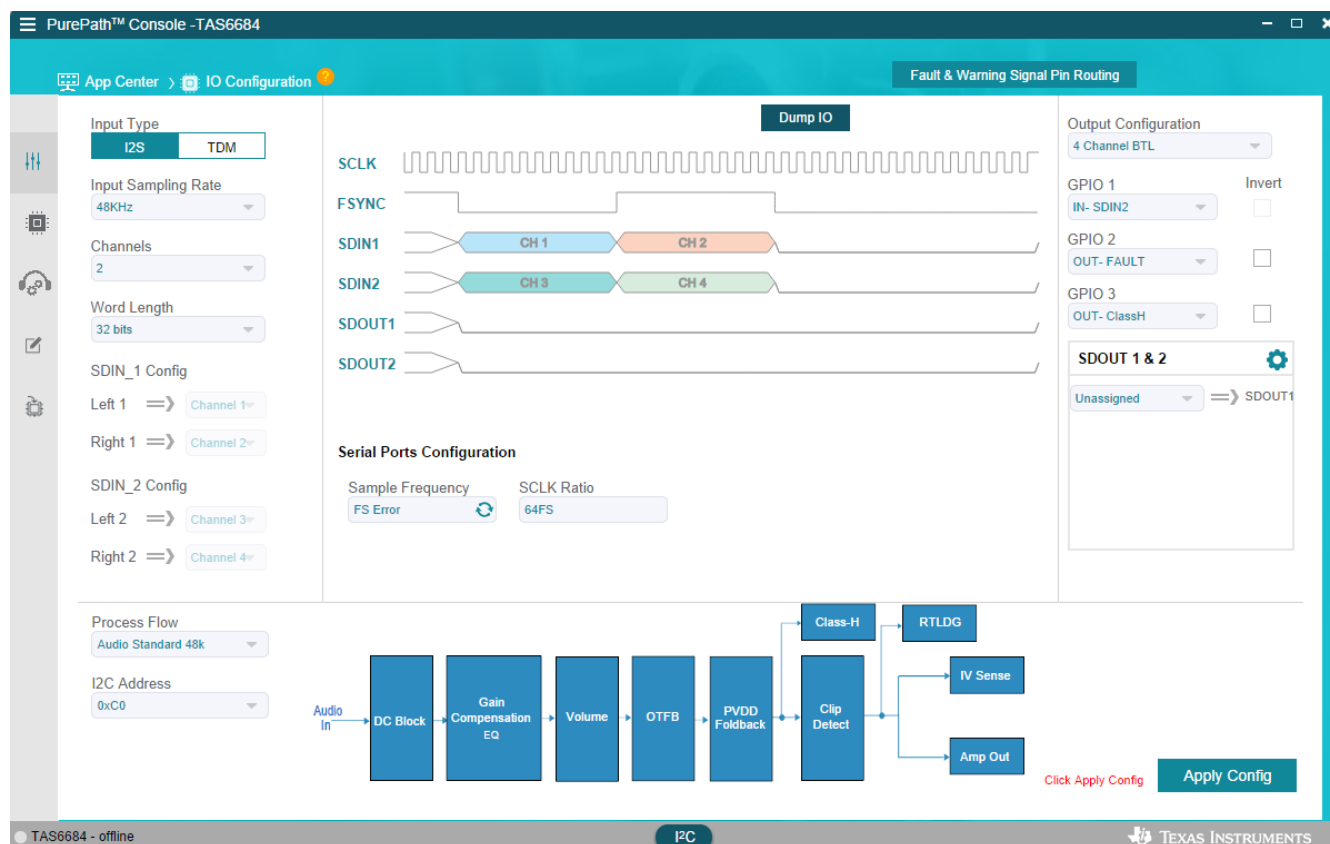


図 4-2. PPC3 スタートアップ タブ

GUI で構成できるのは、一度に 1 つの TAS6684 だけです。他の TAS6684 を構成するには、アドレスを変更してください。基板上の TAS6684 には、2 つのデフォルト I²C アドレス、0xC0 (U1) と 0xC2 (U2) があります。

「Device Monitor & Control」(デバイスの監視と制御) タブを使用すると、TAS6684 の複数の機能を制御できます。

- 個別のチャンネルの状態とボリューム
- グローバル チャンネルの状態
- その他の制御
 - 過電流レベル。必要に応じてレベルを変更。
 - PWM 周波数
 - スペクトラム拡散制御
 - アナログ ゲイン
 - チャンネル間 PWM 位相の位相選択
- フォルトおよび警告モニタ
- AC 負荷診断
- DC 負荷診断

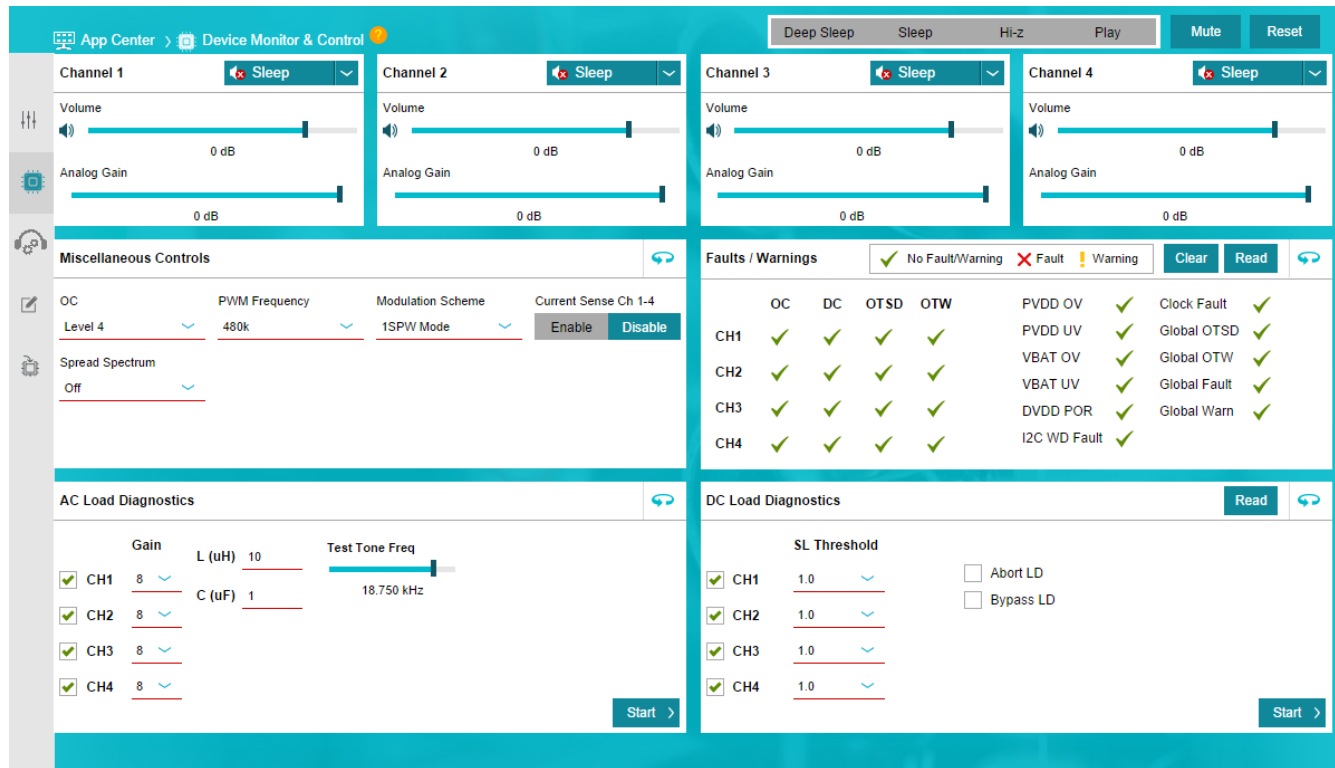


図 4-3. 「Device Monitor & Control」(デバイスの監視と制御) タブ

「Audio Processing」(オーディオ処理) タブには、プロセス フローで選択する機能があります。必要に応じてパラメータを調整してください。

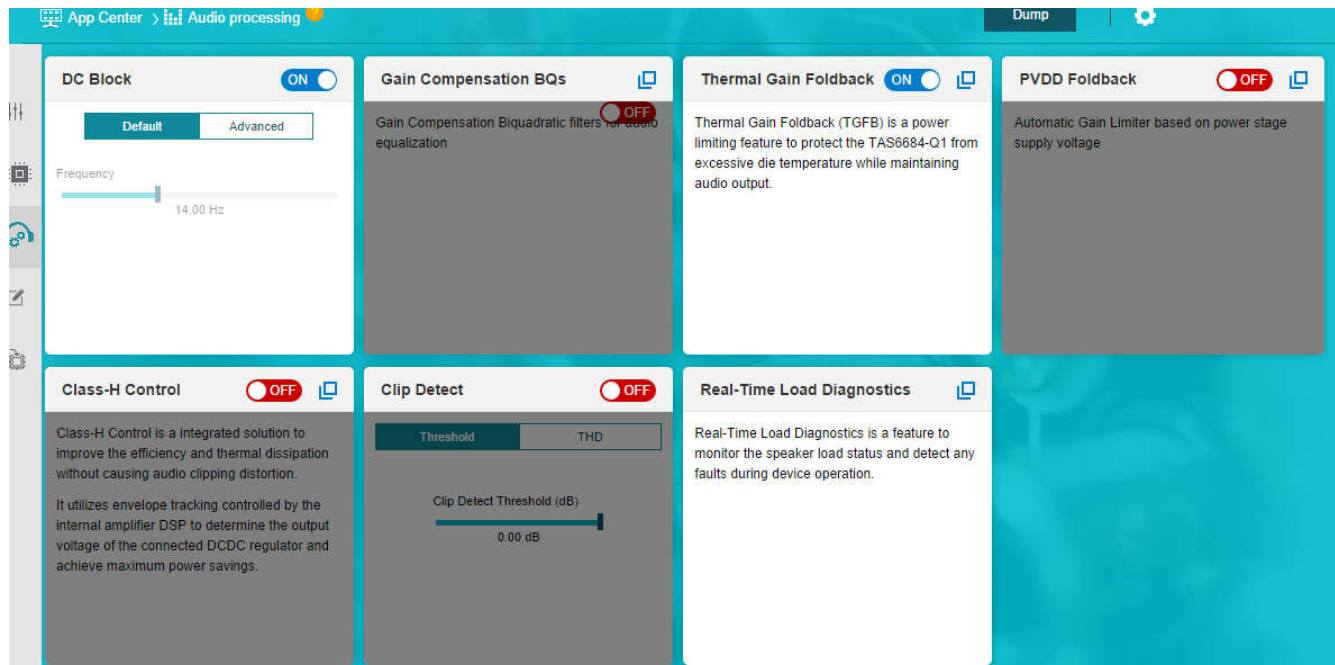


図 4-4. 「Audio Processing」(オーディオ処理) タブ

「End System Integration」(エンド システム統合) タブには、最終的な .h または .cfg 構成コードをダンプするためのオプションがあります。

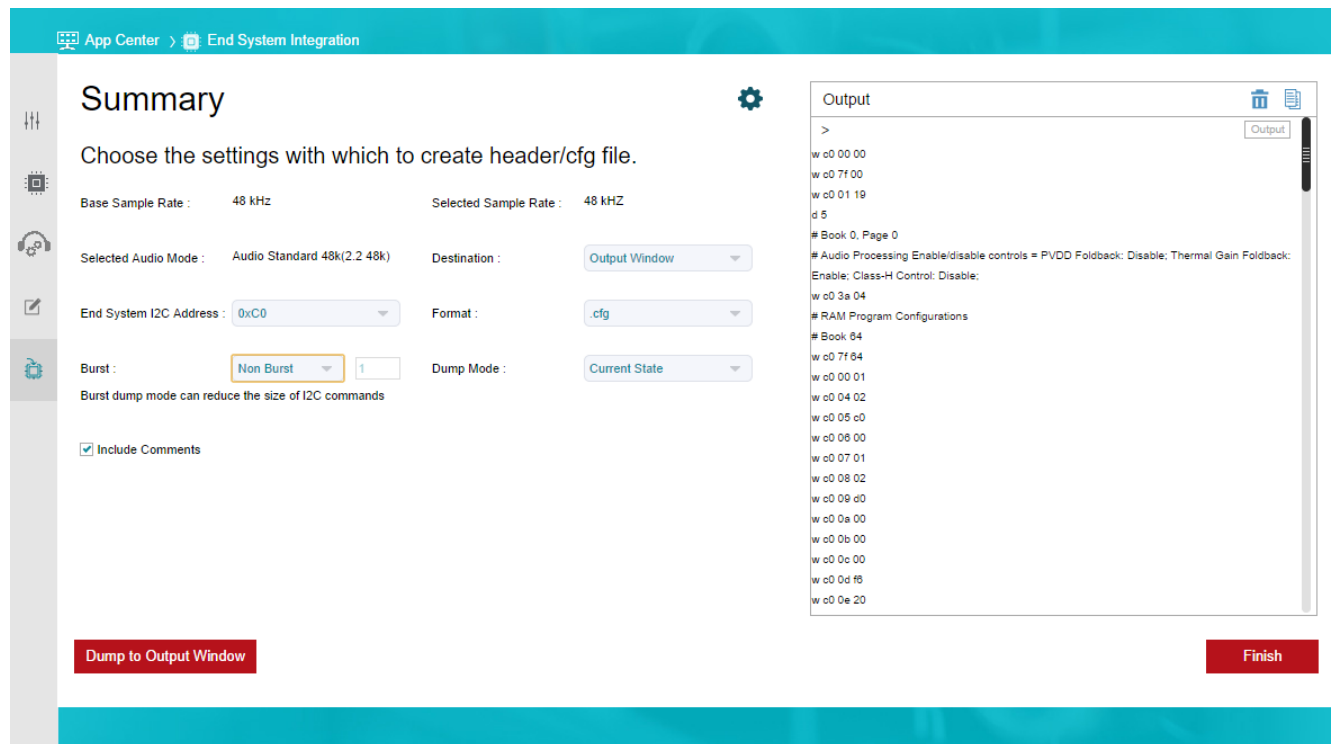


図 4-5. 「End System Integration」(エンド システム統合) タブ

「I²C Monitor」(I2C モニタ) ボタンは、PPC3 ウィンドウの下部にあります。

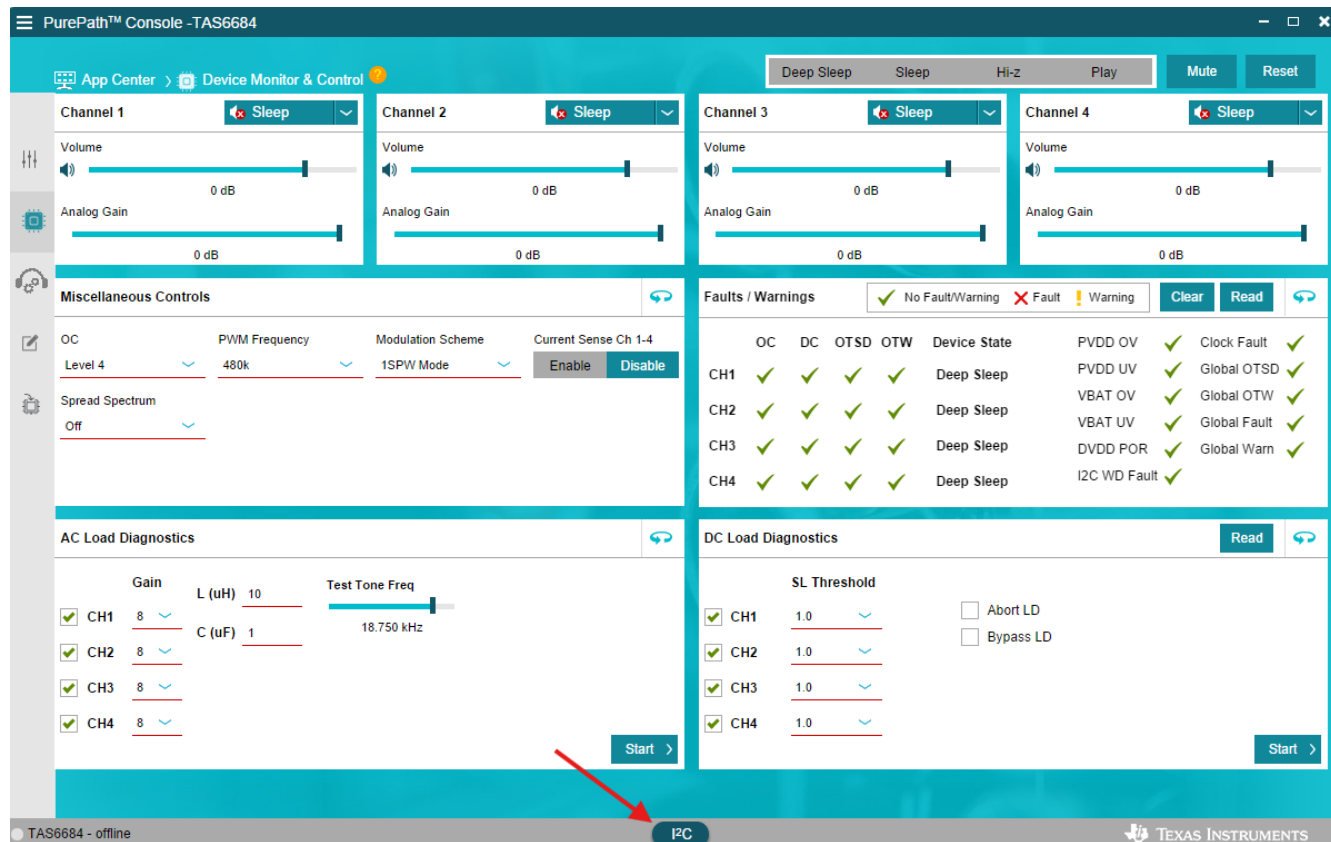


図 4-6. 「I²C Monitor」(I2C モニタ) ボタン

「I/O」タブを選択すると、TAS6684 レジスタとの間で読み書きを直接行えます。ここでスクリプトを作成し、テストすることができます。スクリプトを作成するには、ウィンドウに直接入力するか、コンピュータに保存されているスクリプトを開きます。次に、「Execute」(実行) ボタンを押してスクリプトを実行し、「Output」(出力) ペインで結果を確認します。

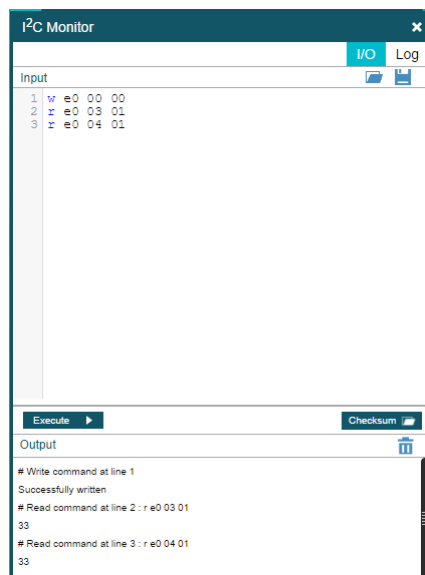


図 4-7. I²C モニタ機能の I/O タブ

「Log」(ログ) タブを選択して I²C の記録を開始すると、PPC3 GUI で実行するすべての手順について、「Monitor」(モニタ) ウィンドウに I²C コマンドが報告されます。これは、他のウィンドウの各ボタンで I²C トランザクションを表示するのに便利です。トランザクションで使用されるコードは、「I/O」タブで使用できます。

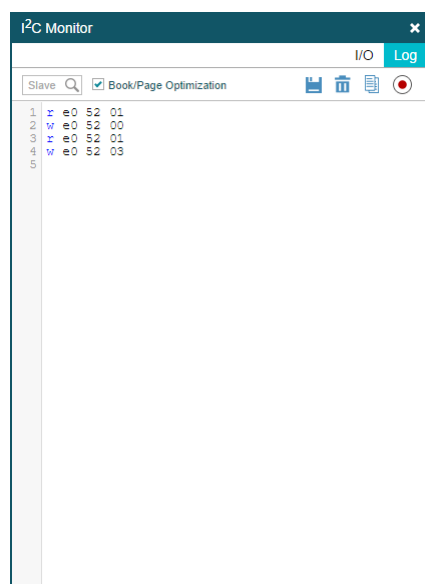


図 4-8. I²C モニタ機能の「Log」(ログ) タブ

4.4 テスト結果

4.4.1 オーディオ アンプのテスト結果

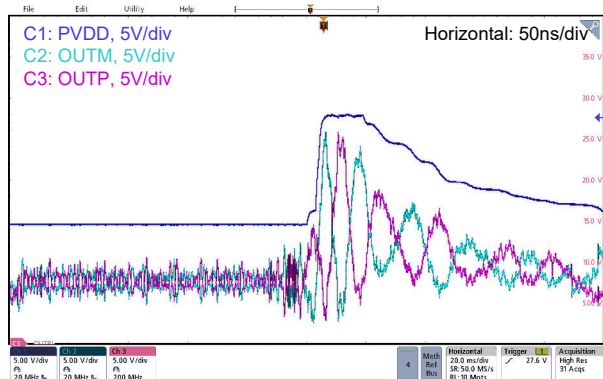


図 4-9. Class-H アンプ出力と PVDD、Vin = 9V

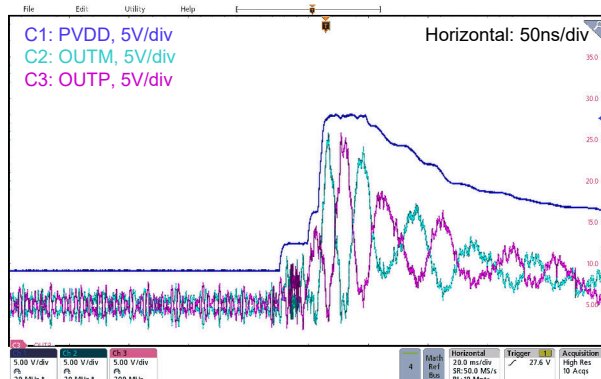


図 4-10. Class-H アンプ出力と PVDD、Vin = 14.4V

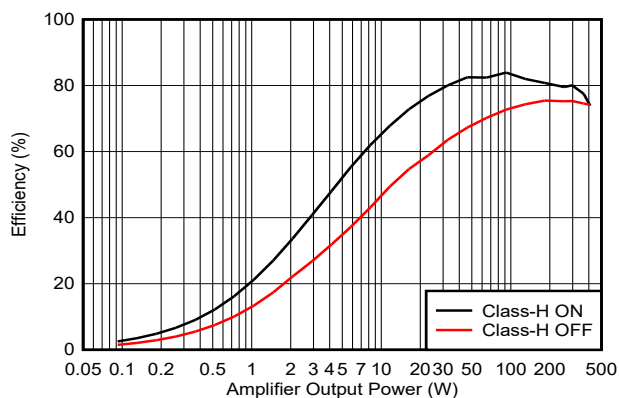


図 4-11. Class-H のオンとオフによるシステム効率の比較

4.4.2 昇圧コンバータのテスト結果

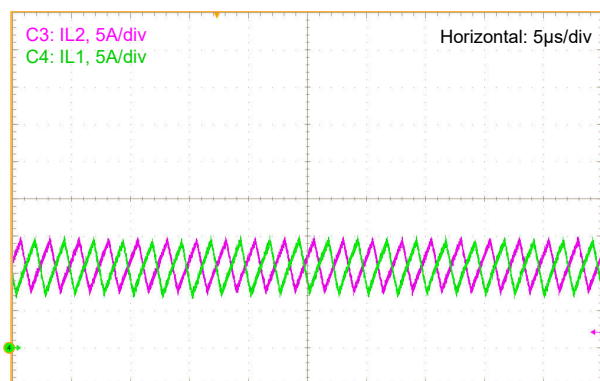


図 4-12. 静的な電流共有

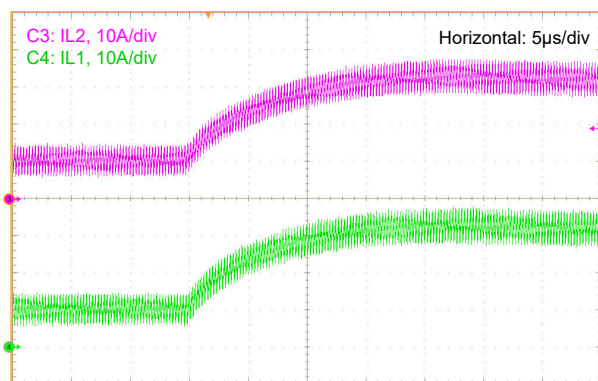


図 4-13. 動的な電流共有

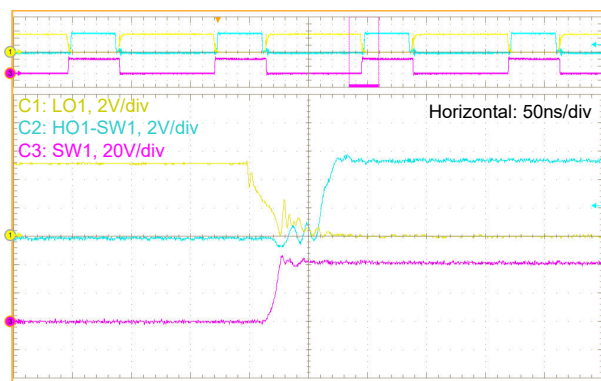


図 4-14. LO から HO までのデッドタイム

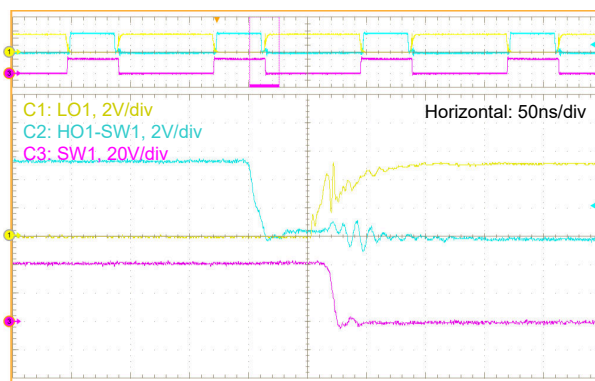


図 4-15. HO から LO までのデッドタイム

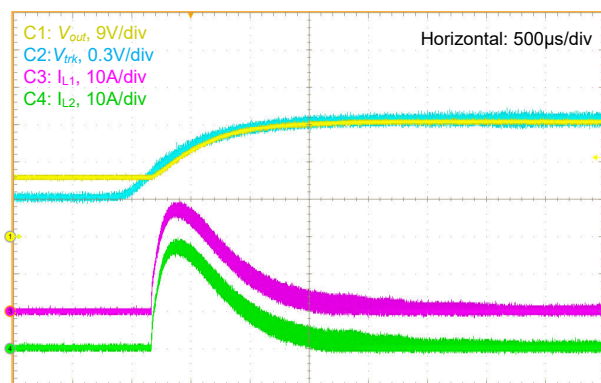


図 4-16. PVDD 電圧トラッキング 9V ~ 28V

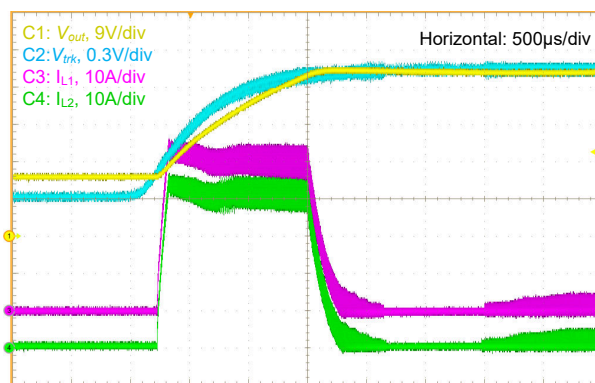


図 4-17. PVDD 電圧トラッキング 9V ~ 40V

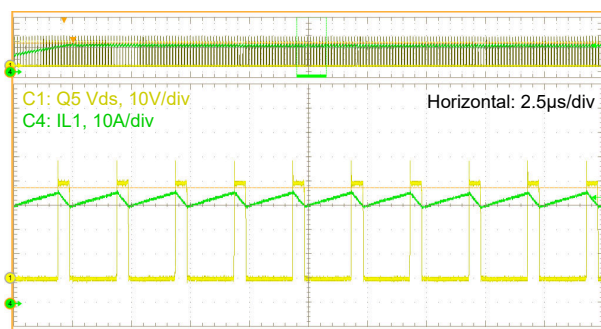


図 4-18. ピーク電流制限時の Q5 Vds 電圧ストレス

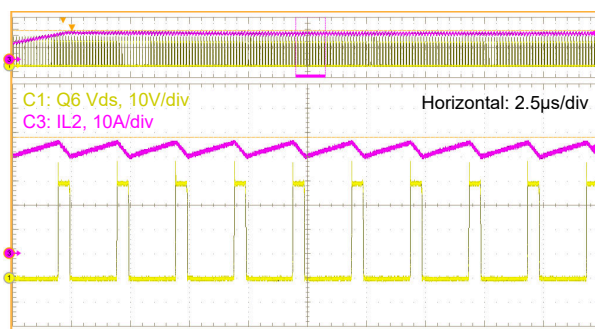


図 4-19. ピーク電流制限時の Q6 Vds 電圧ストレス

5 設計とドキュメントのサポート

5.1 デザイン ファイル

5.1.1 回路図

回路図をダウンロードするには、[TIDA-020088](#) のデザイン ファイルを参照してください。

5.1.2 BOM

部品表 (BOM) をダウンロードするには、[TIDA-020088](#) のデザイン ファイルを参照してください。

5.1.3 PCB レイアウトに関する推奨事項

5.1.3.1 レイアウト プリント

レイヤ プロットをダウンロードするには、[TIDA-020088](#) のデザイン ファイルを参照してください。

5.2 ソフトウェア

- [PPC3 \(PUREPATHCONSOLE\)](#)
- [TAS6684 PPC3 GUI](#)

5.3 ドキュメントのサポート

1. テキサス インスツルメンツ、『LM5125A-Q1、広入力電圧範囲、2.2MHz、2 相、VOUTトラッキング機能付き昇圧コントローラ』[SLVSIM9](#)
2. テキサス インスツルメンツ、『TAS6684-Q1 - 45V、13A デジタル入力、電流センス機能およびリアルタイム負荷診断機能付き 4 チャンネル車載用 Class-D オーディオ アンプ』
3. F. Ji, W. Qiu, F. He, 『Design Considerations of a Dual-Phase Interleaved Boost Converter in Class-H Audio Amplifier Systemx』(Class-H オーディオ アンプ システムにおけるデュアル フェーズ インターリーブ昇圧コンバータの設計上の考慮事項) PCIM Conference 2025; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management、ドイツ、ニュルンベルグ、2025 年、pp. 2063-2070、doi: 10.30420/566541272.

5.4 サポート・リソース

[テキサス・インスツルメンツ E2E™ サポート・フォーラム](#)は、エンジニアが検証済みの回答と設計に関するヒントをエキスパートから迅速かつ直接得ることができる場所です。既存の回答を検索したり、独自の質問をしたりすることで、設計に必要な支援を迅速に得ることができます。

リンクされているコンテンツは、各寄稿者により「現状のまま」提供されるものです。これらはテキサス・インスツルメンツの仕様に構成するものではなく、必ずしもテキサス・インスツルメンツの見解を反映したものではありません。テキサス・インスツルメンツの[使用条件](#)を参照してください。

5.5 商標

E2E™ and テキサス・インスツルメンツ E2E™ are trademarks of Texas Instruments.

すべての商標は、それぞれの所有者に帰属します。

6 著者について

FENG JI は、テキサス インスツルメンツのアプリケーション エンジニアで、専門は入力電圧範囲の広い昇圧コンバータと双方向コンバータです。南京航空航天大学で電気工学の理学修士号を取得しています。

WEI QIU は、テキサス インスツルメンツのアプリケーション エンジニアで、専門は車載用オーディオ アンプです。南京航空航天大学で電気工学の理学修士号を取得しています。

FERGUS HE は、テキサス インスツルメンツのアプリケーション エンジニアで、専門は中間入力電圧の昇圧コンバータです。南京航空航天大学で電気工学の理学修士号を取得しています。

重要なお知らせと免責事項

TI は、技術データと信頼性データ (データシートを含みます)、設計リソース (リファレンス デザインを含みます)、アプリケーションや設計に関する各種アドバイス、Web ツール、安全性情報、その他のリソースを、欠陥が存在する可能性のある「現状のまま」提供しており、商品性および特定目的に対する適合性の黙示保証、第三者の知的財産権の非侵害保証を含みいかなる保証も、明示的または黙示的にかかわらず拒否します。

これらのリソースは、TI 製品を使用する設計の経験を積んだ開発者への提供を意図したものです。(1) お客様のアプリケーションに適した TI 製品の選定、(2) お客様のアプリケーションの設計、検証、試験、(3) お客様のアプリケーションに該当する各種規格や、その他のあらゆる安全性、セキュリティ、規制、または他の要件への確実な適合に関する責任を、お客様のみが単独で負うものとし、TI は一切の責任を拒否します。

上記の各種リソースは、予告なく変更される可能性があります。これらのリソースは、リソースで説明されている TI 製品を使用するアプリケーションの開発の目的でのみ、TI はその使用をお客様に許諾します。これらのリソースに関して、他の目的で複製することや掲載することは禁止されています。TI や第三者の知的財産権のライセンスが付与されている訳ではありません。お客様は、これらのリソースを自身で使用した結果発生するあらゆる申し立て、損害、費用、損失、責任について、TI およびその代理人を完全に補償するものとし、TI は一切の責任を拒否します。

TI の製品は、[TI の販売条件](#)、[TI の総合的な品質ガイドライン](#)、[ti.com](https://www.ti.com) または TI 製品などに関連して提供される他の適用条件に従い提供されます。TI がこれらのリソースを提供することは、適用される TI の保証または他の保証の放棄の拡大や変更を意味するものではありません。TI がカスタム、またはカスタマー仕様として明示的に指定していない限り、TI の製品は標準的なカタログに掲載される汎用機器です。

お客様がいかなる追加条項または代替条項を提案する場合も、TI はそれらに異議を唱え、拒否します。

Copyright © 2026, Texas Instruments Incorporated

最終更新日：2025 年 10 月