

安定したDAC外部リファレンス回路の構築

Joselito Parguian

Data Acquisition Products

概要

このアプリケーション・レポートは、内部リファレンス（基準電圧）を持たないTIのD/Aコンバータ（DAC）にDAC外部リファレンス回路を実装するための手引きとして、設

計エンジニア向けに作成されたものです。最も重要な側面と、リファレンス・バッファ・ドライバの重要性について解説します。

はじめに

D/Aコンバータのパフォーマンスを決めるのは様々な設計の実践であり、その大部分は電子回路設計者であれば当たり前のようにこなせるものです。しかし実際のDACの設計には、それよりも微妙な領域がいくつか存在します。アプリケーションの要件に応じてDACからすぐれたパフォーマンスを引き出すには、このような領域について考慮する必要があります。このレポートでは、外部リファレンス回路の設計という重要で具体的な領域に焦点を当てます。安定したリファレンス電源の提供は、DACのパフォーマンスをすぐれたものにするための最も大きな要因です。DACのリファレンス回路は概念が単純であるために、誤解されたり、軽視されたり、正常に機能して当然と思われたりすることがあります。もちろん、内蔵リファレンス電源を備えたTIのDACではこのことは大きな問題になりません。リファレンス回路の複雑さを考慮して、その解決策（solution）をDAC内部に実装してあるためです。これは、内部リファレンスがシステム・アプリケーションの要件に適合していることを前提としています。残念なことに、内蔵リファレンス回路はすべてのD/Aコンバータに組み込まれているわけではありません。主にレイアウト設計上の制約があるためですが、単に、意図するDACアプリケーションでは内部リファレンスが実用に適さず、外部のリファレンスの方が合うためである場合もあります。

リファレンス電圧を外部から取る必要のあるDACの場合は、その外部リファレンスの選定に際して慎重な検討が必要です。外部リファレンスはDACのリファレンス点として機能するために、電源にノイズがなく、安定していることが最低限でも必要です。TIの汎用DACは、細心の注意を払って設計されており、内部的な要因のために起こると予

想される問題をすべて考慮した設計になっています。DACのリファレンス回路に関するこれらの予測可能な誤差に対処するために、「フォースとセンス」という概念が実装されています。

フォース/センス回路

フォース/センス回路の基本概念は、（主に銅、金属、ピンなどが原因の）内部抵抗とコード依存性電流によって起こるIRドロップを測定（センシング）することで、DACに安定した電圧を保証するためのリファレンス・ドライバを提供するというものです。リファレンス電流はコード依存性であるため、コードの長さに応じて変動します。したがって、コードの変化につれて電圧も絶えず変動している状態になり、IRドロップを感知することは難しくなります。

簡単に述べると、DACのデジタル入力コードが、 V_{REFH} 入力ピンに供給されて V_{REFL} ピンから出力される必要のある電流の量を決定します。この電流量は数 μA ~2mA近くの範囲で変動し、そのためにリファレンス入力、リファレンスに対する変動負荷のように見えます。

解決策

IRドロップは固定電圧ではないため、単純な受動回路を構築するだけでは容易に補償できません。解決策として、リファレンス・センス・ピンを使用して外部への帰還パスを提供することにより、バッファでIRドロップを感知して正確に補償できるようにします。オペアンプを使用する第一の目的は、安定したリファレンス電圧を維持し、電流の変動によって起こる誤差（error）を最小限にすることです。基本的な動作として、オペアンプでは帰還量センス・ピンを介してDACリファレンス入力の内部配線抵抗間の電圧降

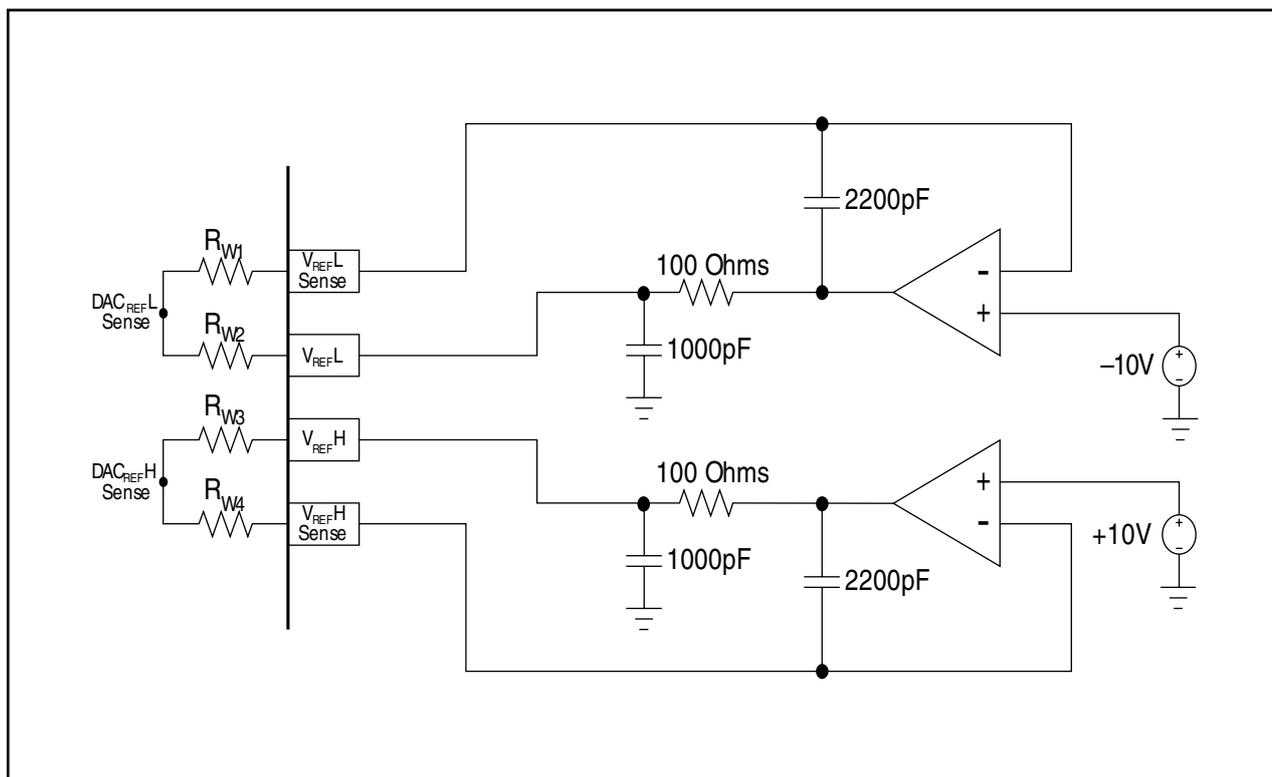


図 1. デュアル電源±10Vバッファ付き構成

下を検出します。要するに、オペアンプではDACの V_{REF} フォース入力ラインでのIRドロップを調整します。この処理により、DACのリファレンス回路が参照する電圧は、常にしっかり確立された状態に維持されます。この構成は、現時点で最高のDACのリニアリティ・パフォーマンスを生み出します。

デュアル±10Vリファレンス回路をTIのDAC7744と併用した場合の、リファレンス駆動回路の例を図1に示します。DAC7744のピン配列にはリファレンス・フォース・ピンとリファレンス・センス・ピンがあり、外部から印加されたリファレンス電圧が、DAC7744内部へ正確に印加されるようになっています。よりよく理解するために、図中で R_{W1} 、 R_{W2} 、 R_{W3} 、 R_{W4} と示されているDACリファレンス入力の内部配線金属抵抗について考えてみてください。DACのリファレンス入力電流は、DACコードの変化に伴い数 μA ～2mA近くの範囲で変動する可能性があるため(図7と図8参照)、 R_{W2} と R_{W3} の間で内部IRドロップが発生します。このDAC内部IRドロップを補償しないでおくと、望ましくないリニアリティ誤差が発生する原因となります(図3、図4参照)。図に示すようなリファレンス・バッファ構成を使用することにより、各オペアンプ・バッファの出力電圧が各DAC

コードごとに自己調整され、内部DACリファレンス・センス点で外部バッファ付きリファレンス電圧が確実に維持されるようになります。

抵抗100 Ω とpFキャパシタ1000を各オペアンプのバッファ構成に加えると、デカップリング回路として動作する上に、外部リファレンスのノイズも低減されます。キャパシタ2200pFにより、高周波での低インピーダンス・パスができるため、オペアンプのループが閉じられて安定した補償が提供されます。

この構成は、±5Vリファレンスのアプリケーションにも適用できます。

単電源リファレンス回路のもうひとつの例を図2に示します。この構成は+5Vリファレンスのアプリケーションにも適用できますが、その場合は抵抗99.5k Ω を抵抗99k Ω に置き換え、また抵抗500 Ω を抵抗1k Ω に置き換える必要があります。

OPA350とOPA227は両方とも、単電源で動作します。 V_{REFL} ピンからGNDに接続された抵抗50 Ω は補助抵抗として機能し、 V_{REFL} ピンに一定のシンク電流1mAを供給します。これにより、変動する V_{REFL} 電流をOPA350がDACから吸い込むことが容易になります。

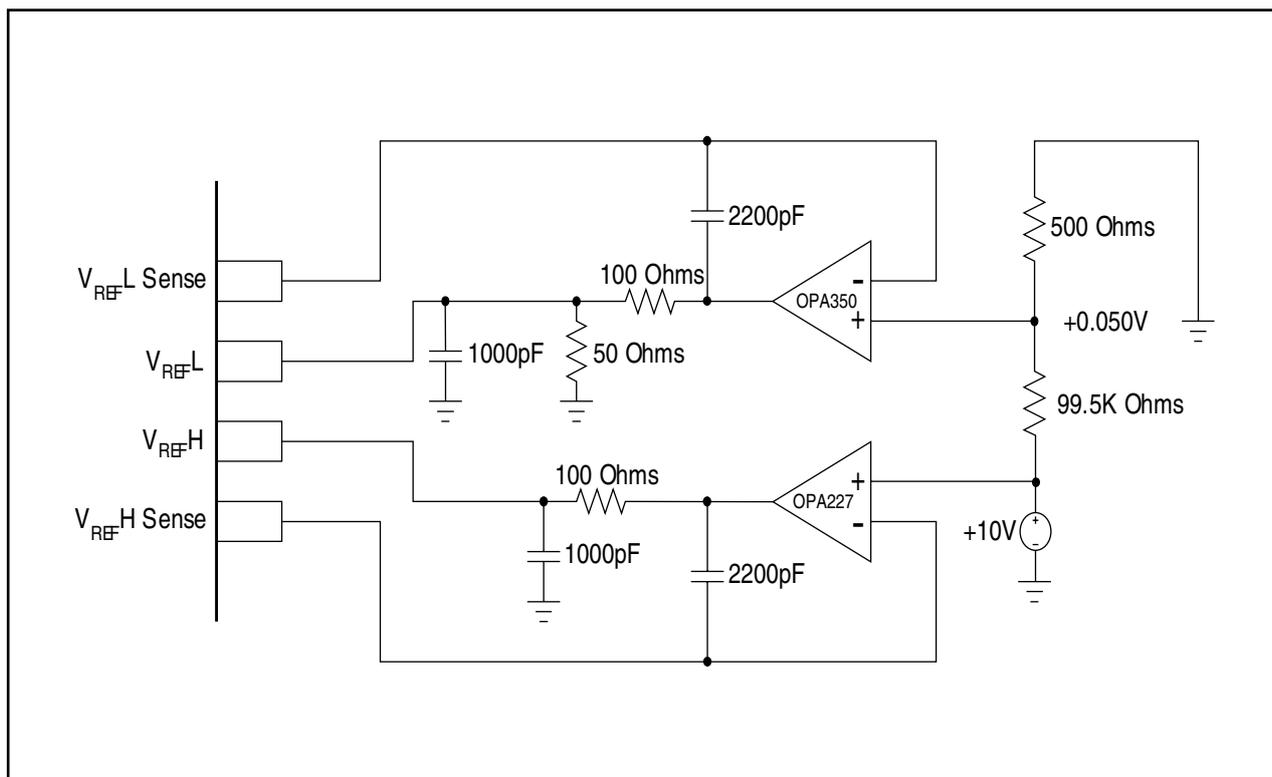


図 2. 単電源10Vバッファ付き構成

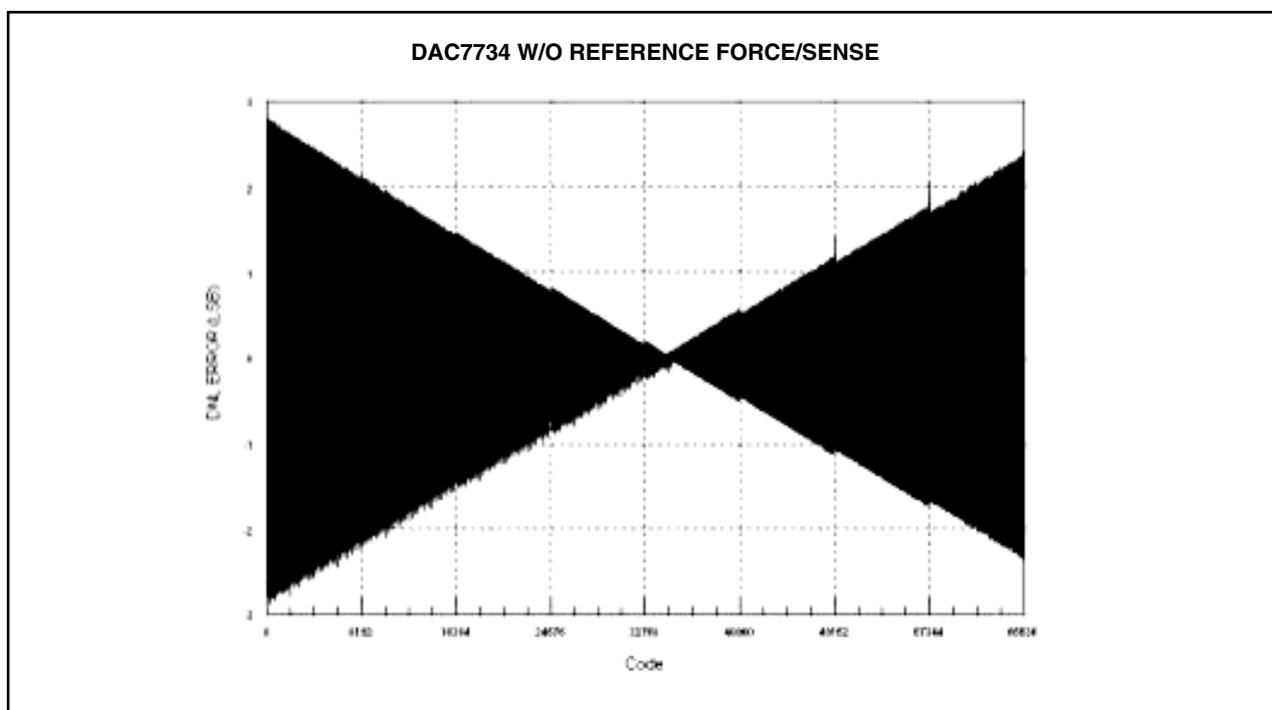


図 3. DAC7734のDNL誤差

パフォーマンス結果 (バッファ構成なし)

図3と図4のグラフでは、バッファなしのDAC7734構成を実験室でテストした結果得られたリニアリティ誤差を示

しています。図のように、DACのフォース/センス・リファレンス入力为正しく使用されていないために、DNLとINLのリニアリティ・パフォーマンスが大幅に劣化しています。

リファレンス・バッファ構成

最も重要な点は、図1のブロック図に示すように、リファレンスのフォース/センス・バッファを非反転構成で使用して、リファレンス・センス入力の内部配線抵抗 R_{W1} と R_{W4} に電流が流れ込まないようにすべきであるということです。

フォース・バッファとセンス・バッファの構成は、シンプルな電圧フォロワにする必要があります。図5に示すゲイン・アンプ回路を組み合わせた場合のように、他のオペアンプ機能と組み合わせて使用することはできません。帰還抵抗 R_f を回路に追加すると、電流がリファレンス・センス・ピンに引き込まれますが、これは望ましくないことです。

電流によって、DACのパフォーマンス全体に影響するような異常な動作が、その部分で起こる可能性があります。

このような機能を実装する理想的な方法は、図6に示すようにゲイン・アンプからボルテージ・フォロワ回路を分離することです。こうすれば、DACのパフォーマンスへの影響はなくなります。

リファレンス電流

図7と図8のグラフが示すのは、デュアル電源アプリケーションでのリファレンス入力電流とデジタル・コードの関係です。

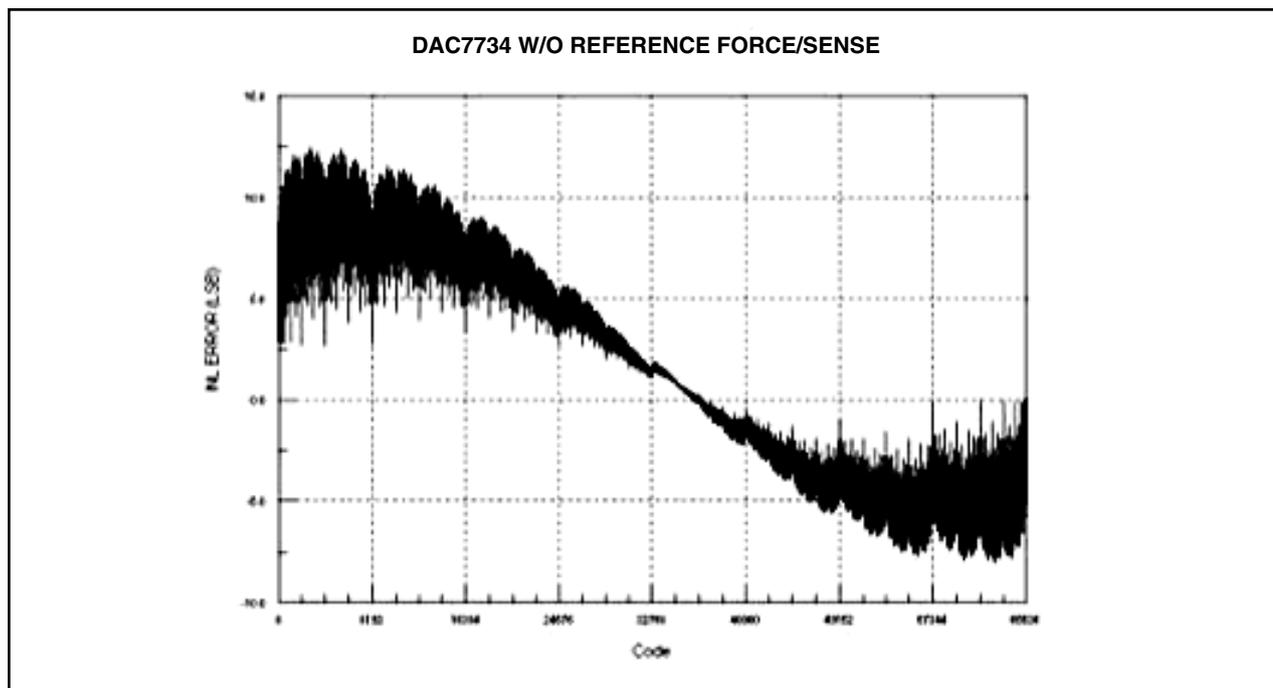


図 4. DAC7734のINL誤差

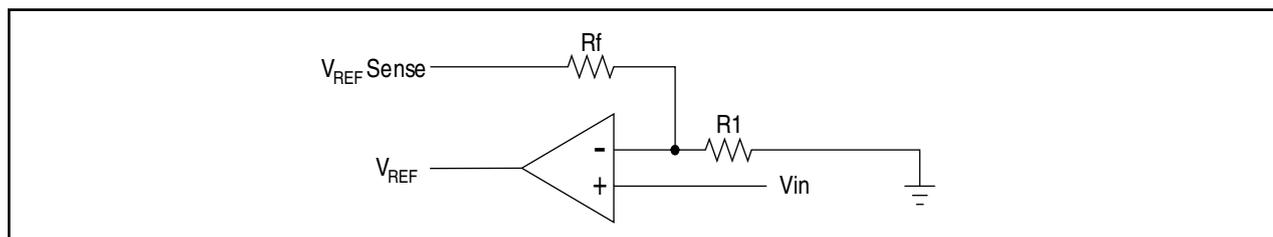


図 5. 帰還抵抗 R_f により、望ましくない電流がリファレンス・センス・ピンに引き込まれる

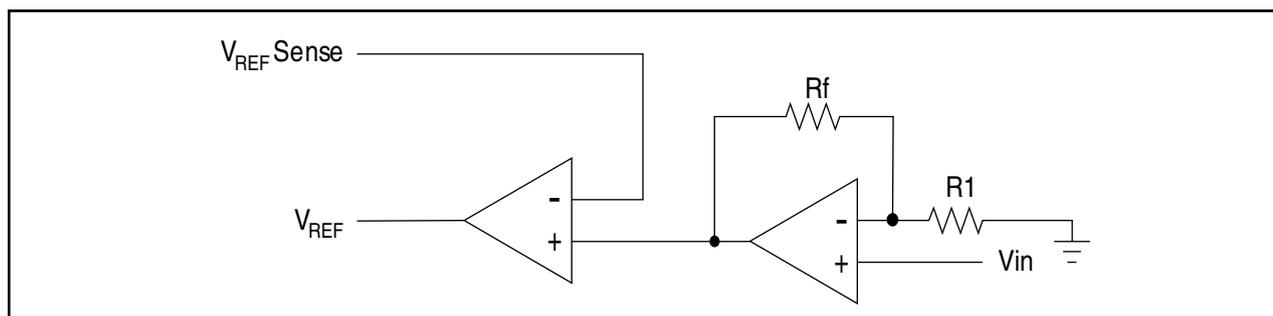


図 6. 正確な構成

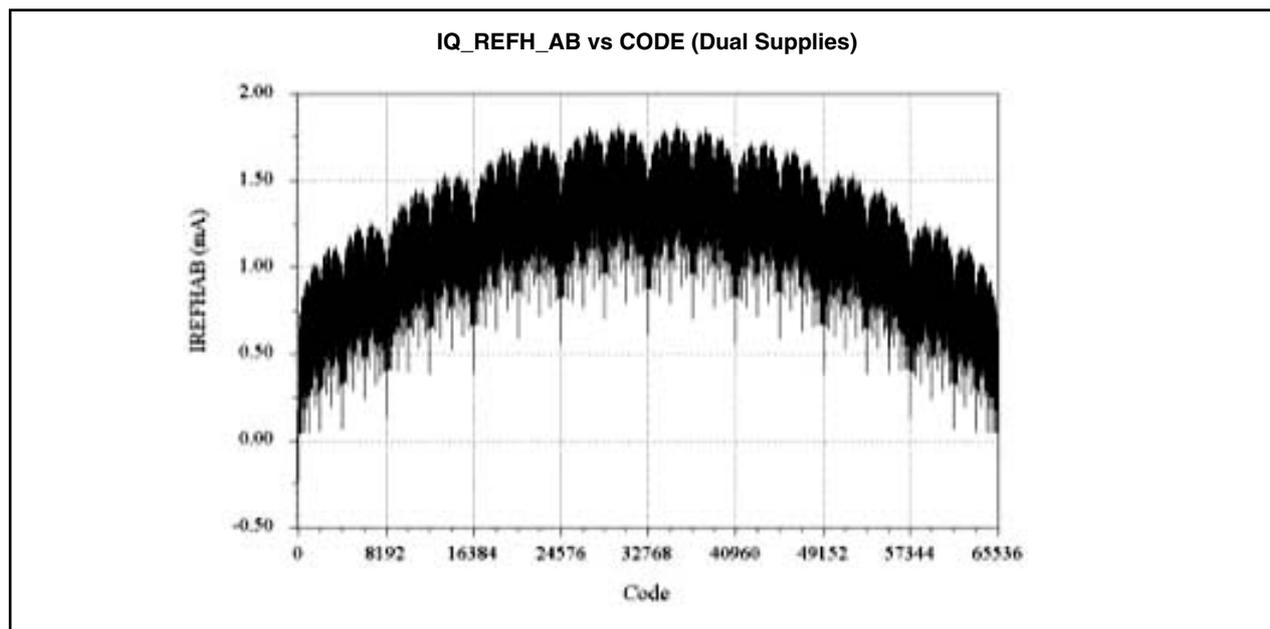


図 7. I_{REFH} 対コード

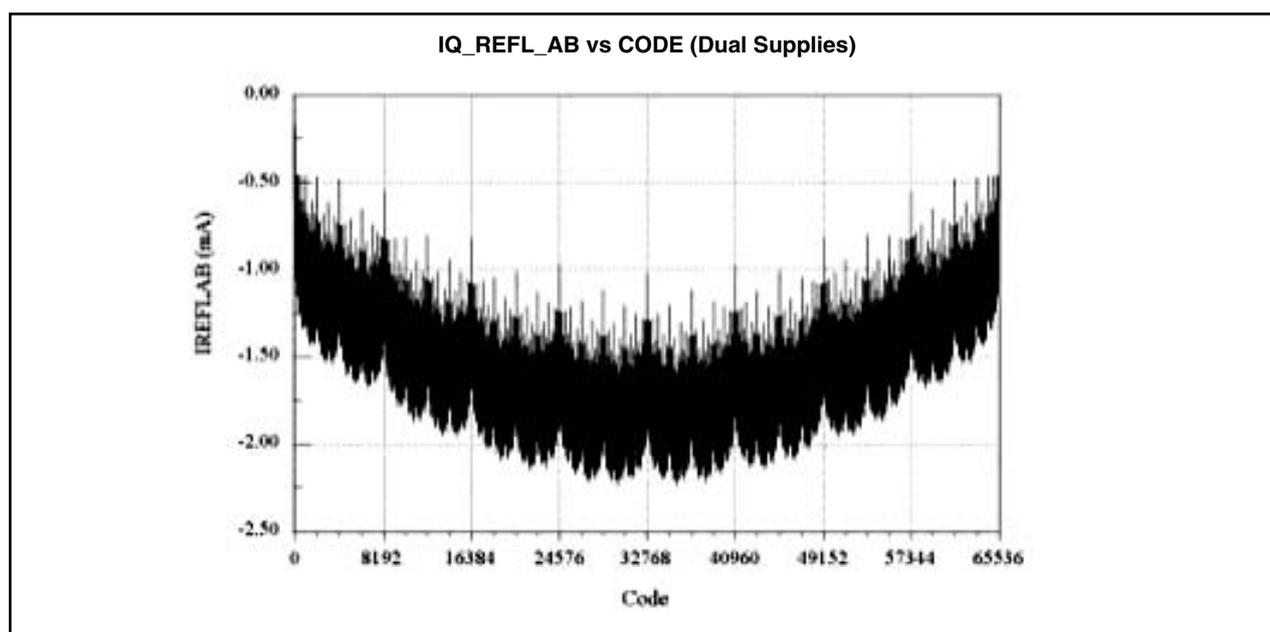


図 8. I_{REFL} 対コード

結論

要約すると、DACのリニアリティ・パフォーマンスを設計の基本要素と考える場合、リファレンス・バッファは、リファレンス用の安定した電圧を確立するために不可欠な部品です。リファレンス・バッファがないと、図3と図4に示すようにDACのパフォーマンスは大幅に低下します。DACのパフォーマンス低下の主な原因は、リファレンス電流がDACの内部インピーダンスと共存していて、しかも補償されていない場合に、リファレンス電流の変化に影響されることです。(図7と図8参照)

参考文献

1. DAC7744 Datasheet, 16-Bit Quad Voltage Output DAC (SBAS120)
2. DAC7734 Datasheet, 16-Bit Quad Voltage Output, Serial Input DAC (SBAS138)
3. OPA350 Datasheet, High-Speed, Single Supply, Rail-to-Rail Op-Amp (SBOS099A)
4. OPA227 Datasheet, High Precision, Low Noise Op-Amp (SBOS110)

ご注意

日本テキサス・インスツルメンツ株式会社(以下TIJといひます)及びTexas Instruments Incorporated(TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといひます)は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従ひまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従ひ販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従ひ合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは承認をすることを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション(例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの)に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2009, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。

弊社出荷梱包単位(外装から取り出された内装及び個装)又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で(導電性マットにアースをとったもの等)、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使用すること。

マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

温度: 0 ~ 40 °C、相対湿度: 40 ~ 85%で保管・輸送及び取り扱いを行うこと。(但し、結露しないこと。)

直射日光があたる状態で保管・輸送しないこと。

3. 防湿梱包

防湿梱包品は、開封後は個別推奨保管環境及び期間に従ひ基板実装すること。

4. 機械的衝撃

梱包品(外装、内装、個装)及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

はんだ付け時は、最低限260 °C以上の高温状態に、10秒以上さらさないこと。(個別推奨条件がある時はそれに従うこと。)

6. 汚染

はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質(硫黄、塩素等ハロゲン)のある環境で保管・輸送しないこと。はんだ付け後は十分にフラックスの洗浄を行うこと。(不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。)

以上