

**DS90UR905Q,DS90UR906Q,DS90UR907Q,
DS90UR908Q,LM27341,LM27342,LM96530,
LM96550,LM96570,LMZ10500,LMZ10501,LP2992**

Application Note 1187 Leadless Leadframe Package (LLP)



Literature Number: JAJA273

リードレス・リードフレーム・ パッケージ (LLP)

National Semiconductor
Application Note 1187
2006年2月



目次

はじめに	2
パッケージの概要	2
主な特性	2
提供パッケージ	3
PCB 設計に関する推奨事項	5
NSMD および SMD のランド・パターンの比較	5
熱設計における考慮事項	9
SMT の組立作業に関する推奨事項	11
PCB 表面処理の要件	12
ハンダ・ステンシル	12
パッケージの装着	15
ハンダ・ペースト	15
リフローと洗浄	15
ハンダ接合部の検査	17
リワーク	18
付録	20
付録 1: ボード・レベル信頼性試験データ	20
温度サイクル試験	20
基板落下試験	21
振動試験	21
曲げ試験	21
付録 2: カスタム・パッケージの設計	22
SOT23 5/6L 実装パッドと互換の LLP のステンシル開口部	24
変更履歴	24



はじめに

リードレス・リードフレーム・パッケージ (LLP) はリードフレームを用いたチップ・スケール・パッケージ (CSP) の一種です。この LLP パッケージを使用すると、高速化が実現でき、熱抵抗が減り、実装に必要なプリント回路基板 (PCB) の面積が少なくて済みます。このパッケージは、寸法が小さく、かつ非常に薄いため、携帯電話、ポケットベル、携帯型 PDA などの小型電子機器に使用される高密度 PCB に最適です。LLP パッケージは Pullback タイプと No Pullback タイプが供給されます。Pullback タイプ構成の場合、パッケージ端面から内側に 0.1mm 小さいハンダ・パッドを標準として使用します。No Pullback タイプ構成の場合、パッケージ端面より先外側に大きなハンダ・パッドを標準として使用します。後者はボード実装後にハンダ・フィレットの目視検査が可能な点が特長です。

LLP には次のような利点があります。

- 熱抵抗が低い。
- 寄生容量が小さい。
- 回路基板の面積を有効活用できる。
- パッケージの高さを低くできる。
- パッケージの質量を小さくできる。

JEDEC 登録の情報：

- クワッド LLP パッケージ：MO-220
- デュアル・インライン LLP パッケージ：MO-229

パッケージの概要

主な特性

- Figure 1、2、3 に LLP の構造を示します。
- 電極端子
 - 端子パッド (またはハンダ・パッド) の配列はパッケージのピン数と外寸によって異なり、パッケージ四辺に一列に並べられています。
 - 特定のアプリケーション用として、Figure 8 に示すように電源とグラウンドの両方または一方をリング状に配置したパッケージがあります。
 - 表面実装の工程を容易にするため、LLP の電極端子はすべて 85Sn/15Pb ハンダでメッキされています。
 - すべての鉛フリー LLP コンタクトには、表面実装処理を容易にするため、梨地仕上げのハンダ・メッキがされています。
- プリント回路基板 (PCB) のランド・パターン
 - 露出ダイ接合パッド (DAP) 面をハンダで PCB に接合すると次のような利点が得られます。
 - 熱放散性が向上する。
 - ハンダ接合部の信頼性が向上する。
 - リフローの際、セルフ・アラインメント効果がある。
- LLP はデュアル・インライン (DIP) 構成とクワッド構成が提供され、Pullback タイプと No Pullback タイプの端子コンタクト形状があります。
- また、LLP パッケージには厚さの異なる品種も提供されます。0.8mm が標準的な厚さですが、0.6mm のパッケージも選択可能です。
- LLP では、電極端子のコプラナリティを気にする必要がありません。
 - LLP の電極端子はいずれもパッケージ底面と同一平面上にあります。
- 耐湿性 (MSL)。
 - 大型パッケージでは、ダイの寸法、露出 DAP 面の形状、ダウンボンドのワイヤ数により MSL レベルは異なります。

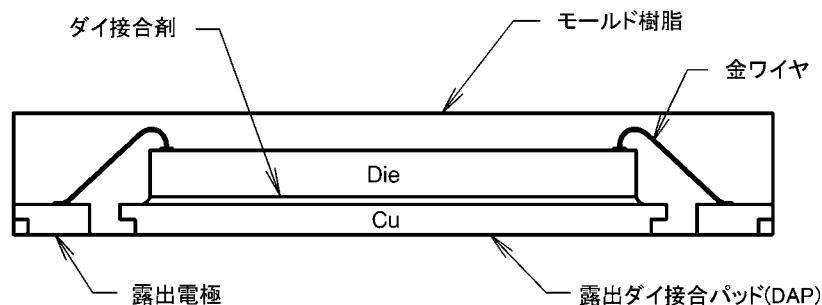


FIGURE 1. Pullback LLP Configuration

パッケージの概要 (つづき)

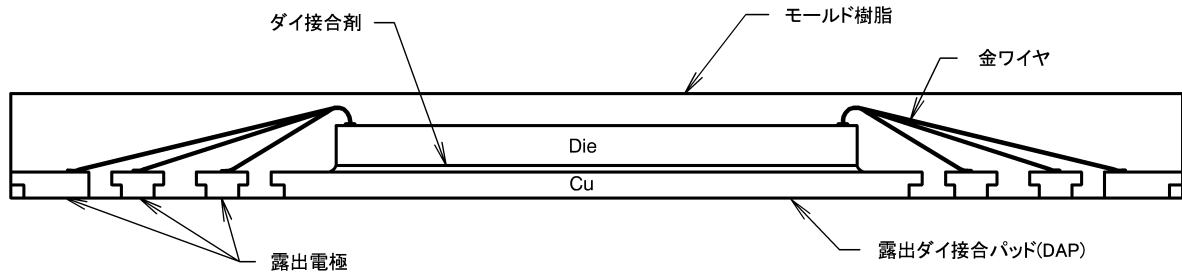


FIGURE 2. Pullback LLP Configuration with Power & Ground Rings

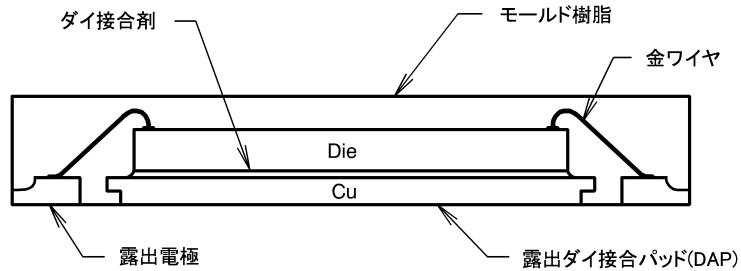


FIGURE 3. No Pullback LLP Configuration

提供パッケージ

Number	I/O Count	Body size (mm)	Terminal Pitch (mm)	Marketing Drawing
Pullback (DUAL)				
1	6	2.2 X 2.5	0.65	LDB06A
2	6	3 X 4	0.8	LDC06D
3	6	2.92 X 3.29	0.95	LDE06A
4	8	3 X 3	0.5	LDA08A
5	8	2.5 X 2.5	0.5	LDA08B
6	8	2.5 X 3	0.5	LDA08C
7	8	4 X 4	0.8	LDC08A
8	10	3 X 3	0.5	LDA10A
9	10	3 X 4	0.5	LDA10B
10	10	4 X 4	0.8	LDC10A
11	14	4 X 4	0.5	LDA14A
12	14	4 X 5	0.5	LDA14B
13	14	4 X 3	0.5	LDA14C
14	16	5 X 5	0.5	LDA16A
Pullback (QUAD)				
1	8	2 X 2	0.65	LQB08A
2	10	5 X 4	0.8	LQC10A
3	16	4 X 4	0.5	LQA16A
4	20	4 X 4	0.5	LQA20A
5	24	5 X 4	0.5	LQA24A
6	24	6 X 6	0.8	LQC24A
7	28	5 X 5	0.5	LQA28A

パッケージの概要 (つづき)

Number	I/O Count	Body size (mm)	Terminal Pitch (mm)	Marketing Drawing
8	32	6 X 5	0.5	LQA32B
9	32	6 X 6	0.5	LQA32A
10	36	6 X 6	0.5	LQA36A
11	36	6 X 6	0.5	LQA36B
12	44	7 X 7	0.5	LQA44A
13	44	7 X 7	0.5	LQA44B
14	48	7 X 7	0.5	LQA48B
15	56	9 X 9	0.5	LQA56A
Pullback (QUAD, Dual Row) QUALIFICATION IN PROGRESS				
1	80	8 X 8	0.5	LQA80A
Pullback 0.6 mm Thin (QUAD)				
1	28	5 X 5	0.5	LPA28A
2	44	7 X 7	0.5	LPA44A
No Pullback (DUAL)				
1	6	2.2 X 2.5	0.65	SDB06A
2	6	3 X 3	0.95	SDE06A
3	8	2.5 X 2.5	0.5	SDA08B
4	8	2.5 X 3	0.5	SDA08C
5	8	3 X 3	0.5	SDA08A
6	8	4 X 4	0.8	SDC08A
7	10	3 X 3	0.5	SDA10A
8	10	4 X 4	0.8	SDC10A
9	14	4 X 3	0.5	SDA14A
10	14	4 X 4	0.5	(Note 1)
11	14	4 X 5	0.5	(Note 1)
12	16	5 X 5	0.5	SDA16A
No Pullback (QUAD)				
1	10	5 X 4	0.5	(Note 1)
2	16	4 x 4	0.5	SQA16A
3	24	4 X 4	0.5	SQA24A
4	24	5 X 4	0.5	SQA24B
5	28	5 X 5	0.5	SQA28A
6	32	5 X 5	0.5	(Note 1)
7	32	6 X 5	0.5	(Note 1)
8	36	6 X 6	0.5	SQA36A
9	40	5 X 5	0.4	SQF40A
10	48	6 X 6	0.4	SQF48A
11	48	7 X 7	0.5	SQA48A
No Pullback 0.6 mm Thin (QUAD)				
1	28	5 X 5	0.5	SPA28A
2	48	7 X 7	0.5	SPA48A
No Pullback 0.4 mm Ultra Thin (QUAD)				
1	28	5 X 5	0.5	SNA28A
2	40	6 X 6	0.5	SNA40A
3	48	7 X 7	0.5	SNA48A

Note 1: 開発中

PCB 設計に関する推奨事項

NSMD および SMD のランド・パターンの比較

表面実装パッケージには、2種類のランド・パターンが使用されます。(1) 非ハンダ・マスク定義 (NSMD) のパッドのハンダ・マスク開口部は、金属パッドより大きくなります。(2) ハンダ・マスク定義 (SMD) のパッドのハンダ・マスク開口部は金属パッドより小さくなります。Figure 4 にこの2種類のパッド形状を示します。

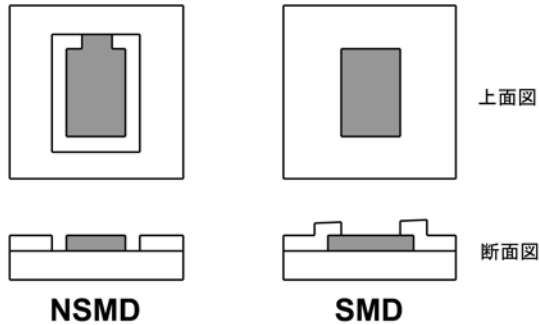


FIGURE 4. NSMD and SMD Pad Geometry

NSMDの方がハンダ・マスクエッチング工程の場合に比べ、銅エッチング工程をより綿密にコントロールできるために、好ましい方式です。また、NSMD方式のほうが銅パッド面積が小さくなるため、配線パターンを引き回す際の自由度が高くなります。

NSMDパッドは銅パッド周囲に $\pm 0.075\text{mm}$ (3mil)のクリアランスを必要とします。

SMD方式の場合は、PCB面のハンダ・マスクの近くに応力の集中点がいくつか発生することがあります。温度が大きく変動するような厳しい環境条件のもとでは、疲労が発生して、ハンダ接合部に亀裂が生じ、信頼性に問題の出ることがあります。

LLPを使用する場合は、接合の信頼性を向上させるため、PCBのパッド寸法をパッケージの電極端子の寸法に完全に合わせることを推奨します。信号のプロビング用パッドを設ける場合は、Figure 5に示すように信号パッドに隣接させてください。信号パッドとプロビング・パッド間の配線部分は必ずハンダ・マスクで覆ってください。

No PullbackタイプLLPでは、ハンダ・フィレットを形成して信頼性と検査性の向上を図るために、PCBの端子パッドをパッケージパッドより0.2mm長くすることが推奨設計となります。

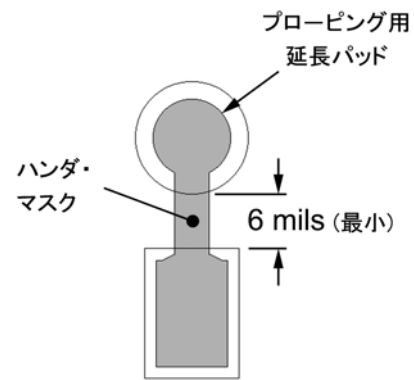
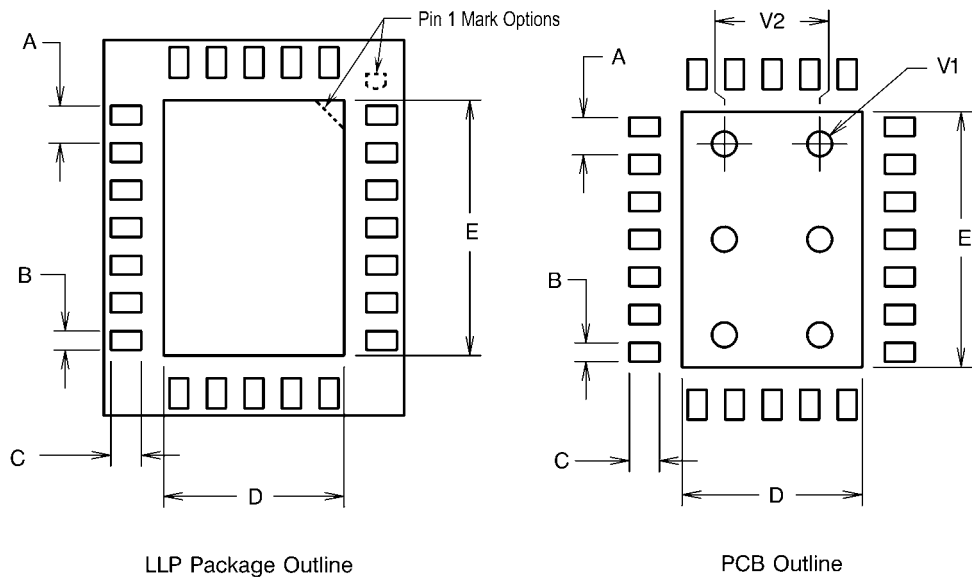


FIGURE 5. Recommended Pad Design for Probing

PCB 設計に関する推奨事項 (つづき)

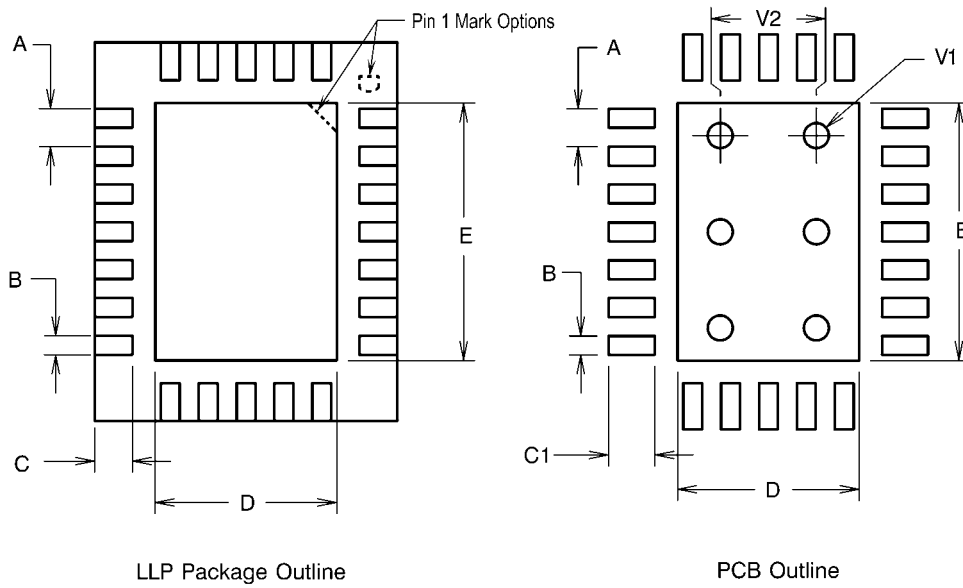


PCB パッドの寸法 A、B、C、D、E は、パッケージ電極端子の寸法に対して 1:1 としてください。パッケージごとの詳細な寸法はそれぞれのオンライン上の製品情報を参照してください。

端子間隔	A
端子幅	B
端子長さ	C
露出 DAP の幅	D
露出 DAP の長さ	E
サーマル・ビアの直径。推奨 0.2 ~ 0.33mm	V1
サーマル・ビア同士の中心間距離。推奨 1.27mm	V2

FIGURE 6. Typical Recommended Printed Circuit Board for Pullback Packages

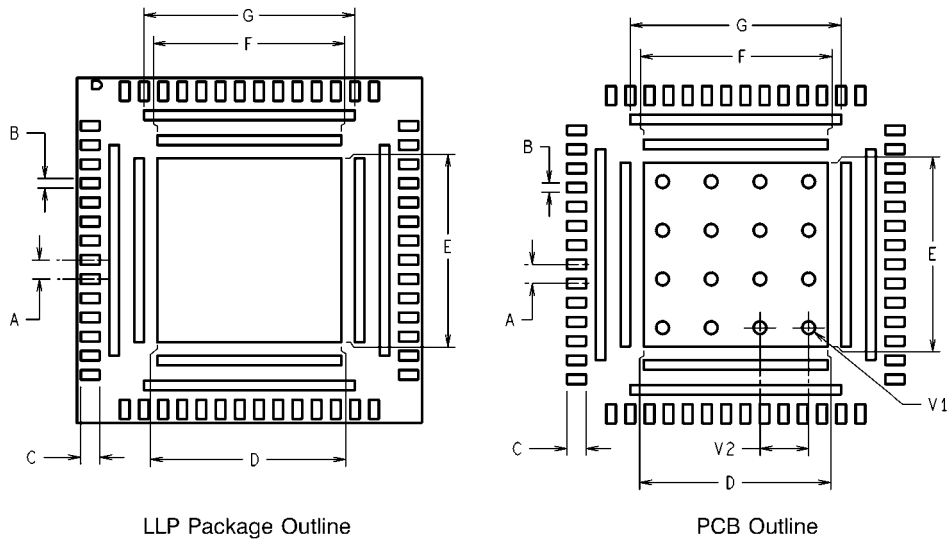
PCB 設計に関する推奨事項 (つづき)



PCB パッドの寸法 A、B、D、E は、パッケージ電極端子の寸法に対して 1:1 としてください。パッケージごとの詳細な寸法はそれぞれのオンライン上の製品情報を参照してください。	
端子間隔	A
端子幅	B
端子長さ	C
PCB パッド長さ、C + 0.2mm	C1
露出 DAP の幅	D
露出 DAP の長さ	E
サーマル・ビアの直径。推奨 0.2 ~ 0.33mm	V1
サーマル・ビア同士の中心間距離。推奨 1.27mm	V2

FIGURE 7. Typical Recommended Printed Circuit Board for No Pullback Packages

PCB 設計に関する推奨事項 (つづき)



PCB パッドの寸法 A、B、C、D、E、F、G は、パッケージ電極端子の寸法に対して 1:1 としてください。パッケージごとの詳細な寸法はそれぞれのオンライン上の製品情報を参照してください。

端子間隔	A
端子幅	B
端子長さ	C
露出 DAP の幅	D
露出 DAP の長さ	E
グラウンド・バー	F
電源バー	G
サーマル・ビアの直径。	V1
サーマル・ビア同士の中心間距離。	V2

FIGURE 8. Typical Recommended Printed Circuit Board for Pullback Packages with Ground and Power Bars.

PCB 設計に関する推奨事項 (つづき)

熱設計における考慮事項

放熱用ランド

LLP の放熱用ランドとは、パッケージの下すなわち PCB の上面に設けた金属 (通常は銅) 領域のことです。この放熱用ランドの形状は長方形または正方形です。放熱用ランドの寸法はパッケージ底面の露出 DAP の寸法と完全に同じにしてください。

大電力回路で使用するような場合は、放熱効果を高めるために、PCB ランドの形状を「ドッグ・ボーン」のような形にします。この「ドッグ・ボーン」型ランドはデュアル・インライン・パッケージで使用できます。Figure 9 を参照してください。

上面図

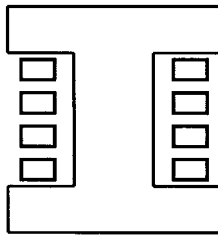


FIGURE 9. Dog Bone

サーマル・ビア

サーマル・ビアは、必ず設けてください。サーマル・ビアによってパッケージの熱は露出パッドからグラウンド層へと伝わります。ビアの個数はアプリケーションによって異なり、電気的要件や消費電力に依存します。

Figure 6 に 1.27mm 間隔でビアをいくつか配置した例を示します。ビアの直径は 0.2mm から 0.33mm の範囲とし、1 オンス (25 ~ 30 μm) 銅でパレル・メッキを施してください。ビアをそのままにしておくとハンダ付け工程の際に毛管作用でハンダが吸いよってくるウickingが発生するため、パレル・メッキで充填しておくことが重要です。PCB の上面にハンダ・マスクを被せてビアに蓋をすることができます。このハンダ・マスクの直径は、サーマル・ビアの直径より 75 μm (3 mil) 以上大きくしてください。ハンダ・マスクの厚さは PCB 全体を通じて同じにしてください。

ビアの個数を増やせばパッケージの熱放散性は向上します。Figure 10 は、本体サイズ 9 x 9mm でパッド・サイズ 7 x 7mm の 36 リード LLP におけるビア効果を示したものです。ビア直径は 0.2mm と 0.33mm の 2 種類を用いています。ビアの個数に応じた考え得るレイアウト・パターンも図示しています。この例では 2.1 x 2.1mm と 6.4 x 6.4mm の 2 種類のダイ・サイズを用いています。ビア個数が同じ場合、中央に集中して配置するより、四隅に分散して配置したほうが最大で 5% の性能差が得られます。ただし、ビアの個数はある一定数を越えたところで効果は頭打ちとなり、この例では 16 個を超えたあたりから効果は小さくなります。

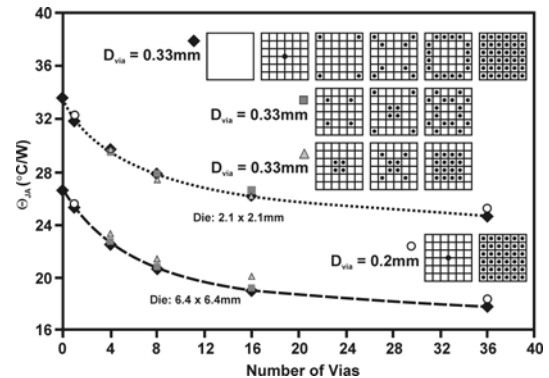


FIGURE 10. θ_{JA} vs. Number, Distribution and Diameter of Thermal Vias and Die Sizes for 36L LLP with 9x9 mm Body and 7x7 mm Pad

ハンダ・ボイドの影響

製造工程でハンダ・ジョイントの中に生じる気泡や亀裂または塗り残し部分など、いわゆるボイドと呼ばれるものが熱放散に直接影響する可能性があります。その影響度は、当該材料の体積中に占めるボイドの体積が所定量を超えない限り問題にはなりません。Figure 11 を参照してください。

44L LLP

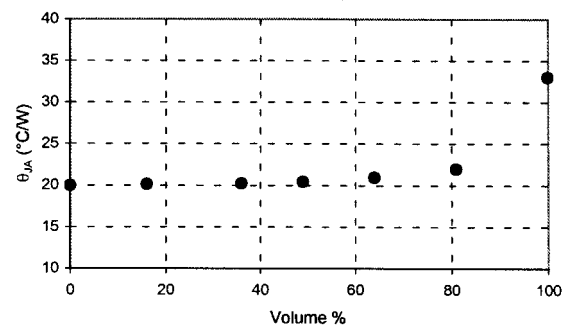


FIGURE 11. Thermal Voids Impact

PCB の放熱層

LLP はサイズが小さく、かつ薄型であるため、パッケージ内のダイから発生した熱の大部分は、露出 DAP を通って PCB へ逃げていきます。したがって、熱放散性を向上させるには、PCB の構成とその PCB の各金属層が重要になります。4 層 (2 層が信号用、残り 2 層が電源 / グラウンド用) PCB の場合は、サーマル・ビアに接続している銅層の面積が、パッケージの発熱に対する性能に大きく影響します。Figure 12 に、PCB の銅層の面積に対する θ_{JA} のシミュレーション結果を示します (44L LLP について実施したものです)。銅層の面積が大きくなるほど熱抵抗は下がっていきます。ただし、ビアの個数を増やした場合と同様、銅層の面積をどれだけ広げても、ある一定値を超えたところで効果は頭打ちとなります。

PCB 設計に関する推奨事項 (つづき)

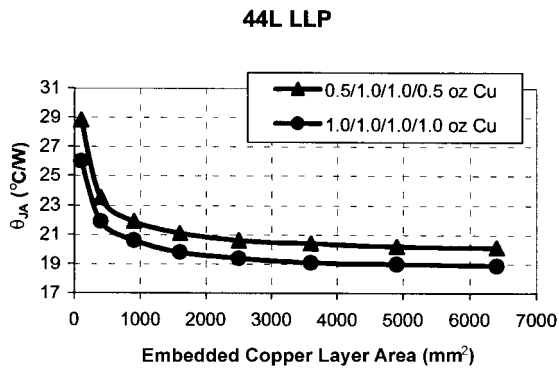


FIGURE 12. Effect of Thermal Layers on the LLP's Junction-to-Ambient Thermal Resistance

4 層と 2 層の JEDEC 基板における J_A

J_A はパッケージが搭載される基板に大きく依存します。ビアのある 4 層 (4L) JEDEC 基板の上の LLP パッケージの J_A をシミュレーションした結果を Figure 13 と Figure 14 に、2 層 (2L) JEDEC 基板の上の LLP パッケージの J_A をシミュレーションした結果を Figure 15 と Figure 16 に、それぞれ示します。

シミュレーションではビア個数を最大にしています。LLP は本体サイズごとに別々のブロックで記載しています (台形で表現)。各本体サイズそれぞれで最大面積と最小面積の 2 種類のパッド・サイズを選択しています。また、各パッド・サイズそれぞれで、露出パッドと同じ面積のダイ・サイズと、露出パッドの 4 分の 1 の面積のダイ・サイズを選択しています。以上は Figure 13 ~ Figure 16 の図中に凡例として記載しているとおりです。

例として、6 種類の本体サイズ (2.5 × 2.5mm、2.5 × 3mm、3 × 3mm、2.92 × 3.29mm、3 × 4mm、4 × 4mm) の J_A を表している Figure 13 を取り上げます。2.5 × 3mm 本体サイズの 4 つの頂点が示す J_A は次のとおりです。ダイ・サイズが 1.75mm² のパッド面積と同じ場合は 70.5 °C/W (2.5 × 3 ブロックの左下)、ダイ・サイズが 1.75mm² のパッドの 1/4 面積の場合は 98 °C/W (左上)、ダイ・サイズが 2.4mm² のパッドの 1/4 の場合に 84 °C/W (右上)、ダイ・サイズが 2.4mm² のパッド面積と同じ場合に 62.5 °C/W (右下)。図示されている 2.5 × 3mm の範囲内にあるダイ・サイズとパッド・サイズの組合せによって、このブロックで取り得る J_A 値が分かれます。

LLP パッケージの本体サイズ、パッド・サイズ、ダイ・サイズが分かっている場合、対応するパッケージ本体サイズのブロックを使い、パッド・サイズとダイ・サイズをブロック内に記入することで、 J_A を速やかに評価することができます。ただし、 J_A はパッド・サイズ、ダイ・サイズ、I/O 数に対して非直線に変化するため、Figure 13 ~ Figure 16 の J_A 値は最大で 15% の誤差を含みます。より正確なデータを必要とする場合は、個別にシミュレーションを行うか、実験によって求めてください。

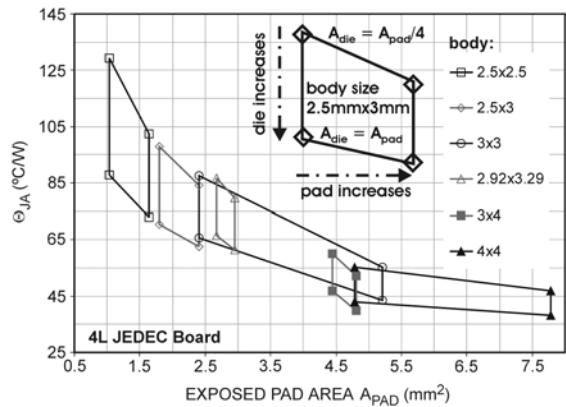


FIGURE 13. J_A vs. Body, Pad and Die Sizes for 4L JEDEC Board.

PCB 設計に関する推奨事項 (つぎ)

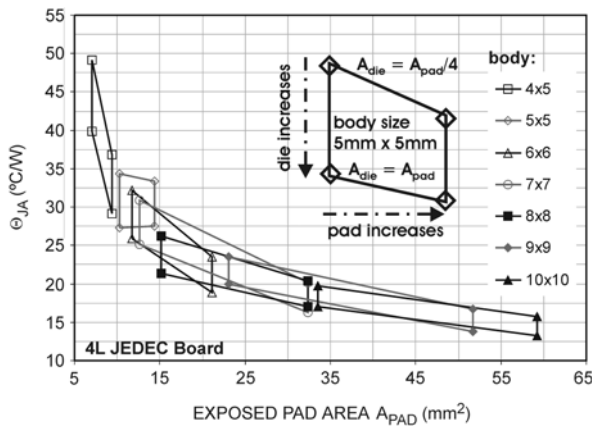


FIGURE 14. θ_{JA} vs. Body, Pad and Die Sizes for 4L JEDEC Board.

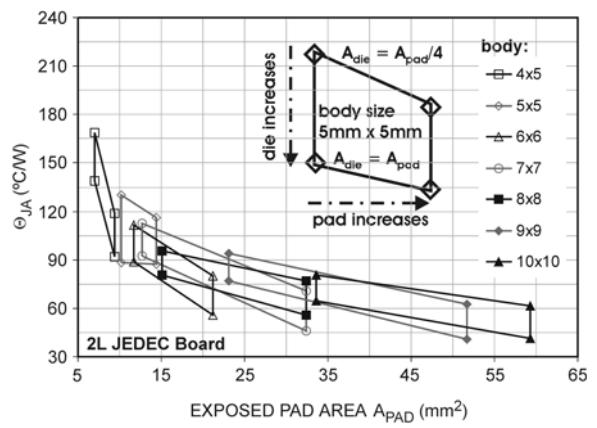


FIGURE 16. θ_{JA} vs. Body, Pad and Die Sizes for 2L JEDEC Board.

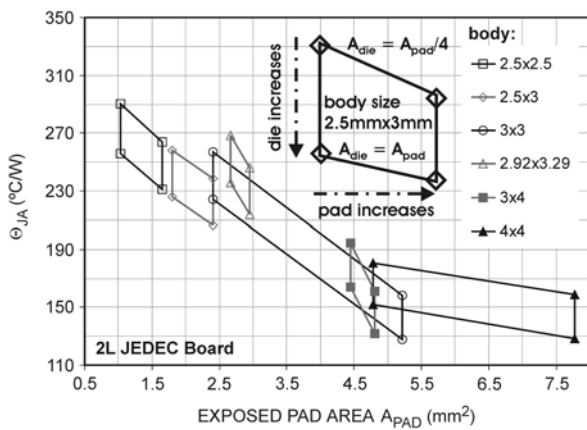


FIGURE 15. θ_{JA} vs. Body, Pad and Die Sizes for 2L JEDEC Board.

SMT の組立作業に関する推奨事項

LLP の表面実装には以下が含まれます。

- PCB のメッキ仕様。
- ハンダ・ペーストのスクリーン印刷。
- ハンダ・ペーストの分量 (均一性) 制御。
- 標準的な SMT 装着機でのパッケージ装着。
- リフロー前の X 線検査 ハンダ・ペーストのブリッジ。
- リフローと洗浄 (フラックスの種類により異なる)。
- リフロー後の X 線検査 ハンダ・ブリッジとボイド。

SMT の組立作業に関する推奨事項 (つづき)

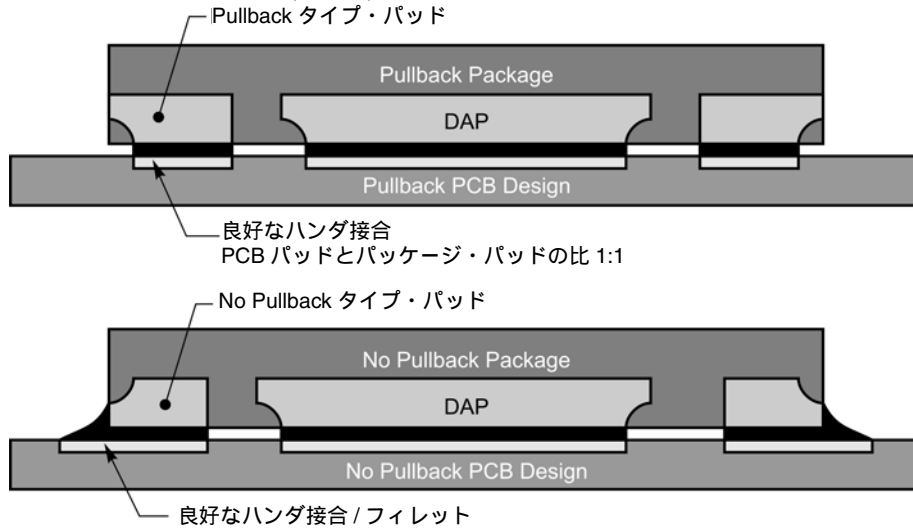


FIGURE 17. Recommended PCB Design

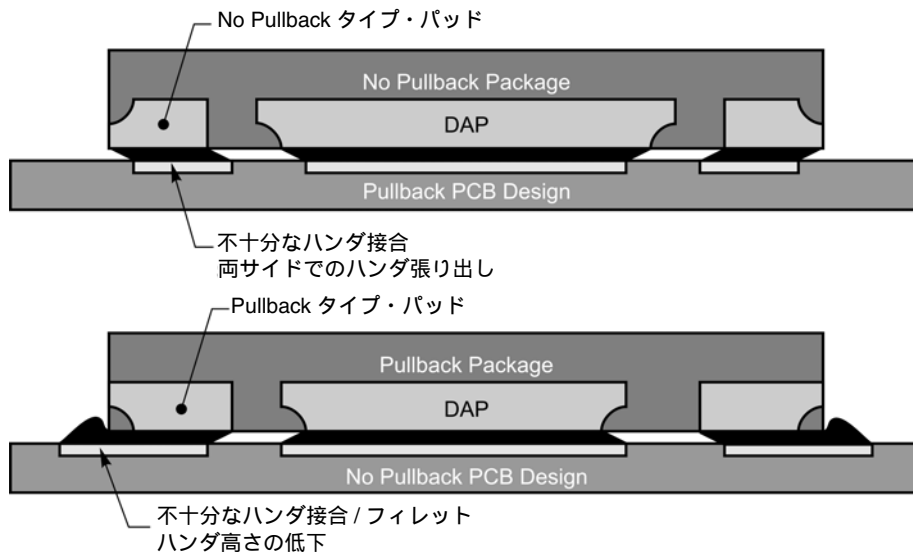


FIGURE 18. Not Recommended PCB Design

PCB 表面処理の要件

製造歩留まりを上げるには、PCB のメッキ厚の均一性が重要になります。

- 無電解メッキ法を用いてニッケル浸漬を行い金仕上げにする場合は、ハンダ接合部の脆弱化を防止するため、金の膜厚を $0.05\mu\text{m} \sim 0.20\mu\text{m}$ の範囲にしてください。
- Ni-Au 被膜の代わりに、OSP (Organic Solderability Preservative) 仕上げも推奨します。
- ホット・エア・ソルダ・レベリング (HASL) 仕上げを用いた PCB の場合、表面の平面度を $28\mu\text{m}$ 以内に制御してください。

ハンダ・ステンシル

ステンシル印刷工程でハンダ・ペーストを塗布するときは、ステンシル開口部からハンダ・ペーストを塗布します。ステンシル開口部の面積比や製法といった、ステンシルの諸条件がハンダ・ペーストの塗布処理に大きく影響します。基板の製造歩留まりを改善するため、LLP パッケージの装着前にステンシルの検査を行うことを強く推奨します。

SMT の組立作業に関する推奨事項 (つづき)

ステンシルの製法としては電解研磨を行ったレーザーカット法を推奨します。ハンダ・ペースト塗布後の版離れ性を良くするため、ステンシル開口部の内壁を 5 傾斜させてくり貫くレーザー切断法を推奨します。ステンシルの厚さの推奨値は、ピッチが 0.5mm 以上の場合は 127 μ m で、ピッチが 0.4mm の場合は 100 μ m です。ハンダ・ブリッジを防ぐため、ステンシルの開口部は、以下のよう

- 電極端子用のステンシル開口部はパッケージの外側に向けて 0.1mm オフセットさせます。2 列の電極端子のパッケージでは、外側列の電極端子のみ 0.1mm オフセットさせます。
- 四辺のいずれも 2mm を超えていない露出 DAP については、ステンシル開口部の寸法を基板上的のパッド寸法の 95%にする。
- 露出 DAP の四辺のいずれか一辺でも 2 ~ 4mm の場合は、辺の方向に沿ってステンシル開口部を 2 つに分割する。
- グラウンドと電源バーを持たないパッケージで露出パッド開口部が 4mm より大きい場合、Table 2 を参照してください。
- グラウンドと電源バーを持つパッケージで露出パッド開口部が 4mm より大きい場合、Figure 29 を参照してください。
- 1 列の Pullback タイプ LLP 用のステンシル開口部は、大きさの比率は 1:1 とし、パッドに対して 0.1mm 外側にオフセットさせます。
- 2 列のパッケージ用のステンシル開口部は、外側列パッドに対して 0.1mm 外側にオフセットさせます。
- 1 列の電極端子の No Pullback タイプ LLP 用のステンシル開口部は、PCB パッドより 0.1mm 長くし、パッケージ外側方向に 0.1mm オフセットさせます。
- 2 列の電極端子の No Pullback タイプ・パッケージ用のステンシル開口部は、内側列の大きさの比率はパッケージ・パッドに対して 1:1 とし、0.1mm のオフセットは与えません。外側の列はパッケージ・パッドより 0.1mm 長くして、さらにパッケージの外側方向に 0.1mm オフセットさせます。
- リフロー後のパッケージの平坦性を適切に管理するため、DAP 部分には Table 1 のステンシル開口部を使用してください。

TABLE 1. Recommended DAP Stencil Aperture

Package DAP Size	Number of Openings	Gap Between Openings	Percentage of Solder Coverage
Less than 2mm X 2mm	1	N/A	80 - 90%
2.1mm - 4.4mm	4	0.2 - 0.3mm	70 - 85%
> 4.4mm	Vary	0.2 - 0.3mm	65 - 85%

TABLE 2. PullbackLLPStencilApertureSummary, See Figure 19.

Pin Count	MKT Dwg	PCB I/O Pad Size (mm)	PCB Pitch (mm)	PCB DAP size (mm)	Stencil I/O Aperture (mm)	Stencil DAP Aperture (mm)	Number of DAP Aperture Openings	Gap Between DAP Aperture (Dim A mm)
6	ldb06a	0.25 X 0.4	0.65	1.2 X 0.75	0.25 X 0.4	1.1 X 0.7	1	N/A
6	ldc06d	0.3 X 0.5	0.8	2 X 2.2	0.3 X 0.5	1.8 X 1.98	1	N/A
6	lde06a	0.35 X 0.5	0.95	1.92 X 1.2	0.35 X 0.5	1.8 X 1.1	1	N/A
8	lda08a	0.25 X 0.5	0.5	1.8 X 1.2	0.25 X 0.5	1.7 X 1.1	1	N/A
8	lda08b	0.25 X 0.5	0.5	1.5 X 0.7	0.25 X 0.5	1.4 X 0.6	1	N/A
8	lda08c	0.25 X 0.5	0.5	1.5 X 1.2	0.25 X 0.5	1.4 X 1.1	1	N/A
8	ldc08a	0.3 X 0.5	0.8	3 X 2.2	0.3 X 0.5	1.3 X 0.9	4	0.2
10	lda10a	0.25 X 0.5	0.5	2 X 1.2	0.25 X 0.5	1.9 X 1.1	1	N/A
14	lda14b	0.25 X 0.5	0.5	3 X 3.2	0.25 X 0.5	1.3 X 1.4	4	0.2
14	ldc14a	0.4 X 0.5	0.8	4.35 X 3	0.4 X 0.5	1.9 X 1.3	4	0.2
16	lqa16a	0.25 X 0.5	0.5	2.2 X 2.2	0.25 X 0.5	1.9 X 1.9	1	N/A
20	lqa20a	0.25 X 0.5	0.5	2.2 X 2.2	0.25 X 0.5	1.9 X 1.9	1	N/A
24	lqa24a	0.25 X 0.4	0.5	3.4 X 2.4	0.25 X 0.4	1.5 X 1.0	4	0.2
24	lqc24a	0.3 X 0.5	0.8	4.2 X 4.2	0.3 X 0.5	1.9 X 1.9	4	0.2
28	lqa28a	0.25 X 0.5	0.5	3.2 X 3.2	0.25 X 0.5	1.4 X 1.4	4	0.2
32	lqa32a	0.25 X 0.5	0.5	4.2 X 4.2	0.25 X 0.5	1.9 X 1.9	4	0.2
32	lqa32b	0.25 X 0.5	0.5	4.2 X 3.2	0.25 X 0.5	1.9 X 1.4	4	0.2
44	lqa44a	0.25 X 0.5	0.5	4.3 X 4.3	0.25 X 0.5	1.9 X 1.9	4	0.2

SMT の組立作業に関する推奨事項 (つづき)

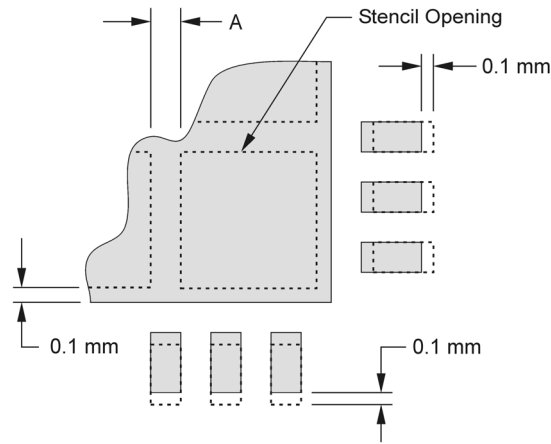


FIGURE 19. Pullback LLP, Single Row

TABLE 3. No Pullback LLP Stencil Aperture Summary, See Figure 20

Pin Count	MKT Dwg	PCB I/O Pad Size (mm)	PCB Pitch (mm)	PCB DAP size (mm)	Stencil I/O Aperture (mm)	Stencil DAP Aperture (mm)	Number of DAP Aperture Openings	Gap Between DAP Aperture (Dim A mm)
6	sde06a	0.25 X 0.6	0.95	2.1 X 1.6	0.25 X 0.7	1.9 X 1.4	1	N/A
8	sdc08a	0.3 X 0.6	0.8	3 X 2.6	0.3 X 0.7	1.3 X 1.1	4	0.2
10	sdc10a	0.3 X 0.6	0.8	3 X 2.6	0.3 X 0.7	1.3 X 1.1	4	0.2
16	sda16a	0.25 X 0.6	0.5	4 X 3.6	0.25 X 0.7	1.8 X 1.6	4	0.2
24	sqa24a	0.25 X 0.6	0.5	2.6 X 2.6	0.25 X 0.7	1.1 X 1.1	4	0.2
28	sna28a	0.25 X 0.6	0.5	3.6 X 3.6	0.25 X 0.7	1.6 X 1.6	4	0.2
28	sqa28a	0.25 X 0.6	0.5	3.6 X 3.6	0.25 X 0.7	1.6 X 1.6	4	0.2
36	sqa36a	0.25 X 0.6	0.5	4.6 X 4.6	0.25 X 0.7	1.0 X 1.0	16	0.2
40	sna40a	0.25 X 0.6	0.5	4.6 X 4.6	0.25 X 0.7	1.0 x 1.0	16	0.2
40	sqf40a	0.20 X 0.6	0.4	3.6 X 3.6	0.2 X 0.8	1.6 X 1.6	4	0.2
48	sna48a	0.25 X 0.6	0.5	5.1 X 5.1	0.25 X 0.7	1.1 X 1.1	16	0.2
48	sqf48a	0.20 X 0.6	0.4	4.6 X 4.6	0.2 X 0.8	0.95 X 0.95	16	0.2
48	sqa48a	0.25 X 0.6	0.5	5.1 X 5.1	0.25 X 0.7	1.1 X 1.1	16	0.2

SMT の組立作業に関する推奨事項 (つづき)

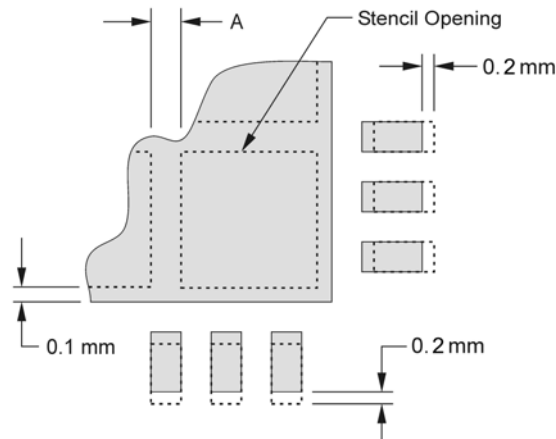


FIGURE 20. No Pullback LLP, Single Row

パッケージの装着

LLP は、実装精度 $\pm 0.05\text{mm}$ の標準 SMT ピック / プレースを使用して配置できます。ピック / プレース・システムは、部品を認識し、位置付けるビジョン・システムおよびピック / プレース・オペレーションを実行する機械システムからなっています。一般に広く使用されている画像認識システムとしては、(1) 外形認識、(2) パッド認識があります。(2) のパッド認識のほうが装着精度は高くできますが、費用も時間も余計にかかる傾向があります。ハンダ・リフローの実行中に LLP のハンダ接合部にセルフ・アライメント効果が生じて部品の位置ずれが自動的に修正されるため、いずれの方式も使用できます。

LLP パッケージをハンダ・ペースト内に 1 ~ 2mil 沈ませる程度か、加わる力を最小限に抑えて、薄型パッケージが破損しないようにすることを推奨します。

ハンダ・ペースト

タイプ 3、水溶性、無洗浄、鉛フリーのいずれのハンダ・ペーストも使用可能です。

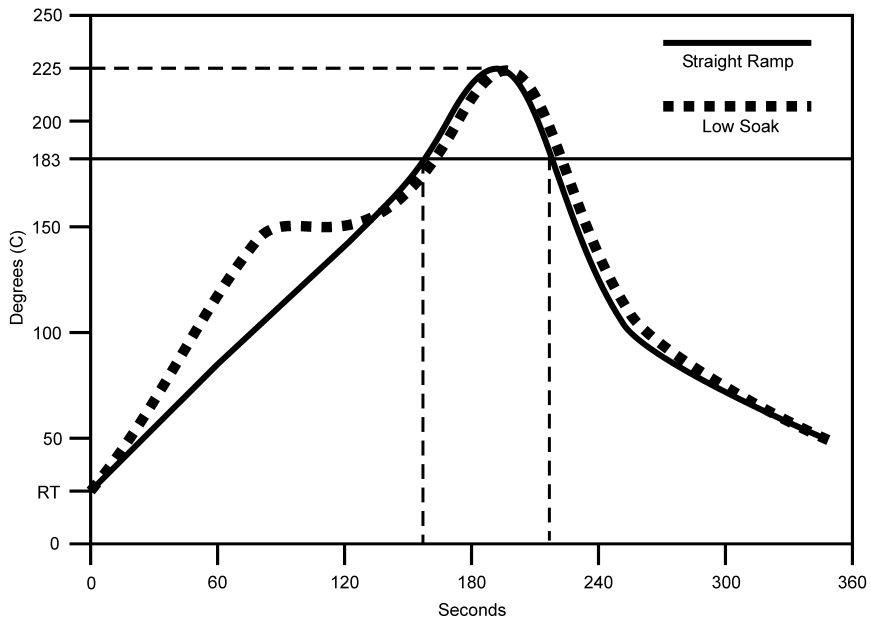
リフローと洗浄

LLP は標準的な IR/IR 対流式 SMT リフロー工程により実装できます。ほかの各種パッケージの場合と同様、基板の部位ごとに温度プロファイルを決める必要があります。無洗浄フラックスを使用する場合は、リフロー工程のときに窒素パーズ処理を行うことを推奨します。LLP には、ピーク温度 235 のリフロー・サイクルを最大 3 回まで適用できます (J-STD-020)。LLP の実際の温度は以下によって決まります。

- 部品の実装密度
- 基板上での部品の位置
- 周囲の部品の寸法

基板上の各部位の温度プロファイルを確認することを推奨します。Figure 21、22 に代表的な温度プロファイルを示します。

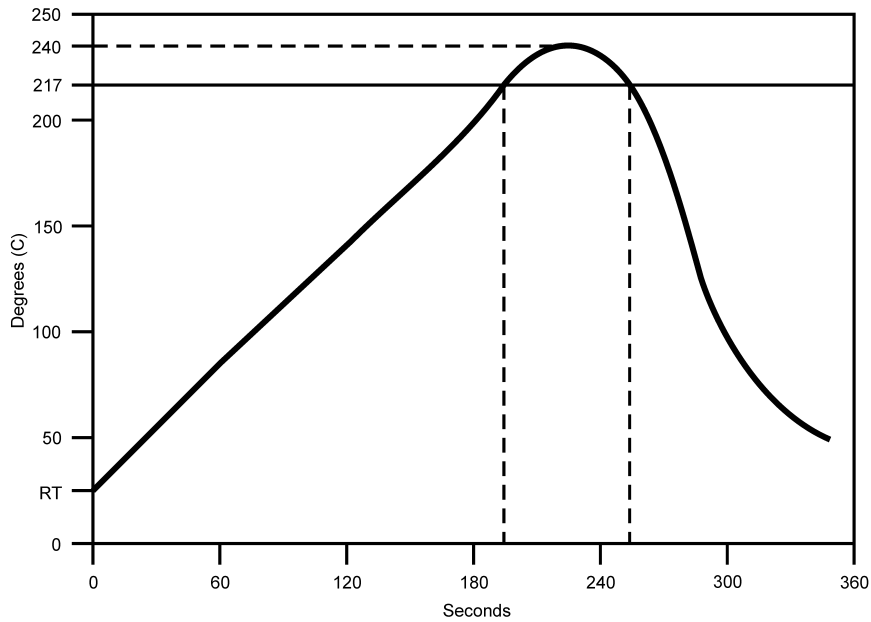
SMT の組立作業に関する推奨事項 (つづき)



Profile Elements	Straight Line Profile	Low Soak Profile
Ramp rate	0.8 - 1.2 °C/s (RT to Peak temp)	1.5 - 2.0 °C/s (RT to 145 °C)
Dwell @ 145 to 160 °C	N/A	30 - 120 s
2nd Ramp rate	N/A	1.5 - 2.0 °C/s (to Peak Temp)
Time above liquidus (183 °C)	45 - 75 seconds	
Peak temperature range	210 - 225 °C typical, (240 °C max)	
Ramp-down rate to RT	1 - 3 °C/s typical, (6 °C/s max)	
Note : 詳細は、ハンダ・ペースト・メーカーの推奨値を参照してください。		

FIGURE 21. Typical Reflow Profile for Eutectic (63Sn/37Pb) Solder Paste

SMT の組立作業に関する推奨事項 (つづき)



Profile Elements	Convection or IR
Ramp rate (RT to Peak temp)	0.8 - 1.2 °C/s
Time above liquidus (217 °C)	35 - 80 seconds
Peak temperature range	235 - 240 °C typical, (260 °C max)
Ramp-down rate to RT	1 - 2 °C/s typical, (6 °C/s max)
Note : 詳細は、ハンダ・ペースト・メーカーの推奨値を参照してください。	

FIGURE 22. Typical Reflow Profile for Lead-Free (SAC305 or SAC405) Solder Paste

ハンダ接合部の検査

表面実装の実装工程後、ハンダ接合工程の良否を確認するため、任意抽出して透過 X 線で検査を行ってください。この検査は、ハンダ・ブリッジ、短絡、開放、ボイドなどの欠陥がないかどうかを確認するためのものです。Figure 23 に実装後の X 線写真の例を示します。

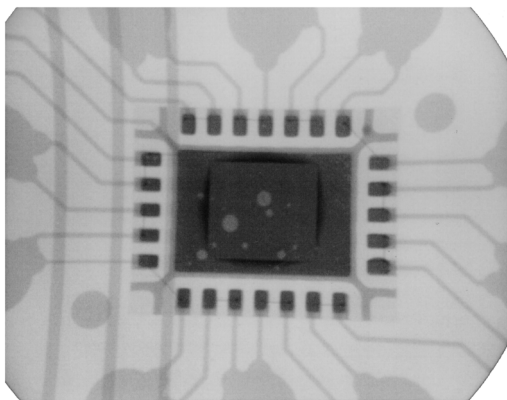


FIGURE 23. Typical X-ray after process

ハンダ付け工程を設定する過程で、X 線検査に加え側面検査を行い、「砂時計形」にハンダが形成されていないことを確認するようにしてください。「砂時計形」ハンダは接続信頼性に問題があります。側面検査には鏡による 90°からの照射を用います。Figure 24 を参照してください。

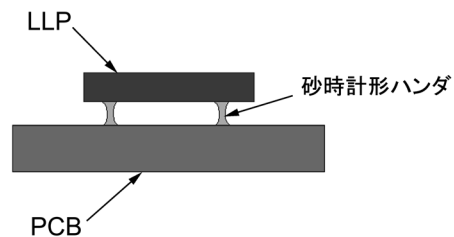


FIGURE 24. Pullback LLP Hour Glass Solder Joint

SMT の組立作業に関する推奨事項 (つづき)

リワーク

リワーク工程の品質を維持するには次のようにします。

- 対象部品付近にある部品を加熱せずに、対象部品のみを加熱します。
- 加熱工程は密封された環境で行います。ただし、その環境は、ガスが除去され、かつ不活性な環境でなければなりません。また、加熱範囲全体での温度差が ± 5 を超えないようにしてください。
- できる限り温度が一樣になるよう、対流式の下面プレヒータを使用します。
- 交換式ノズルには各種の形状があり、目的の気流路を設定できるため、さまざまなアプリケーションに対応できます。

Note: 標準的なリワーク装置は上記の項目すべてに対応しています。

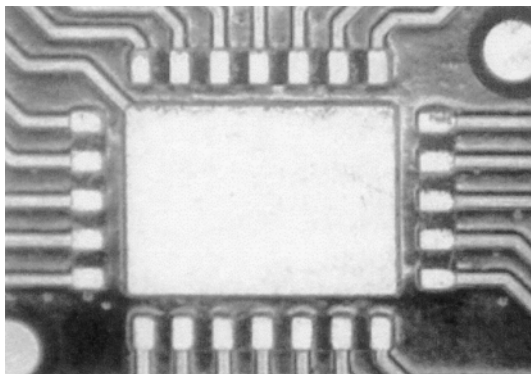
LLP の取り外し

PCB から LLP を取り外すときは、吸着ノズルを使用して、共晶 (63Sn-37Pb) ハンダの熔融温度より高い温度でハンダ接合部を加熱します。リワークの前に 125 で 4 時間の乾燥を行ってください。湿気が残っていると、取り外し工程のときに亀裂 (クラック) が発生したり PCB の層剥離が発生したりします。

隣接する部品同士の間隔が 1.27mm (50mil) 以上ある場合は、標準的なリワーク工程で対処できます。その間隔が 1.27mm よりも狭い場合は、特殊な工具が必要です。

LLP のリフローに適用する温度プロファイルは、できる限り PCB の実装時の温度プロファイルと同じにしてください。

LLP を加熱する前に、基板の下面から PCB の当該範囲を 100 に予熱します。これは、温度を正確に制御できるようにするための処置です。熔融温度に達すると、吸着ノズルが自動的に作動して LLP が取り外されます。LLP を取り外したあと、空いたパッドを吸着ノズルで加熱し、先端をテフロン加工した吸着棒で残留ハンダを吸い取れます。



部品実装域の下準備

LLP を取り外した跡を洗浄して再装着に備える必要があります。一番良い方法は、LLP の実装部分にうまく合った、地均し用の低温導電性工具と、ハンダ吸い取りリボンを用いる方法です。無洗浄フラックスがリワーク工程の全体を通じて必要です。PCB 上の装着領域に焼損、フィレット剥離 (リフトオフ)、破損などが発生しないよう十分注意してください。Figure 25 を参照してください。

ハンダ・ペーストの塗布

LLP はランド・エリア・タイプのパッケージであるため、リワーク後にハンダ接合部が正しく形成されるためにハンダ・ペーストが必要です。LLP を再装着する前に、厚さ 127 μ m (5mil) の小型ステンシルを使用してハンダ・ペーストを塗布してください。Figure 26 を参照してください。

部品の装着

通常、CSP 用のリワーク装置には、正確に装着し位置合わせを行う吸着 / 装着機能が付いています。手動で部品を摘み上げて目視確認のみで位置を調節して装着する方法は推奨できません。手動操作では、装着精度を一定に保つのが極めて困難です。不適切な取り扱いをしたり過大な圧力を加えたりすると、一部の薄型パッケージは破損する可能性があります。

部品のリフロー

LLP のリフローに適用する温度プロファイルは、できる限り PCB の実装時の温度プロファイルと同じにしてください。LLP を加熱する前に、基板の下面から PCB の当該範囲を 100 に予熱します。これは、温度を正確に制御できるようにするための処置です。熔融温度に達すると、ハンダが溶け、セルフ・アライメント効果により LLP の装着位置のずれが自動的に修正されます。Figure 27 にリワーク後のハンダ接合部の断面写真を示します。

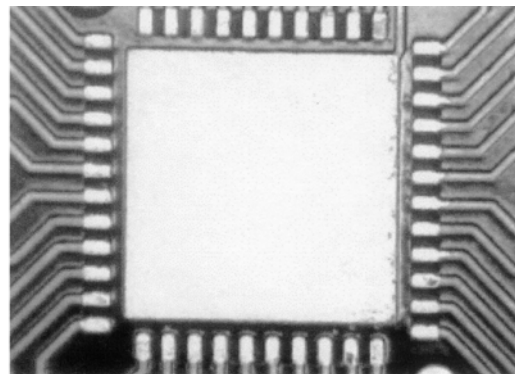


FIGURE 25. Pads After Removing Components and Cleaning

SMT の組立作業に関する推奨事項 (つづき)

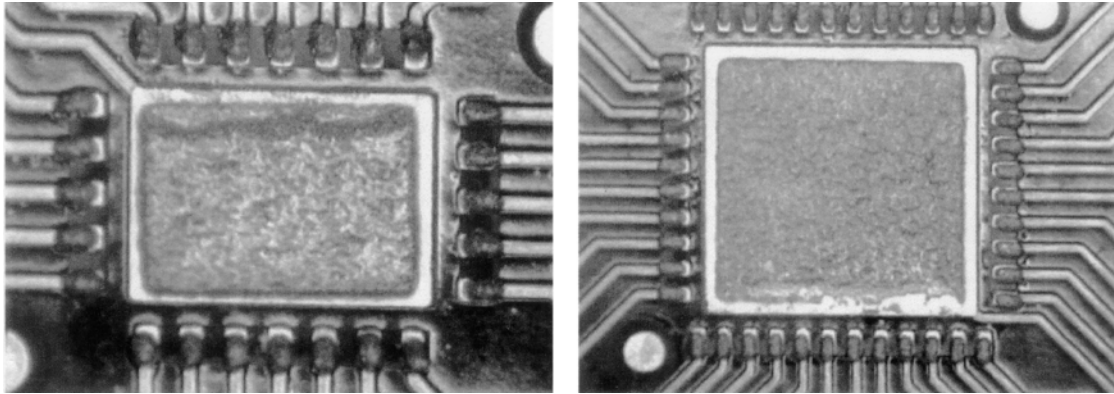


FIGURE 26. Solder Paste Printing of LLP 24 and LLP 44 Using 127µm (5 mil) Thick Stencil

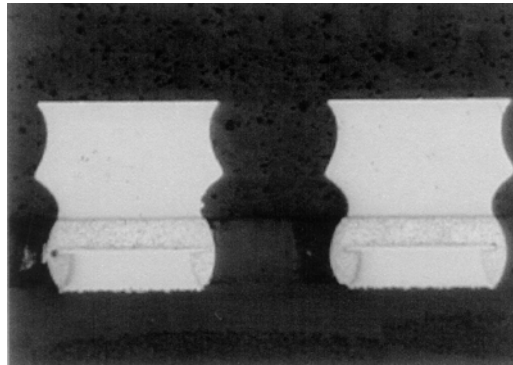


FIGURE 27. X-section Across Solder Joints

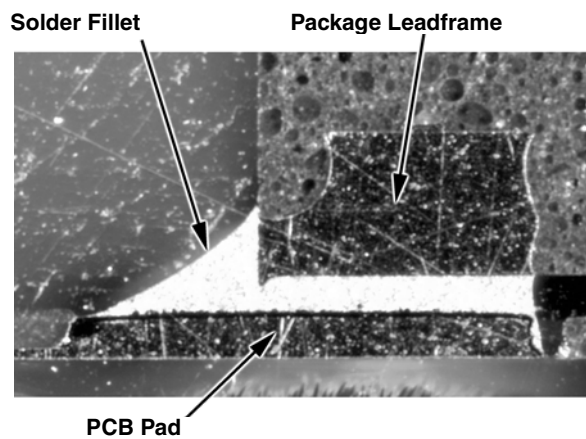


FIGURE 28. X-section of NO Pull Back Solder Joint with fillet

付録

付録 1: ボード・レベル信頼性試験データ

温度サイクル試験

試験条件:

- 温度範囲: - 40 ~ 125
- 1 サイクルの時間: 1 時間 (遷移時間 15 分、滞留時間 15 分)
- 試験用基板の寸法: 142.5mm × 142.5mm × 1.6mm
- 試験用基板のパッド表面仕上げ: Ni-Au、金メッキ厚 0.05 ~ 0.2μm
- パッケージ内にダミー・ダイを内蔵
- パッケージはデジジー・チェーン回路に結合

判定条件: 抵抗値が 10% 変動した場合を不合格とします。

試験結果:

I/O Count	Body Size (mm)	Exposed DAP Size (mm)	Die Size (mm)	Solder	DAP Soldered	PCB Surface Finish	15/15/15/15		
							Failure Cycle		Beta
							First	63.2%	
LLP - Pullback, Dual Row (Note 2)									
80	8 x 8 x 0.8	3.9 x 3.9	3.8 x 3.8	63Sn/37Pb	Yes	NiAu	1469	2350	8.6
LLP - Pull Back, Single Row (Note 2)									
56	9 x 9 x 0.8	4.8 x 4.8	4.06 x 3.76	63Sn/37Pb	Yes	NiAu	Pass 1050x No Failure		
					No	NiAu	Pass 1050x No Failure		
				SAC305	Yes	OSP	Pass 1050x No Failure		
					No	NiAu	Pass 1050x No Failure		
44	7 x 7 x 0.8	4.3 x 4.3	3.25 x 3.08	63Sn/37Pb	Yes	NiAu	Pass 1050x No Failure		
					No	NiAu	Pass 1050x No Failure		
24	5 x 4 x 0.8	3.4 x 2.4	2.31 x 1.4	63Sn/37Pb	Yes	NiAu	Pass 1050x No Failure		
					No	NiAu	Pass 1050x No Failure		
LLP - Pull Back (Single Row) (Note 3)									
14	6 x 5 x 1.0	4.35 x 3.0	4.29 x 2.95	63Sn/37Pb	Yes	NiAu	Pass 1050x No Failure		
SOT-23 Footprint Compatible LLP (Note 4)									
6	2.92 x 3.29 x 0.8	1.92 x 1.2	1.45 x 1.14	63Sn/37Pb	Yes	NiAu	Pass 1050x No Failure		
					No	NiAu	Pass 1050x No Failure		
LLP - No Pull Back (Note 5)									
40	5 x 5 x 0.8	3.6 x 3.6	3.6 x 3.6	SAC305	Yes	NiAu	Pass 1050x No Failure		
48	6 x 6 x 0.8	4.6 x 4.6	4.3 x 4.3	SAC305	Yes	NiAu	950	2730	3.3
48	7 x 7 x 0.8	5.1 x 5.1	2.4 x 2.2	63Sn/37Pb	Yes	NiAu	Pass 1500x No Failure		
48	7 x 7 x 0.6	5.1 x 5.1	4.7 x 4.7	63Sn/37Pb	No	NiAu	Pass 1500x No Failure		
48	7 X 7 X 0.4	5.2 X 5.2	4.4 X 4.1	SAC305	No	NiAu	Pass 1600x No Failure		
48	7 X 7 X 0.4	5.2 X 5.2	2.2 X 2.2	SAC305	No	NiAu	Pass 1600x No Failure		
LLP - No Pull Back (Note 6)									
48	7 X 7 X 0.4	5.2 X 5.2	4.4 X 4.1	SAC305	No	NiAu	Pass 1700x No Failure		

Note 2: パッド寸法: 0.5 × 0.25mm、パッド間隔: 0.5mm、ダイ厚さ: 0.216mm、PCB 厚さ: 1.6mm

Note 3: パッド寸法: 0.5 × 0.4mm、パッド間隔: 0.8mm、ダイ厚さ: 0.216mm、PCB 厚さ: 1.6mm

Note 4: パッド寸法: 0.5 × 0.35mm、パッド間隔: 0.96mm、ダイ厚さ: 0.216mm、PCB 厚さ: 1.6mm

Note 5: パッド寸法: 0.4 × 0.25mm、パッド間隔: 0.5mm、ダイ厚さ: 0.216mm、PCB 厚さ: 1.6mm

Note 6: 1 サイクルの時間: 34 分 (遷移時間 3 分、滞留時間 14 分)

付録(つづき)

基板落下試験

試験条件:

- 試験用基板の寸法: 142.5mm × 142.5mm × 1.6mm
- 試験用基板のパッド表面仕上げ: Ni-Au、金メッキ厚 0.05 ~ 0.2μm
- パッケージ内にダミー・ダイを内蔵
- パッケージはデイズー・チェーン回路に結合
- 基板への荷重: 150グラム
- 落下高さ: 1.5メートル
- 落下面: 緩衝効果の無いビニル製タイル
- 落下回数: 計 30 回
 - うち 7 回は PCB の長手方向に落下
 - うち 7 回は PCB の短手方向に落下
 - うち 8 回は PCB の対角線方向に落下
 - うち 8 回は、部品を上にして面方向に落下

判定条件: 抵抗値が 10%変動した場合を不合格とします。

試験結果:

パッケージの種類	落下試験結果
24L 4 mm × 5 mm LLP (露出 DAP は PCB にハンダ接合)	0/20
24L 4 mm × 5 mm LLP (露出 DAP は PCB にハンダ接合せず)	0/20
44L 7 mm × 7 mm LLP (露出 DAP は PCB にハンダ接合)	0/20
44L 7 mm × 7 mm LLP (露出 DAP は PCB にハンダ接合せず)	0/20
56L 9 mm × 9 mm LLP (露出 DAP と電源 / グラウンド・リングは PCB にハンダ接合)	0/25
14L Power LLP	0/32
48L 7 mm × 7 mm LLP (Note 7) (露出 DAP は PCB にハンダ接合)	0/15

Note 7: JEDEC 規格 JESD22-B111 に基づき、1500G、0.5mS の正弦半波パルスを印加

振動試験

試験条件:

- 試験用基板の寸法: 142.5mm × 142.5mm × 1.6mm
- 試験用基板のパッド表面仕上げ: Ni-Au、金メッキ厚 0.05 ~ 0.2μm
- パッケージ内にダミー・ダイを内蔵
- パッケージはデイズー・チェーン回路に結合
- 露出 DAP は PCB にハンダ接合
- 振動条件:
 - 加速度 20G の正弦波で 1 時間加振し、その後、加速度 40G で 3 時間加振
 - 可変 (ランダム波) 振動試験については、変動周波数範囲は 20Hz から 2,000Hz、加速度は 2G RMS、加振時間は 3 時間

判定条件: 抵抗値が 10%変動した場合を不合格とします。

試験結果: 露出 DAP を PCB にハンダ接合した場合

パッケージの種類	試験結果
24L 4 mm × 5 mm LLP	0/24
44L 7 mm × 7 mm LLP	0/20
56L 9 mm × 9 mm LLP	0/25
14L 6 mm × 5 mm Power LLP	0/32

曲げ試験

試験条件:

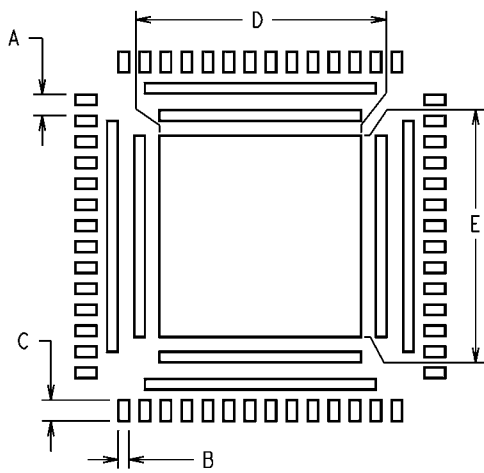
- 基板の寸法: 75 × 55 × 0.8mm
- 基板のパッド表面仕上げ: 無電解ニッケル / 浸漬金
- ハンダ・ペースト: 63Sn/37Pb
- ステンシル: 0.127mm
- たわみ: 1mm、パンチャ・オフセット 12.7mm
- スパン: 50mm
- 周期: 1Hz

試験結果:

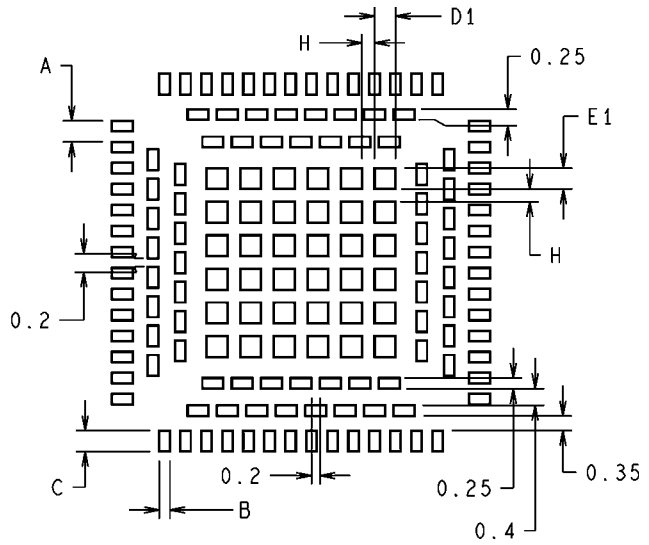
Package	16L	60L
Body Size (mm)	4 x 4	9 x 9
1mm @ 1Hz with 0.5 inch offset	+5000 cycles	+5000 cycles

付録 (つぎ)

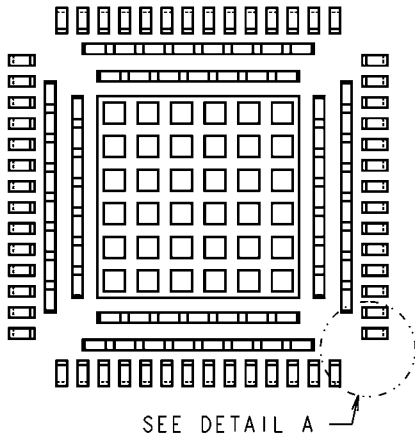
付録 2: カスタム・パッケージの設計



パッドの推奨寸法

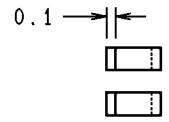


ステンシル開口部の推奨寸法



SEE DETAIL A

基板にステンシルを重ねた図

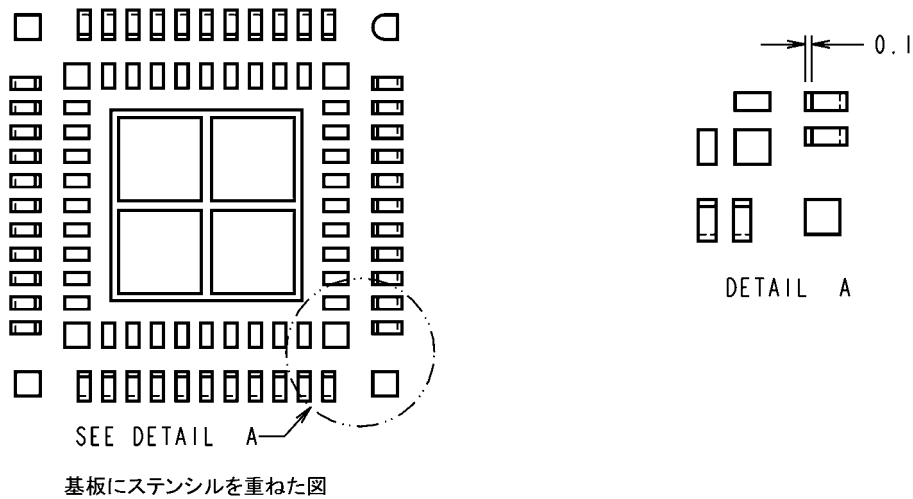
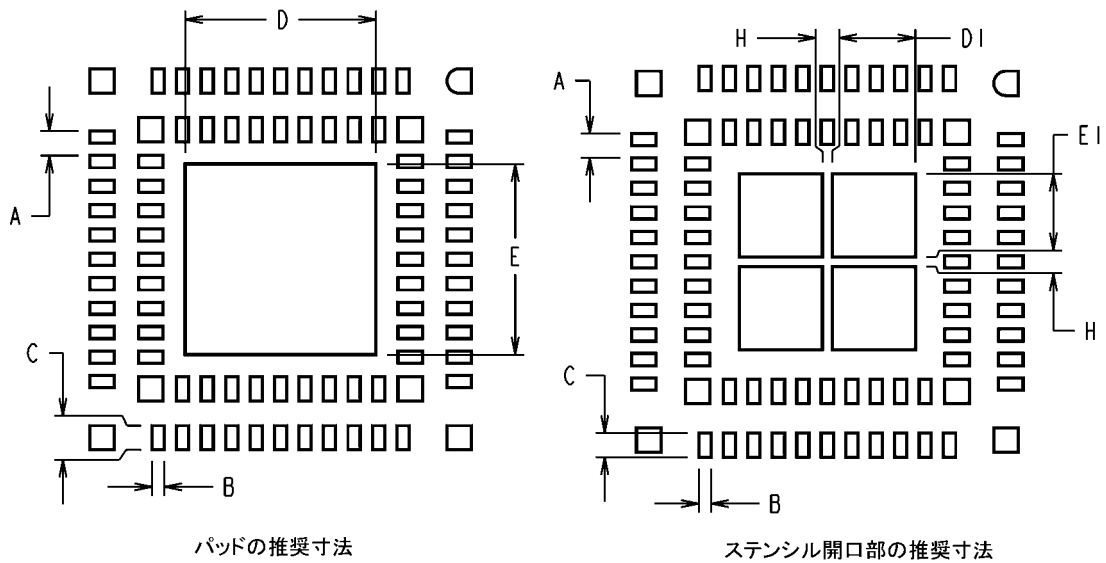


DETAIL A

端子数	56
A - LLP、PCB、ステンシルの端子間隔 (mm)	0.5
B - LLP、PCB、ステンシルの端子幅 (mm)	0.25
C - LLP、PCB、ステンシルの端子長さ (mm)	0.5
D - LLP、PCB の露出 DAP の幅 (mm)	4.8
D1 - 露出 DAP 用のステンシル開口部の幅 (mm)	0.5
H - ステンシル開口部同士の分割幅 (mm)	0.3
E - LLP、PCB の露出 DAP の長さ (mm)	4.8
E1 - 露出 DAP 用のステンシル開口部の長さ (mm)	0.5
F - ステンシル開口部のオフセット値 (mm)	0.1

FIGURE 29. Typical Recommended Stencil Openings for 56 Pin LLP with Exposed DAP, Ground and Power Bars.

付録(つぎ)



基板にステンシルを重ねた図

端子数	80
A - LLP、PCB、ステンシルの端子間隔 (mm)	0.5
B - LLP、PCB、ステンシルの端子幅 (mm)	0.25
C - LLP、PCB の端子の長さ (mm)	0.5
D - LLP、PCB の露出 DAP の幅 (mm)	3.9
D1 - 露出 DAP 用のステンシル開口部の幅 (mm)	1.7
H - ステンシル開口部同士の分割幅 (mm)	0.2
E - LLP、PCB の露出 DAP の長さ (mm)	3.9
E1 - 露出 DAP 用のステンシル開口部の長さ (mm)	1.7
F - ステンシル開口部のオフセット値 (mm)	0.1

FIGURE 30. Typical Recommended Stencil Openings for 80 Pin LLP with Exposed DAP and Dual Row.

付録 (つづき)

SOT23 5/6L 実装パッドと互換の LLP のステンシル開口部

- SOT23 パッケージ用に設計した PCB に、SOT23 5/6L 実装パッドと互換の LLP を実装する場合のハンダ・ステンシル開口部は、Figure 31 を参照してください。

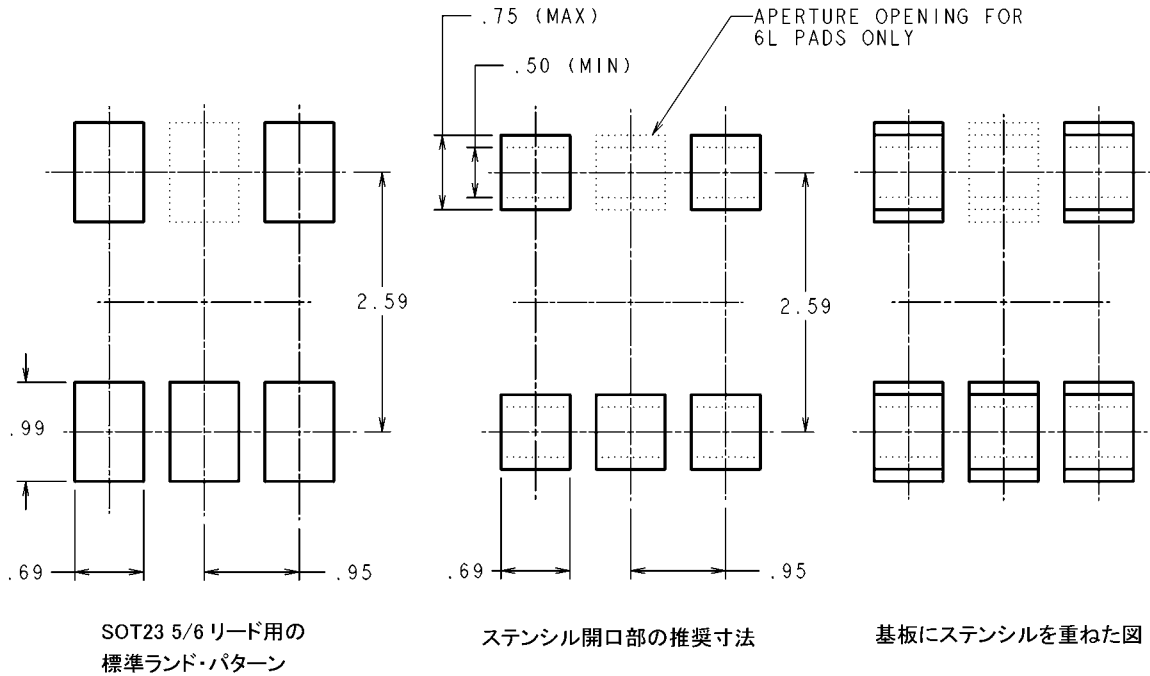


FIGURE 31. Recommended Stencil Apertures for SOT23 5/6 Lead Footprint Compatible LLP

変更履歴

変更日	内容
2005 年 9 月	0.4mm LLP 情報を追加。
2006 年 2 月	「熱設計における考慮事項」セクションをアップデート。

このドキュメントの内容はナショナル セミコンダクター社製品の関連情報として提供されます。ナショナル セミコンダクター社は、この発行物の内容の正確性または完全性について、いかなる表明または保証もいたしません。また、仕様と製品説明を予告なく変更する権利を有します。このドキュメントはいかなる知的財産権に対するライセンスも、明示的、黙示的、禁反言による惹起、またはその他を問わず、付与するものではありません。

試験や品質管理は、ナショナル セミコンダクター社が自社の製品保証を維持するために必要と考える範囲に用いられます。政府が課す要件によって指定される場合を除き、各製品のすべてのパラメータの試験を必ずしも実施するわけではありません。ナショナル セミコンダクター社は製品適用の援助や購入者の製品設計に対する義務は負いかねます。ナショナル セミコンダクター社の部品を使用した製品および製品適用の責任は購入者にあります。ナショナル セミコンダクター社の製品を用いたいかなる製品の使用または供給に先立ち、購入者は、適切な設計、試験、および動作上の安全手段を講じなければなりません。

それら製品の販売に関するナショナル セミコンダクター社との取引条件で規定される場合を除き、ナショナル セミコンダクター社は一切の義務を負わないものとし、また、ナショナル セミコンダクター社の製品の販売か使用、またはその両方に関連する特定目的への適合性、商品の機能性、ないしは特許、著作権、または他の知的財産権の侵害に関連した義務または保証を含むいかなる表明または黙示的保証も行いません。

生命維持装置への使用について

ナショナル セミコンダクター社の製品は、ナショナル セミコンダクター社の最高経営責任者 (CEO) および法務部門 (GENERAL COUNSEL) の事前の書面による承諾がない限り、生命維持装置または生命維持システム内のきわめて重要な部品に使用することは認められていません。

ここで、生命維持装置またはシステムとは (a) 体内に外科的に使用されることを意図されたもの、または (b) 生命を維持あるいは支持するものをいい、ラベルにより表示される使用方法に従って適切に使用された場合に、これの不具合が使用者に身体的障害を与えると予想されるものをいいます。重要な部品とは、生命維持にかかわる装置またはシステム内のすべての部品をいい、これの不具合が生命維持用の装置またはシステムの不具合の原因となりそれらの安全性や機能に影響を及ぼすことが予想されるものをいいます。

National Semiconductor とナショナル セミコンダクターのロゴはナショナル セミコンダクター コーポレーションの登録商標です。その他のブランドや製品名は各権利所有者の商標または登録商標です。

Copyright © 2006 National Semiconductor Corporation
製品の最新情報については www.national.com をご覧ください。

ナショナル セミコンダクター ジャパン株式会社

本社 / 〒 135-0042 東京都江東区木場 2-17-16 TEL.(03)5639-7300

技術資料 (日本語 / 英語) はホームページより入手可能です。

www.national.com/jpn/

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかをご確認下さい。全ての製品は、お客様とTIJとの間取引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定される危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしていません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。
3. 防湿梱包
 - 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。
 4. 機械的衝撃
 - 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。
 5. 熱衝撃
 - はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）
 6. 汚染
 - はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
 - はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上