

LMP8358



Literature Number: JAJA436

フロントエンドを超えて: 計装アンプにオートゼロとチョッパ技術を採用

— By Soufiane Bendaoud, Technical Engineer

はじめに

計装アンプの前提となっているのは、大きなコモンモード電圧が存在する中で小信号を増幅することです。言葉を変えれば、計装アンプはこうしたコモンモード電圧を除去する必要があります。計装アンプはモーター制御、熱電対、ブリッジ・センサから、電流センシング、ECG(心電計)やEEG(脳波計)などの医療機器に至るまで、さまざまな分野で多数のアプリケーションに使用されています。

従来からの2オペアンプ構成および3オペアンプ構成の計装アンプやシンプルな差動差分アンプ(DDA)以来、計装アンプは長い歴史を持っています。現在では、計装アンプは多様なアプリケーションの広範な要件に対応するため、異なるトポロジにより設計されています。

歴史的に、計装アンプは広いダイナミック・レンジと優れた信号対ノイズ比(SNR)を提供するため、バイポーラ・プロセスとJFET(接合型電界効果コンデンサ)をベースに設計されてきました。しかし、今日では実質的にあらゆるアプリケーションにおける信号のデジタル化とデータ・コンバータの低電圧化に伴い、計装アンプの領域ではCMOSプロセスに対する進化と改善が進んでいます。

CMOSプロセスに基づく計装アンプは、バイポーラ・プロセスとJFETに基づく製品と比べてさまざまなメリットを持っています。CMOS計装アンプはバイポーラ入力デバイスに比べ、入力バイアス電流が極めて低いというメリットを持つほか、ADCとのインターフェースのためのオンチップ・ロジック機能との組み合わせが容易です。デメリットも存在します。主要なデメリットの1つがCMOSに関連したノイズで、バイポーラICまたはJFET ICに比べてノイズが非常に大きくなります。特に、フリッカまたは $1/f$ ノイズに支配される低周波数範囲ではそのデメリットが顕著になります。

しかし、優れた設計によってこうした問題を克服し、ノイズ、消費電力、速度の最適組み合わせを実現することが可能です。デメリットを解消する方法の1つは、CMOS計装アンプとチョッピングやオートゼロなどのダイナミック・オフセット補償技術を組み合わせることです。

オートゼロとチョッピングの相違点

チョッピングとオートゼロの主要な相違点は、チョッピングは変調技術であり、チョッピング周波数で大量のチョッパ・ノイズを発生させるのに対し、オートゼロはサンプリング技術であり、ノイズの折り返しにより低周波数で観測されるホワイト・ノイズを増加させることです。この2つの技術の組み合わせにより生じるメリットは、オートゼロに関連して増加する低周波数ノイズがアンプのチョッピングによって高い周波数に変調される一方、オートゼロにより、チョッピングに伴うチョッパ・ノイズの低減が実現することです。

このようにオートゼロとチョッピングを組み合わせたトポロジを採用した例の1つが、ナショナル・セミコンダクターのLMP8358計装アンプ(**Figure 1**)で、このアンプはSPI互換シリアル・インタフェースを経由するか、パラレル・モードにより、ゲイン設定間のグリッチフリーな移行を提供します(10から1000まで)。オートゼロとチョッピング技術を組み合わせた場合、少量のリプルが残留することから、高分解能データ・コンバータとのインターフェースの際に、アンチ・エイリアシングのためのアクティブ・フィルタリングの採用を検討することはよいアイデアです。

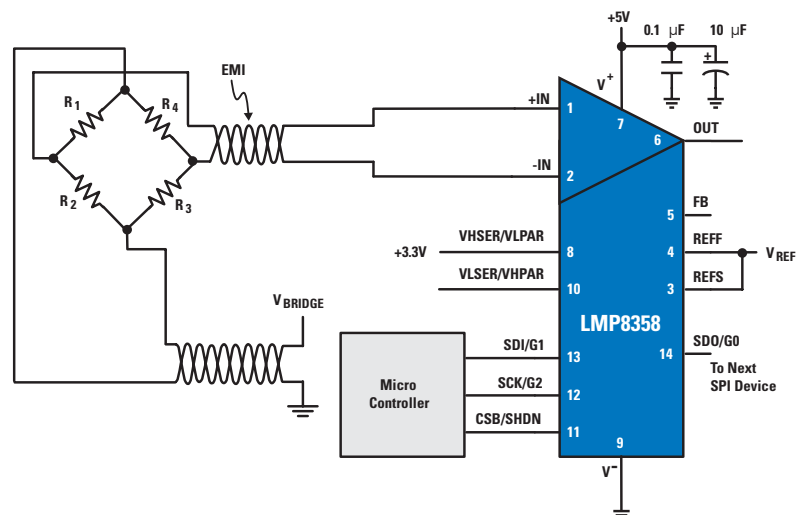
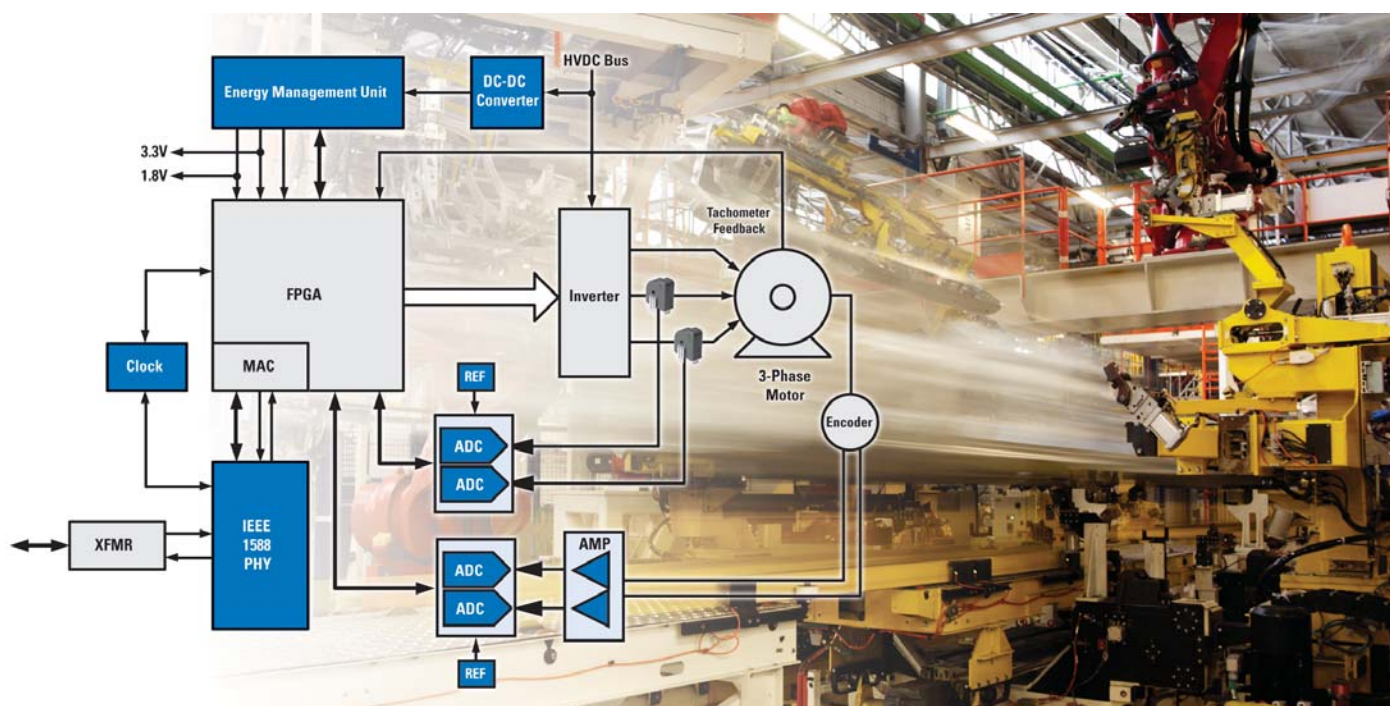


Figure 1. 業界初のオンチップ診断機能付き
ゼロ・ドリフト・プログラマブル計装アンプ

エネルギー効率の高いFAソリューション

ナショナル セミコンダクターの広範なアナログIC製品ラインナップは製造施設と工場の機械向けに、高効率で堅牢なシステム性能を提供しながら、消費電力の低減、スループットの改善、制御精度の向上を実現します。ナショナル セミコンダクターのWEBENCH® Sensor Designerオンライン設計支援ツールとサブシステム・リファレンス・デザインは、設計の所要時間とコストを低減します。

- ✓ サブシステム・ソリューション
- ✓ アプリケーション・ノート
- ✓ オンライン設計支援ツール



サーボ・モーター制御アプリケーションのダイアグラム

高効率

LMP770x、LMP220x、ADC161xxxなどの高精度、低消費電力アンプおよびデータ・コンバータは、より優れたプロセス制御を提供し、事故による影響とダウンタイムの低減とともに、品質と変換速度の向上を実現します。

低EMI

SIMPLE SWITCHER® パワー・モジュールは低EMIを提供し、センシティブなアナログ・シグナルパスへの干渉を排除します。LMP8358などの耐EMIオペアンプは、高精度アナログ・システムを実現するためのEMIフィルタを内蔵しています。

高精度自動化システム

新しいチャネルリンクII/III SerDesは、マシン・ビジョン・システムのケーブル伝送距離を延長します。DP83640 PHYTERトランシーバなどのIEEE 1588イーサネット・ソリューションは、自動化制御のための高精度同期を提供します。

フロントエンドを超えて: 計装アンプにオートゼロとチョッパ技術を採用

2つの技術のそれぞれのメリット

オートゼロと組み合わせたチョッパ・アンプは、高精度、低ノイズ、高ゲインが要求されるアプリケーションにおいて大きなメリットを発揮します。その例の1つが、普及している歪みブリッジで、そこでは小フルスケール電圧による小差動信号の増幅が必要です。計装アンプの低オフセット電圧と低電圧ノイズは、全体的なエラーにはほとんど影響を与えず、システム精度の維持をサポートします。

高オープンループ・ゲインはゲイン・エラーの発生を低く抑え、それにより、後続段で高価な高精度アンプを使用しなくても、センサへのフロントエンド・インタフェースでの計装アンプの使用を可能にします。

異なる要件に対応したさまざまなトポロジ

計装アンプの内部アーキテクチャは、アプリケーションの最終用途と計装アンプの使用目的に応じて異なります。それぞれのアーキテクチャは、他のアーキテクチャに対してメリットとデメリットを持っています。例えば、従来からの3オペアンプ構成の計装アンプはコモンモード電圧範囲を制約し、グラウンド検出アプリケーションには不適切です。そのCMRR(同相成分除去比)は抵抗整合によって制約されます。

その一方で、電流フィードバック・トポロジは抵抗の不整合に左右されないCMRRを提供し、大きなノイズを発生させる可能性のあるチャージ・ポンプを追加しなくても、グラウンド検出機能を提供することができます。LMP8358のように、オートゼロとチョッピング技術を組み合わせた電流フィードバック・トポロジは、高精度計測を必要とするアプリケーションで大きなメリットを発揮します。その例が、生命にかかわる治療中の極めて重要な計測、例えばEEGすなわち脳波計測(脳波の検出)です(**Figure 2**)。こうした用途では、非常に小さな信号を高分解能

データ・コンバータにより、超低周波数で増幅、調整、デジタル処理する必要があります。ノイズ・フロアが低ければ分解能への影響が低減し、ビット数が上昇することにより、調整済みの信号はよりクリアになります。

フロントエンドを超えて

電子システムの自動化への需要の増大に伴い、従来、外部回路で提供していた機能を集積したICへの期待が高まっています。

今日、複数の電子システムが近接した場所で使用されるケースが多いため、深刻な干渉問題が発生しており、所望の結果を実現するため、エンジニアは極めて困難な課題に直面する可能性があります。プロセス制御が行われている工場や病院の手術室などでは、多数の機器が同じ場所で同時に使用されるケースが頻繁に起こります。双方向無線機、医師のポケットベル、ユビキタス携帯電話など、予測できない異常を発生させる電子機器が多数使われています。

問題解決のために、回路の追加や適切なデバイスの選択など、問題発生前の予防策を講じることができます。こうした干渉問題に対処するため、LMP8358はEMI(電磁波障害)抑制フィルタを内蔵しており、最大60dBまでのRF干渉を除去し、ノイズ・フロアをわずか $27\text{nV}/\sqrt{\text{Hz}}$ に抑制します。その際、帯域幅はプログラム可能です。さらに、偶然発生する短絡入力、劣化ソースあるいは電源への短絡入力を検出するシステム診断機能を提供します。また、SPIインタフェースやパラレル・モードにより、柔軟にプログラミングを行うことができます。LMP8358のDC仕様は、広範なアプリケーションの高精度計測のため最適ソリューションを提供します。

筆者注: Frerik Witte氏の有益なアドバイスに感謝します。

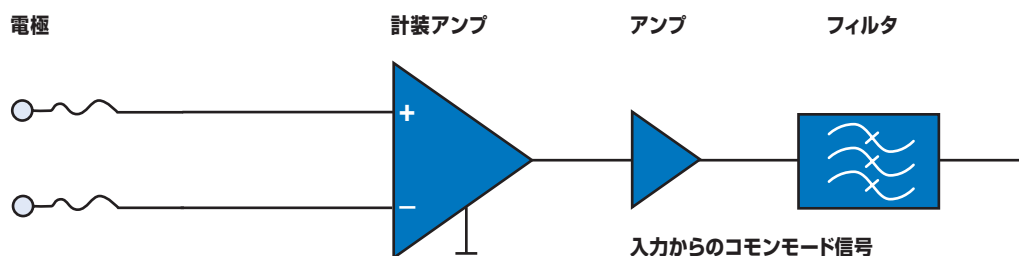
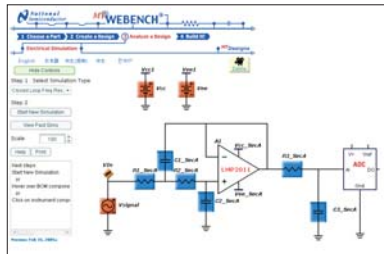


Figure 2. オートゼロとチョッピング技術を組み合わせた計測アンプは、低周波数ノイズによりEEG機器にメリットを提供します。

設計支援ツール



WEBENCH® Signal Path Designer 回路設計ツール

ナショナル セミコンダクターは、簡単な操作で回路設計を加速する
Signal Path DesignerをWEBENCHプラットフォーム上で提供しています。

機能

- アンチ・エイリアシング・フィルタの合成
- アンプの選択、A/Dコンバータとの最適な組み合わせを選定
- SNR、SFDR、電源電圧にもとづくトレードオフ
- SPICEを使用した実際の動作環境でのシミュレーション

national.com/webench

どの号も見逃しなく!

Power Designerのバックナンバーはナショナル
セミコンダクターのサイトでご覧いただけます。

www.national.com/powerdesigner

Signal Path Designerもオンラインで
提供しています。ぜひお読みください。

www.national.com/spdesigner



ナショナル セミコンダクターの
日本語サイト:

www.national.com/jpn

お問い合わせ:

jpn.feedback@nsc.com



ナショナル セミコンダクター ジャパン株式会社

〒135-0042 東京都江東区木場 2-17-16

TEL 03-5639-7300 (大代表) www.national.com/jpn

ご注意

日本テキサス・インスツルメンツ株式会社（以下TIJといいます）及びTexas Instruments Incorporated（TIJの親会社、以下TIJないしTexas Instruments Incorporatedを総称してTIといいます）は、その製品及びサービスを任意に修正し、改善、改良、その他の変更をし、もしくは製品の製造中止またはサービスの提供を中止する権利を留保します。従いまして、お客様は、発注される前に、関連する最新の情報を取得して頂き、その情報が現在有効かつ完全なものであるかどうかご確認下さい。全ての製品は、お客様とTIJとの間に取り引契約が締結されている場合は、当該契約条件に基づき、また当該取引契約が締結されていない場合は、ご注文の受諾の際に提示されるTIJの標準販売契約約款に従って販売されます。

TIは、そのハードウェア製品が、TIの標準保証条件に従い販売時の仕様に対応した性能を有していること、またはお客様とTIJとの間で合意された保証条件に従い合意された仕様に対応した性能を有していることを保証します。検査およびその他の品質管理技法は、TIが当該保証を支援するのに必要とみなす範囲で行なわれております。各デバイスの全てのパラメーターに関する固有の検査は、政府がそれ等の実行を義務づけている場合を除き、必ずしも行なわれておりません。

TIは、製品のアプリケーションに関する支援もしくはお客様の製品の設計について責任を負うことはありません。TI製部品を使用しているお客様の製品及びそのアプリケーションについての責任はお客様にあります。TI製部品を使用したお客様の製品及びアプリケーションについて想定されうる危険を最小のものとするため、適切な設計上および操作上の安全対策は、必ずお客様にてお取り下さい。

TIは、TIの製品もしくはサービスが使用されている組み合わせ、機械装置、もしくは方法に関連しているTIの特許権、著作権、回路配置利用権、その他のTIの知的財産権に基づいて何らかのライセンスを許諾するということは明示的にも黙示的にも保証も表明もしておりません。TIが第三者の製品もしくはサービスについて情報を提供することは、TIが当該製品もしくはサービスを使用することについてライセンスを与えるとか、保証もしくは是認するということを意味しません。そのような情報を使用するには第三者の特許その他の知的財産権に基づき当該第三者からライセンスを得なければならない場合もあり、またTIの特許その他の知的財産権に基づきTIからライセンスを得て頂かなければならない場合もあります。

TIのデータ・ブックもしくはデータ・シートの中にある情報を複製することは、その情報に一切の変更を加えること無く、かつその情報と結び付けられた全ての保証、条件、制限及び通知と共に複製がなされる限りにおいて許されるものとします。当該情報に変更を加えて複製することは不正で誤認を生じさせる行為です。TIは、そのような変更された情報や複製については何の義務も責任も負いません。

TIの製品もしくはサービスについてTIにより示された数値、特性、条件その他のパラメーターと異なる、あるいは、それを超えてなされた説明で当該TI製品もしくはサービスを再販売することは、当該TI製品もしくはサービスに対する全ての明示的保証、及び何らかの黙示的保証を無効にし、かつ不正で誤認を生じさせる行為です。TIは、そのような説明については何の義務も責任もありません。

TIは、TIの製品が、安全でないことが致命的となる用途ないしアプリケーション（例えば、生命維持装置のように、TI製品に不良があった場合に、その不良により相当な確率で死傷等の重篤な事故が発生するようなもの）に使用されることを認めておりません。但し、お客様とTIの双方の権限有る役員が書面でそのような使用について明確に合意した場合は除きます。たとえTIがアプリケーションに関連した情報やサポートを提供したとしても、お客様は、そのようなアプリケーションの安全面及び規制面から見た諸問題を解決するために必要とされる専門的知識及び技術を持ち、かつ、お客様の製品について、またTI製品をそのような安全でないことが致命的となる用途に使用することについて、お客様が全ての法的責任、規制を遵守する責任、及び安全に関する要求事項を満足させる責任を負っていることを認め、かつそのことに同意します。さらに、もし万一、TIの製品がそのような安全でないことが致命的となる用途に使用されたことによって損害が発生し、TIないしその代表者がその損害を賠償した場合は、お客様がTIないしその代表者にその全額の補償をするものとします。

TI製品は、軍事的用途もしくは宇宙航空アプリケーションないし軍事的環境、航空宇宙環境にて使用されるようには設計もされていませんし、使用されることを意図されていません。但し、当該TI製品が、軍需対応グレード品、若しくは「強化プラスチック」製品としてTIが特別に指定した製品である場合は除きます。TIが軍需対応グレード品として指定した製品のみが軍需品の仕様書に合致いたします。お客様は、TIが軍需対応グレード品として指定していない製品を、軍事的用途もしくは軍事的環境下で使用することは、もっぱらお客様の危険負担においてなされるということ、及び、お客様がもっぱら責任をもって、そのような使用に関して必要とされる全ての法的要求事項及び規制上の要求事項を満足させなければならないことを認め、かつ同意します。

TI製品は、自動車用アプリケーションないし自動車の環境において使用されるようには設計されていませんし、また使用されることを意図されていません。但し、TIがISO/TS 16949の要求事項を満たしていると特別に指定したTI製品は除きます。お客様は、お客様が当該TI指定品以外のTI製品を自動車用アプリケーションに使用しても、TIは当該要求事項を満たしていなかったことについて、いかなる責任も負わないことを認め、かつ同意します。

Copyright © 2011, Texas Instruments Incorporated
日本語版 日本テキサス・インスツルメンツ株式会社

弊社半導体製品の取り扱い・保管について

半導体製品は、取り扱い、保管・輸送環境、基板実装条件によっては、お客様での実装前後に破壊/劣化、または故障を起こすことがあります。

弊社半導体製品のお取り扱い、ご使用にあたっては下記の点を遵守して下さい。

1. 静電気

- 素手で半導体製品単体を触らないこと。どうしても触る必要がある場合は、リストストラップ等で人体からアースをとり、導電性手袋等をして取り扱うこと。
- 弊社出荷梱包単位（外装から取り出された内装及び個装）又は製品単品で取り扱いを行う場合は、接地された導電性のテーブル上で（導電性マットにアースをとったもの等）、アースをした作業者が行うこと。また、コンテナ等も、導電性のものを使うこと。
- マウンタやはんだ付け設備等、半導体の実装に関わる全ての装置類は、静電気の帯電を防止する措置を施すこと。
- 前記のリストストラップ・導電性手袋・テーブル表面及び実装装置類の接地等の静電気帯電防止措置は、常に管理されその機能が確認されていること。

2. 温・湿度環境

- 温度：0～40℃、相対湿度：40～85%で保管・輸送及び取り扱いを行うこと。（但し、結露しないこと。）

- 直射日光が当たる状態で保管・輸送しないこと。

3. 防湿梱包

- 防湿梱包品は、開封後は個別推奨保管環境及び期間に従い基板実装すること。

4. 機械的衝撃

- 梱包品（外装、内装、個装）及び製品単品を落下させたり、衝撃を与えないこと。

5. 熱衝撃

- はんだ付け時は、最低限260℃以上の高温状態に、10秒以上さらさないこと。（個別推奨条件がある時はそれに従うこと。）

6. 汚染

- はんだ付け性を損なう、又はアルミ配線腐食の原因となるような汚染物質（硫黄、塩素等ハロゲン）のある環境で保管・輸送しないこと。
- はんだ付け後は十分にフラックスの洗浄を行うこと。（不純物含有率が一定以下に保証された無洗浄タイプのフラックスは除く。）

以上